

論文98-35D-4-1

PCS 용 MMIC Single-Balanced Upconverting 주파수 혼합기 설계 및 제작

(A GaAs MMIC Single-Balanced Upconverting Mixer
with Built-in Active Balun for PCS Applications)

姜 賢 一 * , 李 源 祥 ** , 鄭 基 雄 ** , 吳 在 應 *

(Hyun-Il Kang, Won-Sang Lee, Ki-Woong Chung, and Jae-Eung Oh)

요 약

최근 개인휴대통신으로 새롭게 대두되고 있는 PCS (Personal Communication System) 단말기의 주요 RF 부품 중 upconverting 주파수 혼합기를 1μ GaAs MESFET 및 L-C-R lumped element로 구성된 MMIC 공정을 사용하여 구현하였다. 주파수 혼합기는 3.3 V 단일전원 동작을 위하여 common source self-bias circuit의 형태를 취한 cascode mixer와 두개의 active balun 을 사용한 balanced 구조로 만들었다. 제작된 주파수 혼합기는 정합회로를 제외하고 2 mm x 1.4 mm의 크기로 제작되었다. 제작된 주파수 혼합기는 0 dBm 의 LO 출력하에서 약 8.17 dB 의 변환 이득을 보여 주며, two-tone excitation에 따른 multi-tone distortion 측정결과는 IF (intermediate frequency) 입력이 -30 dBm에서 약 -28.17 dBc 의 IM3 특성을 나타내었다.

Abstract

An MMIC single-balanced upconverting mixer for PCS application has been successfully developed using an MMIC process employed by 1μ ion implanted GaAs MESFET and passive lumped elements consisting of spiral inductor, Si₃N₄ MIM capacitors and NiCr resistors. The configuration of the mixer presented in this paper is two balanced cascode FET mixers with common-source self-bias circuits for single power supply operation. The dimension of the fabricated circuit including two active baluns is 2 mm x 1.4 mm. The measured conversion gain at LO power of 0 dBm is 8.17 dB. The intermodulation characteristic with two-tone excitation are also measured, showing -28.17 dBc at IF power of -30 dBm.

I. 서 론

GaAs MMIC (Monolithic Microwave Integrated Circuit)는 작은 전압동작특성 및 작은 전력

* 正會員, 漢陽大學校 電子工學科 電子 材料 및 部品
研究센터

(Center for Electronic Materials and Components)

** 正會員, LG 종합기술원

(LG CIT)

接受日字:1998年1月12日, 수정완료일:1998年4月1日

소모리는 장점으로 인하여 휴대용 개인이동통신기의 rf 부품으로 그 응용영역이 널리 확대되고 있다. 이러한 rf 부품은 부품의 특성 및 적용 system 의 특성에 맞추어 여러가지 요인을 고려한 상태에서 설계 및 제작이 이루어져야 한다. 이동통신 단말기 송신단을 구성하는 부품 중 전력증폭기와 함께 핵심 rf 부품 중 하나인 upconverting 주파수 혼합기는 송신 신호를 출력주파수로 변환하는 회로로서 주파수 혼합을 위한 비선형 특성에 대한 정확한 모델링 및 회로의 구현과 더불어 multi-tone distortion 및 spurious signal 등의

intermodulation (IM) 특성을 최대한으로 최적화하며 우수한 주파수 변환특성을 갖도록 하여야 한다. 현재까지는 IM 특성을 최적화하기 위하여 고가의 filter 를 혼합기 후단에 삽입하는 방법을 사용하여 왔으나, 단말기의 소형화 경향 및 저가격화에 의하여 filter 를 배제할 수 있는 특성을 갖는 방법의 개발이 필요한 시점이다.

여러 형태의 주파수혼합기중에서 balanced 구조는 spurious signal을 최소화하는 특성을 갖는 것으로 널리 알려져 있다^[1]. 그러나 balanced구조의 경우 두개의 입력의 phase를 변환하는 microstrip line 이나 ferrite로 구성된 passive balun 의 경우에는 filter 와 같이 면적을 크게 차지하며 또한 MMIC 구현하고자 할 경우에는 공정조건이 매우 복잡한 관계로 그 실용성이 의문시된다. 따라서 MMIC에 적절한 balun의 구현이 MMIC가 RF 부품으로서 기존의 제작방법을 대체하는데 있어서 중요한 issue 이다. 현재 여러가지 MMIC용 active balun이 제안되고 있으나, FET의 inverter를 이용한 구조가^[2] 가장 단순한 까닭에 본 논문에서는 이를 이용한 single-balanced upconverting 주파수 혼합기를 설계 제작하여 그 가능성을 타진하였다.

II. 회로설계

1. Active Balun 설계

실제로 balun에 필요한 특성은 낮은 주파수에서는 쉽게 얻을 수 있으나 주파수에 따라 다른 특성을 보이는 까닭에 우수한 phase balance를 얻기는 어려우며 넓은 주파수 대역에서 사용하도록 하기 위해서는 참고 문헌 [2] 와 같이 distributed 형태를 사용하여야 한다.

그러나 본논문의 single-balanced mixer의 phase split을 위해서 사용된 active balun은 기존의 passive balun에 비하여 intermodulation특성이 떨어지는 단점도 있지만 면적을 최소화하고 또한 공정조건을 단순화 할 수 있다는 장점을 갖고 있다^[3]. 따라서 설계 시 최적의 balun특성을 유지하도록 많은 주의가 요구된다. 그림 1은 본 논문에서 사용한 active balun 의 회로도로서 transistor 의 inverter 특성을 이용한 형태이다. 그림에서 보는 바와 같이 25 pF의 coupling capacitance를 사용하였고 이 coupling capacitance의 변

화에 따라서 IF1과 IF2 단 사이의 출력은 같은 amplitude 와 동시에 180°의 phase 차이를 얻고자 하였다. 3.3 V 드레인 전압하에서 residual drain-source voltage가 1.2 V로 하였고 gate-source voltage는 약 -1 V를 가함으로써 saturation 영역에서 동작하도록 하였으며 이를 위해 290 ohm의 저항을 사용하였다.

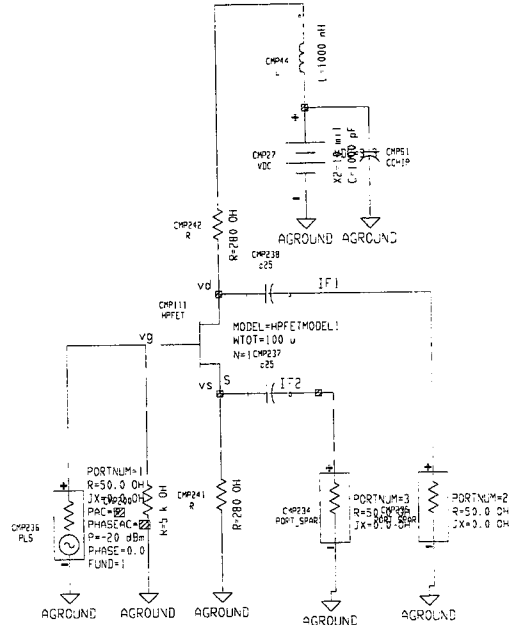


그림 1. Active balun 의 회로도
Fig. 1. Designed circuit topology of the active balun.

그림 2는 active balun의 FET의 gate width 변화에 따른 phase와 magnitude의 차를 simulation한 결과이다. 그림에서 보듯이 gate width가 작은 경우 180°의 이상적인 phase 차이에 근접하는 까닭에 본 논문에서 사용한 MMIC library의 최소 gate width 인 100 μm FET를 선택하였다. 그림 3 에서 볼 수 있듯이 balun 의 capacitance가 커질수록 IF 단의 phase 차이는 180°에 가까운 것을 볼 수 있었으나 chip size을 고려하여 25 pF 의 capacitance를 사용하였다. LO 단의 phase difference은 balun 의 capacitance 에 상관없이 165° 인것을 볼 수 있으며 LO 단의 phase차가 unbalance한 것을 알 수 있다. 그림 4는 balun의 capacitance의 변화에 따른 balun 의 두개의 출력의 balance를 본 것으로 그림에서 볼 수 있듯이 LO 단 보다 IF 단에서 magnitude의 큰 차이를 볼 수 있었

다. 이것은 앞에서도 설명한 active balun의 커다란 단점이라고 할 수 있다^[11].

그림 5는 balun의 저항값 변화에 따른 phase차를 본 것으로 IF 단이 LO 단보다 저항에 대해 민감하게 변화하며 설계된 balun의 저항 290 ohm에서의 IF phase 차는 178°를 보여주지만 LO 단은 저항에 민감히 반응하지 않으며 164°로써 phase unbalance를 보여주고 있다. 그림 6은 balun의 저항값 변화에 따른 balun의 magnitude변화로써 IF 단에 비해 LO 단에서의 magnitude차가 저항에 더 민감하지만 더 좋은 balance를 보여준다. 저항 290 ohm에서 0.148의 IF1과 IF2사이의 magnitude차를 보였고 LO1과 LO2사이의 magnitude 차는 0.078인 것을 볼 수 있었다.

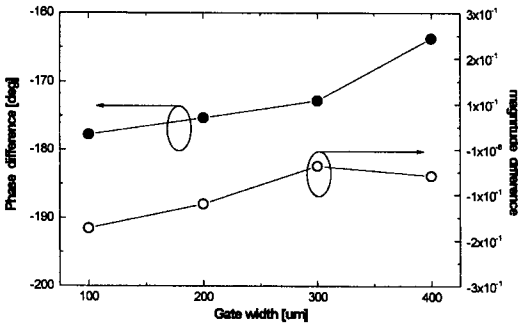


그림 2. Active balun의 FET gate width에 따른 각 port사이의 phase 및 magnitude 차이
 Fig. 2. The difference of the phase and magnitude of the each port as a function of the FET gate width in active balun.

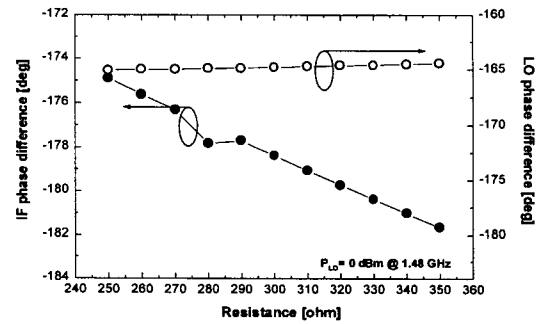


그림 5. Active Balun에서의 저항값 변화에 따른 phase의 차이
 Fig. 5. The difference of phase as a function of the resistance in active balun.

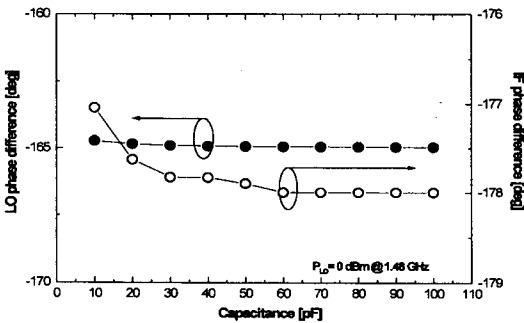


그림 3. Active Balun에서의 capacitance의 변화에 따른 phase의 차이
 Fig. 3. The difference of phase as a function of the capacitance in active balun.

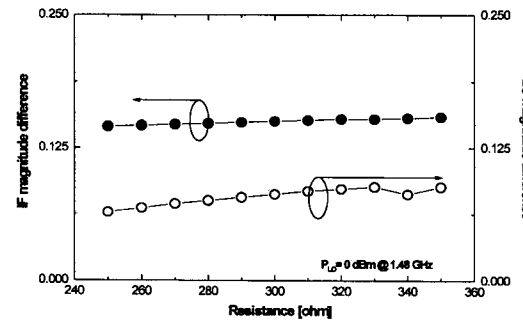


그림 6. Active balun에서의 저항값 변화에 따른 magnitude의 차이
 Fig. 6. The difference of magnitude as a function of the resistance in active balun.

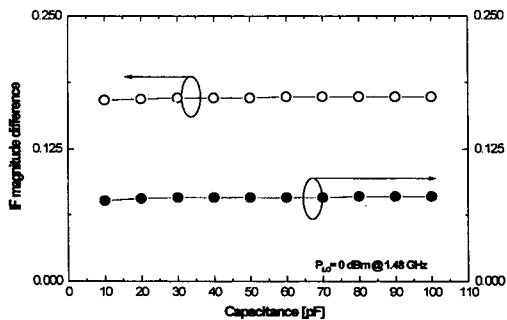


그림 4. Active Balun에서의 capacitance의 변화에 따른 magnitude의 차이
 Fig. 4. The difference of magnitude as a function of the capacitance in active balun.

2. Single-Balanced 주파수 혼합기의 설계
 그림 7은 그림 1의 active balun을 포함한 상태의 single-balanced 주파수혼합기의 회로도로서 single gate FET를 cascode로 연결하고 이를 대칭 배치한

balanced 구조에 LO 와 RF active balun의 출력을 입력하는 형태로서, 3.3 V single power supply operation을 구현하기 위하여 common-source self-bias구조를 채택하였다^[2]. 이러한 cascode 방식은 그림7에서 처럼 두개의 single-gate FET가 직렬로 연결된 구조이며, 각각의 FET는 자기 인가되는 드레인-소스 전압으로 제어되며 dual gate FET의 source부분의 bypass capacitance 즉, C2는 LO와 RF signal에 대해 단락 되어 보이기 위해 외부에서 100 pF 을 달아주었다. 실제 동작 전압은 이 두 단자 사이에 직접 인가 되지는 않는다. 즉 active balun의 출력인 국부 발진LO 의 신호는 상단 FET 게이트 와 하단 FET의 소스에 가해지므로 상단 FET 를 제어하는 게이트-소스 전압은, 구조상 측정할 수 없지만 하단 FET의 드레인-소스 전압과 밀접한 관계를 가지고 있다. 혼합기로 동작 시 좌우 대칭으로 되어있는 cascode mixer에서 LO는 상단 FET의 게이트에, IF는 하단 FET의 게이트에 인가하여 FET의 transconductance 비선형 특성을 이용하여 두 주파수 합에 해당하는 RF 신호를 생성한다^[11].

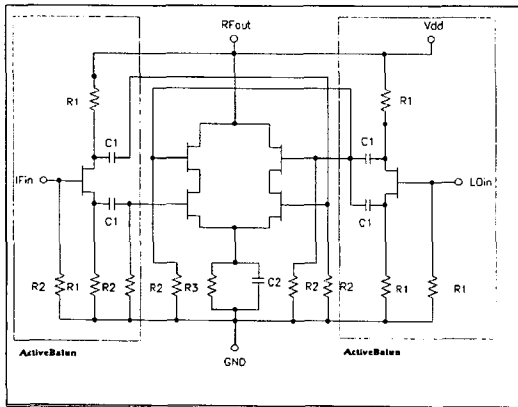


그림 7. 설계된 MMIC single-balanced upconverting mixer 의 회로도

Fig. 7. Designed circuit topology of the MMIC single-balanced upconverting mixer.

따라서 FET의 transconductance 비선형성이 큰 영역에서 적절한 동작점을 찾는 것이 무엇보다 중요하다^[6]. 두개의 FET가 직렬로 연결 되었을 때에 두 소자가 동시에 전류 포화상태로 동작할 경우, FET의 채널은 두개의 전류 원이 직렬로 이어진 것으로 볼 수 있으므로 안정된 동작 점을 가지는 것이 불가능하다.

결국 한 소자는 선형 영역에서 동작하도록 하고 다른 소자는 포화 영역에서 동작하도록 바이어스를 걸어야 한다. 이때 대부분의 인가 전압 V_{dd} 는 포화 영역에서 동작하는 LO FET에 걸리게 된다.

Mixer는 HP-MDS의 비선형 회로 설계 방법인 harmonic balance analysis를 수행하여 설계하였다^[5]. LO 와 IF 주파수 영역은 각각 1440 - 1520 MHz, 220 - 310 MHz 이며, 이때 얻어지는 RF center 주파수는 1746 MHz 이다. Cascode FET mixer^{[6][7]}에서와 같은 설계 요령으로 입력 정합을 수행하였으며, common-source self-biasing 회로를 그림 7와 같이 구성하였고 단일 전원에 의한 회로 동작을 구현하였다.

III. 회로제작 및 측정결과

1. 회로제작

MMIC chip 은 반절연 GaAs 기판에 제작되었으며, 능동 소자는 epitaxial MESFET 를 사용하였으며, 수동 소자로는 MIM 커패시터, NiCr금속을 사용한 박막 저항과 나선형의 인덕터가 사용되었다. 실리콘이 high doping 된 N^+ 층 위에 소오스 와 드레인 전극을 형성하였으며 electron-beam 증착기로 증착한 후 급속 열처리한 오믹 접촉의 비 저항율이 $1 \times 10^{-6} \Omega \cdot \text{cm}^2$ 이하로 우수한 특성을 보였다. 게이트 리세스 식각후 게이트 전극 금속인 Ti/Pt/Au 를 증착하여 MESFET의 전극형성을 완료하였다. 한편 MMIC 칩에 사용되는 것과 같은 interdigitated 형태의 MESFET 은 에어브리지 공정 이전에는 소오스 패드 전극간에 배선이 되어있지 않은 상태이므로, 게이트 전극 형성후 소자의 간접적으로 확인하기 위하여 π -게이트 형태의 MESFET을 제작 사용하였다.

소자의 보호막이나 커패시터의 유전 물질로 사용되고 있는 질화막은 PECVD 방법으로 증착 하였다. 질화막의 굴절율은 1.9 ~ 1.95 정도이고 두께는 열처리 캡용으로 80 nm, 1차 보호막 150 nm 그리고 2차 보호막 및 MIM 유전 물질로 200 nm 의 질화막 을 증착하여 사용하였고, 굴절률 및 두께의 측정은 ellipsometer로 실시하였다. 박막저항은 NiCr 금속을 사용하여 제작하였으며, 면저항 값은 $100 \pm 5 (\Omega/\text{sq})$ 로 우수한 균일도를 가지고 있다. 1차연결 배선 금속으로는 Ti와 Au를 1 μm 두께로 증착하여 연결하였으며

MIM 커패시터의 아래쪽 전극으로도 사용되었다.

2차 연결 배선 금속은 Au를 3 μm 두께로 도금하여 형성하였다. 2차 연결 배선 금속은 패드메탈, MIM 커패시터의 위전극으로 사용되어졌으며, 에어브리지를 형성하여 나선형의 인덕터를 제작하고 MESFET의 소오스 전극들을 연결하였다. 2차 배선금속의 제작으로 웨이퍼의 전면 공정을 완료하였고, 기판의 두께를 100 μm 정도로 후면을 연마한 후 2 μm 의 금을 전기 도금하여 후면 공정까지 완료하였다. 그림 8은 위와 같은 공정을 통하여 그림 7의 회로를 구현한 active balun을 포함한 single balanced mixer의 microphotograph이다. 제작된 chip의 크기는 2.0 mm x 1.4 mm 이다.

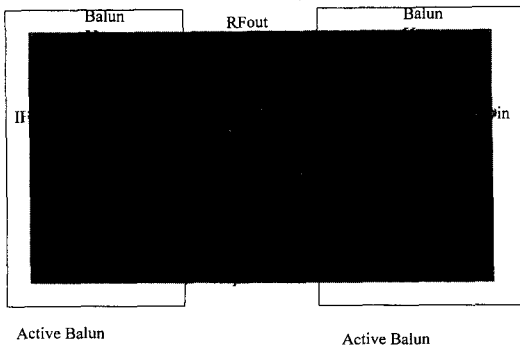


그림 8. 제작된 혼합기 chip 사진
Fig. 8. A microphotograph of fabricated MMIC single-balanced upconverting mixer.

2. 측정결과

그림 9는 제작된 mixer에 IF와 LO 주파수를 각각 266 MHz (-20 dBm)과 1480 MHz (0 dBm)을 가하였을 때 출력된 RF 출력 spectrum으로써 $f_{LO} + f_{IF}$ 에 해당하는 주파수 1748 MHz의 RF 신호가 출력되는 것을 볼 수 있으며, 약 8.2 dB의 conversion gain를 얻을 수 있었다. 이 때 가해진 V_{dd} 는 3.3 V이고 가운데 common source self-biasing circuit에는 6 mA의 전류가 소모되었고 active balun에서는 각각 3 mA의 전류가 소모되었다. 즉 전체 소모전류는 12 mA인것을 알 수 있다.

그림 10에서는 입력인 IF 주파수 변화에 따라 주파수 변환된 RF 출력의 변환 이득을 측정된 결과와 harmonic balance 방법으로 simulation한 결과를 비교하였다. 측정시 LO 주파수를 고정시켰을 경우에는

즉 $f_{RF} = f_{LO} + f_{IF}$ 주파수가 변화할 시에는 출력 정합에 의하여 center frequency (1748 MHz)를 중심으로 변환 이득이 감소하는 것을 볼 수 있으며, 이러한 특성으로 미루어 보아 LO 및 IF 입력 단의 입력 정합이 약 40 MHz의 주파수 대역에서 적절히 이루어졌음을 알 수 있다.

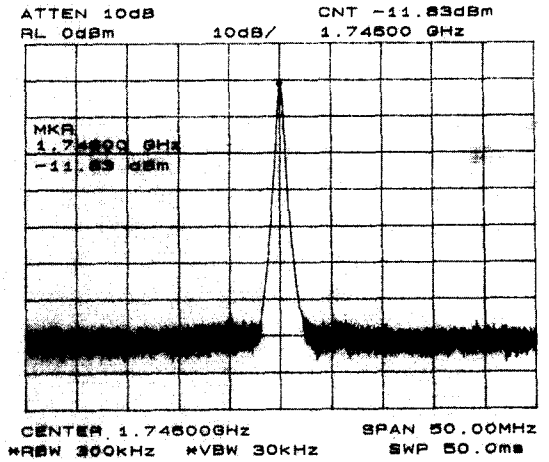


그림 9. $V_{dd} = 3.3 \text{ V}$ 하에서 RF 출력 spectrum
Fig. 9. Output spectrum under the operating condition of $V_{dd} = 3.3 \text{ V}$.

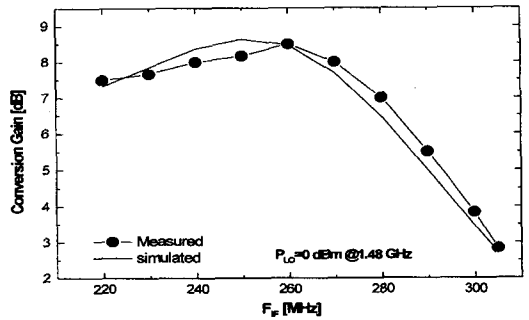


그림 10. IF 주파수를 변화시켰을 때의 변환 이득의 변화
Fig. 10. Measured conversion gain as a function of IF frequency.

그림 11은 LO 주파수와 LO power를 각각 1634 MHz와 0 dBm으로 고정시키고 266 MHz IF 신호의 power를 -20 dBm에서 8 dBm까지 변화시켰을 때의 변환 이득의 변화를 보여주며 입력 되는 IF power에 따라 출력 RF power가 선형적으로 증가하다가 saturation되는 것을 볼 수 있다. Input와 output 1 dB compression point를 살펴 보면 설계

결과는 각각 -22 dBm, -13.04 dBm이며, 측정 결과는 각각 -22 dBm, -13.17 dBm으로 보아 설계결과와 측정결과가 일치됨을 알 수 있다. 그림 12 는 IF 주파수와 IF power를 각각 266 MHz, -20 dBm으로 고정시키고 LO power를 -10 dBm에서 14 dBm까지 변화 시켰을 때의 변화 이득 변화를 보여준다. 설계결과는 2 dBm 정도에서 변환이득이 떨어지는 것을 볼 수 있었으며 측정결과는 6 dBm까지 변환이득이 linear 하게 증가하다가 약간 떨어지는 현상을 볼 수 있었다. 따라서 본 논문에서 제작된 주파수 혼합기는 낮은 LO power를 필요로 하는 즉 단말기용 부품으로 적절하다고 하겠다.

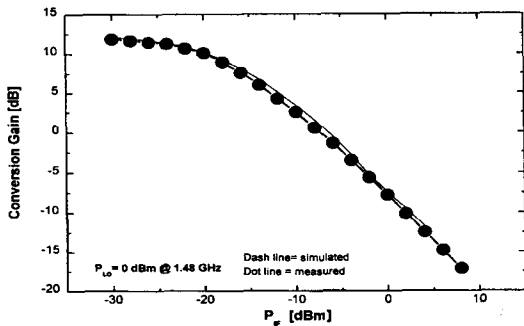


그림 11. IF power를 변화 시켰을 때의 변화 이득의 변화

Fig. 11. Measured conversion gain as a function of IF power.

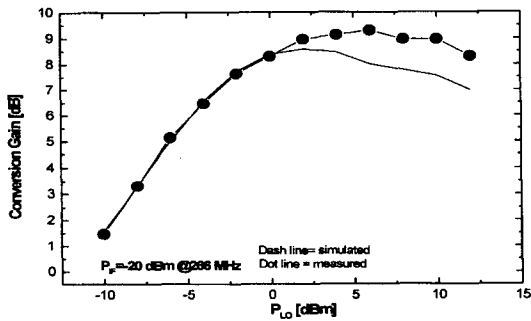


그림 12. LO power를 변화 시켰을 때의 변화 이득의 변화

Fig. 12. Measured conversion gain as a function of LO power.

제작된 주파수 혼합기의 intermodulation 특성을 측정하기 위하여 그림 13과 같은 set-up으로 two-tone excitation에 따른 fundamental mode 및 3-rd order harmonic 성분을 측정하였다. 이 때 두개의 입

력 IF1 과 IF2 는 각각 266 MHz 와 267 MHz 으로서 1 MHz 차이의 two-tone 을 사용하였으며, LO 주파수와 power를 각각 1480 MHz 및 0 dBm 으로 고정시켰다. IF power가 -30 dBm일 때 설계 결과는 -33 dBc를 보여주며 측정 결과는 -28 dBc 정도의 IM3 가 관찰되어 본 논문에서 사용한 소자의 대신호 모델 및 harmonic balance 방식이 매우 정확하게 회로의 비선형 특성을 모델하고 있음을 알 수 있었다. 그림 15 에서는 두개의 입력 power를 변화하여 회로의 dynamic range를 측정한 것으로 측정된 input IP3 와 output IP3 는 각각 -10 dBm, -4 dBm 정도였다. 본 논문에서 사용된 비선형 모델링에 의하면 input IP3 와 output IP3 는 각각 -7.6 dBm, -3.6 dBm 였다. 이러한 측정결과는 측정된 output 1 dB compression point로부터 이러한 dynamic range를 재확인 할 수 있다. 또한 본 논문에서 제작된 주파수 혼합기는 3 V 정도의 낮은 전압에서 동작이 가능하며, 따라서 PCS 단말기용 저전력 소모 부품으로서 활용이 가능하다고 여겨진다.

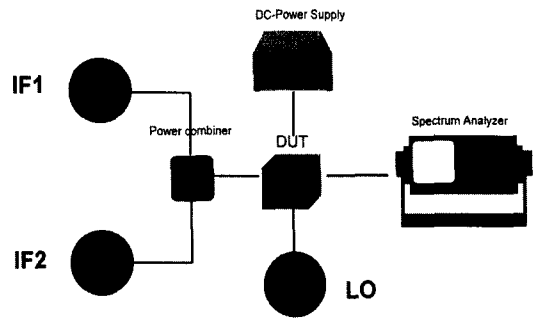


그림 13. Two-tone excitation에 의한 intermodulation 특성 측정 set-up

Fig. 13. Two-tone excitation measurement set-up.

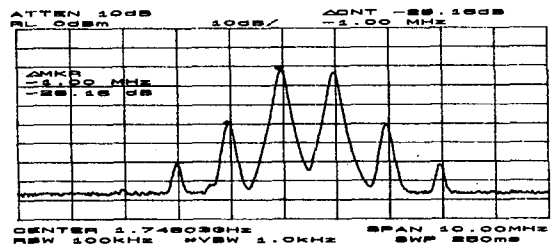


그림 14. 266 MHz 와 267 MHz Two-tone excitation에 대한 RF spectrum

Fig. 14. Two-tone (266 and 267 MHz) excitation RF output spectrum.

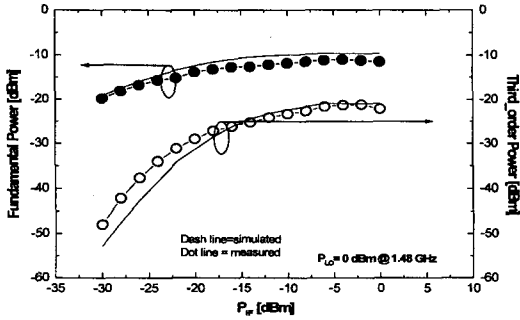


그림 15. IF power 변화에 따른 Third-order intercept point

Fig. 15. Measured third-order intercept point as a function of IF power.

IV. 결론

본 논문에서는 active balun을 사용하여 일반적으로 사용되는 passive balun에 비해 작은 크기의 balanced 형태의 mixer를 MMIC로 구현할 수 있었으며, 특히 self-bias 회로를 채택함으로써 단일전원에 의한 동작이 가능하도록 함으로서 system 전원부를 단순화하여 소형단말기 부품으로서의 조건을 만족시키 고자 하였다.

표 1. 설계 결과 와 측정 결과 비교

Table 1. Comparison of simulated and measured results.

주요특성	설계 결과	측정 결과
F _{IF} [MHz]	266 to 305	266 to 305
F _{LO} [MHz]	1440 to 1520	1440 to 1520
F _{RF} [MHz]	1746	1746
Bias voltage [V]	3.3	3.3
소모 전류[mA]	15	11
소모 전력[mW]	49.5	36.3
Chip Size(mm ²)	2X1.4	2X1.4
Gain[dB]	8.372	8.17
Suppression ratio of IM3[dBc]	33.573[b]	28.17[b]
Input 1 dB compression point [dBm]	-22	-22
Output IP3[dbm]	-3.6	-4
LO to RF isolation [dB]	28	12

[a] LO power 0 dBm

[b] IM3 is defined at -30 dBm and 1MHz span

IF 주파수를 266 MHz에서 305 MHz 까지 변화 시켰을 때 변환 이득은 최고 8.3 dB를 얻을 수 있었으며

전체 칩의 크기는 2 mm x 1.4 mm이며, 전체 12 mA의 전류를 소모하였다. 현재 제작된 주파수 혼합기의 경우 active balun의 사용으로 인하여 inter-modulation 특성이 약간 저하된 것을 볼 수 있었다. 그리하여 intermodulation 특성을 더욱 개선하기 위해 참고문헌 [12]와 같은 새로운 노력이 필요할 것으로 보인다. 표 1은 single-balanced upconverting 주파수 혼합기의 측정결과와 설계결과를 비교 정리 한 것이다.

참고 문헌

- [1] S. A. Mass, "Microwave Mixers" 1986.
- [2] A. M. Pavio and M. Muraguchi, "A Distributed Double-Balanced Dual-Gate FET mixer," *IEEE GaAs IC Sym. Dig.*, pp. 177-180, 1988.
- [3] H. Kiozumi, "A GaAs single Balanced mixer MMIC with Built-in Active for Personal Communication Systems," *IEEE Microwave and Millimeter-wave Monolithic Circuits Symp. Dig.*, pp. 77-80, 1995.
- [4] M. Muraguchi, T. Hirota, A. Minakawa, K. Ohwada and T. Sugeta, "Uniplanar MMICs and Their Applications," *IEEE Trans. Microwave Theory Tech.*, vol. 36, pp. 1896-1901, Dec. 1988.
- [5] HP-EESOF Microwave and RF Design Systems. "Active Circuit Simulation Using MDS Students Guide and Training Manual," Edition 1, 1994.
- [6] 오승건, "이동통신 및 PCS Applications 용 MMIC Mixer 설계 및 제작에 관한 연구" 석사 학위 논문 한양대학교, 1995
- [7] Y. Imai *et al.*, "Design and Performance of Low-Current GaAs MMICs for L-Band Front-end Applications," *IEEE Trans. Microwave Theory Tech.*, vol. 39, pp. 209-214, Feb. 1991.
- [8] W. R. Curtice, "A MESFET Model for Use in the design of GaAs ICs," *IEEE Trans. Microwave Theory Tech.*, vol. 28, pp. 448, Dec. 1980.
- [9] W. R. Curtice and M. Ettenberg, "A Nonlinear GaAs FET Model for Use in the

design of Output Circuits for Power Amplifiers," *IEEE Trans. Microwave Theory Tech.*, vol. 33, pp. 1383, Dec. 1985.

[10] A. Materka and T. Kacprzak, "Computer Calculation of Large-Signal GaAs FET Amplifier Characteristics," *IEEE Trans. Microwave Theory Tech.*, vol. 33, pp. 129, Dec. 1985.

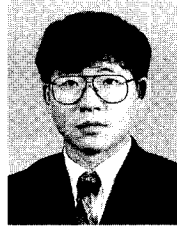
[11] H. Statz, P. Newman, I. W. Smith, R.A. Pucel, and H. A. Haus, "GaAs FET Device and Circuit Simulation in SPICE," *IEEE Trans. Electron Devices*, vol. 34, pp. 160, Dec. 1987.

[12] Hyun-Il Kang, Jae-Eung Oh. "An MMIC Single-Ended mixer with improved inter-modulation characteristics and Low-power consumption for PCS applications," *Proceeding of ICVC conference* pp. 159-161, 1997.

저 자 소 개



姜賢一(正會員)
 1973년 12월 13일생 1996년 2월 한양대 전자공학과 졸업(공학사) 1998년 한양대 전자공학과 졸업(공학석사) 한양대 전자공학과 박사과정 재학중 주 관심분야는 PCS용 파LMDS용 GaAs MMIC 설계



吳在應(正會員)
 1959년 9월 19일출생 1981년 2월 한양대 전자공학과 졸업(공학사), 1984년 5월 Univ. of Nebraska 졸업(공학석사), 1987년 5월 Univ. of Nebraska 졸업(공학박사), 1988년 6월 Univ. of Michigan 에서 Post-doctoral Fellow, 1989년 4월 Univ. of Michigan 에서 Research Professor, 1997년 현재 한양대 전자공학과 부교수로 재직. 주관심 분야는 초고속 화합물 반도체 소자, Millimeter wave power HEMT 개발, Epitaxial growth and fabrication of heterostructure devices and circuits, Metal organic chemical vapor deposition of TiN barrier metals and Ta-Si-N amorphous barrier metals for ULSI metallizations, Design of microwave and millimeter wave ICs for wireless communications



鄭基雄(正會員)
 1962년 2월 9일생. 1984년 2월 서울대학교 전자공학과 졸업(학사). 1986년 2월 한국과학기술원 전기및 전자공학과(석사). 1990년 2월 한국과학기술원 전기및 전자공학과(박사). 1990년 4월 ~ 1991년 7월 University of Minnesota, post doc. 1991년 8월 ~ 현재 LG 종합기술원 소자재료 연구소 책임 연구원/ AD group G/L. 주관심분야는 GaAs MMIC 제조 및 평가 기술, Ki-Woong Chung AD group, Device and Materials Lab. LG Corporate Institute of Technology



李源祥(正會員)
 1965년 2월 12일 서울출생. 1987년 광운대학교 전자재료공학과 졸업(학사). 1989년 광운대학교 전자재료공학과 졸업(석사). 1991년 ~ 현재 LG 종합기술원 선임연구원. GaAs base 전자소자 공정 및 기술 개발