

논문 98-7-1-01

## MAGFET의 제작 및 특성

김시현\*, 이철우\*\*, 이정환\*\*, 남태철\*\*\*

## Fabrication and Characteristics of the MAGFET

Si-hon Kim\*, Cheol-woo Lee\*\*, Jung-Hwan Lee\*\*, Tae-chul Nam\*\*\*

## 요 약

유한 요소법에 의한 수치 해석을 통하여 자기 트랜지스터(MAGFET)의 동작 특성을 분석하고, 소자의 최대 감도를 얻기 위한 설계의 최적 조건을 제시하였다. 제시된 최적 조건에 따라 자기트랜지스터를 CMOS 표준 공정에 의하여 제작하고 전자기적 특성을 측정하였다. 소자의 감도는 활성 영역의 크기보다는 길이(L)에 대한 폭(W)의 비 W/L에 의존하며, W/L = 1 일 때 최대 감도를 나타내었다. 제작된 소자의 상대 감도는 2.53 %/T 이었다.

## Abstract

We have simulated the operating characteristics of the magnetotransistor(MAGFET) by the finite element method and suggested the optimum design conditions to get a maximum sensitivity. The magnetotransistor has been fabricated by CMOS standard processing according to the suggested design conditions and investigated its electromagnetic characteristics. The sensitivity of the magnetotransistor depends on the ratio of width(W) to length(L) of active area rather than its size, and has a maximum when W/L = 1. The relative sensitivity of a fabricated magnetotransistor was 2.53 %/T.

## 1. 서 론

최근 CMOS 공정 기술을 비롯하여 공정 기술이 발달하면서 자기 센서의 소형화와 집적화를 목적으로 많은 연구가 진행되어 오고 있다. 자기 트랜지스터는 바이폴라 공정과 CMOS 공정기술로 제작되는데<sup>1,2</sup> 본 연구에서는 CMOS 공정에 의하여 쉽게 제작할 수 있

으며 신호처리회로와 함께 집적화가 가능한 MAGFET (MAGnetically-sensitive Field Effect Transistor)을 제작하고 그의 특성을 분석하였다.

MAGFET은 MOSFET의 기본구조를 가지고 있지만 자계에 감응하기 위하여 드레인을 쪼개놓은 구조를 가지고 있다. 이 구조는 자기 센서로서 선형성이 우수하고 주변회로를 구현할 경우, 복잡적이고 다기능적인 CMOS IC 기술의 장점을 그대로 이용하여 센서를 집적화할 수 있다는 잇점을 갖고 있다<sup>3,5</sup>.

자기 센서가 실제 응용될 때는 감지부 외에 구동회로, 신호처리회로 등이 함께 구성되어져야 하는데 최적의 회로설계와 효율적인 센서의 이용을 위해서는 감지

\* 영진전문대학 사무자동화과(Dept. of OA, Yeungjin Junior Col.)

\*\* 한국전자주식회사 종합연구소 반도체연구센터 (Semiconductor R&D Center, KEC)

\*\*\* 영남대학교 전기전자공학부(School of Elec. & Electron. Eng., Yeungnam Univ.)

<접수일자 : 1997년 9월 20일>

부 자체의 특성을 추출하는 것이 중요하다.

MAGFET의 특성은 활성영역의 형상과 외부 바이어스 조건에 따라 변하게 된다.<sup>[6]</sup>

특히 Jack Lau 등은 활성영역의 형상에 따른 MAGFET의 특성을 분석하였다. 본 연구에서는 활성영역의 형상변화에 따른 특성을 수치해석을 통하여 분석하고 수치 해석에 의한 설계 조건에 따라 표준 CMOS 공정에 의하여 MAGFET을 제작하여 외부에서 인가한 드레인 전압과 게이트 전압 등 바이어스 조건들이 MAGFET의 감도에 미치는 영향에 대해서 실험을 수행하였다.

## II. MAGFET의 동작원리 및 수치해석

### 1. MAGFET의 동작원리

MAGFET의 동작특성은 자계가 인가되지 않았을 경우, MOSFET의 동작특성과 유사하다. MAGFET의 표면에 수직으로 자계가 인가되면 드레인으로 향하는 전자들은 로렌츠 힘에 의해 편향하게 된다. 이 결과 2개의 드레인중 어느 한쪽의 드레인의 전류는 다른 쪽의 드레인 전류보다 크게 되며, 이 때 두 드레인의 전극의 전류차는 인가한 자계에 비례해서 나타난다. 그림 1에 MAGFET의 기본적인 구조를 나타내었다. 본 연구에서는 n 채널을 갖는 MAGFET의 포화영역에서의 동작에 중점을 두고 고찰하였다.

MAGFET의 자기적인 성질은 두 드레인 전류의 차로 검출된다. 전류출력방식은 선형동작영역보다 포화동작영역에서 더 높은 감도와 안정된 동작 특성을 얻을 수 있다. 왜냐하면 선형동작영역에서는 Hall전압이 단

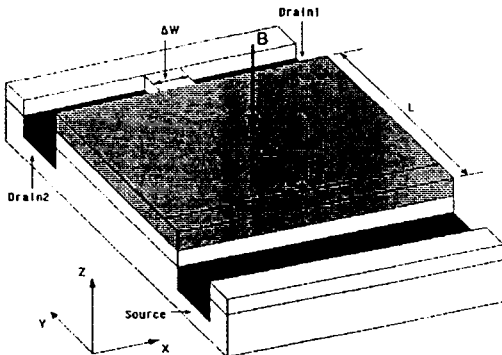


그림 1. MAGFET의 개략도.

Fig. 1. Schematic diagram of a MAGFET.

락회로효과(short-circuit effect)에 의해 제한받기 때문이다.<sup>[7]</sup>

Jack Lau 등은 모델링을 단순화시키기 위해 드레인 사이의 간격을 거의 0 이라 가정한다. 자계를 인가하지 않았을 경우 그림 1에서 드레인 1의 전류는<sup>[6]</sup>

$$I_{d1} = \int_0^{W/2} C_{ox}(V_g - V_t - a\phi_0)v_0 dx \quad (1)$$

이다. 여기서  $C_{ox}$ 는 게이트 산화막의 커패시턴스이고  $V_g$ 는 게이트 전압,  $V_t$ 는 문턱전압,  $a$ 는 body효과상수,  $\phi_0$ 는 채널의 전위,  $v_0$ 는 캐리어 드리프트 속도이다. 이를 포화영역에서 나타내면

$$I_{d1} = v_{sat} \frac{W}{2} C_{ox}(V_g - V_t - V_{dsat}) \quad (2)$$

와 같이 된다. 여기서  $v_{sat}$ 은 전자의 포화속도이고,  $V_{dsat}$ 는 포화전압이다. 로렌츠힘에 의해 전자는  $x$ 축 방향으로 편향하게 되어 Hall전압을 발생시키며 이 전압은 전체 채널 전위를 변화시키게 되는데 이 영향으로 드레인 1의 전류는

$$I_{d1}' = v_{sat} \frac{W}{2} C_{ox}(V_g - V_t - V_{dsat}') \quad (3)$$

이 된다. 여기서  $V_{dsat}'$ 은

$$V_{dsat}' = V_{dsat} - \bar{V}_{hsat} \quad (4)$$

와 같이 놓을 수 있는데, 여기서  $\bar{V}_{hsat}$ 은 포화점에서의 Hall전압이다.  $x$ 축을 가로질러 발생하는 Hall전압  $V_h$ 는 측면의 한쪽에서  $+V_h/2$ 이고, 다른 한쪽에서  $-V_h/2$ 가 된다.  $x$ 축을 따라 각 노드의  $V_h$ 를 생각하기 위해 평균값  $\bar{V}_h$ 를 구한다. 따라서 식 (4)를 식 (3)에 대입하면

$$\begin{aligned} I_{d1}' &= v_{sat} \frac{W}{2} C_{ox}(V_g - V_t - V_{dsat}) + v_{sat} \frac{W}{2} C_{ox} \bar{V}_{hsat} \\ &= I_{d1} + \Delta I_{d1} \end{aligned} \quad (5)$$

와 같이 된다. 식 (5)에서 첫째 항은 자계를 인가하지 않았을 때의 드레인 전류를 나타내고 두번째 항은 자계에 의해 나타난 전류의 증가량이다.

MAGFET의 절대 감도와 상대감도는 아래와 같이 정의한다.

$$S_A = \Delta I_d / B \quad (6)$$

$$S_R = \Delta I_d / (I_d B) \quad (7)$$

여기서  $\Delta I_d$ 는 두 개의 드레인 전극 사이의 전류차,  $I_d$ 는 전체 전류,  $B$ 는 인가한 자계의 세기를 각각 나타낸다. 따라서 MAGFET의 상대감도  $S_R$ 는 식 (5)에 의해

$$S_R = \frac{\bar{V}_{hsat}}{(V_g - V_t - V_{dsat})B} \quad (8)$$

이 된다. 여기서  $\bar{V}_{hsat}$ 는

$$\bar{V}_{hsat} = \frac{\mu_H B V_{dsat} W}{2L \sqrt{1 - \frac{y}{L}}} \quad (9)$$

와 같이 됨을 알 수 있다. 여기서  $\mu_H$ 는 채널내 전자의 Hall 이동도이며,  $y$ 는 소스에서부터 드레인쪽으로의 거리를 나타낸다.

## 2. 수치해석

### 2.1 게이트의 형상에 따른 감도특성

MAGFET의 해석에 사용된 패러미터는 다음과 같다. 드리프트 이동도  $\mu_n$ 은  $670 \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$ , Hall 확산계수  $D_n$ 은  $17.4 \text{ cm}^2/\text{V} \cdot \text{s}$ , body효과상수  $\alpha$ 는 1.92, 문턱전압  $V_t$ 는 0.7 V이다. 그림 2는 선형동작영역에서  $L=100 \mu\text{m}$  일 때,  $W$ 의 값을 10, 50, 100, 150, 200  $\mu\text{m}$ 로 각각 변화시켰을 때 MAGFET의 Hall 전압특성을 나타낸 것이다.

그림 2에서 보는 것과 같이 Hall 전압이 드레인쪽으로 갈수록 점차적으로 증가하다가 드레인 근처에서 단락회로효과로 인하여 갑자기 감소하는 것을 알 수 있다. 소스에서 드레인쪽으로 갈수록 Hall 전압이 증가하는 것은 반전전하의 밀도가 드레인쪽으로 갈수록 감소하기 때문이다. 또한 그림 2에서 알 수 있는 사실은 게이트의 형상비  $W/L$ 가 증가할수록 Hall전압의 최대치가 증가한다는 것과 형상비의 값이 1 이상에서는 거의 증가하지 않는다는 것이다.

Hall 전압의 최대치는 게이트의 형상비가 증가할수록 그 위치가 드레인으로부터 멀어짐을 알 수 있다. 따라서 MAGFET을 Hall 소자와 같이 사용하기 위한 Hall 전극은  $y$ 축으로  $y/L$ 의 값이 0.7 ~ 0.8의 범위에 설치하는 것이 가장 적절하다는 결과를 그림 2에서 얻을 수 있다.

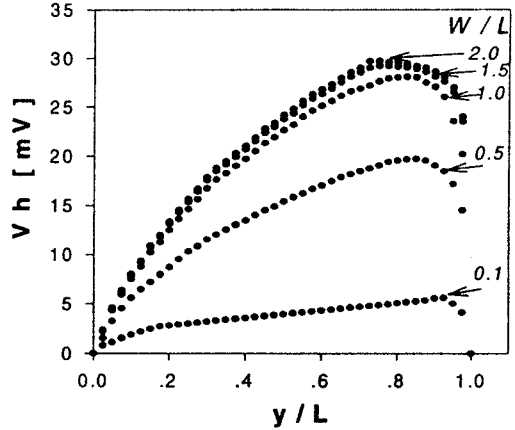


그림 2. 게이트의 형상비에 따른 Hall 전압특성.  
Fig. 2. Characteristics of Hall voltages according to the variations of aspect-ratio of gate.

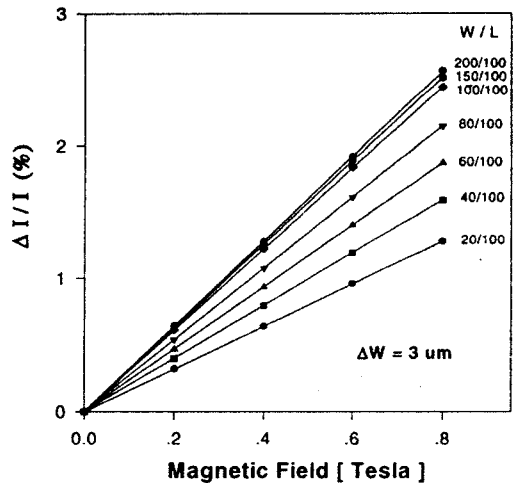


그림 3. W/L비 변화에 따른 MAGFET의 상대전류 변화.  
Fig. 3. Relative current deviations as function of magnetic field for MAGFET under different W/L ratios.

그림 3은 게이트의 길이  $L$ 을  $100 \mu\text{m}$ 로 하였을 때 길이에 대한 폭  $W$ 의 변화에 대한 MAGFET의 상대전류 변화량을 나타낸 것이다. 드레인 사이의 간격은  $3 \mu\text{m}$ 로 하였으며,  $V_g$ 와  $V_d$ 를 각각 똑같이 5 V씩 인가하고 자계를 0.8 T까지 증가시켰다. 그림에서 알 수 있듯이 가해진 자계에 대하여 상대전류 변화량이 선

형적으로 증가함을 보이고 있다. 그리고 게이트의 형상비의 증가에 따라서도 상대감도가 증가하는 것을 알 수 있다. 그러나, 그림 2의 Hall 전압의 최대치 변화의 경우와 같이 게이트의 형상비가 1 이상일 때 상대감도는 더 이상 증가하지 않는 것을 알 수 있다. W와 L이 각각 100  $\mu\text{m}$  일 때 상대감도는 약 3.2 %/T 이었다.

## 2.2. 드레인 분리에 따른 감도특성

2 개의 드레인 사이의 간격은 MAGFET의 감도에 큰 영향을 줄 것으로 생각된다. 드레인 사이의 간격  $\Delta W$ 에 따른 상대감도에 대한 식을 식 (10)과 같이 나타내었다.

$$S_R = \frac{\sqrt{V_{hsat}}}{(V_g - V_t - V_{dsat})B} [1 - d(\frac{\Delta W}{W})] \quad (10)$$

여기서  $d$ 는 실험에 의해 결정되는 상수이며 본 실험에서는 1.05로 하였다.

그림 4는 MAGFET의 W와 L을 모두 100  $\mu\text{m}$  로 하고, 드레인 간격을 변화시켰을 때의 MAGFET의 상대전류변화 특성을 나타낸 것이다. 여기서 바이어스 조건은 그림 3의 경우와 같다. 그림 4에서 알 수 있듯이 드레인 간격이 커질수록 상대전류변화량이 감소하며 따라서 상대감도도 감소하는 것을 볼 수 있다.

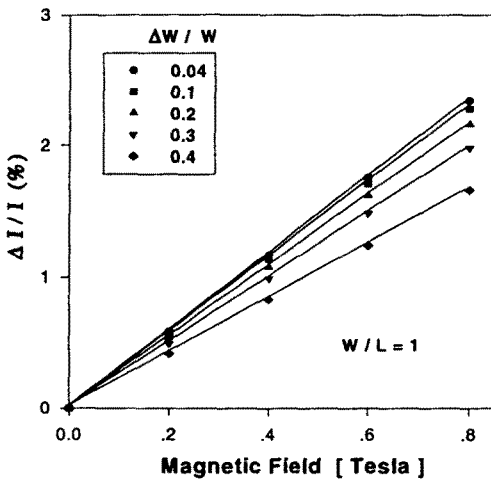


그림 4. 드레인 갭의 변화에 따른 MAGFET의 상대전류변화.

Fig. 4. Relative current deviations as a function of magnetic fields for a MAGFET under different drain gaps.

## III. MAGFET의 제작 및 특성측정

### 1. MAGFET의 제작

위의 Simulation 결과를 바탕으로 최적조건에 따라 실제 제작한 MAGFET의  $W \times L$ 은  $100 \times 100 \mu\text{m}^2$ ,  $\Delta W$ 는 5  $\mu\text{m}$  로 하였다. MAGFET 제작에 사용한 웨이퍼는 비저항이 10 ~ 20  $\Omega \cdot \text{cm}$  이고 (100) p-type Si이다. 먼저 질소가스로 세척한 웨이퍼 위에 건식산화로 950  $^{\circ}\text{C}$  에서 500 A 의 산화층을 만들고 그 위에 LPCVD로 800  $^{\circ}\text{C}$ , 0.5 Torr 에서 27 분 동안 1,500 A 의  $\text{Si}_3\text{N}_4$ 를 성장시켰다. 이 때 산화층과  $\text{Si}_3\text{N}_4$ 의 층의 비율을 1 : 3 으로 하여 필드산화시 bird-beak효과를 최소화하였다. MAGFET의 활성영역을 규정하기 위해 첫 번째 마스크를 사용하여 사진식각공정을 행하였다.  $\text{Si}_3\text{N}_4$ 를 제거하기 위하여 RIE Plasma Therm 790을 사용하여  $\text{CHF}_3$ 을 45 SCCM,  $\text{O}_2$ 를 10 SCCM, RF를 150 W 로 40 mTorr 에서 3 분 동안 에칭하였다. 필드 산화층을 형성시키기 위해 1,100  $^{\circ}\text{C}$ , 130 분간 습식 산화를 하여 8,000 A 의 두께로 하였다.  $\text{Si}_3\text{N}_4$  층과 필드 산화층을 제거하기 위해  $\text{H}_3\text{PO}_4$ 를 170  $^{\circ}\text{C}$  로 끓는 상태에서 2시간 동안  $\text{Si}_3\text{N}_4$ 를 에칭하고, 10 % HF 용액에서 2분 동안 에칭하여 산화층을 제거하였다.

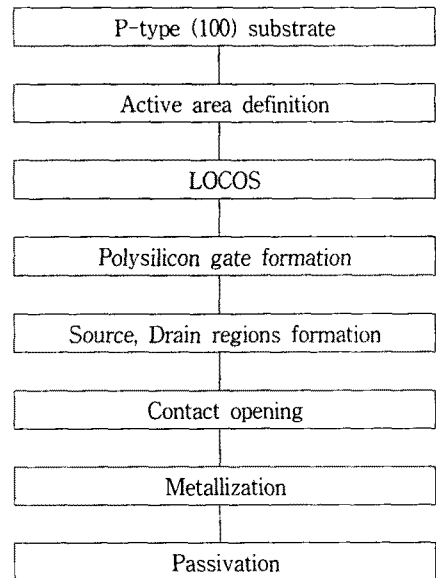


그림 5. MAGFET 제작 공정의 개략도.

Fig. 5. Schematic diagram of fabrication process for the MAGFET.

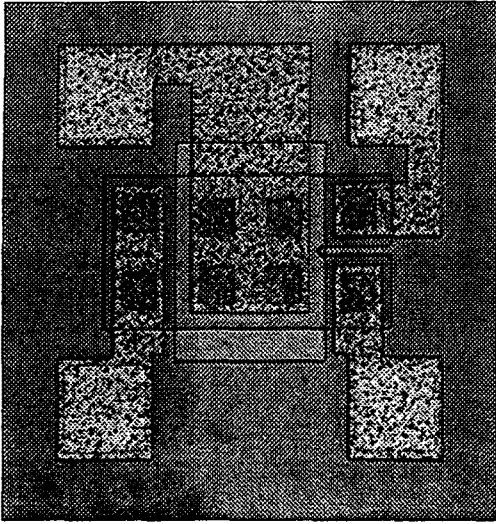


그림 6. MAGFET의 현미경 사진.  
Fig. 6. The micro-photograph of the MAGFET.

게이트 산화층을 건식 산화로 950 °C, 90 분동안 500 Å의 두께로 성장시켰다. 게이트 전극 형성을 위해 poly-Si를 LPCVD로 620 °C, 0.3 Torr 에서 10 분동안 4,000 Å로 증착하였다. 두 번째 마스크를 이용해서 poly-Si를 RIE로 30 mTorr 에서 SiCl<sub>4</sub> 30 SCCM, Cl<sub>2</sub> 10 SCCM, CHCl<sub>3</sub> 5 SCCM의 분위기속에서 200 W로 4 분 30 초 동안 에칭함으로써 게이트 영역을 정의하였다. 세 번째 마스크로 분리형 드레인을 포토레지스터로 정의하고 소스와 드레인 영역을 형성하기 위해 P를 100 keV, 5×10<sup>15</sup> cm<sup>-2</sup>의 dose로 이온주입을 하고 확산하였다. 다음 CVD로 SiO<sub>2</sub>를 4,000 Å의 두께로 성장시킨 후 네 번째 마스크를 이용하여 소스, 드레인, 게이트의 전극을 정의하였다. 전극은 Al을 스퍼터링하여 1.7 μm 로 증착하였다. 그림 5는 MAGFET 제작에 대한 개략적인 공정 흐름도를 나타낸 것이고, 그림 6은 제작한 MAGFET의 현미경 사진을 나타낸 것이다.

2. 특성측정 및 분석

MAGFET의 감도는 절대감도와 상대감도로 나타낸다. 제 II장에서는 수치해석을 통하여 형상조건이 상대감도에 미치는 영향에 대하여 고찰하였다. 여기서는 드레인 전압과 게이트 전압 등의 바이어스 조건들이 감도에 미치는 영향에 대하여 고찰해보고자 한다. 절대감도와 상대감도는 각각 식 (6)과 (7)에 의하여 주어진다.

그림 7은 자기센서로서의 신뢰도를 잘 나타내 주는

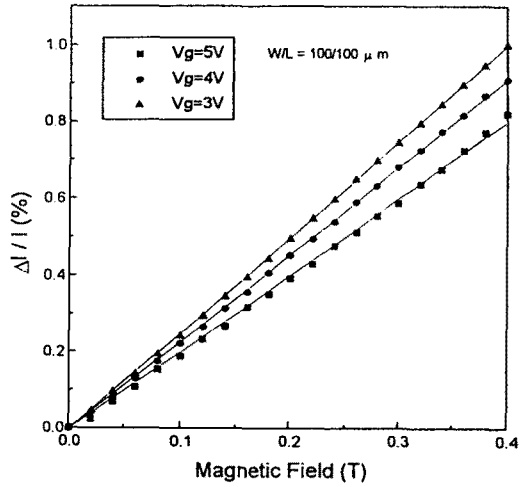


그림 7. 자계변화에 따른 상대전류변화.  
Fig. 7. Relative current deviation according to different magnetic fields.

자계변화에 대한 두 드레인간의 전류차를 나타낸 그림이다. 이 때 드레인 전압은 5 V로 고정시켰다. 그림에서 볼 수 있듯이 매우 우수한 선형성을 나타내고 있음을 알 수 있다. 게이트 전압이 5 V일 때 상대감도는 약 2.53 %/T이었다. 이 값은 그림 3의 simulation에 의한 값과 약간의 차이를 나타내고 있는데 이는 ΔW 값의 차이에 의한 것이라 생각된다.

그림 8은 자계의 세기를 0.2 T 로 고정하고, 게이트 전압을 매개변수로 하여 3 V, 4 V, 5 V 로 변화시켰을 때 드레인 전압에 따른 MAGFET의 절대감도의 변화를 나타낸 것이다. 절대감도의 드레인 전압에 따른

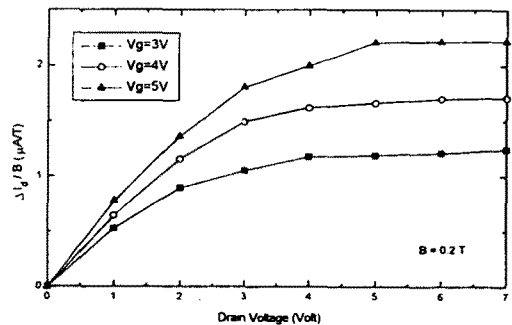


그림 8. MAGFET의 절대감도의 드레인 전압 의존성.  
Fig. 8. The dependence of absolute sensitivity of a MAGFET on drain voltages.

선형 영역과 포화 영역에서의 동작 특성은 MOSFET의 전류-전압 특성과 매우 유사하게 변함을 알 수 있다. 또한 절대감도는 게이트 전압의 증가에 따라 모든 동작 영역에서 증가하는 경향을 보이고 있다. 절대감도의 게이트 전압 의존성을 보다 상세히 알아 보기 위하여 드레인 전압을 각각 1 V, 2 V, 3 V, 5 V, 6 V 에 고정시키고, 게이트 전압을 변화시켜 가면서 절대감도를 측정하였다. 측정 결과를 그림 9에 나타내었다.

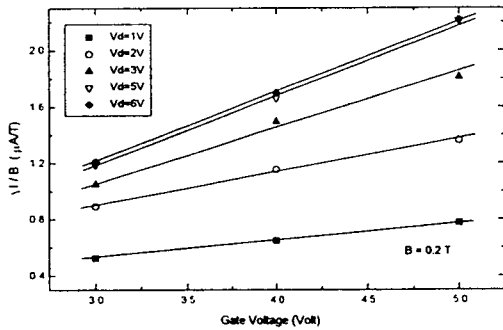


그림 9. MAGFET의 절대감도의 게이트 전압 의존성.  
Fig. 9. The dependence of absolute sensitivity of the MAGFET on gate voltages.

그림에서 보는 것과 같이 모든 동작 영역에서 절대감도는 게이트 전압에 거의 선형적으로 비례하는 관계를 보여 주고 있다. 직선의 기울기는 드레인 전압이 증가함에 따라 약간씩 증가함을 알 수 있다. 드레인 전압이 5 V 와 6 V 인 경우는 포화 영역을 나타내는데 이 경우 절대감도는 드레인 전압에 따라 변화하지 않고 거의 일정한 값을 나타내고 있음을 알 수 있다.

그림 10은 MAGFET의 상대감도의 드레인 전압 의존성을 알아보기 위하여, 자계를 0.2 T 가한 상태에서 게이트 전압을 각각 3 V, 4 V, 5 V 에 고정시키고 드레인 전압을 변화시켜 가면서 상대감도를 측정하였다. 측정 결과를 볼 때 선형 영역에서 상대감도는 드레인 전압에 따라 크게 변화하지 않고 기울기가 매우 작은 선형적인 비례관계를 갖고 있으며, 포화 영역에서는 거의 일정한 값을 갖고 있음을 알 수 있다. 그리고 모든 동작 영역에서 상대 감도는 게이트 전압에 거의 의존하지 않음을 알 수 있다.

상대감도의 게이트 전압에 대한 의존성을 보다 상세히 알아 보기 위해서 그림 10을 확대하여 드레인 전압을 매개 변수로 하여 게이트 전압에 대한 MAGFET

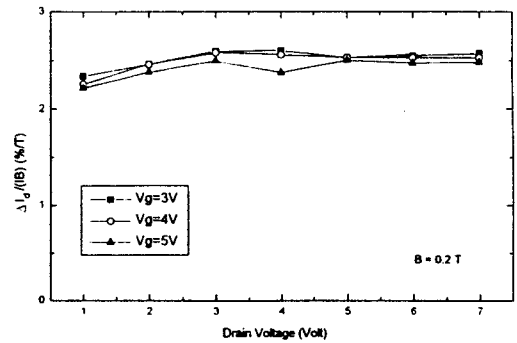


그림 10. MAGFET의 상대감도의 드레인 전압 의존성.

Fig. 10. The dependence of relative sensitivity of the MAGFET on drain voltages.

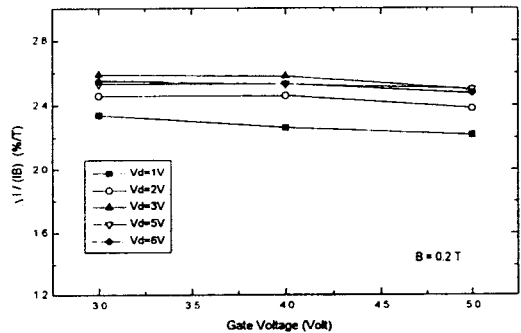


그림 11. MAGFET의 상대감도의 게이트 전압 의존성.

Fig. 11. The dependence of relative sensitivity of the MAGFET on gate voltages.

의 상대감도를 그림 11에 나타내었다. 그림에서 보는 바와 같이 게이트 전압이 증가함에 따라 상대감도는 약간 감소하는 경향을 보였다.

위에서 측정된 결과들을 볼 때 MAGFET의 동작 특성은 다음과 같은 일반적인 특성을 갖고 있음을 알 수 있다.

- 1) 안정적이면서 고감도의 특성을 얻기 위해서는 포화 영역에서 동작시켜야 한다.
- 2) 바이어스 조건의 변화에 따른 특성의 안정한 동작을 나타내기 위해서는 절대감도보다는 상대감도로서 특성을 나타내는 것이 바람직하다.
- 3) 상대감도로서 소자의 특성을 나타낼 경우 게이트 바이어스를 작게 하는 것이 고감도를 얻을 수 있다.

위의 결과를 종합하여 MAGFET의 감도를 측정된 결과, 절대감도는  $V_d = V_g = 5 \text{ V}$  일 때  $11.1 \mu\text{A/T}$  이고, 상대감도는  $V_d = 5 \text{ V}$ ,  $V_g = 3 \text{ V}$  일 때  $2.53 \%/T$  를 나타내었다.

#### IV. 결 론

먼저 집적화 자기센서의 구현에 적합한 MAGFET을 제작하여 전자기적 특성을 분석하였다. 수치 해석과 여러 형상 조건의 변화에 따른 상대감도의 특성을 유한 요소법을 이용하여 시뮬레이션하고 이를 바탕으로 n 채널이고 게이트 면적이  $100 \times 100 \mu\text{m}^2$  인 MAGFET 소자를 제작하여 바이어스 조건에 따른 소자의 감도 특성을 분석하였다.

시뮬레이션에 의한 결과는 다음과 같은 사실을 보여 준다. 선형영역에서 MAGFET의 Hall전압은 드레인쪽으로 갈수록 증가하다가 드레인의 전압으로 인해 갑자기 감소하는 단락회로효과를 보였다. 이 때의 Hall전압이 최대가 되는 위치의 범위는 소스 전극으로부터  $72 \sim 82 \mu\text{m}$  의 위치에서 나타났다. 제안한 모델에서와 같이 MAGFET의 감도는 소자의 형상비에 따라 Hall전압이 변화하여 감도에 영향을 받게 되는데 감도는 형상비에 비례함을 알 수 있었다. 또한 드레인 사이의 간격은 감도에 영향을 크게 미침을 알 수 있었으며, 대체로 감도는 드레인 간격의 크기에 반비례하였다.

제작된 MAGFET의 바이어스 조건에 따른 실험에서는 절대감도와 상대감도 모두 포화 영역에서 포화치를 각각 가지고 있음을 알 수 있으며, 게이트 전압이 증가함에 따라 절대감도는 증가하는 반면에 상대감도는 약간 감소하는 경향을 나타내었다. 여러 가지 바이어스 조건의 변화에 대해서 절대감도보다 상대감도는 거의 변화하지 않았다. 제작된 MAGFET의 최적 조건에 따른 절대감도는  $11.1 \mu\text{A/T}$  이었으며, 상대감도는  $2.53 \%/T$  이었다.

위의 결과를 바탕으로 MAGFET을 자기센서로 활용하기 위해서는  $W/L$ 비는 1/1, 드레인 사이의 간격은 좁게, 그리고 포화영역에서 동작하도록 바이어스 조건을 맞추는 것이 가장 바람직함을 알 수 있었다.

※ 본 연구는 서울대학교 반도체공동연구소의 교육부 반도체분야 학술연구조성비 (과제번호 : ISRC 96-E-4016)에 의해 수행되었습니다.

#### 참 고 문 헌

- [1] J. Kassabov, N. Smirnov and N. Nedev, "A magnetosensitive dual-emitter dual-base transistor", *Sensors and Actuators A*, 24, pp. 197-202, 1990.
- [2] R. G. Gottfried, G. Zimmer and W. Mokwa, "CMOS compatible magnetic-field sensors fabricated in standard and in silicon on insulator technologies", *Sensors and Actuators A*, 25-27, pp. 753-757, 1991.
- [3] D. Misra, M. Zhang and Z. Cheng, "A novel 3-D vertical Hall magnetic-field sensor in standard CMOS technology", *Sensors and Actuator A*, 34, pp. 67-75, 1992.
- [4] M. Paranjape, I. Filanovsky and L. Ristic, "A 3-D vertical Hall magnetic-field sensor in CMOS technology", *Sensors and Actuators A*, 34, pp. 9-14, 1992.
- [5] X. Zheng and S. Wu, "General characteristics and current output mode of a MOS magnetic field sensor", *Sensors and Actuators A*, 28, pp. 1-5, 1991.
- [6] Jack Lau, Ping K. Ko, Philip C.H. Chan, "Modelling of split-drain magnetic field-effect transistor (MAGFET)", *Sensors and Actuators*, A49, pp. 155-162, 1995.
- [7] R. S. Popovic, "A MOS Hall device free from short-circuit effect", *Sensors and Actuators*, 5, pp. 253-262, 1984.

---

 著 者 紹 介
 

---

## 김 시 헌 (金 是 憲)

『센서학회지 제6권 제3호』 논문 97-6-3-04, p.199 참조  
 현재 영진전문대학 사무자동화과 교수

## 이 철 우 (李 哲 宇)

『센서학회지 제6권 제3호』 논문 97-6-3-04, p.199 참조  
 현재 한국전자(주) 종합연구소 연구원



## 이 정 환 (李 征 桓)

1962년 10월 9일생, 1987년 2월 영  
 남대학교 전자공학과 졸업(공학  
 사), 1993년 2월 영남대학교 대학  
 원 전자공학과 졸업(석사), 1994년  
 3월~현재 영남대학교 대학원 전  
 자공학과 박사과정. 1987~현재 한

국전자(주) 종합연구소 선임연구원

## 남 태 철 (南 泰 喆)

『센서학회지 제1권 제1호』 논문 92-02, p.21 참조  
 현재 영남대학교 전기전자공학부 교수