The Journal of the Korean Institute of Electrical and Electronic Material Engineers. Vol. 10, No. 8, pp.794-799, 1997.

고상 결정화에 의해 제작된 다결정 실리콘 박막의 특성 연구

논 문
10-8-6

A study on the characteristics of polycrystalline silicon thin films prepared by solid phase crystallization

김용상*
(Yong-Sang Kim)

Abstract

Poly-Si films have been prepared by solid phase crystallization of LPCVD (low-pressure CVD) amorphous silicon. The crystallinity of poly-Si films has been derived from UV reflectance spectrum and lies in the range between 70 % and 80 %. From XRD measurement, the peak at 28.2° from (111) plane is dominantly detected in the SPC poly-Si films. The average grain size of poly-Si film is determined by the image of SEM and varies from 4000 Å to 8000 Å. The electrical conductivity of as-deposited amorphous silicon film is about $2.5\times10^{-7}(\Omega\cdot cm)^{-1}$, and $3\sim4\times10^{-6}(\Omega\cdot cm)^{-1}$ of room temeprature conductivity is the SPC poly-Si films. The conductivity activation energies are 0.5~0.6 eV for the 500 Å-thick poly-Si films.

Key Words(중요용어) : Poly-Si(다결정 실리콘), Solid phase crystallization(고상 결정화), Crystallinity(결정화도), Grain size(결정립 크기), Conductivity(전기전도도)

1. 서 론

다결정 실리콘 박막 (polycrystalline silicon thin film)은 SRAM의 저항 소자, 액정 화면 표시기 (liquid crystal display)의 스위칭 소자인 박막 트랜지스터의 활성층, 압력 센서 등에 사용되고 있으며 많은 연구가 이루어지고 있다[1,2]. 다결정 실리콘 박막은 전기적인 소자의 활성영역으로 사용되어질 수 있으므로 박막의 특성을 향상하는 것이 소자의 특성을 결정하는 매우 중요한 요인이다. 다결정 실리콘 박막은 LPCVD법으로 성장시킨 상태이거나[3] 비정질 실리콘 박막을 고상 결정화 (solid phase crystallization)하여 얻을 수 있다[4]. 고상 결정화된 다결정 실리콘 박막은 구조적이고 전기적인 관점 모두에서 성장시킨 상태로 제작된 다결정 실리콘 박막보다 우수하기 때문에, 고상 결정화된 다결정 실리콘은 박막 기술 분야에서 유망한 재료이다. 본 연구에서는, 고상 결정화 방법을 이용한 다결정 실리콘 박막을 제작하고 자외선 반사도, X선 회절, SEM, TEM 등의 분석을 통하여 다결정 실리콘의 구조적 특성에 대하여 고찰하였으며, 전기 전도도, 활성화 에너지 등의 전기적 성질도 체계적으로 분석하였다.

* : 명지대학교 공대 전기공학과
접수일자 : 1997년 4월 14일
심사완료 : 1997년 6월 5일

2. 다결정 실리콘 박막의 제작

다결정 실리콘 박막을 제작하는 방법으로는 APCVD,[5] LPCVD,[3] PECVD[6]를 많이 사용하지만, 이 방법들 중의 LPCVD 시스템은 낮은 동작온도, 높은 생산량, 매우 높은 균일성과 같은 많은 장점을 가지고 있으므로 다결정 실리콘의 성장법으로 LPCVD법을 널리 사용하고 있다. 또한, LPCVD 반응기는 0.1~1 Torr의 동작 압력과 600~650 ℃의 범위의 온도에서 제작되어왔다. 그러나, 소자의 응용에서 600 ℃이상의 높은 성장 온도, 0.2 μm이하인 작은 그레인 크기, 그레인의 columner 구조에 의해서 생기는 거친 표면 등과 같이 많은 단점이 있으므로 비정질 실리콘 박막을 고상 결정화 (Solid Phase Crystallization, SPC)하는 방법으로 다결정 실리콘 박막을 형성한다. 고상 결정화된 다결정 실리콘 박막은 다결정 상태로 증착된 박막에 비하여 큰 그레인 크기, 표면 거칠기의 감소, 높은 전기전도도, 높은 구조상의 완전성을 포함한 여러 가지 특성이 우수하

며, 실리콘 산화막을 성장시킨 박막은 절연 파괴 전압의 증가를 가져온다[4,7].

본 연구에서는, LPCVD 방법을 이용하여 550 ℃에서 비정질 실리콘 박막을 증착한 후, 600 ℃ 또는 950 ℃ 에서 고상 결정화하여 다결정 실리콘 박막을 제작하였다. 기판은 실리콘 웨이퍼위에 습식 산화 방법으로 5000Å의 산화막을 성장하여 사용하였다. 비정질 실리콘 박막은 0.3 Torr의 진공도에서 60 sccm의 SiH_4를 유입하여서 약 34 Å/min의 증착율을 가지고 제작되었으며, 고상 결정화는 furnace에서 N_2 분위기로 여러 시간에 대하여 행하였다. 고상 결정화된 다결정 실리콘 박막의 구조상의 성질을 알기 위해서는 자외선 반사도, X선 회절, SEM 등으로 분석하였다.

3. 결과 및 고찰

3-1. 다결정 실리콘 박막의 구조적 특성

다결정 실리콘 박막의 특성을 분석하기 위하여 자외선 반사도 (UV reflectance)를 이용하였으며, 200nm에서 400nm의 파장 범위에서 단결정 실리콘, 다결정 실리콘, 비정질 실리콘의 반사 스펙트럼을 측정, 비교하여 그림 1에 나타냈다. 이 높은 에너지 영역에서, 다결정 실리콘 박막의 미세한 에너지 밴드 구조로 인해서 광학적 특성들은 장파장일때 보다 더 많이 영향을 받으며, 실리콘은 자외선을 잘 흡수하기 때문에 실리콘의 광학적 특성들은 때때로 장파장에서 사용되는 투과율 측정보다는 흡수도 측정으로 보다 더 쉽게 관찰된다. 그림 1에서 알 수 있듯이 단결정 실리콘의 반사도 스펙트럼의 경우, 272nm와 365nm의 파장에서 두 개의 뚜렷한 최대치가 나타난다. 이런 최대치는 Brillouin zone의 Γ-L축을 따라서 그리고 X 점에서 밴드간 전이에 의해 나타나고, 결정 구조 내에서 왜곡에 의해 강하게 영향받는다. 272nm의 파장에서의 최대치는 365nm의 파장에서의 최대치보다 실리콘 박막의 구조와 표면 거칠기에 더욱 민감하기 때문에, 실리콘 박막의 표면 결정화도를 결정하기 위하여 272nm의 파장에서의 최대치를 측정한다. 이러한 최대치들은 단결정 실리콘에서보다 다결정 실리콘에서 덜 강하게 나타나지만, 최대치의 스펙트럼을 관찰할 수 있으며, 비정질 실리콘 박막에서는 미세한 밴드 구조를 일으키는 긴 영역에 걸친 질서도 (long range order)가 없어 최대치들은 나타나지 않는다. 따라서 다결정 실리콘 박막의 결정화도는 자외선 반사도 스펙트럼의 적분으로 구할 수 있으며 단결정 실리콘의 272nm의 파장 근처에서 자외선 스펙트럼의 적분값을 100 %로 하여 그 상대적인 값으로 표면 부근의 결정화도를 정의하였다.

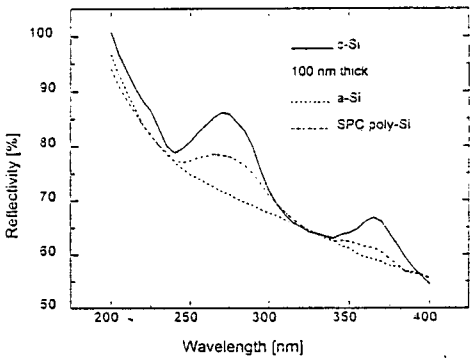

그림 1. 비정질 실리콘, 단결정 실리콘, 다결정 실리콘 박막의 자외선 반사도 비교.

Fig. 1. Typical UV reflectance data for a-Si, c-Si, and poly-Si.

자외선 반사도를 이용하여 고상 결정화된 다결정 실리콘 박막의 표면 결정화도를 열처리 시간의 함수로 측정하여 그림 2에 도시하였다. 다결정 실리콘 박막의 두께가 두꺼울수록 박막의 결정화도가 향상됨을 알 수 있다. 또한, 다결정 실리콘 박막의 측정된 결정화도는 열처리 시간에 따라 단조 증가하고, 열처리 시간이 10시간 이상이 되면 포화된다. 이것은 초기 10시간 내에 그레인 성장이 일어나며 더 이상 그레인 성장이 일어나지 않는 것을 의미한다.

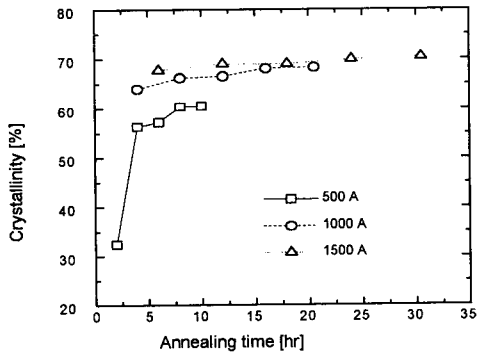

그림 2. 고상 결정화에 의한 다결정 실리콘 박막의 열처리 시간에 따른 결정화도의 변화.

Fig. 2. Change in crystallinity with annealing time for solid phase crystallized poly-Si films.

자외선 반사도 (UV reflectance) 로부터 구하여진 다결정 실리콘 박막의 결정화도는 600 ℃에서 고상 결정화한 박막의 경우 약 5 시간 이후에는 70 % 정도로 포화되었으며, 950 ℃에서 1 시간 정도의 고상 결정화한 박막의 경우 약 80 % 정도로 나타났다. 또한, 600 ℃에서 24시간 고상 결정화한 이후 950 ℃에서 1 시간의 고상 결정화를 연속 수행한 박막의 경우 결정화도는 약 83 %로 나타났다. 두께가 500 Å에서 1500 Å까지 변화된 다결정 실리콘 박막의 결정화도는 자외선 반사 스펙트럼에서 얻었고 표 1에 나타냈다.

저온 고상 결정화와 저온 고상 결정화에 의한 각각의 다결정 실리콘 박막은 24시간 동안 600 ℃에서, 1시간 동안 950 ℃에서, 저온 고상 결정화와 저온 고상 결정화를 동시에 수행한 다결정 실리콘 박막은 24시간 동안 600 ℃에서 열처리한 후 계속해서 1시간 동안 950 ℃에서 열처리하였다. 측정된 다결정 실리콘 박막의 결정화도는 박막의 두께와 열처리 온도에 따라서 증가된다. 이것은 큰 그레인이 두꺼운 박막에 성장되고, 높은 온도에서 좋은 그레인이 생성된다는 것을 나타낸다.

표 1. 다결정 실리콘 박막의 열처리 온도에 따른 결정화도의 변화.

Table 1. Variation of crystallinity as functions of film thickness and annealing temperature.

Thickness (Å) / Temp(℃)	500	1000	1500
600	64.8 %	68.5 %	72.3 %
600+950	70.0 %	82.9 %	81.3 %
950	78.6 %	81.2 %	80.8 %

X선 회절 (X-ray diffraction)을 이용하여 고상 결정화된 다결정 실리콘 박막의 방향성을 조사하였다. 실리콘의 경우 회절의 피크 값은 2θ=28.2°, 47.2°, 55.8°에서 각각 (111), (220), (311)면을 나타낸다. 비정질 실리콘 박막과 600 ℃에서 24 시간 동안 고상 결정화된 다결정 실리콘 박막에서 측정된 X선 회절은 비교하여 그림 3에 도시하였다. (111), (220), (311)면에 대한 3개의 회절 피크 값 중에서 고상 결정화된 다결정 실리콘 박막에서 (111)면의 피크 값이 가장 크게 나타난 바, 600 ℃에서 고상 결정화 방법으로 제작한 다결정 실리콘 박막의 경우 (111) 방향이 우세함을 확인하였다.

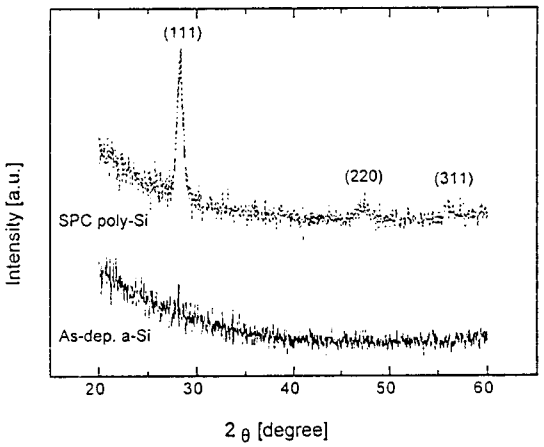

그림 3. 비정질 실리콘 박막과 600 ℃에서 24시간의 고상 결정화에 의한 다결정 실리콘 박막의 X선 회절.

Fig. 3. X-ray diffraction intensity for the amorphous silicon film and solid phase crystallized (600 ℃, 24 hours) poly-Si film.

AFM (Atomic Force Microscopy)을 이용하여 다결정 실리콘 박막의 표면 거칠기를 분석한 사진을 그림 4에 보였으며, AFM 사진으로부터 구한 평균 표면 거칠기와 다결정 실리콘 박막의 두께와의 관계를 그림 5에 도시하였다. 600 ℃에서 24 시간 동안 고상 결정화로 성장시킨 800 Å 두께의 박막인 경우 평균 표면 거칠기가 약 11 Å으로 매우 평탄한 특성

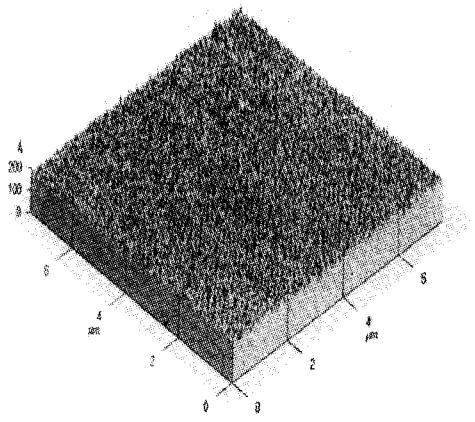

그림 4. 고상 결정화에 의한 다결정 실리콘 박막의 AFM (Atomic Force Microscopy) 사진.

Fig. 4. Atomic force microscopy (AFM) image for the SPC poly-Si film.

을 가지는 것으로 나타났으며 950 ℃에서 1 시간 동안 고상 결정화로 성장시킨 800 Å 두께의 박막인 경우 평균 표면 거칠기가 약 13 Å으로 나타난 바 고상 결정화 온도에 따라 표면 거칠기의 변화가 매우 작았다. 또한, 박막의 두께가 증가할수록 표면 거칠기가 약간 증가하여 600 ℃에서 24 시간 동안 고상 결정화한 1500 Å 두께의 박막인 경우 평균 표면 거칠기가 약 21 Å이었다.

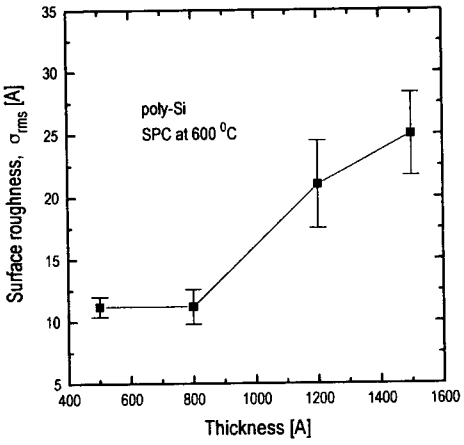

그림 5. 고상 결정화에 의한 다결정 실리콘 박막의 두께에 따른 표면 거칠기의 관계.

Fig. 5. Variation of surface roughness with the thickness of the SPC poly-Si films.

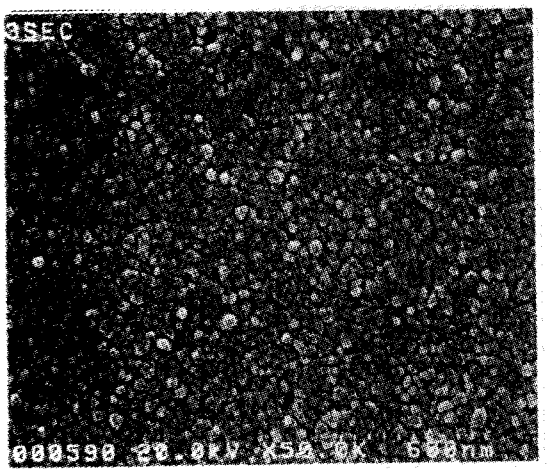

그림 6. 고상 결정화에 의한 다결정 실리콘 박막의 SEM 사진.

Fig. 6. Scanning electron microscope (SEM) image for the SPC poly-Si film.

다결정 실리콘 박막의 평균 그레인 크기를 관찰하기 위하여 SEM 및 TEM 사진을 분석하였다. 그림 6에 나타난 SEM 사진으로 관측된 다결정 실리콘의 그레인들의 크기는 분포를 가지고 있으며 600 ℃에서 고상 결정화로 성장시킨 박막의 경우 약 4000 Å ~8000 Å 으로 나타났다. 또한, TEM 사진을 이용하여 다결정 실리콘 박막의 그레인 크기와 그레인 결정구조를 조사한 바, 600 ℃에서 열처리된 고상 결정화도 다결정 실리콘 박막에 대한 bright field image를 그림 7에 보였다. TEM bright field image로 관측한 다결정 실리콘 박막의 그레인에 twin 구조 등의 많은 결함이 존재함을 확인하였다.

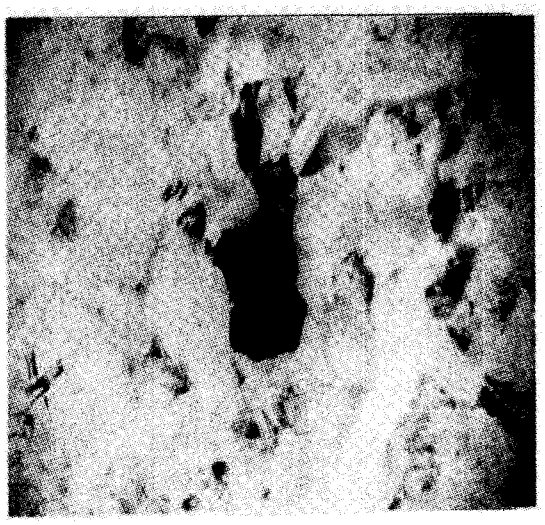

그림 7. 고상 결정화에 의한 다결정 실리콘 박막의 TEM 사진.

Fig. 7. Transmission electron microscope (TEM) bright field image for the SPC poly-Si film.

3-2. 다결정 실리콘 박막의 전기적 특성

다결정 실리콘에서는 그레인 경계면이 전기적 trap으로 작용을 하기 때문에 전기적 특성을 저하시키는 요인이 되고 전위장벽으로 작용을 하게 된다. 비정질 상태의 그레인 경계면은 두께의 인접 그레인들 사이에서 배치된 갭 상태에 의해서 얻어지는 전하 포획에 의하여 전기적으로 활성되며 계면의 상태들은 인접 그레인들 사이에서 결정학적인 배치에 의해 생성되어 댕글링 결합이나 계면의 결함들이 만들어진다. 그레인 경계면에서 포획된 전하는 그레인 경계면 주위에 반대 극성으로 충전된 전하로 공핍영역에서 보상된다.[8] 포아송의 방정식으로부터 에

너지 밴드의 공핍 영역에서의 전하는 밴드 밴딩을 생성하고, 한 그레인에서부터 다른 그레인까지 남아 있는 자유 다수 캐리어의 운동을 방해하는 전위장벽이 생성된다.[9] 다결정 실리콘 박막내의 전기적 전도 과정은 공간전하 전위장벽을 통과해 열적 전계 방출의 캐리어를 형성하고, 이 캐리어들은 공간전하 장벽 이상으로 열적 방출된 후 그레인 경계면 전위 장벽을 터널링하고 캐리어의 열적 방출에 의해서 장벽을 넘는다.

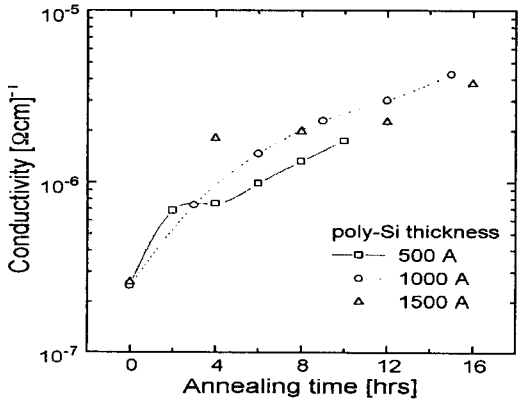

그림 8. 고상 결정화에 의한 다결정 실리콘 박막의 열처리 시간에 따른 상온에서의 전기전도도의 변화.

Fig. 8. Variation of room temperature conductivity with annealing time for the SPC poly-Si films.

그림 8은 열처리 시간에 따른 다결정 실리콘 박막에서의 전기전도도의 변화를 나타낸다. LPCVD로 증착된 상태의 비정질 실리콘 박막의 전기전도도를 측정한바, $2.5\times10^{-7}(\Omega\cdot cm)^{-1}$이며 열처리 시간이 증가함에 따라 다결정 실리콘 박막의 전도도는 증가하다가 일정한 값으로 포화된다. 600 ℃에서 15 시간의 고상 결정화를 수행한 1000 Å 및 1500 Å의 다결정 실리콘 박막에서의 전기전도도는 $3\sim4\times10^{-6}(\Omega\cdot cm)^{-1}$로 비정질 실리콘 박막에 비하여 현저히 증가하였다. 또한, 두꺼운 박막의 전도도는 얇은 박막보다 약간 크게 나타난 바, 두꺼운 박막은 앞에서 언급했듯이 큰 결정화도를 가지기 때문이다.

상온에서 100 ℃ 까지 온도를 변화시켜 전기전도도를 측정함으로써 $\sigma=\sigma_o\exp(E_a/kT)$ 관계를 이용하여 활성화 에너지, E_a를 구하였다. σ_o는 캐리어의 이동도에 의존하는 전도도이고 k는 볼쯔만 상수, T는 절대온도이며, $\log\sigma$와 1/T 의 그래프의 기울기가 활성화 에너지를 나타낸다. 600 ℃에서 고상 결정화를 수행한 500 Å의 다결정 실리콘 박막에 대하여 측정된 활성화 에너지를 그림 9에 나타냈다. 그림에서 보는 바와 같이, 활성화 에너지가 0.5~0.6 eV로 이미 알려진 다결정 실리콘의 밴드갭 1.1 eV의 midgap 부근에 존재하는 것으로 확인되었다.

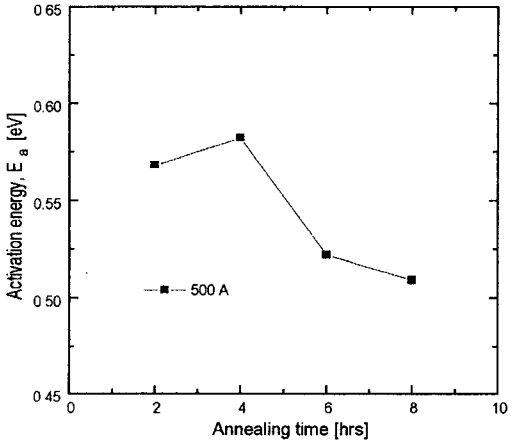

그림 9. 600 ℃에서 고상 결정화에 의한 500 Å 두께의 다결정 실리콘 박막의 열처리 시간에 따른 활성화 에너지.

Fig. 9. Conductivity activation energy for the 500 Å-thick poly-Si film annealed at 600 ℃ as a function of annealing time.

4. 결 론

LPCVD 방법을 이용하여 증착된 비정질 실리콘 박막을 600 ℃와 950 ℃ 에서 고상 결정화 방법을 수행하여 다결정화하였다. 다결정 실리콘 박막의 결정화도는 약 70~83 %로 나타났으며, 박막의 방향성은 (111) 방향이 우세한 것으로 나타났다. 다결정 실리콘의 그레인들의 크기는 약 4000 Å~8000 Å으로 나타났으며, 800 Å 두께의 박막인 경우 평균 표면 거칠기가 약 11 Å 으로 매우 평탄한 특성을 가지는 것으로 나타났다. 비정질 실리콘 박막의 전기전도도는 약 $2.5\times10^{-7}(\Omega\cdot cm)^{-1}$이며 600 ℃에서 15 시간의 고상 결정화를 수행한 1000 Å 및 1500 Å의 다결정 실리콘 박막에서의 전기전도도는

약 $3\sim4\times10^{-6}(\Omega\cdot cm)^{-1}$로 비정질 실리콘 박막에 비하여 현저히 증가한 우수한 다결정 실리콘 박막을 제작하였다.

※ 감사의 글
본 논문은 한국전력공사의 연구비 지원에 의해 기초전력공학공동연구소 주관으로 수행된 과제임.(과제번호 95-30)

참 고 문 헌

1. W.G. Hawkins, "Polycrystalline-silicon device technology for large-area electronics," *IEEE Trans. Electron Devices*, vol. ED-33, p. 477, 1986.
2. A.G. Lewis, D.D. Lee, R.H. Bruce, and R.A. Martin, "Polysilicon TFT active-matrix LCD drivers," *SID 91 Digest*, p. 535, 1991.
3. T.I. Kamins, M.M. Mandurah, and K.C. Saraswat, "Structure and stability of low pressure chemically vapor-deposited silicon films," *J. Electrochem. Soc.*, vol. 125, p. 927, 1978.
4. A.T. Voutsas and M.K. Hatalis, "Crystallized mixed-phase silicon films for thin film transistors on glass substrates," *Appl. Phys. Lett.*, vol. 63, p. 1546, 1993.
5. N. Nagasima and N. Kubota, "Structures of Si films chemically vapor deposited on amorphous SiO_2 substrates," *Jpn. J. Appl. Phys.*, vol. 14, p. 1105, 1975.
6. T.I. Kamins and K.L. Chiang, "Properties of plasma-enhanced CVD silicon films," *J. Electrochem. Soc.*, vol. 129, p. 2326, 1982.
7. T. Noguchi, H. Hayashi, and T. Ohshima, "Advanced superthin polysilicon film obtained by Si^+ implantation and subsequent annealing," *J. Electrochem. Soc.*, vol. 134, p. 1771, 1987.
8. G. Baccarani, B. Ricco, and G. Spadini, "Transport properties of poly-crystalline silicon," *J. Appl. Phys.*, vol. 49, p. 5565, 1978.
9. J.Y.T. Seto, "The electrical properties of polycrystalline silicon films," *J. Appl. Phys.*, vol. 46, p. 5247, 1975.

저자소개

김용상
1965년 6월 5일생. 1988년 2월 서울대학교 전기공학과 졸업. 1990년 2월 서울대학교 대학원 전기공학과 졸업(석사). 1994년 8월 서울대학교 대학원 전기공학과 졸업(공박). 현재 명지대학교 전기공학과 조교수.