

차세대반도체기반기술 개발사업

한 민 구
서울대학교 전기공학과

I. 서 론

국내 반도체산업은 메모리반도체의 특정분야에서 세계적인 생산기술을 보유할 정도로 발전하였고 세계시장에서도 높은 시장점유율을 차지하고 있는 비약적인 성장을 이루었다. 반도체기술에 대한 기업의 전략적 투자, 우수인력 확보, 국가적인 연구개발분야의 투자와 산학연의 의욕적인 노력이 세계적인 수준을 가능하게 하였다.

DRAM분야는 그동안 256M DRAM과 1G DRAM급의 Working Die 시제품개발에 성공하는 세계적인 생산기술을 확보하였다. 그러나, 최근 세계적인 반도체시장의 가격하락으로 인해 우리나라의 반도체산업도 과거에 비해 어려움을 겪고 있어, 고부가가치의 반도체산업을 지속적으로 받쳐줄 수 있는 기술혁신의 필요성이 제기되고 있는 실정이다.

반도체산업은 산업구조 고도화를 위한 핵심기간 산업으로서 관련 산업의 경쟁력 확보 유지에 정부의 연구개발지원 등이 절대적으로 필요하다. 선진국에서도 반도체산업의 지속적인 육성 및 국제경쟁력 제고를 위해 국제적인 공동개발과 기술보호 및 기반기술 육성 등 기술개발 경쟁의 다각화를 위한 업체간의 국제협력이 활발하게 이루어지고 있다.

우리나라에서도 반도체기술을 세계적인 수준으로 향상시키기 위하여 다각적인 노력이 추진되고 있는바, 본고에서는 범부처적 사업으로 추진되고 있는 선도기술개발사업(G7)의 하나인 차세대반도체기반기술개발사업(이하 “차반사업”)의 추진현황을 설명하고자 한다.

II. 추진배경 및 경위

반도체는 마이크로머신, 고선명TV, 가전제품 등 정보전자 및 통신 등의 산업전반에 걸쳐 파급효과가 매우 크며, 제품의 고부가가치에 필수적인 핵심

부품으로 작용하고 있다. 그동안 우리나라는 4M/16M DRAM에서 세계적인 선두그룹으로 부상하였으며, 지속적인 국제경쟁력을 유지하고 기술적인 우위를 확보할 필요가 있었다. 세계 반도체 개발동향은 고집적화에 따른 투자비용의 증가와 위험부담의 분산을 목적으로 반도체업체간의 기술제휴가 활발히 이루어지고 있다. 미국의 IBM과 일본의 도시바, 그리고 독일의 지멘스는 256M DRAM을 공동개발계획을 1992년에 발표되어 세계반도체 선두그룹간의 개발제휴가 활발해지면서 기술의 블록화(Block)에 대비할 필요성이 제기되고 있었다.

우리나라는 2000년대 초에 전략기술부문에 대해서 선진 7개국의 기술수준을 확보할 계획으로 선도기술개발사업을 추진하게 되었다. 1991년에 정부는 256M DRAM을 선도기술개발사업의 후보과제로 선정하였으며 약 5개월에 걸친 사전기획을 실시하여 1992년 4월에 기획내용이 완성되었다. 이를 바탕으로 정부에서 검토한 결과 256M DRAM을 기반기술개발사업과 제품기술개발사업

으로 분리하여 추진하는 방안을 세웠는데, 기반기술은 정부출연금과 민간투자자로부터 정부의 공동연구사업으로 추진키로 하였으며, 제품기술은 정부의 금융지원에 의한 업계자체적으로 추진키로 결정하였다. 1993년 8월에 경제장관회의에서 「차세대반도체기반기술개발사업 사업계획(안)」이 확정되어, 1993년 11월부터 사업을 착수하여 현재 동사업의 마지막해인 4차년도 사업을 추진중에 있다.

III. 주요 연구개발내용

차세대반도체개발사업은 0.25 μ m급 이상의 초고집적 반도체개발을 위한 단위공정기술개발, 재료개발, 장비개발 그리고 0.1 μ m급 선행기초기술개발을 주요 사업의 목표로 하고 있으며 주요기술별 연구내용을 살펴보면 「표 1」과 같다.

〈표 1〉 주요 기술분야별 연구내용

분 야	주요연구내용
단위공정기술	<ul style="list-style-type: none"> • 유전체기술개발 • Inter Connection & Planarization 기술개발 • 접합 및 분리기술
재료기술	<ul style="list-style-type: none"> • Water 소재개발 • Chemical 개발 • Package 기술개발
장비기술	<ul style="list-style-type: none"> • Wet Station 기술개발 • CUD System 개발 • Vertical type Furnace 개발 • Dry Etching System 개발 • Sputter 장비개발 • Track 개발
선행기초기술	<ul style="list-style-type: none"> • 소자기술연구 • 0.1μm급 미세패턴형성과 변형마스크기술연구 • 단위공정기술과 측정분석기술연구 • 차세대 Litho기술

1) 단위공정기술

단위공정기술분야의 연구내용은 동 사업을 수행하는 과정에서 연구내용의 변경이 두드러진 분야였다. 2차년도 사업수행중에 삼성에서 256M DRAM fully working Die급의 개발성공발표에 따라 연구의 방향을 수정하게 된 것이다.

당초 연구내용은 단위공정기술의 핵심기술인 DUV Lithography 기술과 Etching 기술을 포함하는 Patterning 기술을 포함하고 있었다.

유전체기술은 0.25 μ m급의 고유전체막과 Gate Oxide 형성기술을 개발하고 공정에 적용할 수 있는 기술을 목표로 하고 있으며 접합 및 분리기술은 0.25 μ m급 Design Rule을 갖는 접합분리의 공정양상 기술개발을 연구내용으로 하고 있다.

2) 재료기술

재료기술분야는 실리콘 웨이퍼, Chemical, Package 개발이 주요 연구내용이며 Package 기술 개발은 Epoxy Moulding Compound, Lead Frame 소재, Die 접착 Adhesive개발을 포함하고 있으며, Chemical은 1ppt 정제기술 및 0.1ppt 분석기술의 확보가 연구의 주요 목표이다.

3) 장비기술

반도체산업은 장치산업으로 일컬을 정도로 기술 개발에 있어 장비의존도가 매우 크다. 하지만 장비분야에 있어서 우리나라의 기술수준은 Stepper 등의 핵심기술과는 현격한 격차를 보이고 있으며, 단순장비인 일부 주변장치에서 국산화를 이루고 있는 실정이다. 반도체장비개발전략은 개발결과물의 실용화 제고를 위해 반도체를 생산하고 제조회사인 반도체 3사(삼성, 현대, LG)와 함께 관련을 맺고 있는 중소기업과의 공동연구체제로 수행하고 있다.

Sputter 박막제조장치, Track, 웨이퍼의 표면상태를 제어하는 Cleaning 공정에 이용되는 Wet Station, CVD장비, Vertical Furnace, Dry Etcher 개발이 주요연구내용이다.

4) 선행기초기술

선행기초기술분야는 1G DRAM 이상의 초고집적 반도체 개발에 필요한 선행요소기술이 주요연구내용이다. 이를 위해 소자기술연구, 0.1 μ m급 미세패턴 형성과 변형마스크기술, 단위공정기술과

측정분석기술을 포함하고 있으며, ArF, E-Beam, X-ray기술 등 차세대 Litho기술을 3차년도부터 기반기술로 수행하고 있다. 선행기초기술분야는 연구의 성격상 인력양성 및 미래선행기술의 사전연구기반구축을 위해 많은 대학을 참여시키고 있다.

IV. 추진현황

1) 사업 추진체계

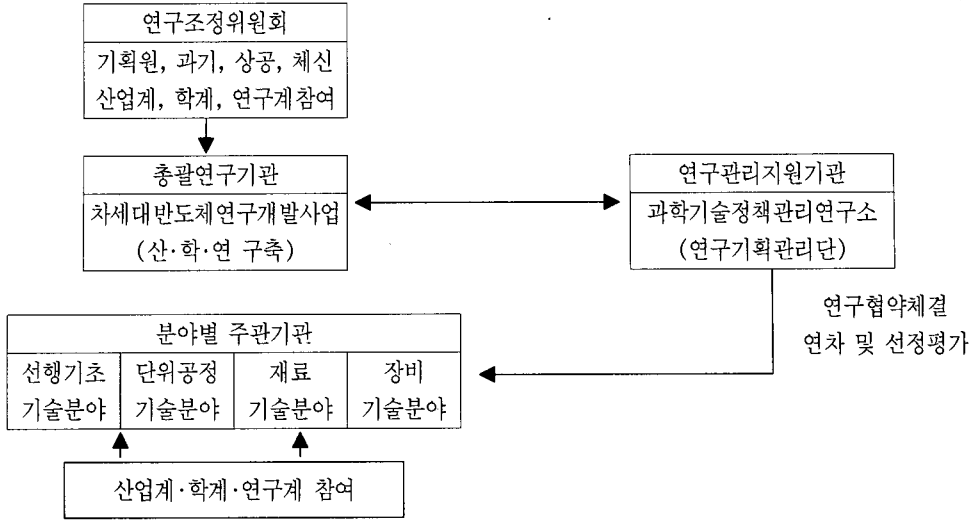
차반사업의 효율적인 연구수행을 위해 동 프로그램은 “차세대반도체연구개발사업단” 중심체제로 진행되고 있으며, 추진체계는 「그림 1」과 같다.

연구조정위원회는 재정경제원, 통상산업부, 정보통신부, 과학기술처 등 관련부처와 산학연의 전문가로 구성되어 있으며, 동 사업의 추진과 관련된 제반사항의 최종의사결정기구이다. 연구개발사업단은 총괄연구기관으로서 반도체기술개발 환경 등을 고려하여 연구내용의 수정이나 새로운 연구테마의 발굴 그리고 연구결과에 대한 자체평가 등을 수행하고 있으며, 연구내용의 기술적 검토를 위한 기술협의회를 두고 운영하고 있다.

관리전담기관인 과학기술정책관리연구소(STE-PI)는 사업의 총괄적인 관리를 담당하고 있는데, 그림에서 보는 바와 같이 관련부처 STEPI간에 연구비를 협약하고, 이를 주관연구기관과 협약을 체결하여 연구비를 배분하고 연구결과의 전문가 평가 등을 주관하고 있다.

2) 연구개발 추진현황

차세대 반도체사업의 추진현황을 살펴보면 유전체 기술을 포함하여 17 연구과제가 수행되고 있다. 주관연구기관은 한국반도체 연구조합과 한국전자통신 연구소에서 한국반도체연구조합이 주관연구기관이 되어 반도체 3사인 삼성전자, LG반도체, 현대전자 및 재료와 장비관련회사가 참여하고 있다. 각 세부과제별로 위탁연구에 대학을 참여시켜 기초연구 및 연구인력의 육성 등 R&D기반구축을 위해 투자를 활성화하고 있다. 주요 연구과제별 참여기관 및 위탁연구기관의 현황은 다음 「표 2」, 「표 3」과 같다.



〈그림 1〉 업무추진체제

〈표 2〉 연구과제 현황

연구과제명	수행기관
유전체 기술개발	삼성전자
INTERCONNECTION & PLANARIZATION 기술개발	LG 반도체
접합 및 분리기술 개발	현대전자
WAFER 소재개발	실트론
CHEMICAL 기술개발	동우반도체
PACKAGE 기술개발(Ⅰ)	고려화학/현대전자
PACKAGE 기술개발(Ⅱ)	제일모직/삼성전자
SPUTTER 장비개발	삼성전자/한국베리안
TRACK 장비개발	삼성전자/한국 DNS
WET STATION 개발	LG 반도체
CVD SYSTEM 개발	LG 반도체
VERTICAL TYPE DIFFUSION FURNACE 개발	현대전자
DRY ETCHING SYSTEM 개발	현대전자
차세대 Litho. 기술(Ⅰ)	삼성전자
차세대 Litho. 기술(Ⅱ)	LG 반도체
차세대 Litho. 기술(Ⅲ)	현대전자
선행기초기술연구	ETRI

〈표 3〉 위탁연구과제 현황

위탁연구과제명	수행기관
LS CVD를 통한 강유전체 개발	KAIST
강유전체 개발(유전체 박막의 개발)	서울대
RuO ₂ 계 산화물 전극을 이용한 SnTiO ₃ , Ba αSr _{1-α} TiO ₃ 강유전체 박막 제조 연구	한양대
Cu CVD 기술개발	KAIST
Cu CVD 기술개발	연세대
초고집적 소자 제조를 위한 LPCVD 알루미늄에 관한 연구	서울대
Al CVD의 반응 메커니즘 연구	포항공대
TaN MOCVD 증착에 관한 연구	서울대
DRAM Capacitor에서 전극의 미세구조 및 확산방지막에 대한 연구	포항공대
Solid Phase Epitaxy 효과를 이용한 Ultra Shallow Junction 형성 연구	홍익대
3차원 산화시물레이터 개발	인하대
Shallow Trench Isolation의 Trench 형성공정 기술에 관한 연구	성균관대
고에너지 이온주입시 발생하는 격자결함상태 관측 및 결합제거기술 연구	홍익대
Ultra Shallow P*-N Junction Diode 제조와 특성분석연구	항공대
단결정 연속성장을 위한 규소 용해기술개발	인천대
Ingot Thermal History Simulation & Defect Engineering(8~12)	포항공대
소터링과정시 반도체 패키지에 발생하는 균열에 대한 수치해석	KAIST
고집적 EMC용 수지 System 개발 및 접착기구 해석	고려대
신물질(Pt) Etch 반응 Mechanism 연구	인하대
E-Beam Lithograph	서울대
Etch Simulation Software 개발	인하대
Hogu Demotu Plasma Source를 이용한 Etcjomg 특성연구	서울대
DUV용 화학증폭용 레지스트합성 및 응용연구	KAIST
UV-Line MASK의 측정 및 최적화 연구	서울대
극소소자 기술연구	서울대
리소그래피 시물레이터 개발 및 검증	한양대
STEP & Scan 형 Auto Alignment System 연구	영남대
Membrane 구조분석 및 검증	KAIST
저저항 소오스/드레인 연구	연세대
차세대 Storage Capacitor 연구	KAIST
차세대 배선모듈 공정기술 연구	KAIST
Cu 금속패턴 패터닝 기술연구	KIST
MOCVD Precursor 연구	유플케미칼
고밀도 건식 식각 기술연구	서울대
고집적 저전력 DRAM Architecture 연구	강원대
고밀도 DRAM 테스트를 위한 BIST 생성기 및 압축기의 구현	한양대
자기검진 및 결합포용 기능을 갖는 대용량 메모리 설계기술 연구	포항공대
Hot carrier 현상을 고려한 기억소자 설계에 관한 연구	인천대
고집적 메모리를 위한 BIST 내동합성기에 관한 연구	연세대
단전자 트랜지스터 제작 및 나노기억 소자의 응용	충북대
nm크기의 반도체 초미세 구조의 제작과 측정분석기술 연구	광주과학기술원
Single Electron Device 제작을 위한 기반기술개발	RIST

위탁 연구 과제 명	수행 기관
저전력 메모리를 위한 신소자기술 연구	선문대
양전자 소멸 분광학에 의한 반도체 소자내의 결함 측정 분석기술연구	한남대
분극피로가 없는 SBTN 강유전체 박막 제조기술 및 강유전 특성연구	홍익대
신뢰성이 뛰어난 강유전체 하부전극용 다층박막의 개발	한양대
Pb(Zr, Ti) O ₃ 대체용 (1-x) Pb(Yb 0.5 Nb 0.5) O _{3-x} Pb TiO ₃ 계 강유전박막에 관한 연구	KAIST
NDRO 방식의 전계효과 강유전체 비휘발성 메모리를 위한 강유전체/전도성 산화물 박막 다층 복합구조 연구	성균관대
강유전체를 이용한 NDRO형 MFSFET의 구현에 관한 연구	청주대
극초 고밀도 VLSI 인터컨넥트의 고주파 특성분석	한양대
저저항 및 저접촉 저항 CVD TiSi ₂ 기술연구	KAIST
Ultralow Dielectric SiO ₂ - Aerogel의 Intermetal Dielectrics로의 응용연구	연세대
ECR-CVD/ICBD/ICP에 의한 저유전율 IMD 형성기술 연구	경희대
금속이온 클러스터빔을 이용한 평탄화 기술 연구	충남대
금속오염의 건식 세정에 관한 연구	인하대
UV-excited F ₂ /H ₂ 를 이용한 Contact hole내 실리콘 자연산화막 제거와 H-termination에 관한 기초 연구	울산대
초고집적 회로를 위한 비순상, 고선택적 가스상 세정기술 연구	KA원광대IST
최적 공정여유도를 위한 노광장치 변수 및 포토마스크 설계 변수 역추출 프로그램 연구	원광대
Gauss 동구의 중첩으로 이루어지는 광결상계의 초분해능 연구	인하대
다층박막 X-ray Optics 개발 연구	포항공대

V. 결 론

반도체의 기술개발속도는 시스템개발속도보다 매우 빠르게 기술개발이 이루어지고 있으며 DRAM의 경우에는 집적도가 과거와는 달리 2년에 4배 정도의 속도로 기술개발의 진전이 이루어지고 있다. 반도체의 기술개발동향은 미세화를 통한 고집적화, 고속화, 저소비전력화와 소형화로 전개되고 있으며 이것은 극미세기술을 요하고 있다. 설계기술과 회로배치기술, 셀구조, 프로세스기술, 리소그라피기술, 에칭기술 등이 핵심을 이루고 있다.

차세대 리소그라피기술 중의 하나인 KrF Excimer Laser Stepper의 활용이 확대되고 있다. 노광광원은 i-line의 등장으로 16M DRAM의 양

산에 주류를 이루고 있다. 그러나 64M DRAM에서는 보다 미세한 선폭의 가공이 요구되기 때문에 i-line의 파장으로는 한계를 가져오게 된다. KrF도 0.18 마이크로미터가 한계이며 그 이후에는 ArF 광원을 가진 Stepper가 기대되나 X선, E빔도 사용되고 있다.

메모리 반도체소자는 대만 등의 참여로 수급의 불균형으로 인해 가격의 불안정요인을 안고 있다. 반도체소자의 핵심장비는 우리나라에서는 아직도 미미한 기술수준을 보이고 있는데 Stepper 전체시장의 50% 이상을 일본의 Nikon사와 Cannon사가 차지하고 있다. 우리나라가 반도체산업의 지속적인 성장을 위해서는 핵심장비의 확보가 중요한 과제로 남고 있으며 이 분야에 대한 연구개발이 중요한 숙제로 남고 있다.

우리나라는 메모리반도체분야에서 1G DRAM급 Fully Working Die개발의 성공을 발표한 바와 같이 이 분야에서는 세계적인 제조기술수준을 유지

하고 있다. 그러나 컴퓨터의 핵심부품인 CPU와 통신용반도체 등 비메모리반도체분야에서는 상대적으로 열세에 놓여 있어 반도체산업의 균형발전을 위한 전략수립이 시급한 실정이다.

그리고 반도체분야는 우리나라가 경제적으로 세계 최대의 반도체생산국이 되고 산업구조적으로 반도체 각 제품군이 균형있게 성장하며 원천기술

을 확보하기 위해서는 앞으로도 지속적인 연구개발활동을 수행하여야 한다. 이를 위한 정부의 의지, 즉 차세대반도체기술개발의 후속사업을 강력하게 추진하고 민간에서는 지금까지의 기술개발 노력 이상으로 참여하여야 할 것이다. 또한 반도체 기술은 우수인력 확보가 무엇보다도 중요한바, 대학의 기초연구에 대한 많은 지원이 필요하겠다.

저 자 소 개

韓 民 九

1946年 2月 27日生

1967~1971 서울대학교 전기공학과 학사

1973~1975 Univ. of Michigan Electrical 공학석사

1975~1979 Johns Hopkins Univ. 공학박사

1979~1984 뉴욕 주립대학교 전기공학과 조교수

1984~현재 서울대학교 전기공학과 교수