

적응 루프 대역폭을 가진 디지털 반송파 동기 루프에 관한 연구

正會員 한 동 석*

A Study on the Digital Carrier Recovery Loop with Adaptive Loop Bandwidth

Dong-Seog Han* *Regular Member*

요 약

본 논문은 잔류 측대파(vestigial sideband; VSB) 변조를 이용한 CATV 및 HDTV에서 주파수 및 위상 동기 루프(frequency & phase lock loop; FPLL)의 완전 디지털 구현을 위한 알고리즘과 하드웨어 구조를 제안한다. 미국의 대연합(Grand-Alliance)에서 제안된 VSB 변조를 위한 CATV 및 HDTV 수신기는 아날로그 신호 처리를 통하여 반송파 복구를 수행한다. 그러므로 향후 단일 칩 ASIC 개발에 상당한 부담을 주는 구조이다. 본 논문에서는 VSB 변조 방식의 이러한 문제점을 해결하기 위하여 수신된 신호를 기저 대역 근처의 IF 신호로 떨어뜨린 후 아날로그-디지털(AD) 변환을 통하여 모든 신호처리를 디지털 영역에서 할 수 있는 FPLL 구조를 제안한다. 제안된 시스템은 주파수 풀-인(pull-in) 영역이 $-200\text{KHz} \sim +250\text{KHz}$ 정도의 우수한 성능을 보여준다. 그리고 위상 잡음의 영향을 최소화 하면서 빠른 포착 성능을 유지하기 위하여 루프 필터의 대역폭을 적응적으로 가변하는 특징을 가진다.

ABSTRACT

In this paper, we propose a full digital frequency and phase locked loop for CATV and HDTV receivers adopting VSB modulation. The CATV and HDTV receivers proposed by the Grand-Alliance in USA are utilizing analog signal processing technology for carrier recovery. By the way, it is not a good architecture for the development of single chip ASIC operating in digital domain. To solve this problem while improving the performance, we first down convert the received r.f. signal to a near baseband signal for a low-rate AD converter and then we use digital signal processing techniques. The proposed system has the frequency pull-in range of $-200\text{ KHz} \sim +250\text{ KHz}$. Moreover, it has the ability of adaptive loop bandwidth control according to the amount of frequency offset to improve the acquisition time while reducing the phase noise.

*경북대학교 공과대학 전자전기공학부
論文番號: 97118-0328
接受日字: 1997年 3月 28日

I. 서 론

8-레벨 잔류 측대파(vestigial sideband; VSB) 변조 방식은 미국의 고화질 텔레비전(HDTV)의 표준 전송 방식으로 선정된 디지털 변조 방식의 하나이다. 이 방식은 Zenith, General Instrument, SGS Thomson, David Sarnoff Research Center, MIT, Philips가 공동 협력하여 대연합(Grand Alliance)이라 불리우는 연구 연합을 통하여 제안한 전송 방식으로 미래의 멀티미디어 환경을 고려해 다양한 미디어로의 데이터 전송을 고려한 시스템이다. 이 방식이 지상 방송 모드로 동작할 때에는 현재 NTSC 채널뿐만아니라 터부(taboo) 채널로 기존의 NTSC 방송에 최소의 간섭을 일으키며 HDTV 신호를 전송하도록 되어져 있다.

디지털 방송용으로 많이 고려되고 있는 전송 방식으로는 VSB 이외에 QAM 변조 방식이 있다. QAM 방식은 VSB 방식과 비교해 성능에 큰 차이는 없으나 미국의 FCC(Federal Communications Commission) 산하 ACATS(Advisory Committee on Advanced Television Services)에서 실시한 성능 평가 결과 VSB 방식이 QAM 변조 방식에 비하여 조금 성능이 앞선 것으로 나타났다. 이 두방식의 큰 차이는 VSB 방식이 수신기의 안정된 동작을 위하여 반송파 복구를 돕기 위한 파일럿(pilot) 신호와 심볼 타이밍 복구를 위한 세그먼트 동기(segment sync) 신호와 채널 등화기를 위한 필드 동기(field sync) 신호를 전송하도록 되어져 있어 수신기의 빠른 초기화를 가능하게 한다. 반면 QAM 변조 방식에서는 수신기를 위한 특별한 동기 신호를 전송하지 않는다[1], [2], [3].

미국의 대연합에서 제안한 FPLL은 아날로그 신호 처리를 통한 복조를 수행한다. 이 경우 복조기는 아날로그와 디지털 신호 처리를 동시에 수행하므로 한 개의 칩으로 수신기를 구현하기에는 상당한 제약이 따른다. 또한 복조시 동상 성분과 이상 성분을 추출하기 위하여 곱해지는 국부 발진기의 동상과 이상 신호가 정확히 90도 위상 차를 유지하기란 상당히 어렵다. 이러한 문제점을 해결하기 위하여 본 연구에서는 일단 44MHz의 중간 주파 대역의 튜너 출력을 고정된 국부 발진기를 이용하여 다시한번 기저 대역 근처의 IF 신호로 변환하여 AD 변환 시킨 후 모든 신호 처리를 디지털 영역에서 수행하는 DFPLL의 구조를 제

안한다. 디지털 신호 처리를 통하여 구해진 위상 오차 신호는 다시 DA 변환과 루프 필터를 거쳐 튜너의 2차 국부 발진기의 제어 전압으로 입력된다. 또한 본 연구에서는 파일럿 신호의 풀-인(pull-in) 영역을 넓히고 빠른 포착을 얻기 위하여 자동으로 FPLL 루프의 대역폭을 가변하는 새로운 FPLL 구조를 제시한다.

본 논문은 제1장의 서론에 이어 제2장에서는 Grand-Alliance에서 제안한 VSB 변조를 이용한 전송 방식에서 사용된 FPLL에 대하여 고찰한다. 제3장에서는 전 디지털 FPLL의 구조를 제안하고 그 특징 및 주파수 풀-인 영역의 증대 방안과 빠른 반송파 복구를 위한 자동 루프 대역폭 가변 방안을 제시한다. 그리고 제안된 전 디지털 FPLL의 성능을 전산 실험을 통하여 보여준다. 마지막으로 제4장에서 본 논문의 결론을 맺는다.

II. GA-VSB FPLL

본 절에서는 미국 대연합에서 제시한 FPLL과 그 동작 원리에 대하여 살펴보고, 그 특성을 고찰한다. 반송파 복구는 그림 1에 나타난 FPLL 회로에 의해 수신 신호에 존재하는 파일럿 신호를 추적하도록 되어져 있다. HDTV에서 사용하는 튜너는 이중 변환 동조기를 사용하며 제 1 국부 발진기는 마이크로프로세서에 의해 제어되고 제 3 국부 발진기는 주파수가 고정된 발진기이다. 주파수 오프셋, 드리프트, 또는 위상 오차는 제 2 국부 발진기에 의하여 보상 되어진다. 여기서 2차 국부 발진기는 주파수와 위상 동기 루프를 모두 포함하는 FPLL 동기 검파기의 출력 신호에 의하여 제어된다. 미국 대연합의 주파수 동기 루프는 ± 100 KHz의 풀-인 영역을 가지며 위상 동기 루

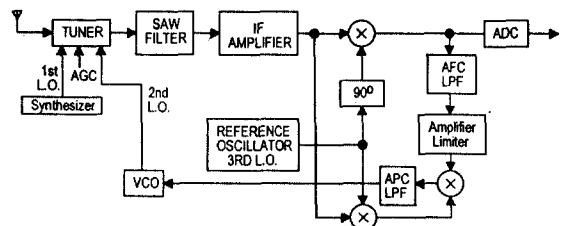


그림 1. GA-VSB 수신기의 FPLL 구조

프는 2 KHz 이하의 좁은 대역 폭을 가진다[3],[4].

GA-VSB 수신기의 구조는 기존의 주파수 동기 루프와 위상 동기 루프의 두 가지 별도의 회로가 필요한 것을 Citta[3]가 제안한 주파수 및 위상 추적을 하나의 회로로 동시에 수행할 수 있는 FPLL 구조에 기초를 두고 있다. Citta가 제안한 모델은 다음 그림 2와 같다.

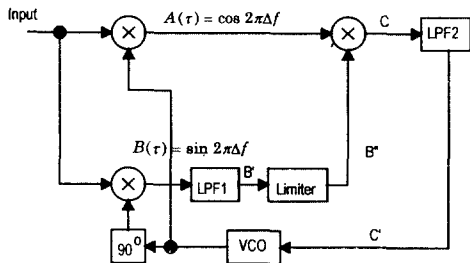


그림 2. FPLL 개념도

그림 2의 FPLL은 포착 모드(acquisition mode) 동안은 입력 신호의 주파수와 전압제어 발진기(VCO)의 주파수 차에 해당하는 직류 전압을 출력하는 주파수 오차 검파기로 동작한다. 시스템이 주파수 동기가 이루어지면 이 회로는 VCO와 입력 신호와의 위상 차에 비례하는 직류 전압을 발생 시키는 위상 검파기의 특성을 가진다. 입력 신호는 동기 검파기에 의하여 기저 대역 신호로 변환이 되고 그 출력은 다음과 같은 차 주파수 성분 신호만 얻게된다.

$$\begin{aligned} A(\tau) &= \cos 2\pi\Delta f \\ B(\tau) &= \sin 2\pi\Delta f \end{aligned} \quad (1)$$

LPF(Low Pass Filter)은 다음과 같은 위상 전달 특성을 가지도록 설계한다.

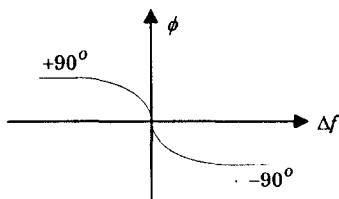


그림 3. LPF의 위상 특성

입력 신호의 주파수 f_i 가 VCO 주파수 f_0 보다 작으면 이 신호는 LPF1에 의하여 약 +90도의 위상 전이가 일어난다. 이 경우 LPF1의 출력은 신호와 위상이 일치하게 되어 리미터 출력은 신호 $A(\tau)$ 의 부호와 동일하게 된다. 그러므로 최종 출력인 C'의 LPF2 출력은 양의 직류 성분을 가지게 된다. 입력 신호의 주파수 f_i 가 f_0 보다 큰 값을 가지면 LPF1에 의하여 약 -90도의 위상 전이가 일어나게 되어 LPF1의 출력은 $A(\tau)$ 와 위상이 180도 차가 나게 된다. 그러므로 LPF2의 출력 C'은 그림 4와 같이 음의 직류 성분을 가진다.

일단 시스템이 주파수 동기가 이루어지면 아주 작은 일정한 주파수 오차를 가지게 된다. 이 때 주파수 오차 디스크리미네이터의 출력 평균 값이 0이 되어야 한다. 그림 5는 주파수 및 위상 검파기의 위상 특성을

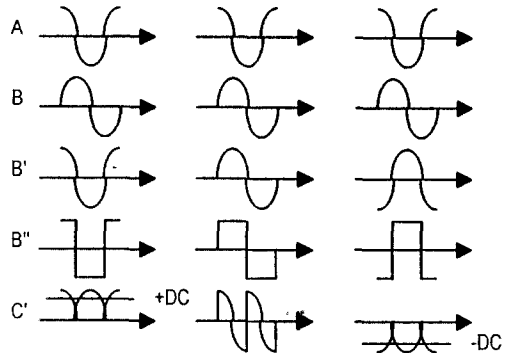


그림 4. 주파수에 따른 FPLL 동작
(a) $f_i < f_0$ (b) $f_i = f_0$ (c) $f_i > f_0$

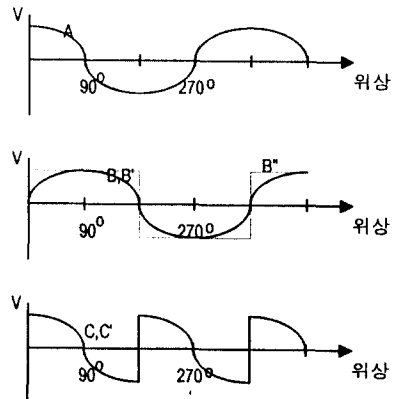


그림 5. 위상 동기 모드에서의 주파수 및 위상 동기 루프의 동작

나타내는 것으로, 시스템은 90도에서 동기가 이루어짐을 알 수 있다. 이 경우 quadrature 채널은 양의 최대 값이 되어 리미터 출력은 +1이 된다. 그러므로 시스템은 일반적인 위상 동기 루프가 됨을 알 수 있다. 일반적인 위상 동기 루프는 +90도의 안정된 동기 포인트와 +270도의 불안정한 잘못된 동기 포인트가 있다. 그런데 위상 곡선을 보면 90도와 270도의 기울기가 서로 반대임을 알 수 있다. 270도 포인트에서 quadrature 채널의 출력이 음의 최대값이 되어 리미터 출력은 -1이 된다. 이 경우 콕셋기 C의 출력은 위상 반전이 일어나므로 270도 위치에서도 90도 위치와 마찬가지로 동일한 기울기를 가지게 되어 270도에서도 안정된 락 포인트가 된다.

III. 디지털 FPLL

1. DFPLL의 구조

본 절에서는 디지털 FPLL(DFPLL)의 구조를 제안하고 그 특징에 관하여 다룬다. 그림 6에 나타난 제안된 구조에서는 먼저 튜너의 출력을 디지털 신호로 변환하기 위하여 IF 대역 신호를 기저 대역 근처로 낮춘다음 두배의 심플 레이트로 A/D 변환을 수행한다. 이 신호는 힐버트 변환기를 거쳐 복소 신호로 변환이 되고, 이것이 NCO(Numerically Controlled Oscillator) 출력과 복소 곱셈이 수행되어 기저 대역 신호로 복조된다. 초기 NCO의 고정 주파수는 약 (심플 레이트/4)에 해당하는 값으로 이것은 AD 표본화 후 파일럿 신호가 위치하는 곳이다. 또한 A/D 변환된 신호는 파

일럿 신호만을 추출하기 위한 복소 필터를 거쳐 NCO와 곱해져서 기저 대역으로 변환된다. 여기서 파일럿 신호를 추출하기 위한 필터의 실수축의 필터는 LPF로 구현되고, 허수축 필터는 실수축 LPF와 힐버트 필터를 콘볼루션하여 구한다. 파일럿 신호만을 별도로 추출하는 이유는 주파수 및 위상에 대한 정보는 파일럿 신호에 의하여 추출되므로 이 신호만을 추출하여 더욱 정확한 주파수 및 위상 정보를 얻기 위함이다.

파일럿 톤 추출 필터를 거친 신호는 NCO에 의하여 복조가 되고 이 중 실수축 성분은 AFC(Automatic Frequency Control) 필터를 거쳐 주파수 오차를 검출한다. 주파수 동기가 이루어지면 AFC LPF 출력의 부호는 양 또는 음의 한 부호에 고정된 값을 출력한다. DFPLL은 90도 또는 270도의 두 가지 안정된 락 포인트를 가지는데 그림 5와 같이 90도에 락이 일어나면 AFC 필터의 출력이 항상 양이 되고, 270도에서 락이 발생하면 음이 된다. 즉, 270도에서 락이 일어나면 원 신호의 위상이 180도 천이된 형태로 복원이 된다. 그러므로 이 경우에는 정합필터로 입력되는 신호의 부호를 반전시켜 주어야한다. 정합필터 입력 신호에 곱해지는 제 2 리미터의 출력은 DFPLL이 락된 후에 제 1 리미터의 출력이 갑자기 반전되더라도 항상 일정한 부호를 발생하기 위하여 LPF2를 둔다. 이러한 현상은 C/N비가 낮은 경우 자주 발생한다.

그림 6에서 AFC LPF는 그림 7과 같은 위상 특성을 가진다. 이것의 진폭 특성은 그렇게 중요하지 않다. 그리고 APC(Automatic Phase Control) LPF는 2차 루프 필터로 구성되며 위상 검파기에서 예측한 위

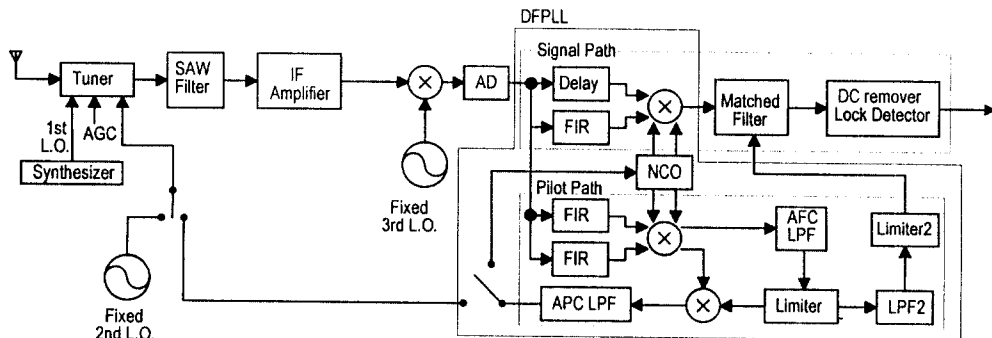


그림 6. 제안된 디지털 FPLL 구조

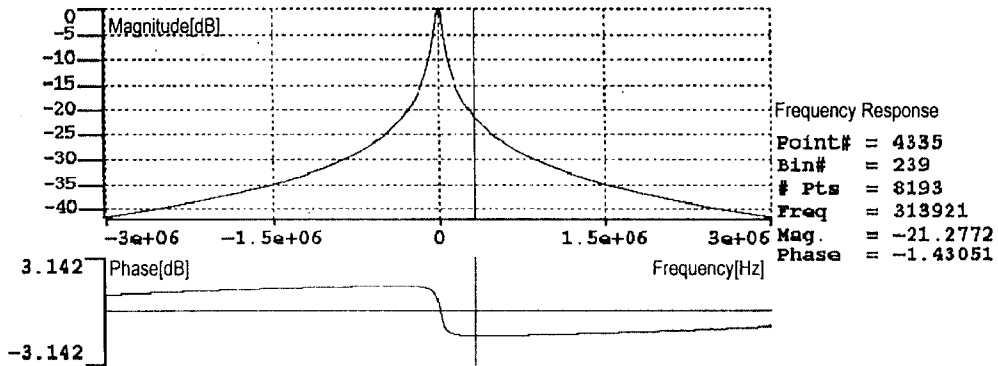


그림 7. AFC LPF의 특징

상 오차 정보를 입력으로 하여 VCO를 구동하기 위한 제어 전압을 발생시킨다. APC LPF 출력은 수신기 초단의 튜너에 있는 VCO를 제어할 수도 있고 기저대역 근처의 NCO 주파수를 제어할 수도 있다. 그런데 튜너의 VCO를 제어하게 되면 FPLL의 루프 길이가 길어져 위상지터 성분이 커질 염려가 있다. A/D 변환기 이후에 복소 필터와 복소 곱셈기를 사용하지 않고 A/D 변환기 출력 신호를 \sin 과 \cos 항으로 곱하고 각 신호를 LPF로 통과 시키면 그림 6의 구조와 동일한 복조 기능을 구현할 수 있다. 그러나 이 경우 LPF를 구성하는 FIR 필터의 계수의 갯수가 길어지므로 그림 6의 복조 방식보다 복잡하게 된다.

DFPLL이 튜너와 연동하여 동작하는 방법은 다음과 같다. 시스템의 동작이 시작되면 CPU는 튜너의 신디사이즈에 필요한 주파수를 로딩시킨 후 수신기의 동기화 회로를 동작시킨다. 튜너의 주파수가 약간 틀어져 있어도 파일럿 신호를 잃지 않기 위하여 SAW 필터의 1dB 대역 폭을 약 300KHz 정도 넓게 설계한다. DFPLL이 동작하면서 일정 시간이 지나도 주파수 락 신호가 발생하지 않으면 파일럿 톤이 SAW 필터에 의해 잡혔다고 가정하고 튜너의 1차 국부 발진기를 한 스텝 변화 시킨다. 즉, 튜너 신디사이즈의 주파수를 한 스텝(62.5KHz)씩 이동 시킨다. 만약 이 경우에도 락 신호가 발생하지 않으면 신디사이즈의 주파수를 다시 한 스텝 변화시킨다. 이러한 방법으로 튜너의 주파수 오차가 큰 경우에도 DFPLL에서 따라갈 수 있도록 한다. DFPLL은 락 검파기의 동작에 따라 APC LPF의 루프 대역폭을 가변 시키도록 한다.

즉, 락 상태가 아니면 루프 대역폭을 넓게하여 포착 시간을 단축시키고 락 상태가 되면 루프 대역폭을 좁게하여 위상 잡음의 영향을 최소화하도록 한다. 일반적으로 루프대역폭은 주파수 락후의 루프대역폭에 비하여 10배 이상 크게하여 초기 주파수 락이 빨리 일어나게 한다. 그리고 락 검파기가 주파수 락을 알리면 루프 대역폭을 굉장히 좁게하여 FPLL의 지터 성분을 감소시킨다. 이 경우 APC 디지털 루프 필터의 계수만을 변화시켜주면 되므로 구현에는 어려움이 없다.

락 검파기는 수신기가 파일럿 주파수에 동기가 완료되었는지를 검파하는 회로이다. 반송파 복구가 완료되지 않으면 정합필터 출력 신호는 계속 위상이 회전하므로 수 밀 심볼구간 동안 이 신호의 평균을 구하면 거의 0이 된다. 그리고 반송파 복구가 완료되면 일정한 직류 성분을 추출할 수 있다. 이 직류 성분은 송신기에서 전송 신호에 파일럿 톤 성분을 실기 위하여 일정한 직류 신호를 인가함에 따라 발생한 것이다. 이점에 착안하여 직류 레벨이 어느 값 이상이면 반송파 복구가 완료되었다고 판단한다. 그리고 심볼타이밍 복구가 완료되면 직류 레벨의 변화가 거의 없어진다. 그러므로 직류 레벨의 출력의 변화가 문턱 값이하이면 타이밍 복구가 완료되었음을 알린다. 실제 파일럿 톤 성분은 반송파 복구가 완료되면 필요없는 신호이므로 정합필터 출력이 정합필터 출력 신호의 평균 값을 빼줌으로 직류 성분을 제거할 수 있다. 이를 위한 회로가 그림 6의 직류 제거기이다.

2. 전산 모의 실험

제안된 시스템의 성능을 확인하기 하여 Cadence사의 Signal Processing Worksystem(SPW) 툴을 이용하여 GA-VSB 전송기와 수신기의 DFPLL을 모델링하였다. 전산 모의 실험에 사용된 전송 신호는 그림 8과 같은 송신기 모델을 이용하여 생성하였다.

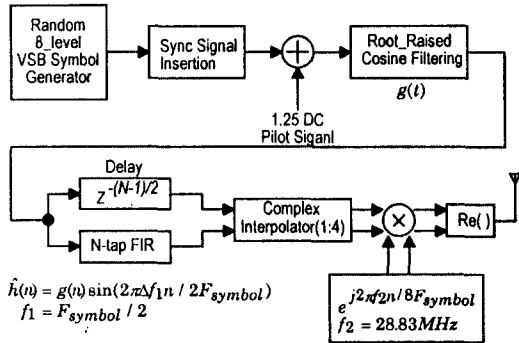


그림 8. 전송기 모델

여기서 8-레벨 VSB 심볼 발생기에서 생성된 신호 사이에 세그먼트 및 필드 동기 신호 삽입된 후 일정한 크기의 적류가 인가되어 파일럿 신호를 생성한다. 이것은 송신측 펄스 성형 필터와 VSB 필터를 거쳐 원하는 주파수 대역폭을 유지하도록 한다. 실험에서는 r.f. 신호를 얻기 위한 반송파 신호를 28.83MHz의 낮은 주파수를 임의로 선정하였다. VSB 변조가된 신호는 기저대역에서 그림 9와 같은 스펙트럼을 형성한다.

제안된 시스템의 특성을 결정하기 위하여 구한 위상 및 주파수 검출기의 S-곡선은 그림 10과 같다.

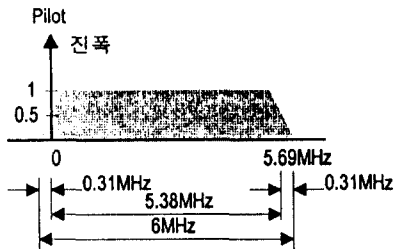
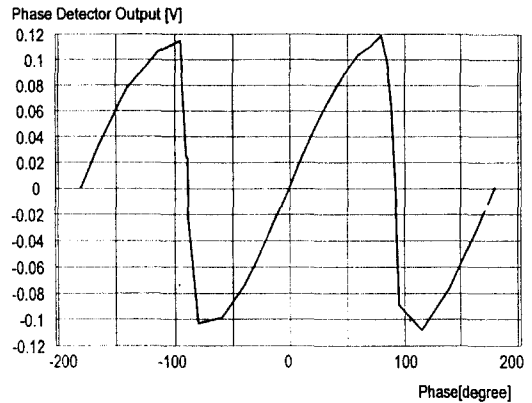
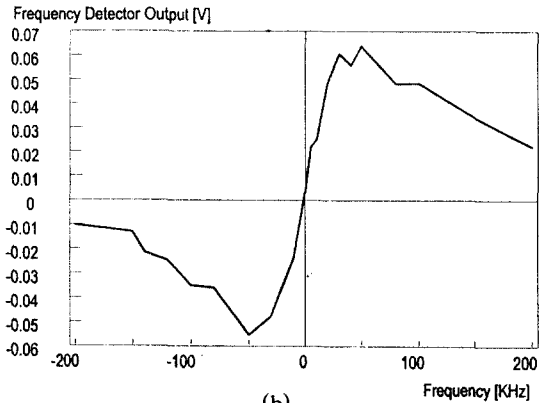


그림 9. VSB 변조된 신호의 주파수 특성



(a)



(b)

그림 10. 제안한 시스템의 S-곡선

(a) 위상 검출기의 S-곡선 (b) 주파수 검출기의 S-곡선

그림 10의 S-곡선 특성을 살펴보면 위상 검출기는 아주 우수한 특성을 보여주고 있다. 그러나 주파수 검출기의 특성은 락 영역이 약 50KHz 정도로 보이지만 실제로는 양의 방향으로의 주파수 오차인가 또는 음의 방향으로의 주파수 오차인가만을 판별하면 되므로 -200~+250KHz의 주파수 오차를 추적하는데는 문제가 없다. 음의 방향으로의 풀인 영역이 좁은 이유는 음의 방향으로 주파수 오차가 커지면 파일럿 톤이 SAW(Surface Acoustic Waveform) 필터 대역 밖에 존재하여 잘려지기 때문이다.

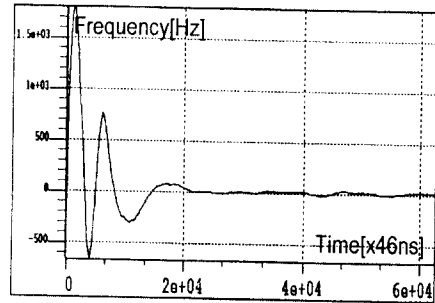
표 1에 DFPLL의 몇가지 모의 실험 결과를 나타내었다.

표 1. 제안된 DFPLL의 성능 (T = 1/21.52MHz)

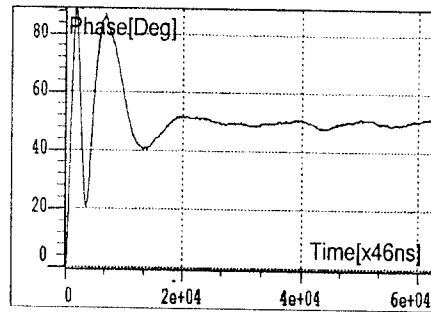
| 주파수 오차 | 채널상황 | C/N[dB] | 수렴후 성능 | 비 고 |
|------------------|---|---------|-----------------------------|-------------------------------------|
| -150KHz | 이상채널 | 22 | 평균주파수오차: 0 표준편차: 500Hz | |
| 250KHz | 이상채널 | 22 | 평균주파수오차: 0 표준편차: 197Hz | |
| 100KHz | 다중경로 -0.1@-5T 1.0@0T 0.4@20T 0.3@40T -0.2@200T | 25 | 평균주파수오차: 0 표준편차: 533Hz | 채널동화후 S/N = 22.9dB SER = 0.2% |
| 0Hz, 92° 위상오차 | 다중경로 | 22 | 평균위상오차: 0.2° 표준편차: 0.77° | |

표 1의 결과에서 알 수 있듯이 DFPLL은 다중경로가 있더라도 비교적 잘 동작함을 알 수 있다. 그림 11과 그림 12는 제안된 디지털 PLL의 성능을 전산 모의 실험을 통한 결과이다. 그림 11은 CN(Carrier-to-Noise)비가 22dB인 경우 VCO의 출력단에서 -50°의 위상차가 나도록 한 경우이다. 그림 11(a), (b)의 가로축은 샘플링 횟수를 나타내고 샘플링 간격은 심볼 주기로 하였다. 결과를 보면 VCO의 주파수는 0 Hz로 수렴하고, 위상은 50°로 수렴하여 VCO 출력단에서 -50° 위상 차이가 되는 것을 완전히 보상한다. 이때 VCO의 위상 변화에 대한 표준 편차는 약 0.838° 정도이다. 그림 11(c)는 FPLL이 수렴하여 복조가 완료된 후의 수신된 신호의 정상도를 나타내었다. 그림 12는 C/N=0 dB, 주파수 오차=-100 KHz인 경우의 DFPLL의 동작을 나타낸 것으로 비록 높은 잡음에 의하여 신호는 제대로 보이지 않지만 반송파 복구가 제대로 됨을 알 수 있다. GA-HDTV의 성능을 평가할 때 CNR은 파일럿 신호대 잡음의 비가 아니라 6MHz 대역 전체의 HDTV 신호와 파일럿 신호의 합신호 대 잡음신호의 비이다. 그러므로 비록 CNR이 0dB라고 하여도 파일럿 신호의 입장에서 보면 파일럿 신호 전력 대 잡음 전력은 0dB보다는 크다. 이것은 일반적으로 신호의 전력에 비하여 파일럿 신호의 전력이 3dB 정도 크기 때문에 비록 CNR이 0dB라고 하여도 파일럿 신호 대 잡음비는 최소 3dB 이상이 되기 때문에 FPLL이 동작이 가능한 것이다. 그리고 실험에서는 주파수 락 이전에는 DFPLL의 루프 대역폭을 20 KHz

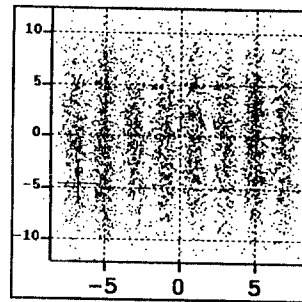
정도로 넓게 설계하였고, 주파수 락 이후에는 미국 대연합과 마찬가지로 2 KHz로 좁게 설계하였다.



(a) VCO의 주파수 변화 과정

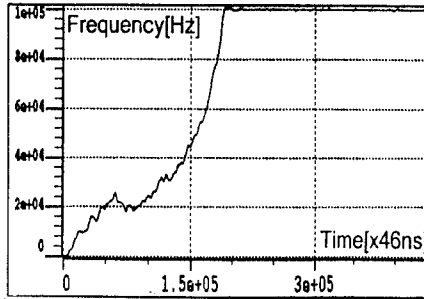


(b) VCO의 위상 변화 과정

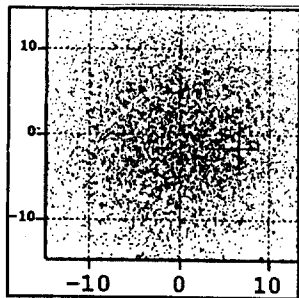


(c) 복조 신호의 정상도

그림 11. C/N = 22dB, 주파수 오차 = 0Hz, 위상오차 = -50° 인 경우의 DFPLL 성능



(a) VCO의 주파수 변화 과정



(b)복조 신호의 정상도

그림 12. CN = 0dB, 주파수 오차 = -100 KHz, 위상오차 = -50°인 경우의 FPLL 성능

IV. 결 론

본 논문에서는 미국의 표준 HDTV 방송 규격인 GA-VSB HDTV 수신기를 위한 디지털 FPLL의 구조를 제안하고 그 성능에 대하여 다루었다. 기존에 제안된 FPLL은 아날로그 영역에서 신호 처리를 수행하므로 단일 칩화에 상당한 걸림돌이 되었다. 그러나 제안된 구조는 디지털 영역에서 신호 처리를 수행하므로 특히 향후의 ASIC 개발에 효과적이다. 특히 신뢰성 있는 반송파 추적을 위하여 파일럿 신호만을 처리하기 위한 파일럿 신호만을 추출하여 반송파 복구를 수행하도록 하여 미국 대연합에서 제안한 방식의 두배 이상의 풀인 영역을 가진다. 그리고 락 검파기를 두어 주파수 락 상태에 따라 루프 대역폭을 가변하도록 하여 빠른 포착과 낮은 잡음 성능을 가지도록 하였다.

참 고 문 헌

1. Y. Wu, B. Ledoux, and B. Caron, "Evaluation of channel coding, modulation and interference of digital ATV terrestrial transmission systems," *IEEE Trans. on Broadcasting*, pp. 75-81, June 1994.
2. M. Sablatash, "Transmission of all-digital advanced television: state of the art and future directions," *IEEE Trans. on Broadcasting*, pp. 102-121, June 1994.
3. ATSC, Digital Television Standard for HDTV Transmission, April 1995.
4. ATSC, Guide for the Use of the Digital Television Standard for HDTV Transmission, April 1995.
5. R. Citta, "Frequency and phase lock loop," *IEEE Trans. on Consumer Elec.*, Vol. CE-23, No. 3, pp. 358-365, Aug. 1977.



韓 東 錫(Dong-Seog Han) 정희원

1966년 2월 10일생

1987년 2월: 경북대학교 전자공학과(공학사)

1989년 2월: 한국과학기술원 전기 및 전자공학과(공학석사)

1993년 2월: 한국과학기술원 전기

및 전자공학과(공학박사)

1989년 10월~1996년 8월: 삼성전자(주) 기술총괄 신호 처리연구소 선임연구원

1996년 8월~현재: 경북대학교 공과대학 전자·전기공학부 진임강사

※주관심분야: 디지털 통신 시스템, 디지털 신호처리, 검파이론