Journal of the Korean Vacuum Society
Vol. 6, No. 4, November 1997, pp. 343~347

Oxygen이 주입된 p^+-InGaAs층에서의 compensation 특성

시상기 · 김성준

서울대학교 전기공학부

(1997년 6월 20일 접수)

The characteristics of p^+-InGaAs layer implanted with oxygen

Sang Kee Si and Sung June Kim

School of Electrical Engineering, Seoul National University, Seoul 151-742, Korea

(Received June 20, 1997)

요 약 - 전기적 고립(isolation) 효과를 알아보기 위해 p^+-InGaAs층에 oxygen을 이온 주입하여 annealing 온도에 따른 compensation mechanism을 조사하였다. 500°C이하에서는 전도도가 손상에 관련된 트랩들에 의해 지배되며 500~600°C 영역에서는 oxygen의 활성화로 acceptor를 compensate시키는 화학적 효과를 나타냈으며 특히 600°C에서 type conversion(p→n-type)이 일어났다. 이는 annealing 온도가 증가함에 따라 oxygen의 화학적 작용에 의해 생성된 donor로 작용하는 결함들의 증가에 기인하며, 이때 면 저항의 활성화 에너지는 24.2 meV로 shallow donor로 작용하는 In interstitial과 같은 native defect들이 형성되기 때문이라 생각된다. Type conversion이 일어난 600°C 이상의 영역에서는 이온 주입에 의해 형성된 interstitial Be의 재활성화로 인해 n형 전도도가 감소하는 경향을 보였다.

Abstract - The dependence of compensation mechanism in p^+-InGaAs layer implanted with oxygen on the annealing temperatures was investigated. The oxygen implantation was performed for electrical isolation. The conductivity was controlled by damage related traps below 500°C. For the temperature of 500 to 600°C, oxygen began to show the chemical effect of compensating the acceptors due to activation and type conversion (p→n-type) occurred at 600°C. This indicates that the defects generated by the chemical activity of oxygen increased with increasing annealing temperature, where activation energy of 24.2 meV was obtained. It is attributed to the formation of native defects, such as In interstitials, acting as shallow donor in InGaAs. Above 600°C, the interstitial Be atoms become reactivated and the n-type conductivity decreases.

1. 서 론

InP위에 성장되는 InGaAs는 매우 높은 값의 전자 이동도와 포화 속도(saturation velocity)를 가지고 있으며 InGaAs/InP 이종 접합 구조로의 성장이 가능하고, 광통신용 광 신호(λ=1.55 μm)의 흡수가 가능하기 때문에 광통신용 수신소자에 널리 사용되어지고 있는 재료이다. 특히 최근에는 격자 정합된 InGaAs/InAlAs 이종 접합 구조와 InGaAs/InAlAs 다중 양자 우물(Multi-Quantum Well, MQW) 구조에 대한 응용 분야가 증가함에 따라, 이들 물질 특성에 대한 연구가 많이 진행되고 있다. 응용 분야의 한 예로서 차세대 광 가입자 망 시스템에 수신 소자로 유력시 되고 있는 소자로 애벌런치 광 다이오드(Avalanche Photodiode, APD) 연구가 활발히 진행되고 있다. 이런 광 수신 시스템의 응용을 위해 이종 접합면에서 conduction band offset이 상당히 크기 때문에 같은 전계에 대해 상대적으로 높은 이득을 얻을 수 있는 InGaAs/InAlAs 다중 양자 우물 구조가 이용되고 있다[1,2].

일반적으로 이온 주입은 국부적인 영역의 도핑 뿐만 아니라 소자간의 전기적 고립을 통한 평면형을 구현하는데 효과적인 기술로 알려져 왔다[3,4]. 전기적 고립을 위한 이온 주입에는 이온 주입에 의한 손상 효과(damage effect)와 이온들이 substitutional site에 들어갈 수

있도록 하는 화학적 효과(chemical effect)의 한 가지 혹은 둘 다를 이용한다. 전자는 이온 주입에 의해 생성된 깊은 준위의 트랩들에 기인한 고 저항 영역을 가져다 주며, 반면에 후자는 고온에서 이온들이 substitutional site에 치환해 들어감으로 해서 온도에 안정적인 compensating level을 만든다. 최근 들어 InP에 격자 정합이 되며 MQW-APD와 같은 소자 응용에 널리 사용되고 있는 InGaAs와 InAlAs층에 대해 전기적 고립을 위한 이온 주입에 대한 연구가 이루어져 왔으며 oxygen을 이용한 이온 주입이 효과적인 고립 기술로서 알려져 왔다[5,6].

InGaAs의 경우 낮은 밴드 갭 에너지(~0.75 eV at 300 K) 때문에 InGaAs층 그 자체를 고립 영역으로 만드는 것이 어렵다. InGaAs는 intrinsic 캐리어 농도가 300 K에서 대략 $10^3\Omega\cdot$cm의 최대 저항을 얻을 수 있는 것으로 알려져 있다[7]. 따라서 이온 주입에 의한 InGaAs층의 고립 특성은 이온 주입 후 공정 즉 annealing 시간 및 온도 등과 같은 변수에 많은 영향을 받을 것이라 생각되며 이에 대한 연구는 아직까지 미미한 실정이다. 본 연구에서는 InP 기판 위에 MBE로 성장시킨 p^+-InGaAs(Be)층에 oxygen을 이온 주입하여 InGaAs층의 전기적 고립 효과를 조사하였다. 면 저항과 이동도 등을 annealing 온도의 함수로서 측정하여 그 특성을 알아보았으며 온도에 따른 면 저항의 활성화 에너지를 통해 oxygen의 compensation 특성을 분석 하였다.

2. 실 험

Semi-InP(Fe) 기판 위에 1.3 μm의 두께 및 1.4×10^{18} cm^{-3}의 농도를 가지는 p^+-InGaAs층을 MBE(Molecular Beam Epitaxy)를 이용하여 550°C에서 성장시켰으며, Be이 p-type 도판트로서 사용 되었다. P^+-InGaAs층 전체가 전기적 고립이 되도록 oxygen을 이중 이온 주입(50 keV, 1.6×10^{14} cm^{-2}+1 MeV, 2.0×10^{15} cm^{-2})을 하였다. Oxygen 주입은 시료의 비정질화를 막기 위해 250°C에서 하였으며, channeling effect를 피하기 위해(100)축에서 7° 기울어지게 하였다. 이온 주입 후 시료들은 400~800°C의 온도에서 N_2 분위기에서 30초간 annealing을 하였다. Annealing을 하는 동안 시료의 표면을 보호하기 위해 InP조각들로 시료 표면 및 양쪽면을 덮는 proximity방법을 택하였다[8]. Annealing후 oxygen이 주입된 시료들의 전기적인 성질을 측정하기 위해 ohmic contact을 하였다. Ohmic contact은 In/Zn(5%) alloy를 사용하였고 400°C에서 형성하여 annealing 온도에 따른 Hall 측정을 하였으며 Hall 측정을 통한 전기적 성질을 토대로 compensation mechanism에 대해서 연구를 하였다.

3. 특성 분석 및 토의

그림 1은 TRIM(Transport of Ions in Matter)을 이용하여 p^+-InGaAs층에 oxygen을 이중 이온 주입을 했을 경우 oxygen depth 분포를 계산한 결과를 나타내었다. 이 구조에 사용된 이온 도즈는 두께 1.3 μm를 전기적으로 고립 시키기 위해 이중 이온 주입(50 keV, 1.6×10^{14} cm^{-2} +1 MeV, 2.0×10^{15} cm^{-2})을 하였다. 일반적으로 수 μm의 두께를 이온 주입하기 위해서는 낮은 에너지를 여러번 이용한 다중 이온 주입 방법이나 한번에 수 MeV 정도의 높은 에너지를 이용하는 방법이 있다. 전자는 여러 번 반복 함으로서 중첩되는 범위에 이온 주입에 의한 손상이 집중되어 손상의 효과가 심화되는 단점이 있으나 균일한 분포를 얻기 위해 많이 사용되고 있다. 본 연구에서는 이들 2가지를 결합한 이중 이온 주입을 하였다. 그림 2는 annealing 온도의 함수로서 Hall 측정을 사용하여 면 저항(R_s)과 이동도(μ)와의 관계를 나타내고 있다. 500°C 이하의 annealing 온도에서 면 저항(R_s)은 이온 주입에 의한 결함들의 annealing 효과에 따른 compensation과 일치하는 것을 보여주고 있다. 즉 이온 주입에 의해 생성된 트랩(결함)들에 의해 잡혀 있던 캐리어들(여기서는 정공)이 annealing 온도가 증가함에 따라 트랩들이 anneal out 되면서 자유로워진 캐리어들이 전도도에 기여하게 되며 이로 인해 면 저항이 줄어들게 된다.

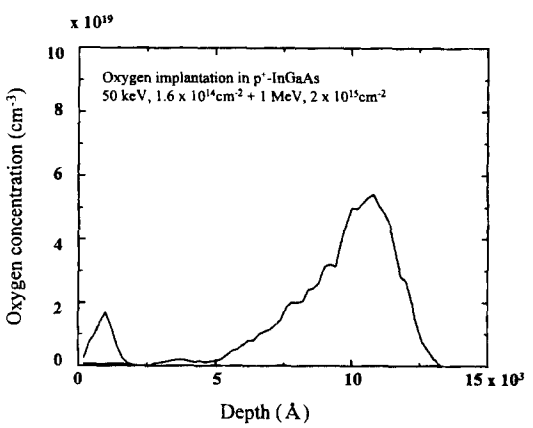

그림 1. TRIM에 의해 계산된 MQW-APD의 oxygen이온 주입에 따른 depth profiles.

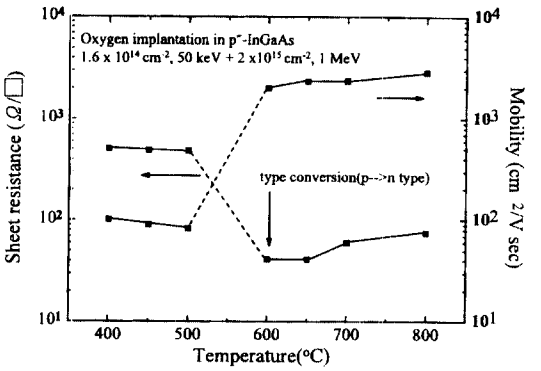

그림 2. p^+-InGaAs층에 oxygen을 주입(50 keV, 1.6×10^{14} cm^{-2}+1 MeV, 2.0×10^{15} cm^{-2})하였을때의 annealing 온도에 따른 면 저항과 이동도와의 관계.

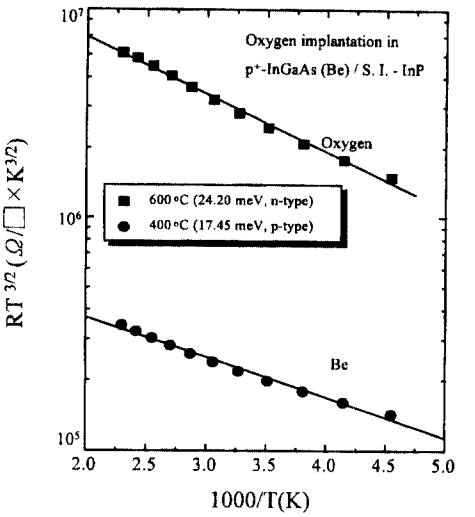

그림 3. p^+-InGaAs층에 oxygen을 주입(50 keV, 1.6×10^{14} cm^{-2}+1 MeV, 2.0×10^{15} cm^{-2})하였을때의 면 저항의 온도 의존성 관계.

그림 2에서 보여주는 바와 같이 400°C에서 505 Ω/□의 sheet resistance값을 얻었으며, 450°C, 500°C에서 각각 491, 480 Ω/□의 sheet resistance를 얻었다. 본 연구에서 얻어진 값들은 Rao[7] 등이 H, He 그리고 B 등을 p^+-InGaAs에 이온 주입하여 얻은 값들과 거의 일치를 하였으나 소자들간의 격리를 위한 값으로는 다소 낮은 값들인데 이는 낮은 밴드갭 에너지(상온에서 0.74 eV)를 가지는 InGaAs의 특성 때문이라 생각된다. 상온(300 K)에서 InGaAs의 intrinsic carrier concentration(n_i)를 대략 10^{12} cm^{-3}이라 가정할 때(m_e^*/m_o=0.041, m_h^*/m_o=0.5) resistivity는 ~10^3 Ω/□ 정도의 sheet resistance를 얻는 것으로 알려져 있다. 최근에는 초격자 구조의 APD에서 흡수층으로 사용된 p-InGaAs층에 guard ring 형성을 위해 deep donor로 작용하는 Ti를 이온 주입하여 낮은 sheet resistance때문에 생기는 소자 고립과 같은 문제를 type conversion을 통해 해결하였다[2]. 그러나 그림 2에서 보는 것처럼 600°C에서 type conversion(p→n-type)이 일어났으며 이때 면 저항은 41 Ω/□을 얻었고, 이에 따른 전자의 이동도는 1995 $cm^2/V\cdot sec$를 얻었다. 면 저항은 600°C 이상의 온도에 대해서 annealing 온도가 증가함에 따라 41 Ω/□에서 800°C의 경우 75 Ω/□까지 면 저항이 증가함을 보여주고 있다. Type conversion에 따른 compensation mechanism의 성질을 조사하기 위해 면 저항의 온도 의존성을 측정 하였다. 온도의 범위는 200 K에서 450 K까지 변화시키면서 온도에 따른 Hall측정을 하였다.

그림 3은 type conversion이 일어나기 전과 일어난 후의 온도인 400°C 및 600°C에서 annealing한 후 온도에 따른 Hall측정으로부터 얻어진 활성화 에너지를 나타내고 있으며 Hall측정 온도의 역수의 함수로서 sheet resistivity-온도 곱의 Arrhenius plot으로부터 얻었다. Resistivity(ρ)는 전하량 x 농도 x 이동도의 역수로 정의되는데[ρ=1/(q* n* μ)] 전하량은 온도 의존성이 없으며 농도[$n_i \propto T^{3/2}\exp(-E_a/KT)$]와 온도와의 관계에서 free carrier에 해당되는 $T^{3/2}$항을 고려하였다. 또한 이동도에서 고려해야 할 항은 주로 scattering에 의해 결정되는데 InGaAs와 같은 화합물 반도체에서는 polar optical phonon scattering이 지배적이며[9] 이때 나타나는 이동도의 식에서 온도 의존성은 무시해도 될 만큼 그 양이 작다. 따라서 농도의 온도 함수($T^{3/2}$)를 고려한 resistivity와 온도 변화(200 K에서 450 K)와의 관계로부터 활성화 에너지를 구하였다. 활성화 에너지는 p-type 시료에 대해 가전자대 edge로부터, n-type으로 전환된 경우 전도대 edge로부터 compensating level의 거리로 평가 하였다. Type conversion이 일어나기 전인 400°C에서 얻어진 활성화 에너지는 17.5 meV였으며 이는 Be이 도핑된 p-InGaAs의 PL spectra에서 관측된 Be의 활성화 에너지인 18 meV와 일치를 한다[7].

그러나 type conversion이 일어난 600°C에서의 oxygen의 활성화 에너지는 24.2 meV였다. InGaAs에 이온 주입을 할 경우 In interstitial과 같은 종류의 결함들이 shallow donor로서 작용한다고 알려져 있다[5]. Rao 등은 p-InGaAs에 H, He, 그리고 B 등을 이온 주입하였을

때 43~50 meV 범위의 에너지에서 활성화 에너지를 가지는 donor들의 존재를 PL peak들로부터 발견하였다[7]. 이 실험에서 구한 활성화 에너지는 24.2 meV였으며 이는 oxygen 이온 주입에 의해 생성된 것이다. 이온 주입에 의해 생성되는 결함들은 native defect 혹은 defect complex일 수 있다. Native defect들은 III족 원소(In and Ga) intersitial, As vacancies, 혹은 As antisite 등으로 donor 성질을 가지고 있다.

Type conversion 및 이에 따른 면 저항의 증가에 대한 정확한 mechanism은 알 수 없지만 annealing 온도 및 면 저항의 온도 의존성의 Hall 측정을 통해 관측된 전기적 특성의 변화로부터 다음과 같은 mechanism을 가정할 수 있다. 이온 주입에 의해 생성된 트랩(결함)들의 annealing 효과 및 고온에서의 oxygen의 활성화 그리고 Be의 재활성화를 포함하는 요인들의 조합에 의한 것이라 생각된다. 즉 InGaAs층에 oxygen 이온이 주입될 경우 주입 과정에서 생기는 손상 때문에 In, Ga, As 그리고 Be 원자들이 원래의 격자 자리에서 빠져 나오게 되어 vacancy나 interstitial형태의 결함 상태로 존재하게 되는 국부적인 조성 교란 현상이 일어 나게 될 것이다. 이는 각 원소들의 atomic mass차이로 인해 되 튀는 양이 다르기 때문이다[10]. 아울러 oxygen 주입에 의한 손상으로 인해 생성된 결함들은 p형 반도체에서는 donor로 작용하며[5]이 양은 넣어준 이온 도즈에 비례하게 된다. 왜냐하면 oxygen이 V족 site들을 점유한다고 알려져 있지만 고립된 electronic level을 가지는 단순한 center로서보다는 화학적 작용으로 donor complex를 이루는 것으로 알려져 있다[11]. 예를 들어 p-InAlAs에 oxygen을 주입하였을 경우 생성된 결함들은 p-InAlAs를 compensate하는 deep donor로서 native defect와 관련된 complex center로 작용하는 것으로 알려져 있다.

500°C 이하의 영역에서는 이온 주입에 의해 생성된 트랩(결함)들에 잡혀있던 캐리어들이 annealing 온도가 증가함에 따라 트랩(결함)들이 anneal되어 자유로워진 캐리어들이 전도도에 기여하게 되며 이로 인해 저항이 줄어드는 효과를 가지며 그림 2에서 보여주는 바와 같이 400°C에서 505 Ω/□, 450°C에서 491 Ω/□ 그리고 500°C에서 484 Ω/□ 의 sheet resistivity를 얻었다. 그러나 type conversion이 일어나는 500°C이상 영역에서는oxygen이 substitutional site를 형성하거나 donor 성질을 가지는 III족 원소(In, Ga)의 intersititial, As vacancies 혹은 As antisite와 같은 native defect들이나 defect complex등과 결합할 수 있다. 이런 형태의 결함들이 oxygen과 chemical complex를 형성하여 type conversion이 일어나게 된다고 생각된다. Pearton 등은 n^+-AlGaAs에 oxygen을 이온 주입하였을 때 oxygen의 양이 shallow donor의 양보다 더 많을 때 oxygen이 substitutional site의 oxygen이나 안정한 Al-O pair들을 이루어 고온에서 안정한 상태를 이루며 고 저항 영역을 형성한다고 하였다[12]. 이는 oxygen의 이온 주입이 손상 효과에만 관련되었다고 가정하면 고온으로 갈수록 원래의 전도도로 되돌아 가야 함에도 고온 영역(600°C이상)에서 여전히 고 저항 영역을 형성하는 것은 이런 화학적 효과에 의한 것이라 생각된다. Type conversion이 일어난 600°C에서 7.6×10^{13} cm^{-2}의 sheet electron concentration을 얻었다.

그러나 600°C이상 고온으로 갈수록 면 저항이 증가하는 것은 이온 주입에 의해 원래의 자리를 벗어나 있던 Be이 anneal에 의한 재활성화와 donor로 작용하는 결함들과의 re-compensation 과정을 따르게 되어 면 저항이 증가하게 되며 이는 sheet electron concentration이 줄어드는 것과 일치를 하며 800°C에서 2.9×10^{13} cm^{-2}를 얻었다. 원래의 도핑 농도를 완전히 compensate 시키기 위해 이보다 적어도 같거나 많을 이온 도즈를 주입하면 type conversion이 일어난다고 알려져 있다[13]. 이 실험에서는 Be의 도핑보다 oxygen을 많게 주입을 하였지만 annealing 온도에 따른 type conversion 현상은 처음 관측되었다. InGaAs층에서의 type conversion에 대한 정확한 compensation mechansim을 규명하기 위해서는 oxygen 도즈의 변화에 따른 annealing온도의 영향 등에 대한 연구가 필요하다.

4. 결 론

InP 기판 위에 Be이 도핑된 p^+-InGaAs층에 oxygen을 이온 주입하여 annealing 온도에 따른 compensation mechanism을 조사하였다. Oxygen의 이온 주입에 의해 생성된 결함들이 500°C 이하에서는 손상 효과에 의해 지배를 받으며, 500~600°C영역에서는 oxygen의 화학적 효과에 의한 compensation 특성을 보였다. 특히 600°C에서 donor 성질을 가지는 native defect들이나 defect complex 등과 같은 결함들이 oxygen과의 화학적 작용으로 type conversion(p→n-type)이 일어났으며 600°C 이상 영역에서는 Be의 재활성화와 donor로 작용하는 결함들과의 re-compensation과정을 따르는 것으로 나타났

다. 면 저항의 온도 의존성으로부터 얻어진 활성화 에너지는 400°C에서 Be의 활성화와 관계되는 17.5 meV를 얻었으며 type conversion이 일어난 600°C에서는 24.2 meV의 활성화 에너지를 얻었다.

감사의 글

본 논문은 KOSEF-OERC(97K3-0809-02-06-1)와 교육부(97-E-3205) 과제의 지원에 의해 이루어졌음을 밝히고자 한다.

참고문헌

1. S. Hanatani, H. Nakamura, S. Tanaka, C. Notsu, H. Sano and K. Isida, Tech. Dig. OFC'93 187 (1993).
2. I. Watanabe, M. Tsuji, K. Makita and K. Taguchi, IEEE Photon. Technol. Lett., **8**, 827 (1996).
3. J. P. Boos, W. Kruppa and B. Molnar, IEEE Electron Device Lett., **10**, 79 (1989).
4. Ch. Buchal, Nucl. Instr. and Meth. in Phys. Res. **B 96**, 370 (1995).
5. S. J. Pearton, C. R Abernathy, M. B. Panish, R. A. Hamm and L. M. Lunardi, J. Appl. Phys. **66**, 656 (1989).
6. S. J. Pearton, W. S. Hobson and U. K. Chakrabarti, Appl. Phys. Lett. **55**, 1786 (1989).
7. M. V. Rao, R. S. Babu, H. B. Dietrich and P. E. Thompson, J. Appl. Phys. **64**, 4755 (1988).
8. C. O. Jeong, S. J. Kim and B. Y. Choe, J. Electron. Mater. **21**, 825 (1992).
9. S. Wang, in *Fundamentals of Semiconductor Theory and Device Physics* (Prentice-Hall International Editions, 1989). p. 225.
10. L. A. Christel and J. F. Gibbons, J. Appl. Phys. **52**, 5050 (1981).
11. Ph. Krauz, E. V. K. Rao, H. Thibierge and J. C. Harmand, Appl. Phys. Lett. **62**, 867 (1993).
12. S. J. Pearton, M. P. Lannuzzi, C. L. Reynolds, Jr. and L. Renolds, Appl. Phys. Lett. **52**, 395 (1988).
13. J. P. Donnelly and C. E. Hurwitz, Solid-State Electronics, **20**, 727 (1977).