

이산제어기법을 이용한 UPS의 출력파형 개선

(Improvement of Output Waveforms in UPS Using the Discrete Control Technique)

김대곤* · 박해암** · 오금곤*** · 조금배**** · 백형래***** · 김영동*****

(Dae-Gon Kim · Hae-Am Park · Geum-Kon Oh · Geum-Bae Cho · Hyung-Lae Baek · Young-Dong Kim)

요 약

무정전 전원장치는 불안정한 전원시스템에 양질의 전력과 안정된 전력을 공급하는 장치이며, 정전시에 중요 부하 보호를 위해 전기를 공급하는 장치이다. 본 논문은 UPS의 출력 파형 개선을 위해 이산제어 기법을 이용하였다. 이 기법은 부하변동에 대한 진폭제어와 상용전원과 UPS 출력의 상동기를 통한 주파수제어를 완전히 이산치로 변환하여 안정된 출력 전압을 얻을 수 있도록 했다. 또한 신호발생과 동기제어를 위한 아날로그 회로를 제거하여 제품의 소형·경량화가 될 수 있도록 했으며 이를 구현하는 제어 알고리즘을 통해 시뮬레이션 및 실험을 행하여 제안한 시스템의 타당성을 입증하였다.

Abstract

Uninterruptible power supply(UPS) system should provide a good quality and stable power supply no matter what the condition of the raw mains. And when the mains fails, it must provide uninterrupted power to the load for a specified time. In this paper, discrete control system is introduced to improve output waveforms of UPS. This technique can be obtained output voltage by discrete-data of synchronous control and voltage control to various load. And then, the compact and light UPS can be realized by remove of the analog circuit and simulation and experimentation were performed with this control algorithm.

The experiment result show the effectiveness of proposed UPS system using the discrete control technique.

*정회원 : 전남전문대학 자동차과 전임강사

**정회원 : 광주보건전문대학 의공학과 부교수

접수일자 : 1997. 4. 10

***정회원 : 조선대학교 전기공학과 부교수

****정회원 : 조선대학교 전기공학과 교수

*****정회원 : 조선대학교 제어계측공학과 교수

1. 서 론

상용전원이 오프되도 기능을 정지할 수 없는 설비, 온 라인 컴퓨터, 통신 시스템, FA 기기등 전원 교란이나 순시정전도 허용되지 않는 중요 부하에 대해서는 적절한 장비의 도입이 필수적이라 하겠다. 따라서 정전 및 전원 교란으로부터 중요한 설비를 보호하며 전압변동, 순시정전, 리플 함유율, 노이즈 제거 등의 특성을 갖는 양질의 전원을 공급해 주는 무정전 전원장치(uninterruptible power supply)는 필수적인 장비로 인식 되고 있다[1]. 국내 및 선진 기술국에서는 UPS에 자기진단기능[2], 전원의 상태표시 기능, 원격조정 및 상태 감시기능 등을 탑재하여 무인화 운전이 가능하도록 UPS가 제작되고 있고 동작시 소음을 줄이기 위해 스위칭 주파수를 가청주파수 이상으로 고속스위칭 하며 제어회로 역시 제어효율성 향상 및 제어회로의 단순화를 위해 마이크로프로세서를 도입한 제어방식으로 실용화되고 있다[3, 4]. 따라서 본 논문에서는 기존의 아날로그

형태에서 발생한 전력용반도체 소자에서 과도상태를 없애고 동기상태에서 도달하는 pull in 시간을 짧게 하기 위해 정형적 PWM 제어 신호와 변조지수에 따른 제어데이터를 이산화하여 ROM에 기억시켰으며 출력전압 상태에 따른 오차를 검출하여 보상하였다. 상용 전원과 UPS 출력전압을 시간적으로 비교함으로써 상동기 운전이 되도록 하였으며 아날로그 회로를 가급적 축소하고 디지털 회로와 프로그램에 의해서만 운전이 가능 하도록 제어 알고리즘을 제안하여 시뮬레이션과 실험에 의해서 타당성을 입증 하였다.

2. 제어알고리즘

2.1 출력전압제어

전압제어에서는 부하량에 따라 전압변동이 발생하면 이는 곧 왜곡률과 직결되므로 순시적으로 전압보상이 이루어져 출력전압이 일정해야한다. 이러한 조건을 만족시키기위해 한주기를 시간적으로 세분화하여 세분된 시간을 다시 다단계로 변조지수를 구분

표 1. PWM 제어데이터
Table 1. Control data of PWM

SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA
0	FF	14	FF	28	FF	3C	FF	50	FF	64	FF	78	FF	8C	FF	A0	FF
1	0	15	FF	29	FF	3D	FF	51	FF	65	FF	79	FF	8D	FF	A1	FF
2	0	16	FF	2A	FF	3E	FF	52	FF	66	FF	7A	FF	8E	FF	A2	FF
3	0	17	FF	2B	FF	3F	FF	53	FF	68	FF	7B	FF	8F	FF	A3	0
4	0	18	80	2C	FF	40	FF	54	FF	58	FF	7C	FF	90	FF	A4	0
5	0	19	0	2D	FF	41	FF	55	FF	69	FF	7D	FF	91	F0	A5	0
6	0	1A	0	2E	FC	42	FF	56	FF	6A	FF	7E	FF	92	0	A6	0
7	00	1B	0	2F	CO	43	FF	57	FF	6B	FF	7F	F0	93	0	A7	0
8	0	1C	0	30	0	44	F8	58	FE	6C	F9	80	0	94	0	A8	0
9	0	1D	0	31	0	45	80	59	E0	6D	C0	81	0	95	0	A9	0
A	0	1E	0	32	0	46	0	5A	0	6E	0	82	0	96	0	AA	0
B	0	1F	0	33	0	47	C0	5B	F0	6F	C0	83	0	97	0	AB	0
C	0	20	0	34	0	48	FC	5C	FE	70	F8	84	0	98	0	AC	0
D	0	21	0	35	F8	49	FF	5D	FF	71	FF	85	C0	99	0	AD	0
E	0	22	0	36	FF	4A	FF	5E	FF	72	FF	86	FC	9A	0	AE	0
F	0	23	F8	37	FF	4B	FF	5F	FF	73	FF	87	FFF	9B	0	AF	0
10	0	24	FF	38	FF	4C	FF	60	FF	74	FF	88	FF	9C	C0	B0	0
11	0	25	FF	39	FF	4D	FF	61	FF	75	FF	89	FF	9D	FF	B1	0
12	FF	26	FF	3A	FF	4E	FF	62	FF	76	FF	8A	FF	9E	FF	B2	0
13	FF	27	FF	3B	FF	4F	FF	63	FF	77	FF	8B	FF	9F	FF	B3	0

SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA	SCAN	DATA
B4	FF	C8	FF	DC	FF	F0	FF	104	FF	118	FF	12C	FF	140	FF	154	FF
B5	0	C9	FF	DD	FF	F1	FF	405	FF	119	FF	12D	FF	141	FF	155	FF
B6	0	CA	FF	DE	FF	F2	FF	106	FF	11A	FF	12E	FF	142	FF	156	FF
B7	0	CB	FF	DF	FF	F3	FF	107	FF	11B	FF	12F	FF	143	FF	157	0
B8	0	CC	80	E0	FF	F4	FF	108	FF	11C	FF	130	FF	144	FF	158	0
B9	0	CD	0	E1	FF	F5	FF	109	FF	11D	FF	131	FF	145	F0	159	0
BA	0	CE	0	E2	FC	F6	FF	10A	FF	11E	FF	132	FF	146	0	15A	0
BB	0	CF	0	E3	C0	F7	FF	10B	FF	11F	FF	133	F0	147	0	15B	0
BC	0	D0	0	E4	0	F8	F8	10C	FE	120	F8	134	0	148	0	15C	0
BD	0	D1	0	E5	0	F9	80	10D	E0	121	C0	135	0	149	0	15D	0
BE	0	D2	0	E6	0	FA	0	10E	0	122	0	136	0	14A	0	15E	0
BF	0	D3	0	E7	0	FB	C0	10F	F0	123	C0	137	0	14B	0	15F	0
C0	0	D4	0	E8	0	FC	FC	110	FE	124	F8	138	0	14C	0	160	0
C1	0	D5	0	E9	F8	FD	FF	111	FF	125	FF	139	C0	14D	0	161	0
C2	0	D6	0	EA	FF	FE	FF	112	FF	126	FF	13A	FC	14E	0	162	0
C3	0	D7	F8	EB	FF	FF	FF	113	FF	127	FF	13B	FF	14F	0	163	0
C4	0	D8	FF	EC	FF	100	FF	114	FF	128	FF	13C	FF	150	C0	164	0
C5	0	D9	FF	ED	FF	101	FF	115	FF	129	FF	13D	FF	151	FF	165	0
C6	FF	DA	FF	EE	FF	102	FF	116	FF	12A	FF	13E	FF	152	FF	166	0
C7	FF	DB	FF	EF	FF	103	FF	117	FF	12B	FF	13F	FF	153	FF	167	0

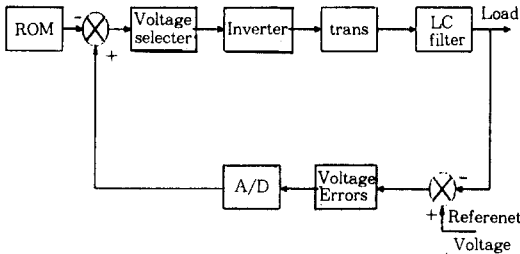


그림 1. 출력전압의 제어블록도
Fig. 1. Control block diagram of output voltage.

하였다. 표 1은 이산자료로서 ROM에 기억되는 데이터를 나타낸 것이다.

본 연구에서는 반주기내에서 9개의 반송파로 구분하고 다시 한개의 반송파를 20개로 세분화 하였다. 기준전압 110[V]를 기준 변조지수 0.91로 설정하면 0.85~0.99까지의 변조지수를 출력전압 104[V]~118[V]까지 할당할 수 있으며 변조지수 등급당 출력전압의 할당전압은 2[V]로 구성하였다. 그림 1은 출력전압 제어 블록선도로서 전압을 검출하고 기준전압과의 오차전압을 계산하여 ROM에 저장된 변조지수 만큼의 보상전압을 출력하도록 하였다.

2.2 위상동기의 제어

위상 동기운전의 필요성은 크게 UPS가 작동개시되는 시점과 UPS의 고장이나 과부하에 따른 안정성의 확보로 구분할 수 있다. 즉 UPS가 작동개시되어 안정점에 이르면 상용전원을 차단하고 UPS로 절환하여야 하고 반대로 UPS에 과도한 부하나 고장발생시 UPS의 출력을 차단하고 상용전원으로 절체하는 동작이다. 절환하거나 절체되는 시점에서 상용전원과 UPS의 위상차가 최대 180°에서 0°까지 발생할 수 있다. 아날로그 회로에서는 상용전압과 UPS의 출력전압을 순시적으로 비교하는 위상차에 의한 오차전압을 검출하여 VCO(voltage control oscillation) 기법에 의한 반송파의 주파수를 제어함으로써 PLL(phase locking loop)를 형성한다. 그러나 본 논문에서는 이산제어에 의한 상동기로서 위상차에 의한 오차전압을 얻을 수 없으므로 각 전압에 대한 +상과 -상의 위상차를 비교하고 표 2와 같이 제어규칙의 파라미터를 사용 하였다. 그림 2는 상용전원의 동기를 추종하도록 하는 제어 블록선도로서 UPS 출력이 상용전원과 비교하여 동상이고 늦으면

표 2. 반송파의 제어규칙

Table 2. Control rule of carrier waveforms

상용전원의 위상	UPS 출력의 위상	반송파의 증감 규칙
-	-	+
-	+	+
+	-	-
+	+	-

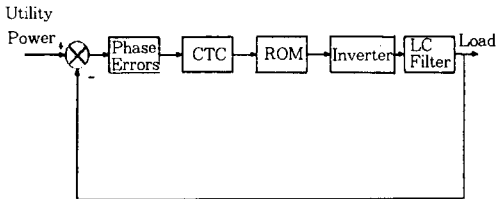


그림 2. 동기제어 블럭도

Fig. 2. Block diagram of synchronous phase control.

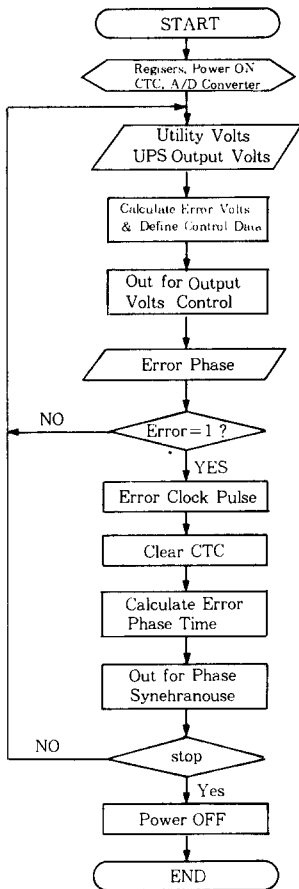


그림 3. 제어 흐름도

Fig. 3. Control flow chart.

반송파를 증가시키고 빠르면 감소시키는 표 2의 규칙에 의해 제어된다. 그림 3은 제안된 알고리즘을 구현하기 위한 한 주기내의 세분화된 시간에 따른 변조지수 등급간 펄스폭변조 데이터를 얻기 위한 제어프로그램의 흐름도이다. UPS 제어장치와 프로그래밍이 가동되어 각종 레지스터, CTC 및 A/D 변환기를 초기화하여 안정되면 상용전원과 UPS 출력전압이 A/D 변환기에 의해 읽어지게 된다. 이 전압 데이터를 비교하여 편차를 계산하고 그 편차에 해당된 변조지수 값으로 변환한 전압제어 데이터를 레지스터를 통하여 ROM에 기억된 PWM 데이터중 하나를 선택하여 스위칭 소자를 구동하게 되므로서 UPS의 출력전압이 발생하게 된다. 여기서 UPS 출력전압과 상용전압은 동기가 고려되지 않은 상태이므로 두 전압 위상을 비교한 시간이 기준 클럭펄스를 CTC에 의해 검출되므로 이 검출된 펄스 갯수에 의해서 VCO의 제어전압을 가변함으로써 동기추종이 이루어지도록 구성하였다. 여기서 CTC는 다음 주기 동기편차를 검출하기 위하여 매 주기마다 초기화가 이루어 지도록 함으로써 동기 누적편차를 제거하였다.

그림 4는 부하변동시 전압, 전류 시뮬레이션 파형으로 부하변동에 대한 UPS 출력이 잘 추종되었으며 그림 5는 위상차의 시간을 검출하여 동기 운전되어지는 과정을 45°와 90°의 위상차를 두어 나타내고 있다.

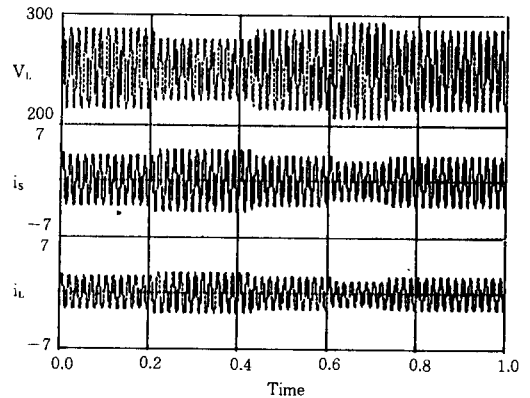


그림 4. 부하변동에 따른 전압, 전류

Fig. 4. Voltage and current to the load variation.

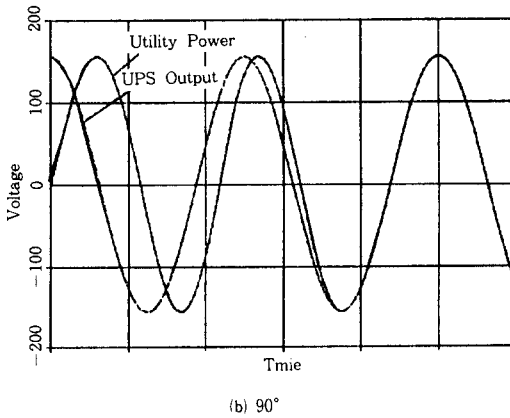
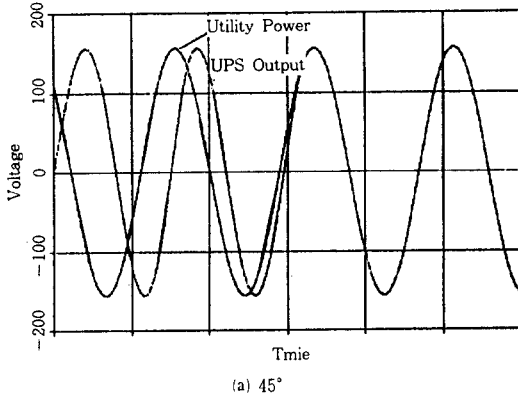


그림 5. 동기 추종상태
Fig. 5. Synchronous following state.

3. 실험

3.1 실험외로 구성

본 연구의 시스템을 그림 6과 같이 구성하였고 마이크로프로세서로는 80386 40(MHz)를 채용한 IBM PC 호환 기종을 이용하여 출력전압의 변동에 대한 응답과 상용전원과의 상동기에 주안점을 두어 수행하였다. CTC 데이터 버스를 통해 입력된 데이터를 펄스로 출력하고 ROM 데이터를 분배하기 위한 up/down 2진 계수기는 74193를 사용했으며 8bit 27256 ROM소자를 통해 데이터를 사용 저장하고 데이터 선택터인 74150를 사용 이산값을 선택하게 하였다.

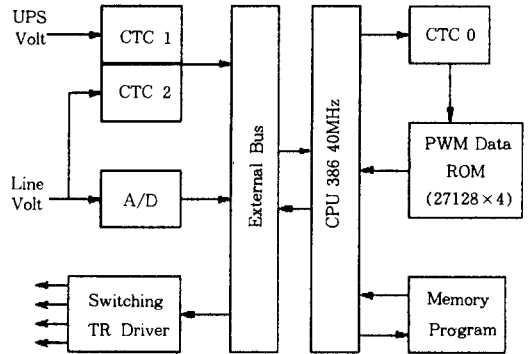


그림 6. 실험회로 구성도
Fig. 6. Block diagram of experimental circuit

3.2 실험결과

본 연구를 입증하는 실험으로는 상용전원과 UPS 출력의 동기추종 상태와 전압, 전류 및 고조파를 비교 검토 하였으며 전류의 측정은 홀 CT를 이용 하였다. 또한 출력필터로는 $L=0.2(\text{mH})$, $C=20(\mu\text{F})$ 에서 실험을 행하였다. 그림 7은 상용전원의 전압 전류 파형을 나타내고 있으며 그림 8은 이산제어기법을 이용한 UPS의 출력전압 전류 파형을 나타내 것으로 부하는 동일한 전등 부하로 하였다. 그림 9와 10은 상용전원과 UPS 출력 전압 전류의 기본파에 대한 왜형율을 나타내고 있으며 고조파 분석에 있어 FFT analyzer를 통해 50차 까지만 분석 하였다. 본 실험에서 알 수 있듯이 상용전원에 비해 이산 제어기법을 이용한 전압 전류 파형은 정현파에 가까

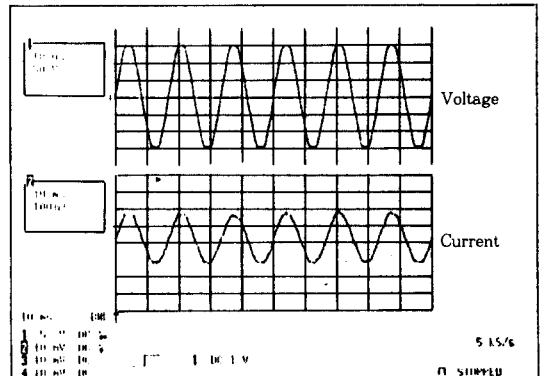


그림 7. 상용전원 출력파형
Fig. 7. Output waveforms of utility.

운 것을 알 수 있었으며 총고조파 왜형율은 전류가 2.82[%]에서 1.92[%]로 저감되었으며 전압은 2.80[%]에서 1.79[%]로 저감됨을 알 수 있었다.

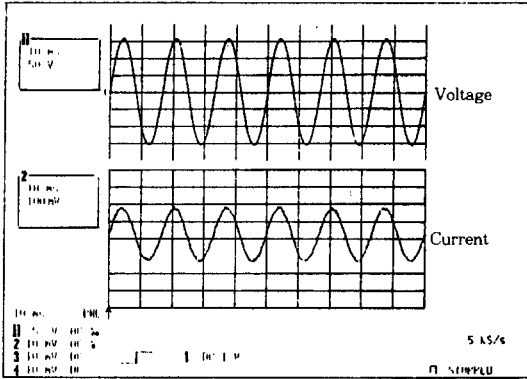


그림 8. UPS 출력파형
Fig. 8. Output waveforms of UPS.

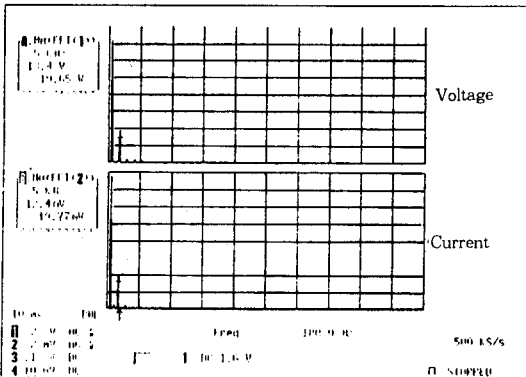


그림 9. 상용전원 고조파 분석
Fig. 9. Harmonic analysis of utility.

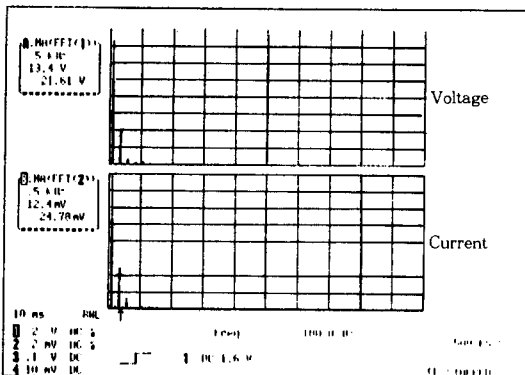


그림 10. UPS 출력 고조파 분석
Fig. 10. Harmonic analysis of output.

4. 결론

본 연구에서 제안된 이산제어기법을 이용한 출력 파형 개선을 위해 제어시스템을 구성하고 시뮬레이션 및 실험을 수행한 결과 다음과 같은 결론을 얻을 수 있었다.

1. 동기제어를 위한 방법으로 상용전원과 UPS의 출력 상태에서 상과 시간함수의 편차를 검출하여 상의 편차에 대한 정보를 ROM에 기록하고 상용전원에 UPS 출력이 추종하여야 할 새로운 시간을 계산할 수 있게 하였으며 출력 기준전압 110[V] 중심으로 충실히 작동됨을 알 수 있었다.

2. 이산제어기법을 이용한 UPS의 출력에 저항 부하를 걸었을 때 상용전원의 출력 특성보다 훨씬 더 정현파에 가까웠으며, 전류의 왜형율은 상용전원에서 2.82[%], 이산치 제어를 했을 경우 1.80[%]로 전압은 2.80[%]에서 1.79[%]로 저감됨을 알 수 있었다.

본 연구에서 제안된 알고리즘에 의한 방법을 이용하면 기본파에 대한 전 고조파 왜곡은 보통 3~5 [%]인 기존의 UPS에 비해 훨씬 저감되어 나타났다.

추후 과제로는 각종 부하와 추종하여야 할 상용전원의 질이 고르지 못할 경우 출력 주파수가 변동하는 등의 각종 상황 변동에 따른 응답특성을 조사하여 데이터 베이스를 구축하고 전문가 시스템으로 발전시켜 생산적인 입장에서 조정점을 극대화할 수 있어 제품의 균일화를 꾀할 수 있으리라 사료된다.

본 연구는 한국전력공사의 지원에 의하여 수행되었음

참 고 문 헌

- [1] A.M.Campos et.al., "UPS System Employing High Frequency PWM Techniques", IEEE APEC, pp. 414~421, 1990.
- [2] Allen Windhorn,P.E., "A Hybrid Static /Rotary UPS System", IEEE APEC, pp. 422~427,1990.
- [3] 백형래, 박해암, 김대곤, "이산제어기법에 의한 제어알고리즘 설계", 춘계 전력전자 연구회 학술 논문지, pp.

- 64~66, 1994.
- [4] M. Mirkaemi-Moud and B.W.Williams, "A Single Chip Pulse-Width Modulator Based on A Compressed Look-up Table", IEEE IECON, pp.246~251, 1992.
- [5] I.Takahashi and R.Y.Igarashi, "A Switching Power Supply of 99% Power Factor by The Dither Rectifier", IEEE, pp.145~150, 1992.
- [6] Kwok-wain Ma and Yim-shu Lee, "An Integrated Flyback Converter for DC Uninterruptible Power Supply", IEEE APEC II, pp.661~667, 1994.
- [7] M.C.Chandorkaret et. al., "Novel Architectures and Control for Distributed UPS Systems", IEEE APEC II, pp.683~689, 1994.
- [8] Jeffrey H. Hwang and Peter Reischl, "Novel Open Loop, Discontinuous Conduction Mode Power Converter with Applications to Battery Charging, Power Factor Correction, and UPS", IEEE APEC II, pp. 690~695, 1994.
- [9] Ying-Yu Tzou, "DSP-Based Fully Digital Control of a PWM DC-AC Converter for AC Voltage Regulation", IEEE PESC, pp. 138~144, 1995.

◇ 著 者 紹 介 ◇



김 대 곤(金大坤)

1965년 9월 19일생. 1989년 조선대 공과대학 전기공학과 졸. 1992년 8월 동대학원 졸(석사). 1996년 2월 동대학원 박사과정 수료. 현재 전남 전문대학 자동차과 전임강사.



박 해 암(朴海岩)

1954년 11월 8일생. 1986년 조선대학교 전기공학과 졸. 1988년 8월 동대학원 졸(석사). 1995년 8월 동대학원 졸(박사). 현재 광주보건전문대학 의공학과 부교수.



조 금 배(曹錦培)

1954년 1월 18일생. 1980년 조선대학교 전기공학과 졸. 1986년 6월~1987년 2월 University of Oklahoma 객원연구원 1995년 건국대 대학원 전기공학과 졸(박사). 현재 조선대학교 공대 전기공학과 교수.



오 금 곤(吳金坤)

1946년 1월 17일생. 1968년 조선대학교 전기공학과 졸. 1984년 동신대 대학원 졸(석사). 현재 조선대학교 전기공학과 부교수.



백 형 래(白亨來)

1949년 5월 14일생. 1971년 조선대학교 전기공학과 졸. 1992년 건국대 대학원 졸(박사). 현재 조선대학교 전기공학과 교수.



김 영 동(金永炯)

1945년생 11월 28일생. 1968년 조선대학교 전기공학과 졸. 1984년 명지대 대학원 졸(석사). 1993년 일본 애지공업대학 객원 연구원. 현재 조선대학교 공대 제어계측공학과 교수.