

계량설비용 디지털 출력 로드셀의 개발에 관한 연구

(A Study on the Development of Digital Output Load Cell)

朴贊元* · 安光熙**

(Chan-Won Park · Kwang-Hee An)

요 약

본 연구에서는 계량 설비에 사용되는 스마트형 디지털 로드셀을 개발하였다. 로드셀 센서는 중량의 변화에 대해 매우 민감하여야 하므로 정밀한 A/D 변환을 위하여 온도 안정성, 낮은 드리프트 특성 그리고 분해능이 우수하여야 한다.

단일칩 마이크로프로세서에 의해 제어되는 고안된 아날로그 회로로써 OP앰프의 오프셋과 드리프트 특성을 저감시키며 소프트웨어 알고리즘에 의해 안정되고 정밀한 A/D 변환이 가능하도록 디지털 로드셀을 설계하였다. 또한 RS-485 통신 방식으로 로드셀을 제어하고 보정용 데이터와 제어 데이터를 기억시키는 기능들도 포함하였다.

시뮬레이션과 실측 평가를 통하여 개발된 로드셀의 우수성을 입증하였으며, 본 연구의 결과는 원격 계량 센서로서 계량 설비 분야에 유용한 활용이 기대된다.

Abstract

This paper describes the design and development of a smart digital load cell used for weighing installations. Since the load cell sensor to be used is very sensitive for weight variation, the load cell must have the temperature stability, low-drift and the high-resolution of the A/D conversion for accuracy.

A new analog circuit which is controlled by one chip micro-processor has been developed to reduce the offset voltage and the drift characteristics of operational amplifiers, and has been adapted into the digital load cell. Also, a software algorithm has been developed to obtain the stable and accurate A/D conversion. This software includes a RS-485 communication program to control the digital load cell, which gives a capability of backing-up the calibration data and transferring control data.

The simulation and evaluation of the designed digital load cell has been shown as having the good performance, which will give useful application to the weighing installations as a remote weighing sensor.

*正會員：江原大學校 電氣工學科 教授, 工博

接受日字：1996年 12月 19日

**正會員：國立技術品質院 工業研究士

1. 서 론

중량을 측정하는 센서인 로드셀(load cell)은 그 구조가 간단하고 견고하면서 정밀도가 좋아 최근 물류자동화와 생산현장의 FA화와 함께 유통분야를 시작으로 각종 계측설비, 자동 계량설비, 원격 계량설비 등에 많이 쓰이고 있다.^{1) 2)}

하중에대한 수감부의 변위가 스트레인 게이지 3)의 브릿지 저항으로 검출된 로드셀의 출력신호는 인가전압을 V_{ex} 라 할 때 최대 스패에서 2 [mV/ V_{ex}]의 출력특성이 대부분이다. 분해능이 1/3000 이상인 정밀계량의 경우 지시값 1 digit당 수 [μV] 수준이므로 이를 노이즈와 더불어 검출하고 A/D 변환 하는것은 쉽지않은 문제이다. 특히 계량 자동화설비 분야에서는 대부분의 계량이 로드셀이 설치된 계량부와 중량치를 표시하는 표시부(indicator)와는 다소 떨어져 있는 원격 센싱이 주로 사용되므로 아날로그 상태의 미소한 로드셀 출력 신호를 시일드된 케이블로 표시부에 전송시키는 방법으로는 외부노이즈나 케이블의 임피던스 성분의 드리프트 등으로 정밀한 계량치를 기대하기 어려울 뿐만 아니라 원격 이격 거리에 한계가 따른다.

그림 1은 기존의 방법과 본 연구에서 제시하는 방법들을 보여준다.

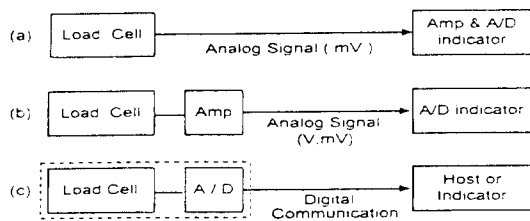


그림 1. 원격 계량 방식

- (a) 미소 아날로그 전압 방식
- (b) 증폭된 아날로그 전압 방식
- (c) 디지털 통신 방식

Fig. 1. Schematics of remote weighing method.

- (a) small analog voltage method
- (b) amplified analog voltage method
- (c) digital communication method

그림 1의 (a)는 단순히 로드셀의 신호를 시일드 케이블로 전송하는 방법으로 당연히 정밀도와

원격 거리에 제한이 따른다. (b)는 현재 압력 센서 등에 가장 많이 사용하는 방법으로 로드셀과 함께 OP앰프 회로를 탑재하여 1~5[V] 정도의 아날로그 전압 혹은 4~20[mA] current loop로 아날로그 신호를 전송하는 방식으로 원격 계량에 어느 정도 효과는 있으나 온도에 의한 트랜지스터의 h_{fe} 변화등으로 정밀한 신호 전송에는 다소 불리한 점이 있다.⁴⁾ 본 연구에서는 (c)와 같은 방법을 제안하여 아날로그 증폭부와 단일 칩 CPU로 제어되는 A/D변환부를 로드셀의 최인접 위치에 장착하고, 변환된 디지털 데이터를 RS-485 쌍방향 직렬 통신 형식으로 host측에 데이터의 전송과 제어 명령어 수신이 가능하도록 하였다.

한편 원격계량에서는 계량부가 현장에 노출되어 있어 가혹한 온도 조건에서도 안정된 출력을 유지할수 있어야 하므로 로드셀의 기계적, 물리적 특성들을 고려한 온도 보상과 아날로그 회로의 오프셋 전압과 드리프트 특성을 최소화 하여야 정밀한 A/D 변환이 가능 하게된다.

또한 변환된 데이터는 Auto Zero Tracking(자동 영점 회기)을 비롯한 데이터 안정화를위한 보정 소프트웨어 처리를 필요로 한다.

따라서 산업 현장의 FA화에 수반하여 원격 측정 및 제어 그리고 각종 정보의 전산화가 필수적임에 따라 아날로그 출력 방식의 기존의 로드셀로서는 그 성능의 한계에 이르러 현시점에서 디지털 출력 로드셀의 필요성이 요구되고 있다.

최근에 커스텀화한 전용의 A/D 컨버터만을 탑재한 디지털 출력형 로드셀이 외국에서 소개되었으나 가격이 비싸고, 인터페이스의 호환성에 제한이 있어 그 보급이 미미한 실정이다.⁵⁾

본 연구에서는 이러한 특성들을 고려하여 단일 칩 마이크로프로세서와 소프트웨어로 구성되는 스마트형 디지털 로드셀을 제안하였다. 즉, 로드셀의 온도 보상을 능동형으로 강화하고 A/D변환의 정밀도 및 안정성, 그리고 샘플링 속도를 향상시켰으며 가변 분해능을 가능하게 함으로서 multi-range 기능을 추가하고 소프트웨어에 의한 안정된 A/D변환 신호처리와 범용성을 고려한 쌍방향 직렬 통신을 수행하는 디지털 로드셀

을 개발 하였다. 개발된 로드셀을 PSPICE 시뮬레이션과 출력 특성을 관찰하여 그 동작과 성능을 확인하였다.

2. 하드웨어의 구성

그림 2는 본연구에서 설계한 디지털 로드셀의 간이 회로도도 크게 전원부, 로드셀부, 아날로그부, 디지털부로 구성 되어있다.

2.1 전원부

원격계량의 경우 전원은 원격공급이 불가피하므로 아날로그용 양극성(±)전원과 디지털용 전원을 따로 공급하기에는 여러가지 문제점이 동반하게 된다.

따라서 본 연구에서는 배터리 혹은 일반적인 전과정류회로로서 15[V]~24[V] DC단일전원을 공급하고 레귤레이터 IC로서 12[V]를 아날로그 동작영역으로하고 아날로그 부분의 동작기준점을 +6[V]로 설정하여 가상 공통접지 준위로 하였으며 디지털용 전원은 정전압 IC인 7805를 사용하였다. 또한 적분기의 기준전압(Vref)에 사용되는 전압을 온도 특성이 같은 정밀 pair저항을 사용하여 기준 준위로부터 -1[V]아래 즉, 절대전압 5[V]로 설정하였다.

2.2 로드셀부

그림 2의 좌측의 저항 브리지회로는 로드셀의 스트레인게이지 회로를 보여준다.

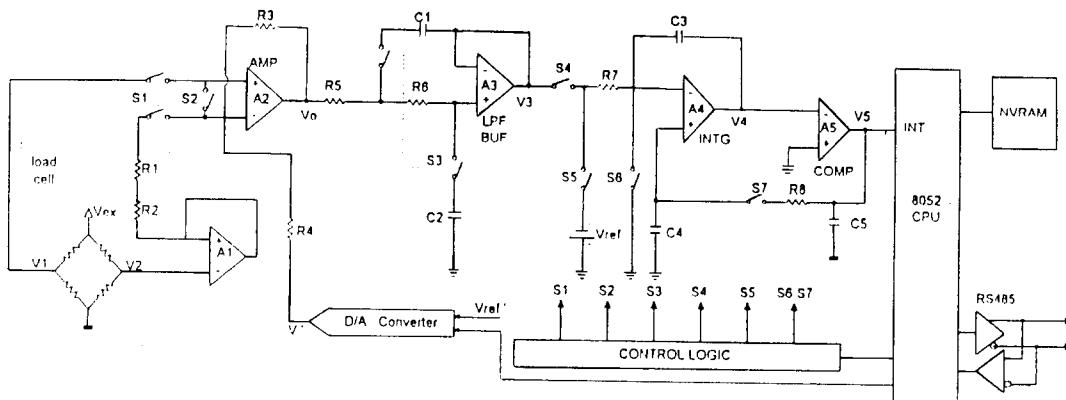


그림 2. 개발된 디지털 로드셀의 개략도
Fig. 2. Schematic diagram of the proposed digital load cell.

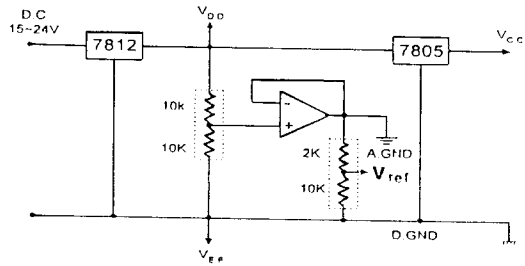


그림 3. 디지털 로드셀의 전원부
Fig. 3. Power supply of the digital load cell

로드셀은 초기치 불평형 조정과 영점 및 Span 온도 보상이 완료된 상태에서 능동회로에 의한 온도 보상을 수행하는 방식으로서 아날로그 증폭기의 이득 설정 저항 R_1 과 R_2 가 로드셀의 출력에 대한 변위가 적은 부분에 부착되어 로드셀의 온도 변화에 따른 감온 센서의 작용을 겸한다.⁶⁾

로드셀은 +12[V]로 구동(excitation; V_{ex})되며, 신호 레벨은 가상 공통 접지 부근의 6[V]레벨을 기준으로 최대 스패에서 2(mV/ V_{ex})의 출력을 나타낸다.

2.3 아날로그부

아날로그 부는 아날로그 스위치의 동작에 따라 입력 신호 증폭 및 드리프트 보정부, LPF 및 버퍼부, A/D 변환부의 3부분으로 구성되며 각 부분의 동작과 특성은 다음과 같다.

1) 입력 신호 증폭 및 드리프트 보정부

그림 2의 입력 신호 증폭 회로는 앞절의 온도 보상 회로에서 설명한 반전 증폭기로서 로드셀의

차동 브리지 출력 전압을 각각 V_1 , V_2 라 하고, $R_3=R_4$ 로 하여 D/A 컨버터의 보상 전압인 레벨 시프트 전압을 V' 라 할 때 본 회로의 출력 전압 V_0 를 계산하면

$$V_0 = -\frac{R_3}{R_1+R_2}(V_1-V_2)+2V_2-V' \quad (1)$$

로 나타낸다. 이때 저항 R_1 , R_2 는 로드셀의 온도 변화에 대한 출력의 변화를 증폭부의 이득을 조절함으로써 보상하는 온도 보상 센서의 역할을 겸한다.

로드셀 출력신호는 아날로그 스위치 S_1 과 S_2 에 의해 일정한 시간 교대로 연결된다. 이는 증폭기에서 발생하는 드리프트 오차와 로드셀신호를 구분하기 위한 것으로 먼저 스위치 S_1 은 로드셀 신호를 증폭하기 위하여 실제 A/D 변환을 행할 때 연결되고 S_2 는 S_1 을 OFF한 채로 일정 시간 간격마다 연결되어 OP 앰프의 차동 입력을 0V 상태로 드리프트 값을 검출하는 역할을 한다.

2) LPF 및 버퍼부

중량을 측정하는 로드셀의 출력은 100[Hz]이하의 직류신호가 대부분이다. 따라서 로드셀로부터의 노이즈와 A/D 변환의 샘플링 안정화를 위해 신호의 응답을 크게 저하시키지 않는 범위 내에서 동작하는 저역통과여파기(LPF)가 필요하다.

그림 2에서 아날로그 스위치 S_3 은 로드셀 신호의 A/D 변화시는 LPF로 동작하고 드리프트 신호의 A/D 변환기간에는 버퍼로 동작하게 하는 역할을 한다. LPF회로는 아날로그 스위치 두 개를 이용하여 필터와 버퍼의 전환이 가장 용이하고 R과 C의 대칭성이 있는 VCVS형의 2차 butterworth LPF를 선정하였으며 그 전달함수 $H(s)$ 와 차단주파수 f_c 는 각각 식 (2)와 (3)으로 된다.

$$H(s) = \frac{1}{R_5 R_6 C_1 C_2} \frac{1}{s^2 + \left(\frac{1}{R_5 C_1} + \frac{1}{R_6 C_2}\right)s + \frac{1}{R_5 R_6 C_1 C_2}} \quad (2)$$

$$f_c = 1/2\pi \sqrt{R_5 R_6 C_1 C_2} \quad (3)$$

2.4 A/D 변환부

본 연구에서는 A/D변환기를 전용의 A/D컨버

터가 아닌 그림 2의 적분기(A_4)와 비교기(A_5)로 동작하는 2개의 OP 앰프와 단일칩 CPU의 소프트웨어 의해 제어되는 아날로그 스위치의 타이밍 동작으로 구성되는 2중 적분형 A/D 변환기로 설계하였는데, 동작 구분에 따라 다음과 같이 3가지 모드로 나뉘어진다. 그림 4는 각 모드들의 입력 신호, 적분기 출력, 비교기 출력의 파형이다.

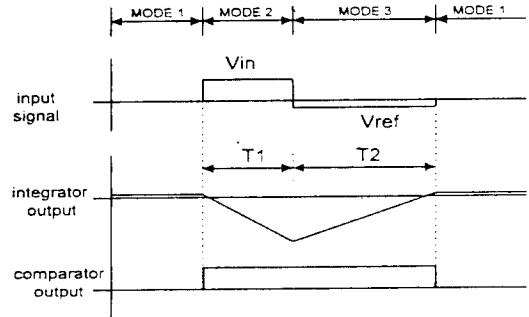


그림 4. 모드 1, 2, 3에서의 각 A/D변환 파형
Fig. 4. A/D conversion outputs of mode 1, 2, 3

1) 모드 1

모드 1의 동작은 그림 2에서 아날로그 스위치 S_4 와 S_5 가 OFF되고 S_6 과 S_7 은 적분기와 비교기의 오프셋 전압을 보상하기 위해 연결된다. 이때 이득 1의 루프가 형성되어 비교기의 오프셋 전압은 C_3 에서, 적분기의 오프셋 전압은 C_4 에 의해 각각 보상되어 OP앰프의 오프셋 전압에 의한 오차가 정밀한 A/D 변환에 영향을 미치지 않도록 작용한다.

2) 모드 2, 3

그림 2에서 A_3 의 출력전압 V_3 에 대해 저항 R_7 에 흐르는 전류가 $I_{R7} = V_3/R_7$ 일 때 밀러 적분기 원리에 의해 적분기 A_4 의 출력전압은

$$V_4 = -\frac{1}{C_3} \int_0^t I_{R7} dt = -\frac{1}{R_7 C_3} V_3 t \quad (4)$$

로 된다.

이에 따라 그림 2의 로드셀 신호전압(V_0)에 대한 적분기간을 모드 2, 기준전압 (V_{ref}) 적분기간을 모드 3으로 구분하고, 이때 적분기는 아날로그 스위치 S_1 가 연결되어 로드셀 신호 입력(S_1 ON, S_2 OFF)와 드리프트 입력(S_2 ON, S_1 OFF)

에 대한 적분을 각각 마이크로프로세서에서 정해진 기간(T_1) 동안 적분하고 S_4 가 OFF됨과 동시에 S_5 가 연결되어 $-V_{ref}$ 의 기준 전압으로 방전한다. 비교기는 적분기의 방전이 끝날 때 출력 신호가 반전하여 CPU의 인터럽트 처리로서 내부 타이머의 카운터 값(T_2)으로 A/D 변환을 계산하게 된다. 계산식은 다음과 같다.

$$V_0 = \frac{T_2}{T_1} V_{ref} \quad (5)$$

2.5 디지털부

디지털 부분은 CPU 주변에 구성되어 A/D 변환 동작을 제어하는 콘트롤 로직 신호를 발생한다. 또한 A/D 변환 동작시에는 CPU가 드리프트 보정 기간에 계산된 보정값을 D/A 컨버터로 출력하고 D/A 변환된 아날로그 전압을 아날로그 입력단에 가감하는 방식으로 드리프트가 보정되도록 구성하였다. 이때의 보정값은 소프트웨어적으로 기억되어 정확한 중량을 계산하는데 이용된다. 한편 A/D 변환된 디지털 데이터는 CPU의 직렬 통신 소프트웨어 처리에 의해 RS485 형식

으로 전송하게 된다.

3. 소프트웨어의 구성과 동작

그림 5는 개발된 main프로그램의 개략적인 흐름도로서, 최초에 각종 초기 데이터와 기능 세트를 위한 테스트 모드와 통상적인 계측을 수행하는 통상모드로 구분된다. 테스트 모드에서는 계량모드에서 필요한 기준용 초기 데이터의 세트와 span 캘리브레이션시에 필요한 데이터, 그리고 각종 기능의 세트 여부를 결정다.

세팅된 정보는 비휘발성인 NVRAM에 백업되어 차후 수정때까지 기록이 유지된다. 통상모드의 동작에서는 소프트웨어 타이밍에 의하여 2중 적분 A/D 변환동작을 수행하기 위한 내부 타이머와 인터럽트를 동작시키고 OP 앰프의 오프셋 보정과 드리프트 보상을 위한 아날로그 스위치를 제어하는 신호를 발생시킨다. 이러한 동작으로 A/D 변환된 카운트값을 평균화하고 디지털 필터 개념의 안정화 처리 루틴에서 중량 데이터 보정을 수행한다.⁷⁾

또한 영점 부근에서는 각종 주위 환경변화에 따른 로드셀의 creep현상이나 영점의 드리프트를 보정하기 위한 auto zero tracking 처리 루틴이 수행되도록 함으로써 보다 정밀한 계측이 가능하도록 하였다. 이렇게 처리되어 안정된 데이터는 단일칩 CPU의 전이중 직렬 통신 포트를 이용하여 RS485 방식에 의한 로드셀측과 host 측과의 디지털 통신을 수행한다.

그림 6은 명령어 text layout 구성의 한 예로서 text의 시작(STX)과 종료(EXT) 그리고 오류 판별을 위한 BCC에 각 1 바이트씩을 할당하고 여러개의 로드셀에 의한 복수 측정도 가능하도록 board No.의 식별용 1 바이트분과 명령어 및 데이터 스트링으로 구성하였다. 이때 명령어

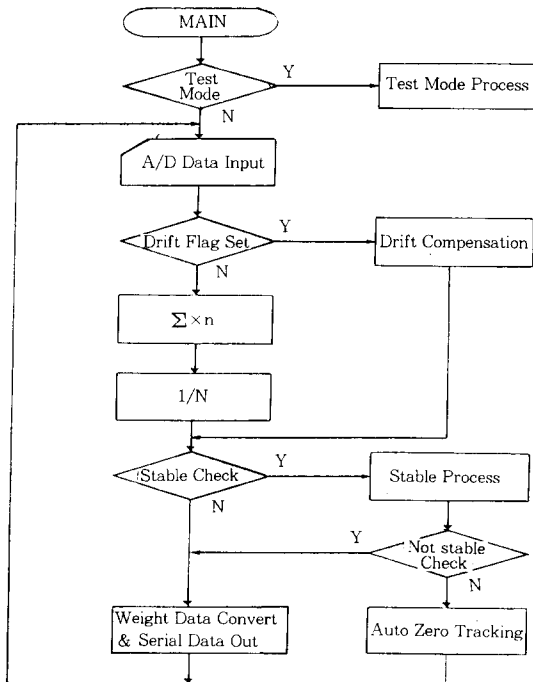


그림 5. 주 프로그램의 흐름도
Fig. 5. Flowchart of main program

STX	Board No.	command or data strings	ETX	BCC
1	1	1~6	1	1

그림 6. 명령어 텍스트의 구성예
Fig. 6. An example of the command text layout

는 ASCII code 단일 문자로 각종 기능의 세트 및 조정을 위한 동작을 수행하며 데이터 text의 경우는 A/D 변환 데이터 혹은 preset데이터가 전송된다.⁸⁾

4. 시뮬레이션 결과 및 제작 특성

4.1 오프셋 전압의 보상에 의한 A/D 변환의 정밀도 향상

그림 7은 그림 4에서의 모드 1의 auto zero 기간을 PSPICE로 시뮬레이션 한 출력 파형이다. 결과에서와 같이 적분기와 비교기의 출력은 일정 시간 후 수렴되어 각각 C_4 와 C_3 에 충전되어 각각의 OP 앰프의 오프셋 전압을 보상하게 된다. 그림 8은 그림 7에서 수렴된 전압을 초기 조건으로 모드 2, 3의 시뮬레이션을 수행한 결과로서 비교기는 정확하게 자신의 오프셋 전압에서 적분의 시작과 종료를 판단함으로써 오프셋 전압에 의한 적분 카운트의 오차는 제거됨을 알수 있다. 시뮬레이션 결과를 바탕으로 실제 제작하여 측정 한 것이 그림 9이다. 그림 9 (a)의 초기 부분에서 시뮬레이션 결과와 다소 다르게 나타난것은 초기 전원 투입시 전원용 전해 콘덴서에 충전시간 지연에 의한 것으로 나타났다.

4.2 드리프트 보상

그림 10은 그림 2 회로에서 아날로그 스위치 S_1 과 S_2 를 교대로 주기적으로 단락하여 적분기

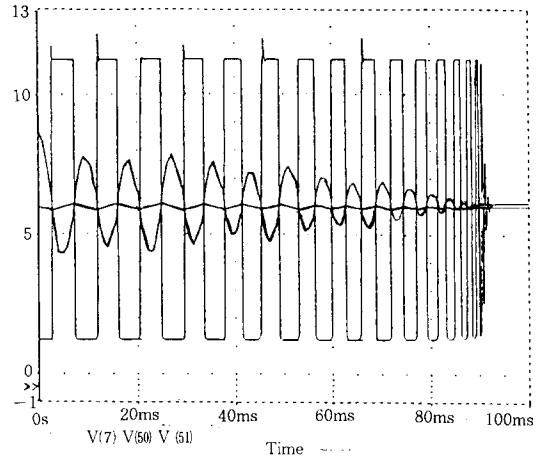


그림 7. 모드 1의 PSPICE 시뮬레이션 출력파형
Fig. 7. PSPICE simulation output of mode 1

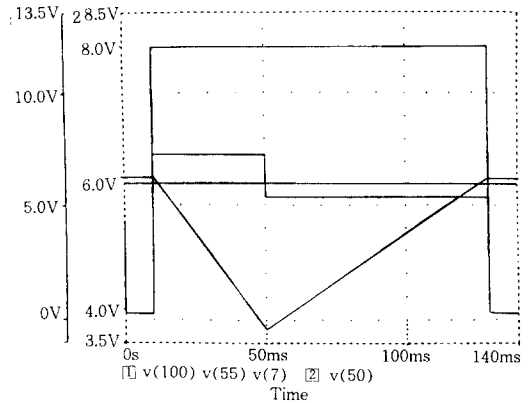
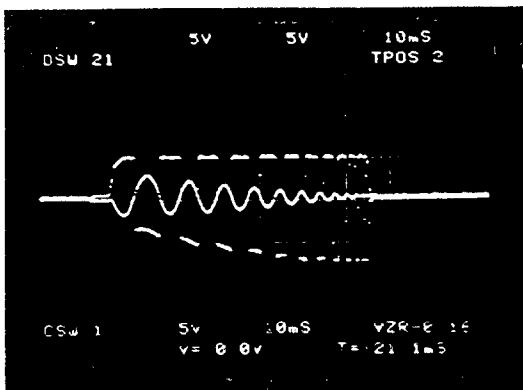
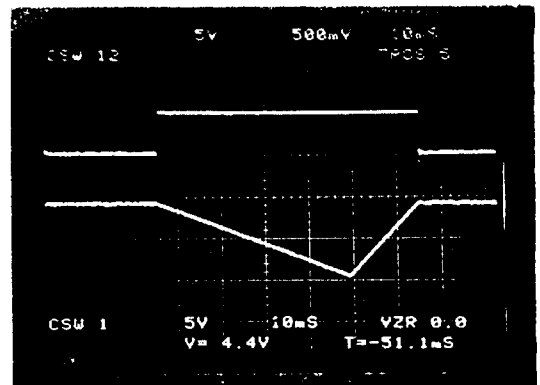


그림 8. 모드 2, 3의 PSPICE 시뮬레이션 출력파형
Fig. 8. PSPICE simulation output of mode 2, 3

출력과 드리프트 제어 신호를 관찰한것으로 로드



(a)



(b)

그림 9. 모드 1(a)과 모드 2, 3 (b)의 실측파형
Fig. 9. Waveforms of mode 1(a), mode 2, 3(b)

고 보상한다.

4.3 A/D 변환 속도의 개선

2중 적분형 A/D 컨버터 동작에서 모드 1의 auto zero기간에 이득 1의 피드백회로를 구성하여 각각의 OP앰프의 오프셋 전압을 보상하는 기간이 된다. 그런데 기존의 2중적분형 A/D 컨버터에서는 피드백회로가 보상 콘덴서 C4와 직결회로로 되어 있어 그대로는 발진을 하므로 이를 방지하기 위한 스위칭 타이밍의 조절이 필요하여 auto zero 기간에 비교적 긴 시간을 요하게 된다. 본 연구에서는 이를 시뮬레이션으로 R8과 C5의 최적값을 찾고 이들의 지연 보상과 수렴 안정화 동작에 의해 최초로 보상한후, 2회제의 A/D 변환부터는 변동분만을 보상하므로 이 기간을 단축할 수가 있었다.

그림 11은 비교기와 적분기의 출력파형을 동시에 측정함으로써 auto zero 기간을 기존의 50[ms]기간 (a)을 10[ms](b)까지 줄여 최대 span에서 약 30[%]의 속도 개선을 이룩하여 실제 사용 해본결과 매우 만족할만하게 동작함을 확인할 수 있었다.

4.4 Multi-range 변환 기능의 실현

중량 계측에서는 경우에 따라 1개의 로드셀로 A/D 변환 분해능을 변화시켜 여러 중량범위를 계측하는 기능이 요구된다. 2중 적분형 A/D 변환기의 기본 원리에 의하면 식(5)의 T_1 을 가변하

면 얼마든지 분해능을 늘릴 수 있으나, 그림 2의 C3 적분 콘덴서의 전압이 포화치에 이르는 제약에 따라 분해능 확장에 한계가 있다. 따라서 가변 분해능은 대부분 T_1 기간을 적분콘덴서 C가 포화되지 않는 범위에서 최대로 하여 사용하는 것이 일반적인 방법인데 이는 최대용량 계량으로 사용시는 T_2 기간이 길어 변환 속도가 떨어지는 결점이 있다. 본 연구에서는 3개의 분해능 가변 span을 두고 T_1 기간을 3000:6000:15000의 비율로 가변할 수 있도록 CPU의 timer interrupt를 소프트웨어적으로 제어함으로써 기존의 결점을 보완한 multi-range 기능을 가능하게 하였다.

그림 12는 1종류의 로드셀로 3개의 계량 범위를 갖는 측정의 한 예로 영점과 span에서 측정 한 3가지 2중적분 A/D변환 파형을 축적형 오실로스코프로 합성하여 표시한 것이다. 그림에서와 같이 3개의 영역에서 각 영점은 서로 다른 T_1 값을 가지며 최대 span(T_2)도 다르게 나타난다. 본

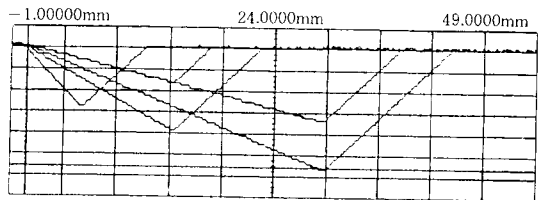


그림 12. 3영역 계량에서의 A/D변환 실측파형 (T_1 의 비율=3000 : 6000 : 15000)

Fig. 12. Observed A/D conversion waveforms of triple-range weighing (rate of T_1 =3000 : 6000 : 15000)

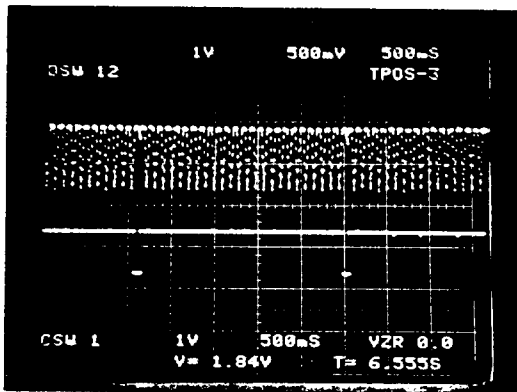


그림 10. 적분기와 드리프트제어 신호의 실측파형
Fig. 10. Waveforms of integrator and drift control signal

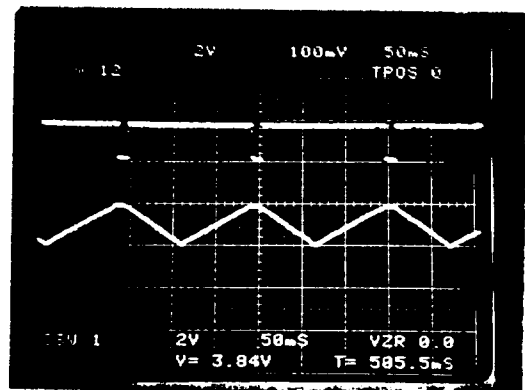
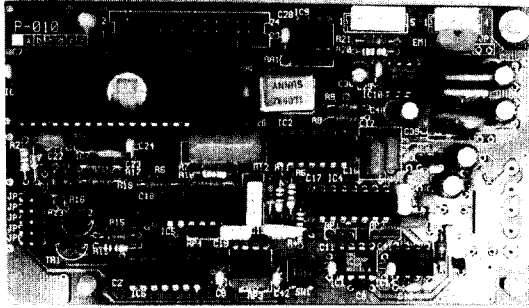
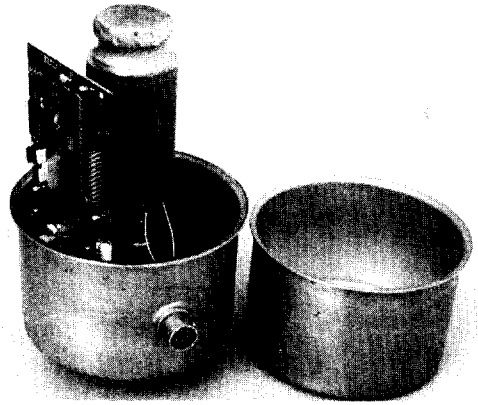


그림 11. A/D 변환 속도를 개선한 비교기와 적분기의 파형
Fig. 11. Comparator and integrator waveforms with improved speed of A/D conversion



(a)



(b)

그림 13. 개발된 A/D변환 회로 기판(a)과 25톤 로드셀에 장치한 기판의 사진
Fig. 13. Photos of developed A/D conversion board(a) and 25ton digital load cell(b)

기능은 기존 방식에서 최대 분해능을 구간별로 나누어 사용되는 것과 달리 각각 독립된 영역을 갖는 multi-range 기능으로서, 최대 용량으로 사용시 불필요한 카운트의 추가 없이 속도 개선에도 일익을 담당하는 장점이 있다.

그림 13은 개발된 인터페이스 기판 (a)과 25 [ton]용 로드셀에 실제 장치한 예(b)의 사진을 보여준다.

5. 결 론

본 연구에서는 자동 계량 설비 또는 원격 계량 설비에 이용되는 디지털 출력 로드셀을 개발하였으며 그 특징과 개선점들은 다음과 같다.

1) 보다 강력한 로드셀 온도 보상 회로로서 기존의 브릿지 온도 보상 권선이 아닌 능동 소자에 의한 온도 보상 회로를 고안하여 온도 보상 특성을 보다 강화 하였다.

2) 아날로그 회로의 오프셋 전압과 드리프트에 의한 영향을 단일칩 CPU를 이용하여 자동보상되는 A/D 변환 회로를 구성하여 정밀한 A/D 변환이 가능하도록 하였다.

3) 시뮬레이션을 이용한 auto zero 기간의 자동 수렴 회로를 설계하고 이 기간을 단축시켜 A/D 변환 속도를 향상시켰다.

4) 독립된 multi-range 변환 기능을 부가하여 1개의 로드셀로 3가지의 분해능이 가변될 수 있

도록 하였으며 최대 용량으로 사용될 때 변환 속도가 떨어지는 단점을 개선하였다.

5) 디지털 직렬 통신으로 A/D 변환 데이터의 전송뿐만 아니라 host 측으로부터 캘리브레이션이 가능하도록 하였고 이들 정보는 NVRAM에 백업되도록 하였다.

6) 아날로그 회로와 디지털 회로의 전원을 단일 전원 구동으로 설계하여 원격 계량에 더욱 편리하게 하였다.

따라서 이와 같은 특성을 갖는 본 연구의 결과는 원격 계량을 요하는 자동 계량 시스템, 콘베이어 및 호퍼 계량 설비, 트럭 스케일 계량 설비에서 유용한 활용이 기대된다.

본 연구는 1994년도 한국학술 진흥재단의 자유 공모 과제 연구비에 의하여 수행되었음.

참 고 문 헌

- 1) 高橋 清, センサエレクトロニクス, 昭晃堂 1984, p. 241.
- 2) Joseph H.Carr, Prentice-Hall Inc., 1988, pp250~268.
- 3) 渡邊 理, ひずみเกจとその應用 Ch.2, 日刊工業社, 1987.
- 4) J.Michael Jacob, Industrial Control Electronics applications and design, Prentice-Hall, 1995, pp.198~278.
- 5) TOLEDO Electronic Scales Technical Review, "Digital Load Cell for Truck Scale", 1994.
- 6) 박찬원, 민남기, "능동회로에 의해 보상된 이중빔 로드셀의 개발", 대한전기학회, 제44권 8호, pp.1052~

1062, 1995.

7) 박찬원, "자동 계량 콘베어 설비에서의 중량 센서 신호처리에 관한 연구", 조명전기설비학회, 제8권 5호, pp.428~434, 1994.

8) 박찬원, 안광희 외 2인, "원격 센싱용 A/D변환 모듈과 그 통신 프로그램의 개발", 96 대한전기학회 하계 학술대회 논문집, pp.1313~1315, 1996, 7.

◇ 著 者 紹 介 ◇



박 찬 원(朴贊元)

1955年 7月 10日生. 1978年 高麗大 電氣工學科 卒. 1982年 高麗大 大學院 電氣工學科 卒(碩士). 1986年 高麗大 大學院 電氣工學科 卒(博士). 1991年~1992年 日本 ISHIDA SCALES Co. Ltd. R & D Center, Invited Engineer. 1987년~ 現在 江原大學校 電氣工學科 教授.



안 광 희(安光熙)

1965년 10月 20日生. 1991년 江原大學校 電氣工學科 卒. 1993年 江原大 大學院 電氣工學科 卒(碩士). 1995年~現在 江原大 大學院 電氣工學科 博士課程. 1997年~現在 國立技術品質院 次世代事業部 工業研究士.