

정밀합성법에 의한 마이크로스트립 대역통과 필터의 소형화에 관한 연구

A Study on the Miniaturization of Microstrip Bandpass Filters by the Exact Synthesis

최홍주 · 김경호 · 신성현 · 최광제 · 허 정

Hong-Ju Choi · Kyung-Ho Kim · Seong-Hyeon Shin · Gwang-Je Choe · Jung Hur

요 약

본 논문은 정밀합성법에 의한 마이크로스트립 필터의 소형화를 다루고 있다. 정밀합성법을 이용하면 물리적 구현이 가능하면서 완전히 새로운 회로를 개별적인 소자들의 조합으로 설계할 수 있다. 복잡한 회로망 합성은 컴퓨터 소프트웨어를 이용하여 쉽게 처리한다. 이것은 최소의 소자를 사용하여 최적의 회로망을 구현할 수 있는 새로운 설계 절차이다. 정밀합성법을 이용하면 50~100 %의 대역폭을 갖는 광대역 필터의 설계가 가능하다. 대역통과 S-평면 프로토타입은 원하는 주파수에서 전송영점을 갖는 비리던던트(non-redundant) 필터 합성법에 의해 만들어진다. 저지대역 중심주파수에서 $\lambda/4$ 길이인 전송선로를 사용하기 때문에 필터의 면적을 크게 줄일 수 있게 된다.

Abstract

We described a miniaturization of microstrip filters by the exact synthesis. With the exact synthesis, we can design completely new circuits physically realizable. The complex procedure for the network synthesis could be reduced by using computer software. It is a new design procedure ensuring the creation of optimum networks which have minimum number of elements. The exact synthesis gives more possibilities to make wideband filters which require bandwidth of 50~100 %. S-plane Bandpass prototypes are made with non-redundant filter synthesis technique that has transmission zero locations at required frequencies. Because this method uses the transmission lines which lengths are $\lambda/4$ at the stopband center frequency, we can reduce the size of the filter dramatically.

I. 서 론

현대의 고주파 통신기기는 작고, 높은 선택도를 가지며, 통과대역과 차단대역이 독립적으로 지정되

어야 하는 요구사항을 갖는다. 집중정수소자로 필터를 구현하는 경우 회로의 면적이 작기 때문에 선호되었지만 사용주파수가 높아짐에 따라 집중소자의 이용이 어려워지고, 새로운 회로망 소자의 필요성이 대두되는 바, Richard는 집중정수소자의 분

*전국대학교 전자공학과(Dept. of Electronic Engineering, Kon-Kuk Univ.)
· 논문 번호 : 970502-027
· 수정완료일자 : 1997년 8월 5일

포정수소자로의 변환을 제시하였다¹⁾. 그러나 1 GHz 이하의 주파수대에서는 분포정수소자로 필터를 구성하는 경우 면적이 상당히 커지기 때문에 마이크로스트립화하는 의미가 전혀 없어지고 만다.

그런데 Brian J. Minnis가 제시한 정밀합성법²⁾은 이러한 문제를 다소나마 극복할 수 있게 해주었다. 정밀합성법으로 필터를 설계하면 통과대역의 중심주파수보다 3~4배 높은 저지대역 중심주파수에서 길이가 $\lambda/4$ 인 스테브를 사용하기 때문에 면적을 크게 줄일 수 있다³⁾. 또 50~100%에 이르는 광대역 필터는 기존의 설계 방법으로는 구현이 어려운데, 이 문제도 동시에 해결해 준다⁴⁾.

본 논문에서는 중심주파수가 1 GHz이고, 저지대역 중심주파수가 3 GHz인 S-평면 대역통과 프로토타입을 이용한 마이크로스트립 필터의 소형화에 대하여 다루었다. 대역통과 필터의 경우에 대역통과 S-평면 프로토타입으로 설계하면 고역통과 프로토타입으로 설계하는 것보다 소자의 개수가 2배로 늘어나는 단점이 있지만, 통과대역과 저지대역을 임의로 지정할 수 있다⁵⁾는 점과 면적을 더욱 작게 할 수 있다는 장점이 있기 때문에 보통 대역통과 S-평면 프로토타입을 이용한다. 공통길이 전송선로는 저지대역 중심주파수인 3 GHz에서 $\lambda/4$ 의 길이를 갖는 스테브를 사용하였기 때문에 필터의 면적을 크게 줄일 수 있었다. 제작한 필터는 1 GHz의 3 dB 대역폭을 갖기 때문에 정밀합성법으로 광대역 특성의 필터를 설계할 수 있다는 것을 확인할 수 있었다. 예리한 응답특성을 얻기 위해 Butterworth 응답보다는 Tscheybsheff 응답특성으로 근사식을 사용하였다.

II. 정밀합성법(exact synthesis)에 의한 회로 설계 방법

기존의 비분석적 방법으로 고주파 회로를 설계할 때 당면하게 되는 문제점은 원하는 특성을 만족하는 물리적 구조를 선택하는데 있다. 이를 찾지 못하면 새로운 구조를 찾아야 한다. 새로운 구조를 찾아

낸다는 것은 결코 쉬운 일이 아니다. 또한 원하는 결과를 얻기 위해서 회로 구조를 어떻게 변형시켜야 하는지에 대한 지식이 부족하다는 점이 또 다른 문제점이다.

결과적으로 비분석적 방법으로 만족할만한 회로를 설계할 수 있기는 하지만 시행착오 과정에 의한 방법이라 할 수 있고, 특히 기존의 회로 구조에 크게 의존하고 있어서 완전히 새로운 회로를 설계하기에 비효율적이다. 그리고 협대역 고주파 회로 설계에 주로 이용된다.

반면 정밀합성법(exact synthesis)은 특정한 회로 형태와 개별적인 소자 단위에서 설계를 수행하기 때문에 원하는 응답특성을 갖는 회로를 성공적으로 설계할 수 있다.

정밀합성법에 의한 회로를 설계하려면 먼저 프로토타입을 만들어야 한다. 프로토타입을 만들기 위해 우선 회로의 물리적 구조를 선택하고, 그 후 주파수응답과 소자들의 형태를 결정하기 위해 전송영점(transmission zeros)의 개수와 위치를 지정한다. 회로의 물리적 구조는 미리 만들어 놓은 회로 형태들 중에서 적당한 것들을 선택하여 소자 개수만 조정하여 구성할 수도 있지만, 이들 기존 회로 형태를 변형한다든지 혹은 완전히 새로운 회로 형태를 구성하여 이용할 수도 있다. 전송영점은 다음과 같이 지정한다. 저역통과 필터 설계시에는 $S=(0, j\infty)$ 에, 고역통과 필터의 경우에는 $S=(0, j0)$ 에, 대역통과 필터의 경우에는 $S=(0, j\infty)$, $S=(0, j0)$ 양쪽에, 그리고 단위소자(unit element)의 경우에는 $S=(1, j0)$ 에 전송영점이 있어야 한다⁶⁾.

전송영점 위치와 통과대역 사양으로부터 특성함수 $K(S)$ 를 계산하고, 이 특성함수로 회로망의 입력반사계수 $\rho(S)$ 를 구할 수 있다.

$$|\rho(S)|^2 = \frac{|K(S)|^2}{|K(S)|^2 + 1} \quad (1)$$

회로망의 입력임피던스는 $\rho(S)$ 로부터 구할 수 있다.

$$Z_1(S) = \frac{1+\rho(S)}{1-\rho(S)} = \frac{1+\frac{f(S)}{e(S)}}{1-\frac{f(S)}{e(S)}} = \frac{e(S)+f(S)}{e(S)-f(S)} \quad (2)$$

위 식에서 $f(S)$ 와 $e(S)$ 는 각각 $\rho(S)$ 의 분자항, 분모항이다.

$Z_1(S)$ 다항식에 의해 프로토타입을 일반화된 사다리형 네트워크 형태로 추출하는 것이 가능하다. 네트워크 추출의 기본 목적은 각 소자들의 배치와 그 값을 계산해 내는 것이다.

전송영점의 위치에 따른 추출 방법은, 저역통과 소자를 추출하는 경우 $S=(0, j\infty)$ 에서 $Z_1(S)$ 가 극점을 가지면 직렬 인덕터를, $Y_1(S)$ 가 극점을 가지면 병렬 커패시터를 추출할 수 있다. 추출한 인덕터의 값은

$$L = \frac{Z_1(S)}{S} \Big|_{S=j\infty} \quad (3)$$

이다. 인덕터 추출 후 나머지 임피던스는

$$Z_1'(S) = Z(S) - SL \quad (4)$$

이다. 병렬 커패시터의 추출은 직렬 인덕터 추출 관계식에서 $Z_1'(S)$ 를 $Y_1'(S)$ 로, L 을 C 로 바꾸면 된다.

고역통과 소자를 추출할 경우 $S=(0, j0)$ 에서 $Z_1(S)$ 가 극점을 가지면 직렬 커패시터를, $Y_1(S)$ 가 극점을 가지면 병렬 인덕터를 추출할 수 있다. 추출한 커패시터의 값은

$$C = \frac{1}{SZ_1(S)} \Big|_{S=j0} \quad (5)$$

이다. 직렬 커패시터의 추출 후 나머지 임피던스는

$$Z_1'(S) = Z(S) - \frac{1}{SC} \quad (6)$$

이다. 병렬 인덕터를 추출할 때도 저역통과 소자의 경우처럼, $Z_1'(S)$ 를 $Y_1'(S)$ 로, C 를 L 로 바꾼다.

어떤 임피던스 함수에서 단위소자는 언제나 추출될 수 있고, 추출 후의 나머지 임피던스 함수는 남아 있는 수동소자를 뽑아낼 수 있도록 되어 있다. 추출한 단위소자 UE 의 값은

$$UE = Z_1(S)|_{S=1} = Z_0 \quad (7)$$

단위소자를 추출한 후 나머지 임피던스는 다음과 같다.

$$\begin{aligned} Z_1'(S) &= UE \left(\frac{S \cdot UE - Z_1(S)}{S \cdot Z_1(S) - UE} \right) \\ &= Z_0 \left(\frac{S \cdot Z_0 - Z_1(S)}{S \cdot Z_1(S) - Z_0} \right) \end{aligned} \quad (8)$$

회로망의 각 소자들을 실제 회로 소자로 바꿀 때 구현하기 어려운 경우에는 회로망을 변형하여 구현 가능한 값으로 바꾸어 주어야 한다. 이 경우 주파수 응답은 바뀌지 않고 회로의 구조를 부분적으로 바꾸거나 리던던트 성분을 추가하게 된다. 이때 많이 쓰는 것이 Kuroda 등가변환과 2단자 임피던스 행렬의 크기변환인데^[1], 부분적인 소자값을 변형할 때는 Kuroda 등가변환을, 전체적인 회로 값을 변형할 때는 2단자 임피던스 행렬 크기변환을 사용한다^[3].

Kuroda 등가변환에서 저역통과 소자가 단위소자를 넘어 이동할 때는 쌍대(dual) 소자로 바뀌고, 고역통과 소자가 단위소자를 넘어 이동할 때는 그 형태는 바뀌지 않지만 이상적 변환기가 생기게 된다. Kuroda 등가변환에서 주목할 만한 것은 병렬 인덕터를 오른쪽으로 이동시키면 오른쪽의 임피던스 레벨이 증가하고, 직렬 커패시터를 이동시키면 임피던스레벨이 감소한다. 이를 이용하면 임피던스레벨을 바꾸어 실현 가능한 소자 값으로 변경할 수 있다.

설계한 회로망을 물리적인 회로 소자로 구현할

때, 커패시터는 공통길이를 갖는 개방 스테브로, 인덕터는 단락 스테브로, 단위소자는 공통길이를 갖는 전송선로로 구현되며, 또한 특별한 회로망 구조는 결합선로로 등가를 이루게 된다⁶⁾. 이때 스테브의 길이는 보통 저지대역 중심주파수의 $\lambda/4$ 이다. 스테브는 그 길이에 따라 임피던스 값이 변하기 때문에 그 값이 너무 커서 그 폭이 작을 때는 스테브의 길이를 줄여서 상대적으로 넓은 폭을 가진 스테브로 등가를 이룰 수 있고, 반대의 경우에는 길이를 늘려서 상대적으로 좁은 폭을 가진 스테브로 등가를 이루게 된다. 이러한 상호보상을 통하여 통과대역 특성은 변하지 않고, 저지대역 특성만이 변하는 회로망을 얻을 수 있다⁶⁾. 이 방법은 지역통과 또는 대역통과 S-평면 프로토타입에만 적용할 수 있고 이는 통과대역 범위에서 $\lambda/4$ 이하의 전송선로 길이를 필요로 하기 때문이다.

III. 설계 및 실험

본 논문에서는 앞에서 설명한 정밀합성법을 이용하여 중심주파수가 1 GHz이고, 3 dB 대역폭이 1 GHz이며, 삽입손실 1 dB와 통과대역 리플이 1 dB인 마이크로스트립 대역통과 필터를 설계한다. 그리고 1.7 GHz에서 30 dB 이상의 제거특성과 주파수 응답은 Tschebysheff 특성을 갖도록 한다. 또한 전송선로 길이를 결정하는 저지대역 중심주파수는 3 GHz로 하였다. 이와 같은 대역통과 필터의 설계 요구사항을 표 1에 정리하였다.

필터를 마이크로스트립으로 구현하기 위해 사용한 기판은 유전상수(ϵ_r)가 2.30이고 두께(t)가 0.64 mm인 테플론(teflon)이다.

중심주파수를 실제 필터의 구현시 필요한 주파수(이를 테면 무선호출에 사용되는 160 MHz대, 300 MHz대 또는 이동통신의 800 MHz대 등)와는 무관한 1 GHz로 선택한 이유는 특별한 이유가 있는 것이 아니라, 임의의 중심주파수에 대한 구현 가능성을 보기 위한 것이고, 통과대역 역시 광대역임을 보이기 위하여 1 GHz로 선택하였다. 물론 무선호

표 1. 설계 요구 사항.

Table 1. The specification of design.

설계항목	설계요구사항
통과대역 주파수	0.5 GHz~1.5 GHz
저지대역 중심주파수	3 GHz
삽입손실	1 dB
통과대역 리플	1 dB
제거 레벨	1.7 GHz에서 30 dB 이상
주파수 응답특성	Tschebysheff

표 2. 전송영점의 개수와 위치

Table 2. Number and location of transmission zeros.

전 송 영 점				
위치	(1, $j0$)	(0, $j\infty$)	(0, $j0$)	(0, $j\omega_{z1}$)
개수	4	3	3	0

출과 이동통신에서 필요로 하는 협대역 필터도 정밀합성법을 이용하여 구현이 가능하다⁴⁾.

표 1의 설계 요구사항을 만족하는 필터를 설계하는데 있어서 먼저 할 일은 적절한 회로 형태를 선택하는 것인데, 그림 1(a)와 같은 회로 형태를 가지고 출발한다. 물론 그림 1(a)에 표시된 각 소자의 값들은 전송영점을 지정한 이후에 구체적으로 구한 것인데 이 과정을 아래에 기술한다.

회로의 형태가 결정되면 그 회로의 주파수응답과 소자들의 기본적인 형태를 결정하기 위해 전송영점의 개수와 위치를 선정한다. 그림 1(a)에서 단위소자가 4개가 있고, 3개의 병렬 커패시터가 지역통과 소자를 이루고, 2개의 직렬 커패시터와 하나의 병렬 인덕터가 고역통과 소자로 쓰였음을 알 수 있다. 따라서 그림 1(a)에서와 같은 수의 소자들을 갖고, 위의 설계 요구사항을 만족하는 전송영점의 위치와 개수를 구하면 표 2와 같다.

표 2에 나와 있는 전송영점의 개수와 위치를 가지고 1단계 회로망 분석을 하면 아래의 식 (9)와 같

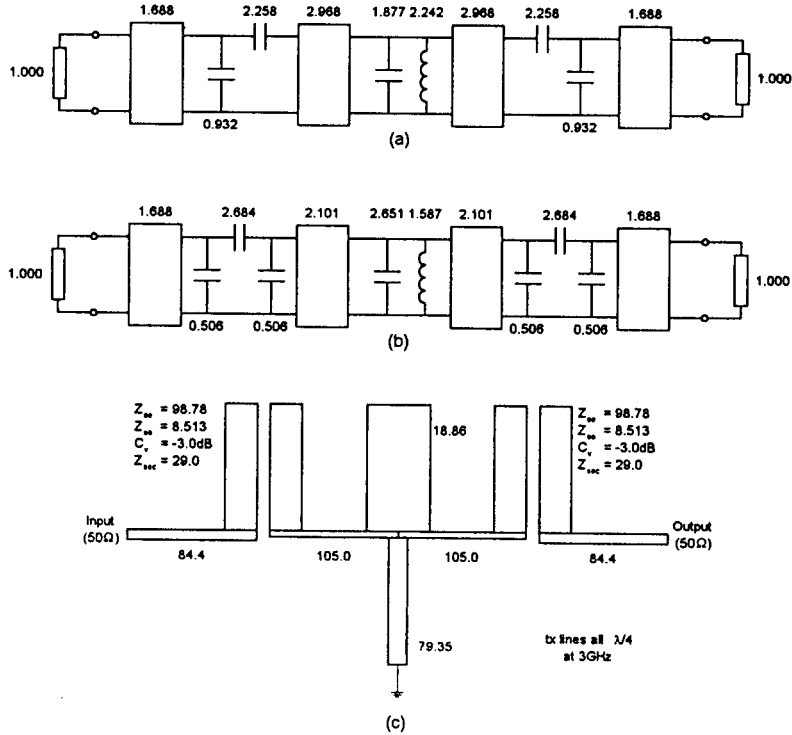


그림 1. 구현된 대역통과 필터 프로토타입 : (a) 비리던던트 S-평면 프로토타입, (b) 회로망 변형 후의 S-평면 프로토타입, (c) 마이크로스트립선로에 의한 구현

Fig. 1. Bandpass filter realization : (a) non-redundant S-plane prototype, (b) S-plane prototype after network transformation, (c) realization by microstrip transmission lines.

은 회로망의 입력임피던스를 구할 수 있다. 식 (9)의 입력임피던스 $Z_m(S)$ 를 구하는 과정에서 근사식으로 Tschebysheff 대역통과 특성을 사용했고, 계산은 Mathematica 프로그램을 이용했다.

$$Z_m(S) = \frac{2s^{10} + 1.938s^9 + 6.145s^8 + 4.401s^7}{1.938s^9 + 1.877s^8 + 4.401s^7 + 5.865s^6 + 2.699s^5 + 1.853s^4 + 2.759s^6 + 2.699s^5 + 0.929s^4 + 0.446s^3 + 0.171s^2 + 0.016s + 0.004 + 0.446s^3 + 0.061s^2 + 0.016s} \quad (9)$$

이제 식 (9)의 입력임피던스를 이용해 S-평면 프로토타입을 추출하는 2단계 회로망 분석을 한다.

전송영점에 따라 각각의 소자를 추출하여 그림 1 (a) 형태의 프로토타입을 구하는 과정은 다음과 같다. 우선 $S=(1, j0)$ 에 전송영점을 갖는 단위소자를 추출하기 위해 식 (7)을 이용하여 식 (9)에 $S=1$ 을 대입하면 단위소자의 특성임피던스 $Z_m(S)|_{s=1} = 1.688$ 이 되며, 나머지 임피던스는 식 (8)에 의해 다음과 같이 된다.

$$Z_1'(S) = \frac{1.073s^8 + 1.040s^7 + 2.157s^6}{s^9 + 0.969s^8 + 2.437s^7 + 1.585s^6 + 1.257s^5 + 1.053s^4 + 0.303s^3 + 1.655s^5 + 0.605s^4 + 0.303s^3 + 0.125s^2 + 0.014s + 0.004} \quad (10)$$

$S=(0, j\infty)$ 에 전송영점을 갖는 저역통과 소자의 경우 병렬 커패시터를 추출하기 위해 그 값을 구하면 $C=1/1.073=0.932$ 가 되며, 나머지 임피던스는 다음 식과 같다.

$$Z_1''(S) = \frac{14.441s^8 + 13.991s^7 + 29.035s^6 + 16.920s^5 + 14.178s^4 + 4.082s^3 + 9.055s^2 + 4.339s + 2.507s^3 + 1.682s^2 + 0.184s + 0.049}{5.740s^7 + 5.562s^6 + 0.415s^2 + 0.110s} \quad (11)$$

$S=(0, j0)$ 에 전송영점을 갖는 고역통과 소자의 경우 직렬 커패시터를 추출하기 위하여 소자값을 계산하면 $C=0.110/0.049=2.258$ 이며, 나머지 임피던스는

$$Z_1'''(S) = \frac{2.516s^7 + 2.438s^6 + 4.616s^5 + 2.520s^4 + 1.772s^3 + 0.376s^2 + 0.100s}{s^6 + 0.969s^5 + 1.578s^4 + 0.756s^3 + 0.437s^2 + 0.072s + 0.019} \quad (12)$$

가 된다. 다시 단위소자는 $Z_1''(S)|_{s=1} = 2.968$ 이 되며, 나머지 임피던스는

$$Z_1''(S) = \frac{0.533s^5 + 0.516s^4 + 0.611s^3}{s^6 + 0.969s^5 + 1.655s^4 + 0.827s^3 + 0.191s^2 + 0.051s} = \frac{+0.498s^2 + 0.085s + 0.019}{+0.498s^2 + 0.085s + 0.019} \quad (13)$$

이다. 이와 같은 과정을 반복하여 소자들을 추출하면 그림 1(a)의 프로토타입에 표시한 소자 값들을 얻을 수 있다.

정밀합성법을 이용하여 설계한 초기 비리던던트 S-평면회로는 그림 1(a)와 같다. 그림 1(a)를 보면 중심의 두 단위소자의 특성 임피던스가 커서 물리적으로 구현하기에 어려움이 있고, 직렬 S-평면 커패시터는 집중소자로 변환시키지 않고는 구현하기가 어렵기 때문에 커패시터 L형태 회로를 그림 1(b)와 같은 π 형태 회로로 변형해 준다.

최종적으로 설계한 회로망을 물리적인 회로소자로 구현해야 하는데, 그림 1(c)는 그림 1(b)를 마이크로스트립선로로 구현시킨 것으로써 제작에 앞서 각 소자들의 값을 "Touchstone" 프로그램을 이용하여 최적화 작업을 수행한 결과이다.

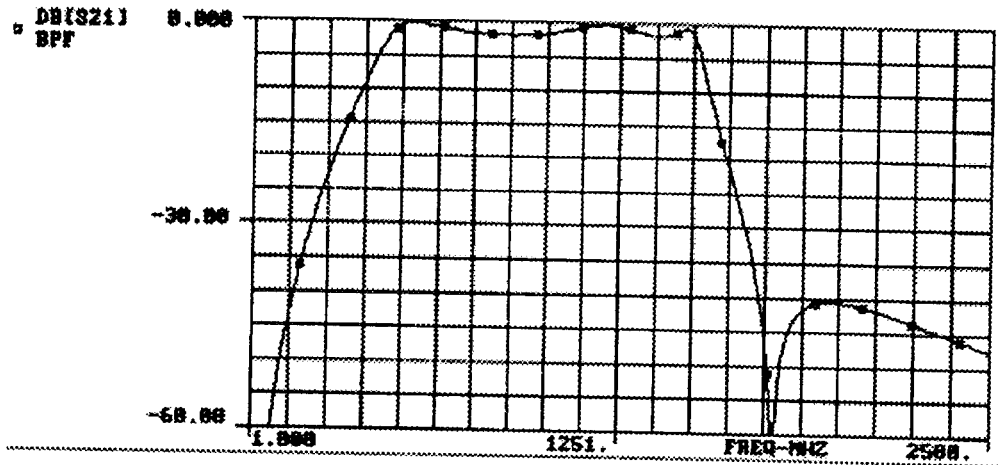


그림 2. 필터의 이론적 응답

Fig. 1. Theoretical response of the filter.

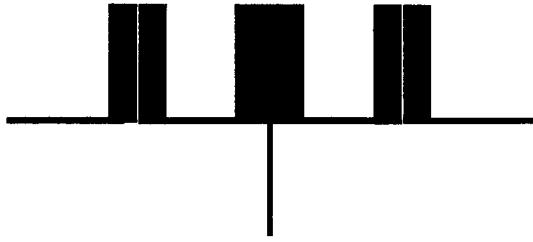


그림 3. 설계한 마이크로스트립 필터의 패턴(2배 확대)
 Fig. 3. Microstrip pattern of the fabricated filter. (magnified $\times 2$)

“Touchstone” 프로그램을 이용하여 시뮬레이션 한 결과는 그림 2에 보였다. 그림에서 주파수축의 한 눈금은 125 MHz이다. 통과대역은 500 MHz에서 1500 MHz 사이로 정확히 구현된 반면 통과대역에서의 리플은 설계치보다 큰 1.5 dB로 최적화되었다.

이렇게 시뮬레이션으로 최적화한 필터를 실제 구현하기 위하여 제작한 마이크로스트립패턴을 그림

3에 나타내었다. 그림 3은 실제 크기의 2배로 확대한 패턴이다. 이 마이크로스트립패턴을 앞에서 언급한 바와 같이 유전상수(ϵ_r)가 2.30이고 두께(t)가 0.64 mm인 테플론(teflon) 기판상에 사진식판 기법으로 본래의 크기대로 제작하였다. 이렇게 제작된 마이크로스트립필터는 길이가 48 mm이고 폭이 22 mm여서 통과대역주파수(500 MHz~1500 MHz)의 파장(200 mm~600 mm)에 비교할 때 대단히 작은 크기이다. 반면 기존의 방법에 의한 필터의 경우에는 예를 들어, 중심주파수가 1 GHz이고 제안된 필터와 같은 10단으로 구성된 평행결합선로 대역통과 필터는 길이가 3λ인 600 mm정도이고, 폭은 대략 89.15 mm보다는 클 것이다.

실제 제작된 필터들에 대해 주파수 특성을 실험한 결과는 그림 4에 모아 그렸다.

그림 4에서 ‘측정 1’이라고 표기한 곡선은 그림 3의 패턴대로 제작한 상태에서 측정된 결과이다. 이 곡선을 자세히 관찰해 보면 통과대역의 아래쪽 모서리는 거의 정확히 500 MHz에 나타나 만족스런 결과를 보이고 있으나, 윗쪽 모서리는 1.627 GHz

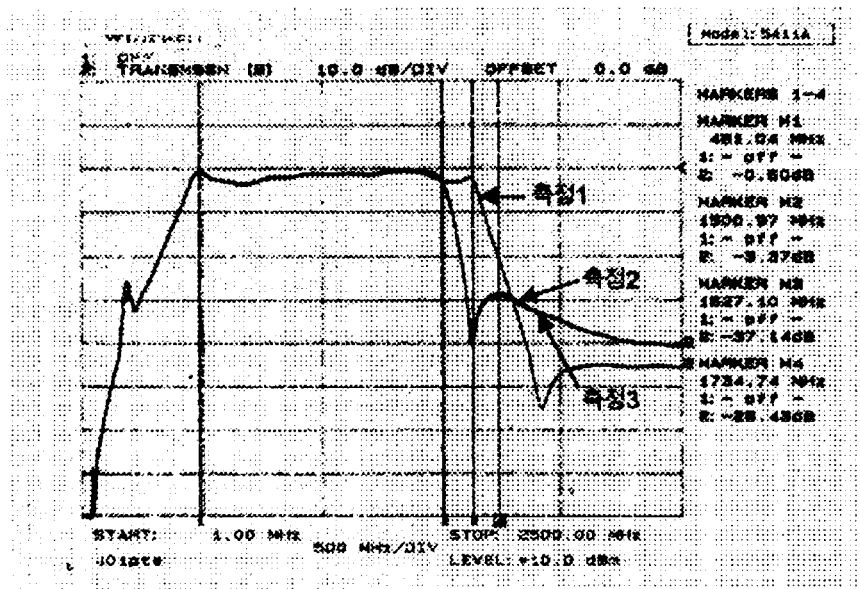


그림 4. 제작된 마이크로스트립 필터들의 응답 비교
 Fig. 4. Measured responses comparison of the fabricated microstrip filters.

에서 나타나 있다. 이는 설계요구사항과 최적화 시 물레이션에서 기대했던 통과대역 윗쪽 모서리 1.5 GHz보다 127 MHz 천이된 상태이다. 이렇게 윗쪽 모서리 부분만 설계요구사항과 다르게 나타난 이유는 패턴의 중앙에 위치한 개방스터브(open stub)의 특성임피던스값(18.86 Ω)이 마이크로스트립선로로 구현하기에 너무 작아서 오차를 발생시킨 때문이라고 추정했다. 실제 이 중앙 개방스터브의 폭(특성임피던스)을 조금씩 바꾸어 실험했을 때 결과 곡선의 다른 부분은 전혀 변화하지 않고 오직 통과대역의 윗쪽 모서리만 오르내리는 것을 관찰함으로써, 이러한 추론이 옳았음을 확인하였다. 또한 특성임피던스 값이 지나치게 작아 문제가 된 중앙의 개방스터브를 떼어내고, 대신 직접 칩 커패시터를 그 자리에 달아주어도 결과곡선의 다른 부분은 변화하지 않고 통과대역 윗쪽 모서리만 변화하는 동일한 현상을 관찰할 수 있었다.

그림 4에서 '측정 2' 혹은 '측정 3'이라고 표기한 곡선들은 문제의 개방스터브 자리에 3.5 pF의 칩 커패시터를 달았을 때 나타난 결과를 그린 것이다. '측정 1'에 비해 통과대역 윗쪽 모서리만 정확히 1500 MHz에 돌아와 있음을 알 수 있다.

'측정 2'와 '측정 3'은 별도의 기판에 완전히 분리된 에칭과정을 거쳐 제작한 두 개의 필터가 나타내는 특성을 비교해 그린 것이다. 그림에서 확인하는 바와 같이 이들의 특성은 완벽히 일치하며, 이는 본 회로의 특성재현성이 대단히 우수하다는 사실을 입증하고 있다. 이러한 특성재현은 대량생산에 적용하는 설계에서 대단히 중요한 의미를 갖는다.

IV. 결 론

광대역이며, 주파수 응답특성이 뛰어난 고주파 회로의 설계 방법인 정밀합성법에 의한 마이크로스트립 필터의 소형화에 대해 고찰하였다. 이 방법은 S-평면 대역통과 응답특성을 갖는 프로토타입을 사용하여 공통길이 전송선로들의 길이가 기존의 설계 방법보다는 상대적으로 훨씬 줄어드는 효과를 얻을

수 있고, 설계시에 원하는 응답특성에 대한 일치도를 높일 수 있도록 각 소자 단위에서부터 설계가 가능하기 때문에 기존의 설계 방법보다는 효율적으로 회로를 설계할 수 있었다.

이 설계 방법의 우수성을 검증하기 위해, 중심주파수가 1 GHz이고 3 dB 대역폭이 역시 1 GHz인 광대역 대역통과 필터를 설계 제작하여 실험을 수행하였다. 제작된 마이크로스트립필터는 길이가 48 mm이고 폭이 22 mm여서 통과대역주파수의 파장에 비교할 때 대단히 작은 크기였다. 이렇게 제작한 마이크로스트립 필터는 통과대역 윗쪽 모서리에 주파수천이가 생긴다는 문제 외에는 시뮬레이션 결과와 상당히 정확히 일치하는 특성을 나타낸다는 사실을 확인할 수 있었고, 윗쪽 모서리에서의 주파수천이는 마이크로스트립 선로로의 구현이 힘든 낮은 특성임피던스 값 때문이었다는 것도 확인하였다. 이 문제는 칩 커패시터로 스템브를 대신했을 때 완전히 해결되었다.

또한 별도의 기판에 완전히 분리된 에칭과정을 거쳐 제작한 두 개의 필터가 나타내는 특성을 비교했을 때 완벽히 일치하는 결과를 얻음으로써, 본 회로의 특성재현성이 대단히 우수하다는 사실을 입증하였다.

본 논문에서는 임의의 주파수인 $S=(0, j\omega_1)$ 에서 전송영점을 지정하지 않았기 때문에 저지대역 모서리 부분에서 예리한 감쇠특성을 얻지는 못했다. 저지대역에서 예리한 감쇠특성을 요구하는 필터를 제작하고자 할 경우에는 $S=(0, j\omega_1)$ 에서 전송영점을 갖는 새로운 형태의 프로토타입으로 설계해야 한다. 이렇듯 다양한 주파수 응답특성을 갖는 여러가지 새로운 프로토타입을 개발하는 것은 앞으로의 연구과제이다.

참 고 문 헌

- [1] David M. Pozar, *Microwave Engineering*, Addison-Wesley, 1990.
- [2] Brian J. Minnis, "Printed Circuit Filters

Covering 10-100% Bandwidths”, *IEE- Colloquium., Microwave Filter Digest*, no. 1982/4, pp. 3/1-3/4, Jan, 1982.

[3] Brian J. Minnis, *Designing Microwave Circuits by Exact Synthesis*, Artech House, 1996.

[4] Brian. J. Minnis, “Classes of Sub-Minature Microwave Printed Circuit Filters with Arbitrary Passband and Stopband Widths”, *IEEE Trans. Microwave Theory and Tech.*, vol. 30, no. 2, pp. 1893-1900, 1982.

[5] Jonn Ness and Jim Dougall, “Microstrip Filters for Lower Frequency”, *Filter Handbook*, RF design, vol. I, pp. 49-52, 1991.

[6] J. A. G. Malherbe, *Microwave Transmission Line Filters*, Artech House, 1979.

[7] Seymour B. Cohn, “Parallel-Coupled Transmission-Line-Resonator Filters”, *IR-E Trans. Microwave Theory and Tech.*, vol. MTT-6, no. 2, April, 1958.

[8] G. L. Matthaie, L. Young and E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks and Coupling Structures*, New York: McGraw-Hill, 1964.

[9] Chris Bowick, *RF Circuit Design*, Sams, 1985.

[10] Anatol I. Zverev, *Handbook of Filter Synthesis*, John Wiley & Sons, 1967.

최 홍 주

1968년 6월 8일생

1993년 : 건국대학교 전자공학과 (공학사)

1995년 : 동 대학교 대학원 전자공학과 (공학석사)

현재 : 동 대학원 전자공학과 박사과정

[주 관심분야] 안테나 및 전파전파, 이동통신, 마이크로파 회로 설계 등

신 성 현

1970년 1월 9일생

1996년 : 건국대학교 전기공학과 졸업(공학사)

현재 : 동 대학교 대학원 전자공학과 석사과정

[주 관심분야] 마이크로파 회로 설계, 전파전파 등

김 경 호

1971년 11월 15일 생

1995년 : 건국대학교 전자공학과 (공학사)

1997년 : 동 대학교 대학원 전자공학과 (공학석사)

현재 : 동 대학원 전자공학과 박사과정

[주 관심분야] 마이크로파 회로 설계, 이동통신 등

최 광 제

1955년 12월 27일 생

1979년 : 광운대학교 무선통신공학과 (공학사)

1989년 : 건국대학교 대학원 전자공학과 (공학석사)

1997년 : 건국대학교 대학원 전자공학과(공학박사)

현재 : 한라공과대학교 전기공학부 조교수

[주 관심분야] 안테나, 무선기기 등

허 정

1959년 1월 4일생

1981년 : 서울대학교 전자공학과(공학사)

1991년 : 동 대학원 전자공학과(공학박사)

현재 : 건국대학교 전자공학과 부교수

[주 관심분야] 안테나 및 전파전파, 마이크로파 회로설계 등