

## 부스트 컨버터를 이용한 새로운 역율 개선회로

김 만 고\*

A New Power Factor Correction Circuit Using Boost Converter

Marn - Go Kim

**Key words :** Boost converter(부스트 컨버터), Power factor correction(역율 개선), Energy recovery(에너지 재생), Snubber circuit(스너버회로), Control(제어)

### Abstract

According to the wide-spread use of rectifier in electronic equipments, such problems as electronic components failures or equipment disorders have been occurred due to current harmonics. To overcome these problems, power factor correction circuits employing boost converter have been used. The high switching stress of boost converter can be reduced by snubber circuit. Recently, research activities in snubber circuits have been directed to energy recovery snubber for improving the efficiency of power converter.

In this study, a new passive snubber circuit which can recover trapped snubber energy without added control is proposed for boost converter. The control of boost converter with proposed snubber is the same as the conventional one. In addition, the energy recovery circuit can be implemented with a few passive components. The circuit operation is confirmed through simulation.

### I. 서 론

70년대 이후 정류기, 무정전 전원장치 등에 전력 반도체 소자의 사용증가로 전력 시스템의 고조파 레벨이 점점 증가되어 전자소자의 파손이나 기기 동작불량 등의 요인이되고 있다. 최근에는 정보화 사회의 진전과 더불어 전자통신장비나 컴퓨터 등과 같은 비선형 부하의 사용이 점차 증대되어 고

\* 부경대학교 제어계측공학과 (원고접수일 : 96년 8월 8일)

조파 전류 왜곡에 의한 전원 품질 저하의 악영향은 정보통신의 신뢰도 향상에 장애요인으로 심각한 사회문제를 야기시키는 잠재요인으로 생각되고 있다. 뿐만 아니라 전류 고조파는 트랜스나 Cable 등의 배전계통의 설비에 무효전력을 부담시켜 손실을 증대시키고 큰 설계용량을 필요로하여 배전계통 설비투자를 증대시키는 요인이 된다.

그리하여 미국과 유럽, 일본 등에서는 저고조파

전원장치의 사용을 강제로하는 법률과 규정을 정하여 확산시키고 있다. 이러한 규정의 목적은 고조파 전류에 의한 소자파손을 방지하고 타 전자장비에 악영향을 주지 않는 정현파 전압 및 전류 파형을 보존하는 것이다. 이런 목적을 위해 미국에서는 IEEE - 519<sup>1)</sup>, 유럽에서는 IEC - 555<sup>2)</sup>에서 고조파 제한에 관한 표준을 정하고 있다.

본 논문에서는 단상 정류장치의 입력전원 품질을 향상시키기 위해 지금까지 사용되어온 종래의 역률개선 방법인 수동필터를 이용한 회로와 부스트 컨버터를 이용한 회로에 대해 고찰 한다. 부스트 컨버터의 정류다이오드 역회복 시간에 의해 단락 전류가 크게 발생되는 것을 방지하기 위해 사용되었던 회로의 문제점을 기술하고, 이를 극복하기 위한 방안으로 새로운 에너지 재생 스너버를 갖는 부스트 컨버터 회로를 제안하였다. 제안된 회로에 대해 기본적인 설계식을 제시하고 주 스위치 ON 및 OFF 시에 일어나는 스너버 회로의 과도상태를 분석하였다. 제안된 회로의 타당성을 검증하기 위해 PSPICE를 이용하여 시뮬레이션을 수행하였고, 시뮬레이션 결과와 기본적인 설계식에 의한 결과를 비교하였다.

## II. 종래의 역률개선 방법

현재의 전자장비에서 주로 사용하는 기본적인 다이오드 정류기가 Fig. 1에서 볼 수 있다. 이회로는 가장 간단하고 가격도 싼 커패시터 필터를 이용하여 정류된 직류를 얻고 있다. 안정된 직류전압을 얻기 위해 큰 용량의 커패시터(Cf)를 사용해야 하고 Lls는 회로에 존재하는 기생 인덕턴스이다. 상용 제품에서는 정류기 앞단에 전자기 간섭(EMI : Electro - Magnetic Interference)을 줄이기 위한 필터를 삽입하여 사용한다. 인가되는 교류전압의 크기가 출력의 커패시터 양단 직류 전압보다 큰 경

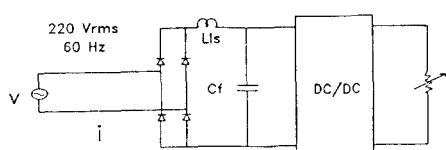


Fig. 1 기본적인 다이오드 정류기

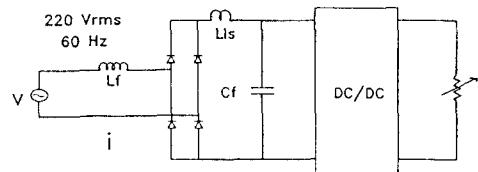


Fig. 2 수동필터를 이용한 역률 개선회로

우에 펄스형의 퍼크치가 큰 전류가 흘러 왜율(Distortion factor)이 크다.

기본적인 정류회로에 직렬로 인덕터 Lf를 연결하여 전류변화율(di/dt)를 감소시킨 회로가 Fig. 2에 보여져 있다. 이 회로의 동작은 기본적인 다이오드 정류기와 유사하나 고조파 전류가 적고 최대 전류 크기가 감소되는 효과를 얻는다. 직렬 인덕터 Lf의 크기를 크게하면 고조파 전류도 줄게 되어 IEC 555 - 2에 규정된 내용을 만족시킬 수 있으나, 이 경우에 인덕터의 크기는 매우 커서 인덕터 가격이 비싸고 무겁다. 또한 수동 필터는 입력 주파수나 출력 부하 조건에 의해 영향을 받는 단점이 있다.

이런 수동 필터의 한계를 극복하기 위해 최근에는 스위칭 전력 컨버터를 이용한 능동필터를 이용하는 기술들이 연구개발되고 있다. 부스트 전력컨버터를 이용하여 전류파형의 모양을 정현파 입력 전압과 같도록 하는 기술이 가장 보편적으로 이용되고 있는데 이에 관한 회로도가 Fig. 3에 나타내었다. 부스트 컨버터는 입력 직류전압보다 큰 출력 직류전압을 얻는데 주로 이용되는데, 입력측에 인덕터가 존재하는 구조를 갖고 있어 입력 전류파형을 정현파로 제어하기가 용이하다. 그럼에 보여진 스위치 Q가 도통시에 D1에 흐르는 전류는 차단되고 전류흐름은 Q로 흐르며 L의 전류는 증가된다. 스위치 Q가 OFF시에 전류는 D1을 거쳐 출력으로 통해 흐르며 L의 양단 전압은 극성이 역이 되어 전류는 감소한다. 스위치 Q의 ON/OFF를 적절히 제어하여 전류파형을 입력전압과 위상이 같은 정현파로 만들면 단위역율이 거의 1인 입력 전압과 전류 파형을 얻는다. 이러한 용도의 역률 제어용 IC(Integrated Circuit)가 상품으로 개발되어 판매되고 있다.

부스트 컨버터 회로에서 전류 Path가 다이오

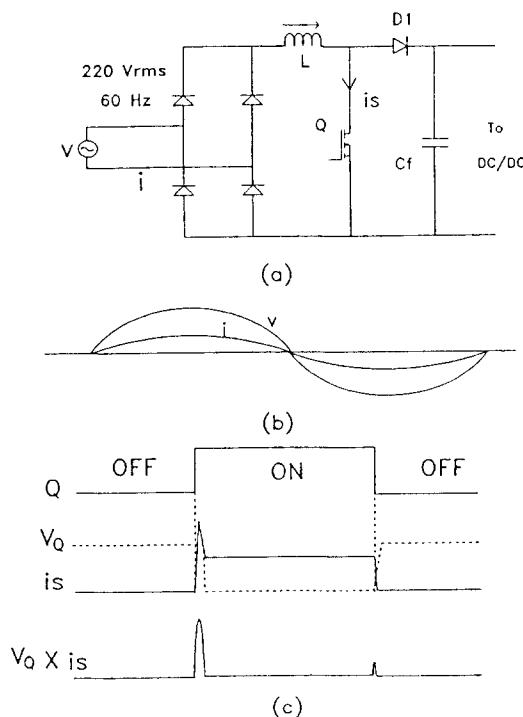


Fig. 3 부스트 컨버터를 이용한 역률 개선회로와 파형

$D - L - D1 - C_f$ 인 상태에서 스위치  $Q$ 를 ON시키면  $D1$ 에는 역회복 시간(Recovery time) 동안 Short 전류가 흘러  $Q$ 를 파괴 시킬 수 있다. Fig. 3-(c)에 스위치  $Q$ 의 전압 및 전류 파형과 손실 ( $V_Q \times i_s$ )을 그렸다. 이 그림에서 볼 수 있듯이 스위치  $Q$ 의 ON/OFF 시에 손실이 크게 나타나고 ON시에 더욱 크게 나타나고 있다. 이러한 스위칭 손실에 의해 스위치의 파손을 초래할 수 있으므로 용량이 큰 부스트 컨버터에서는 스위치 스트레스 감소를 위한 스너버를 사용해야 한다.

스위치  $Q$ 의 스위칭 손실을 감소시키기 위한 회로가 Fig. 4에 나타나 있다. 회로의  $L_s$ 는 스위치  $Q$ 가 온시에 일어나는 Short에 의해 돌입되는 전류를 지연시켜 턴온 손실을 감소시키기 위해 사용된 인덕터이다. 스위치  $Q$ 가 OFF시에는  $Q$ 로 흘리는 전류를  $Ds - Cs$ 를 통해 홀리고 전압상승( $dV_Q/dt$ )을 억제함으로써 턴업 손실을 감소시킨다. 턴업시에  $Cs$ 에 축적된 스트레스 에너지는  $Q$  온시에  $Rs$ 를 통해 방전되어 손실로 되어 열이 발생한다. 일반적으로, 손실 스너버를 단 경우 스위치  $Q$ 의 보호

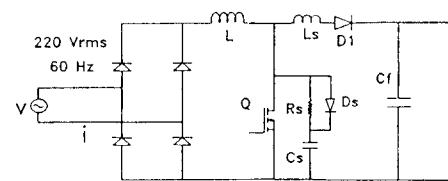


Fig. 4 Lossy 스너버를 갖는 부스트 컨버터

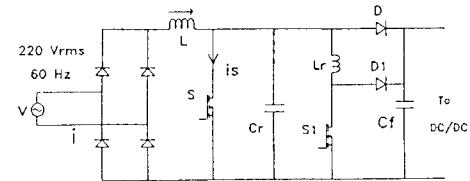


Fig. 5 Zero - Voltage - Transition PWM 부스트 컨버터

작용은 하나 전체적인 전력전달 효율은 떨어지는 단점이 있다.

부스트 컨버터의 스위칭 손실을 줄이기 위한 Soft Switching 기법이 VPI & SU에 의해 제시되었다<sup>3</sup>. ZVT - PWM 부스트 컨버터라 일컫는 이 회로의 개략도가 Fig. 5에 제시되었다. 주 스위치  $S$ 를 온시키기 전에 보조 스위치  $S1$ 을 일정기간 도통시켜  $D$ 를 통해 흘리는 전류 흐름을  $L_r - S1$ 으로 바꾼 후  $Cr$  양단전압이 제로일때 주 스위치  $S$ 를 온시키고  $S1$ 을 OFF하면 주 스위치는 영전압 턴 - 온이 된다.  $S1$ 이 OFF된 후에  $L_r$ 에 저장된 에너지는  $D1$ 를 통해 출력으로 전달된다. 주 스위치  $S$ 의 턴 - 옆 동작시에 주 스위치  $S$  양단 전압상승은 출력전압으로 Clamp되어 스위치 전압 상승은 방지된다. 이 회로의 특징은 주 스위치와 보조 스위치의 소프트 스위칭을 얻을 수 있고, 넓은 입력 전압과 부하 변동에 적용할 수 있으며 정주파수 동작으로 출력제어가 되며 고효율의 전력전달이 이루어진다. 그러나 보조 스위치  $S1$ 의 기생카페시터와 내부 병렬 다이오드의 작용에 의해  $Cr - L_r$  공진이 발생하여  $S1$ 이 OFF 이후에도  $L_r$ 에 전류가 흐르는 현상이 나타난다. 이 현상을 줄이기 위해 인덕터  $L_r$ 과 직렬로 Spike Killer를 추가하여 사용하는 방법이 제시되고 있다. 또한 주 스위치  $S$ 와 보조 스위치  $S1$ 의 Gate - Drive 신호지연을 갖는 제어기 구현이 복잡하고 능동소자  $S1$ 의 추가로 신뢰

도의 저하가 우려된다.

### III. 에너지 재생 스너버를 갖는 부스트 컨버터

기존의 부스트 컨버터와 제어방법이 같으면서 스너버에 축적된 에너지를 출력으로 재생하여 전력전달 효율을 향상시킬 수 있는 새로운 회로가 Fig. 6에 제안되었다<sup>4)</sup>. 제안된 스너버 회로는 수동소자로 구성되어 있어서 컨버터의 제어는 기본적인 부스트 컨버터와 동일하기 때문에 상업용으로 이미 이용되고 있는 PWM Control IC를 그대로 이용할 수 있다.

제시된 회로에서 출력 정류다이오드 D1과 주 스위치 Q사이에 존재하는 Ls는 D1의 역회복 시간동안에 전류상승을 억제하여 Q의 턴-온 손실을 감소시키는 스너버이다. 그런데 인덕터 Ls는 Q가 OFF시에도 Q로 흐르는 전류 Path가 D1으로 전환되는 것을 방해하는 작용을 한다. 이로인해 소자 Q에 과도한 전압 상승이 발생될 수 있는데, 이를 방지하기 위해 Cr - D2회로를 부가하여 턴-오프 스트레스가 Cr에 의해 완화되도록 하였다. Cr에 축적된 전압의 극성을 반전하기 위해 Lr - Dr회로를 부가하였고, 극성이 반전된 전하는 Q 턴-오프 시에 출력으로 재생된다.

턴-온 순간의 Ls에 흐르는 전류를 Im이라 하면, 전류 억제용 인덕터 Ls는 다음 식에 의해 결정된다<sup>5)</sup> :

$$Ls = (V_o/2 \times I_m) \times t_{on} \quad (1)$$

턴-온시 Cr 양단 전압의 극성이 반전되는 경우, 턴-온 시에 발생하는 Cr 양단의 전압크기는 다음 식으로 표현된다<sup>6)</sup> :

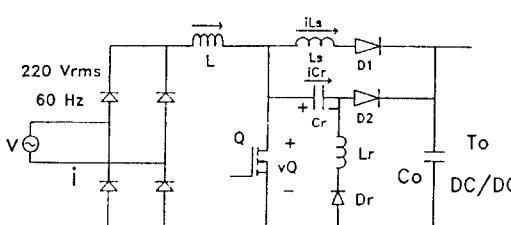


Fig. 6 제안된 역률 개선용 부스트 컨버터

$$\Delta V_{cr} = (Ls/Cr)^{1/2} \times I_p \quad (2)$$

여기서,  $I_p$  : 턴-온 과도상태 완료시의 L의 전류크기

주 스위치 Q의 전압 최대치는  $(V_o + V_{cr})$ 이므로  $V_{cr}$ 은 스위치 Q의 내압 범위내로 정하면 커페시터 Cr의 값은 식 (2)에 의해 결정될 수 있다. 커페시터 전압  $V_{cr}$ 에 의해 Q가 도통되는 동안에 공진회로 Lr - Cr에 형성되는 공진전류 최대치  $IL_r$  (peak)는 다음과 같이 유도된다<sup>6)</sup> :

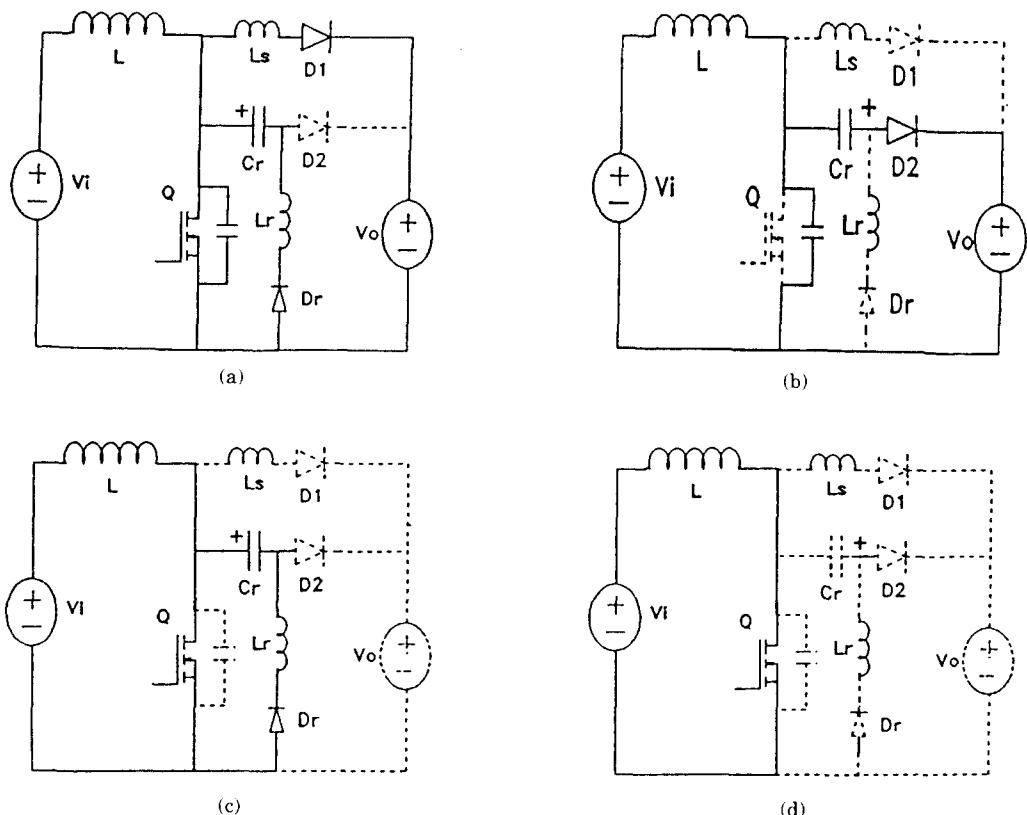
$$IL_r(\text{peak}) = V_{cr}/(Lr/Cr)^{1/2} = (Ls/Lr)^{1/2} \times I_p \quad (3)$$

식 (1) - (3)으로부터 공진 모드로 동작되는 에너지 재생스너버의 수동소자 정수를 계산할 수 있다.

Fig. 7은  $Vi - L - Ls - D1 - V_o$ 가 정상도통인 상태에서 Q를 ON시킬 때 과도 동작모드를 나타내었다. 동작모드 (a)에서 Q의 기생 커페시터가 축적된 전하를 모두 방전하면 동작모드 (b)가 된다. 동작모드 (b)에서는  $Ls$ 의 전류가 급격히 감소하고 스너버 공진회로  $Lr - Cr$ 을 통해 공진이 시작되며,  $Ls$ 의 전류가 Zero가 되면 동작모드 (c)가 된다. 동작모드 (c)에서는  $Lr - Cr$  공진회로의 동작이 진행되어 정현파의 공진전류가 흐르고 반사이클 동안의 공진이 완료되어 공진전류가 Zero에 이르면 동작모드 (d)가 되어 턴-온 과도상태는 완료된다.

Fig. 8은  $Vi - L - Q$ 가 도통인 Q를 OFF시킬 때 과도 동작모드를 나타내었다. 동작모드 (a)에서 기생커페시터가 충전되어 ( $V_Q + V_{Cr}$ )이  $V_o$ 보다 커지면 D2가 도통되어 동작모드 (b)가 된다. 동작모드 (b)에서  $Vi - L - Cr - D2 - V_o$  루프를 통해 Cr에 저장되어 있는 스너버에너지가 출력으로 재생되고 Q의 기생 커페시터와 Cr에 흐르는 충전전류에 의해  $V_Q$ 의 전압이  $V_o$ 보다 커지면 D1이 도통하여 동작모드 (c)가 된다. 동작모드 (c)에서  $Ls$ 의 전류가 급격히 증가하여  $iL_s$ 과 같아지면 D2는 OFF되고 출력전압보다 커진 Q의 기생 커페시터의 전압에 의해 전하가 방전되는 동작모드 (d)가 된다. (d)에서 기생커페시터의 양단전압이  $V_o$ 에 이르면 동작모드 (e)가 되어 턴-오프 과도상태는 완료된다.

Q-OFF 시의 전압제한 스너버는 Cr - D2이며



**Fig. 7** 스위치 ON 순간의 제안회로의 동작

$Q$ 의 양단전압  $VQ$ 는  $(Vo + VCr)$ 에 의해 제한된다.  $Cr$ 에 저장된 OFF시의 스너버 에너지는  $Cr - Q - Dr - Lr$ 에 의해 ON 시에  $Cr$ 의 극성이 반전되고, 다음의  $Q - OFF$  시에  $Vi - L - Cr - D2 - Vo$ 를 통해 출력으로 스너버 에너지가 재생되는 사이클을 반복하게 된다.

Fig. 9에 에너지 재생 스너버를 갖는 부스트 컨버터 회로의 주요한 전압 및 전류 파형을 PSPICE를 이용하여 시뮬레이션하였다. PSPICE 시뮬레이션에 사용된 컨버터의 파라메타는 다음과 같다;

$$\begin{array}{lll} L_s = 6\mu H & C_r = 0.1\mu F & L_r = 35\mu H \\ L = 500\mu H & \text{스위칭 주파수} = 50\text{kHz} \\ D = 0.4 & V_o = 200\text{V} \end{array}$$

(a)의 VQ 파형에서 턴 -오프 과도상태 완료시기는 VQ전압이 Overshoot 후 Vo크기로 안정되는 시점이다. 이 시점에서 임피던스  $L$ 의 전류  $I_L$ 는 (c)로

부터 약 2.63A이다. 식 (2)로부터 Cr 양단의 전압은  $\Delta V_{cr} = (6/0.1)^{0.5} \cdot 2.63 = 20.3V$ 이고, 이 값은 시뮬레이션 과정 (b)의 크기와 일치한다. 식 (3)으로부터 공진회로의 전류최대치는  $I_{Lr(peak)} = (6/35)^{0.5} \cdot 2.63 = 1.09A$ 로 시뮬레이션 과정 (d)와 거의 일치한다. 식에 의한 결과와 시뮬레이션 결과의 작은 오차는 시뮬레이션의 경우 다이오드 등가직렬 저항을 삽입하여 수행하였으나, 식 (3)은 이상적인 컨버터로 가정하여 유도한 결과로 인해 생긴 것이다.

Fig. 10에 제안된 새로운 회로를 사용하여 시뮬레이션 한 교류 입력측의 전압 및 전류 파형을 나타내었다. 전압과 전류의 위상이 일치하고, 전류파형이 정현파에 근접하여 우수한 역율을 얻을 수 있음을 볼 수 있다.

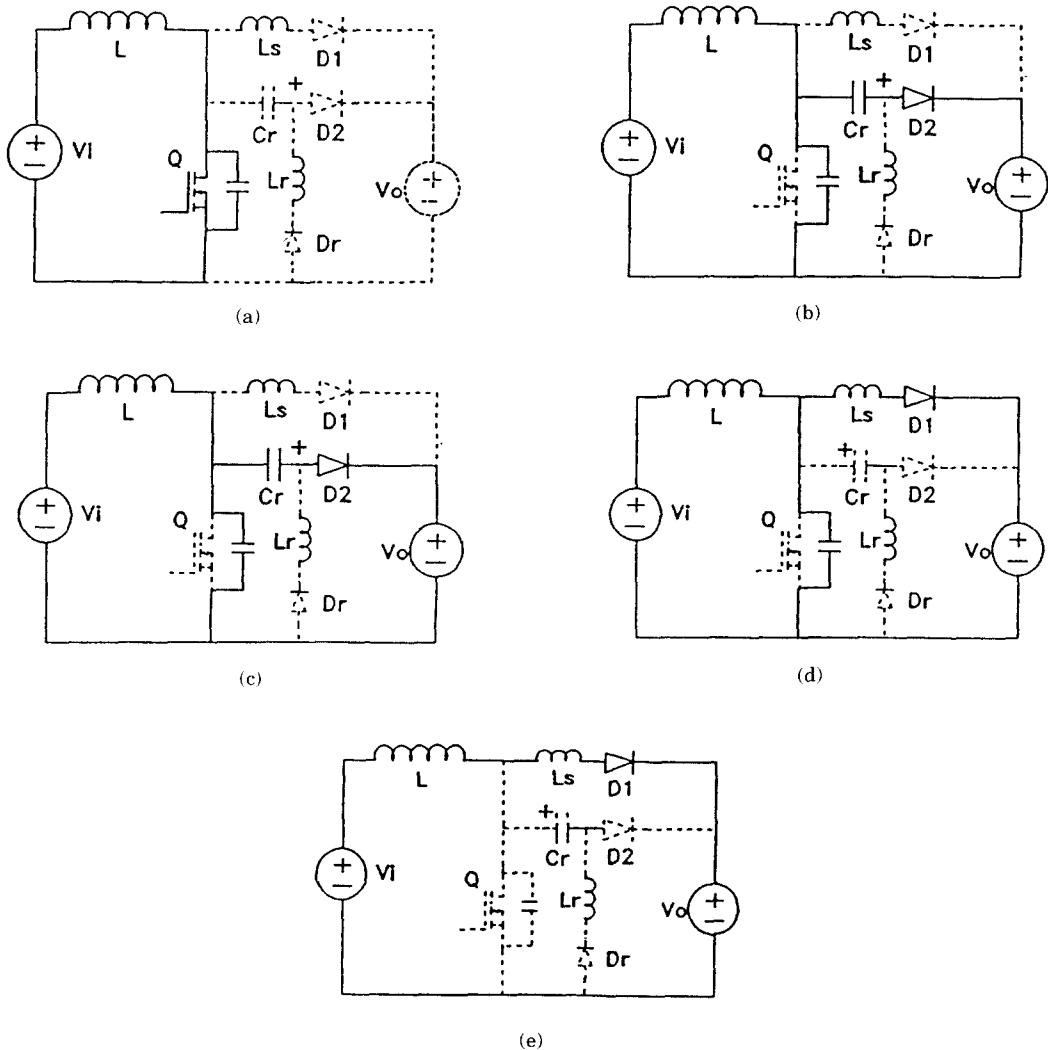


Fig. 8 스위치 OFF 순간의 제안회로의 동작

## VII. 결론

국제적으로 강화되고 있는 전류 고조파 규제를 만족하는 방법으로 수동필터를 이용하는 방법과 부스트 컨버터를 이용하는 방법이 지금까지 주로 사용되어 왔다. 수동 필터를 사용한 역률개선회로는 사이즈가 크고, 입력 주파수와 부하 조건에 의존하는 한계를 갖고 있다. 이를 개선하기 위해 부스트 컨버터를 이용하여 능동적으로 역률개선을 수행하는 방법이 일반적으로 사용되고 있으나, 부

스트 컨버터의 정류 다이오드의 역회복 시간 때문에 스위칭시에 큰 단락 전류가 흘러 스위칭 소자를 파손시킬 수 있다. 이를 방지하기 위해 손실이 있는 스너버를 이용할 경우 손실이 증대되어 큰 Heat Sink를 필요로 하는 문제가 있다.

본 논문에서는 스너버 손실을 줄이기 위해 스너버 에너지의 재생이 가능한 새로운 회로를 부스트 컨버터용으로 제안하였다. 제안된 회로는 부스트 컨버터의 주 스위치에 가해지는 스트레스를 일시적으로 무손실 스너버로 흡수한 후 출력으로 재생

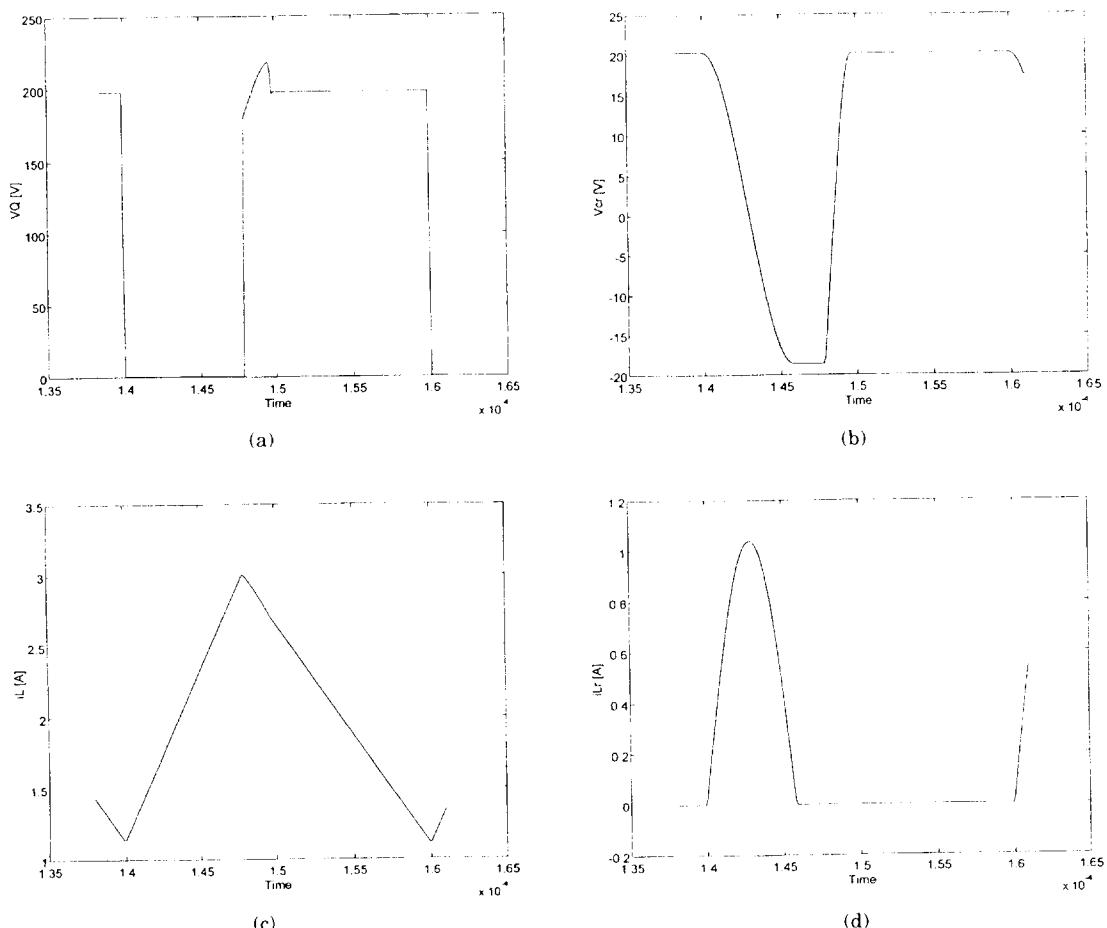


Fig. 9 제안된 회로의 전류 및 전압 파형

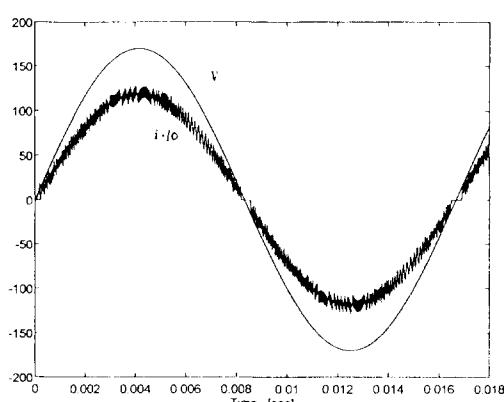


Fig. 10 교류 입력측의 전압 및 전류 시뮬레이션 파형

할 수 있어 전력전달 효율을 향상시키고 반도체스 위치소자를 보호하므로 신뢰도 향상을 도모할 수 있다. 또한, 제안된 회로의 제어는 기존의 부스트 컨버터와 동일하므로 IC를 이용한 제어기 구현이 용이하고, 에너지 재생 스너버의 H/W 구성이 매우 간단하다. 제안된 역율개선회로는 단상 교류를 주로 이용할 광가입자용 전원이나 개인휴대통신의 기지국전원으로 활용이 기대된다.

## 후기

이 논문은 1996년도 한국학술진흥재단의 공모 과제 연구비에 의하여 연구되었음.

### 참고문현

- 1) IEEE Std. 519 - 1981, IEEE Guide for harmonic control and reactive compensation of static power converter.
- 2) T. S. Key and J. S. Lai, "Comparison of standards and power supply design options for limiting harmonics distortion in power systems," IEEE Trans. Industry Applications, vol. IA - 29, No. 4, July/August 1993.
- 3) G. C. Hua, C. S. Leu and F. C. Lee, "Novel zero - voltage - transition PWM converter," IEEE PESC Record, pp. 55 - 61, 1992.
- 4) 김만고, "부스트 컨버터를 이용한 새로운 역률개선회로," 대한전기학회 하계학술대회 논문집, pp. 355 - 357, 1996.
- 5) W. McMARRAY, "Selection of snubbers and clamps to optimize the design of converters," IEEE Trans. Ind. Applications, vol. IA - 16, No. 4, July/August 1980.
- 6) 김만고 외, 전원공급의 개선 및 표준화 방안 연구, 한국통신 연구 보고서, pp. 78 - 95, 1994.