

# PCB조립 라인의 준비 시간 단축 및 재공품 감소를 위한 스케줄링 전략\*

이영해\*\* · 김덕한\*\*\* · 전성진\*\*\*\*

A Scheduling Strategy for Reducing Set-up Time and Work-In-Process in PCB Assembly Line\*

Young-Hae Lee\*\* · Duck-Han Kim\*\*\* · Sung-Jin Chun\*\*\*\*

## Abstract

Printed circuit board (PCB) assembly line configuration is characterized by very long set-up times and high work in process(WIP) inventory level. The scheduling method can significantly reduce the set-up times and WIP inventory level. Greedy sequence dependent scheduling (GSDS) method is proposed based on the current methods. The proposed method is compared with the current methods in terms of three performance measures: line throughput, average WIP inventory level, and implementation complexity.

Keywords: Scheduling; PCB assembly; greedy sequence dependent scheduling method:

## 1. 서론

오늘날의 전자 산업은 매우 다양한 제품을 생산할 정도로 잘 발달되고 광범위한 산업이다. 미국에서만 1992년 한 해에 200억불을 생산할 정도로 중요한 산업이며, 국내에서도 거의 모든 산업 발전에 필수적인 요소가 되었다[18]. PCB

는 전자제품의 '두뇌'라고 불릴 정도로 중요한 위치를 차지하며, PCB의 가격이 전자회사의 경쟁력을 결정하는 중요한 역할을 한다.

PCB는 일반적으로 '원재료 기판'과 기판에 조립되는 '전자부품'의 두부분으로 구성된다. 전형적인 조립 라인의 형태는 작업 순서가 기술적인 조건에 의해 미리 결정되는 흐름 공정(flow

\* 이 논문은 1995학년도 한양대학교 교내연구비에 의하여 연구되었습.

\*\* , \*\*\*\* 한양대학교 산업공학과

\*\*\* 대우자동차(주) 기술연구소

shop) 형태의 라인이다. 일괄생산(batch production)이 일반적이며, 시장의 압력이 종종 제조업자로 하여금 매우 다양하고 소 로트(lot)화된 고객 지향적인 PCB를 생산하도록 유도한다.

따라서 PCB 조립 라인은 그 특성상 효율적인 운영이 필요하며, 그것은 적절한 장기, 단기 생산 계획, 단기 생산 계획 내에서의 PCB 유형의 적절한 투입, 그리고 투입된 PCB에 대한 적절한 부품 배치와 작업 순서의 결정에 의해 이루어진다.

이와 같은 문제 중 단기 생산 계획이 결정된 상황에서 PCB를 PCB 조립 라인에 적절히 투입하는 것은 전체 생산 시간에 비해 준비 작업(set-up)에 필요한 시간이 30% 이상이 소요되기 때문에 해결해야 할 중요한 문제이다.

Carmon, Maimon, Dal-El, Cunningham, Browne, Feldmann, Roth, Shtub는 소 lot PCB 조립라인의 비용을 절감하고 생산량을 증대시키기 위하여, 시간을 많이 소요하는 준비 작업에 관심을 집중하였다[5,7,8,12,17,18].

PCB에 전자 부품을 조립하는 데 가장 많이 사용된 PCB 투입 방법으로 전통적인 방법이 있다. 전통적 직렬 생산 방법은 PCB 유형이 바뀔 때마다 모든 부품을 새로 준비 작업하는 것을

필요로 한다. 따라서 이 방법은 몇 가지 PCB에 공통으로 사용되는 부품에 대하여 여러 차례 준비 작업을 수행함으로써 추가적인 비용을 초래하게 된다. PCB 조립 라인은 종류가 다른 두 PCB 사이에 20 ~ 80% 정도까지 동일 부품을 사용한다는 특성을 갖는다. 따라서 부품의 공통성이라는 이점을 이용하여 명백히 준비 시간(set-up time)을 줄일 수 있는 스케줄링(scheduling) 방법이 필요하다. 본 연구에서는 PCB 생산에 중요한 수행적도인 준비 시간과 재공품(work-in-process;WIP) 재고 수준을 적절히 유지 하기 위한 효율적인 스케줄링 기법을 제시한다. 다른 방법과의 비교 평가를 통하여 생산 현장에 적절한 스케줄링 방법을 제시한다.

## 2. 연구의 내용

### 2.1 생산 환경

전자 부품에는 크게 두가지 유형이 있는데 그것은 THC(Thru-Hole Component)와 SMC (Surface Mount Component)이다. 본 논문에서 고려하는 생산

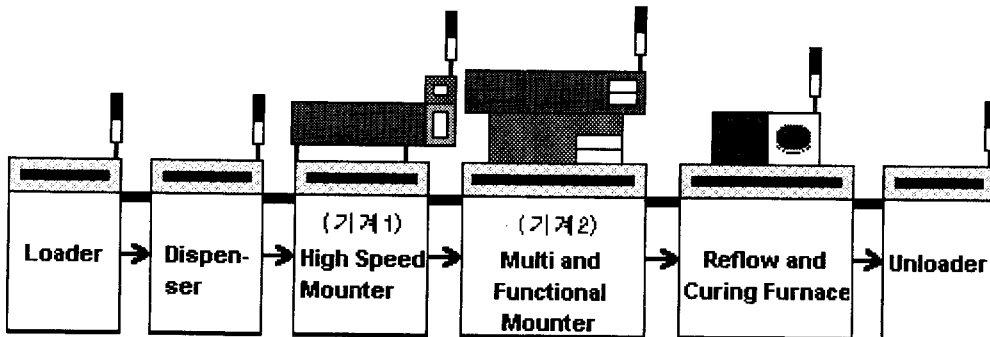


Figure 2.1. SMT PCB Assembly Line.

환경은 두대의 기계로 구성된 흐름 공정 형태의 조립 라인이다. 생산 환경을 구성하는 기계는 전형적으로 대량으로 사용하는 부품에 DIP(Dual In-line Packaged) 자삽기를 사용하고 소량인 부품에 대해서는 axial이나 axial과 radial의 혼용 자삽기를 사용하거나, 또는 두대의 SMC(Surface Mount Component) 실장기로 구성된다. 본 생산 환경은 다품종 소량 형태의 전자 제조업에 매우 기본적으로 일반적인 것이며, 금속 가공 분야와 같은 다른 산업이나 다른 유형에로의 확장도 가능하다[9].

Figure 2.1은 일반적인 PCB 조립 라인으로써, 본 논문에서 고려하는 SMT(Surface Mount Technology) PCB 조립라인을 표시한다. 생산 라인에서 고려할 기계는 High Speed Mounter와 Multi and Functional Mounter로 각각 기계 1, 기계 2로 표시한다. 기계 1은 작고 균일한 형태의 부품을 고속으로 장착하고, 기계 2는 이형의 부품이나 크기가 큰 부품을 장착하는 실장기이다. Dispenser는 부품 장착 위치에 접착액을 도포하는 기계로 기계 1, 2의 보조 장비이다. 또한 Reflow and Curing Furnace도 접착액을 경화시키는 기계로 기계 1, 2의 보조 장비이다. Loader와 Unloader는 생산 라인에 PCB를 load, unload하는 기계로 역시 기계 1, 2의 보조 장비이다.

## 2.2 모델 설정을 위한 가정

본 논문에 필요한 가정은 다음과 같다.

(1) 논문에서 고려하는 준비 시간은 조립되는 PCB 유형이 바뀔 때 필요한 부품 유형의 준비 시간이다. 조립 중에 기계에 재충전되는 부품은 고려하지 않는다. 그 이유는 각 부품 유형에서 필요로 하는 부품의 양이 스케줄링 방법과 독립적이기 때문이다.

(2) 부품 유형의 준비 작업은 부품 공급부에 부

품을 load하고 unload하는 것으로 이루어 진다.

(3) 기계 테이블의 직경을 변경하거나, PCB를 기계 작업 위치에 이송하는 컨베이어의 폭을 변경하는 것과 같은 기계적 준비 작업은 동일한 생산 그룹 내의 PCB 사이에는 필요로 하지 않는다.

(4) 본 논문에서 설명하는 생산 환경은 다품종 소량 생산 환경이므로, 대량 생산 환경에 대해서는 덜 중요한 문제가 된다.

(5) 납기일과 작업 중요도의 고려는 각 시간 주기에 생산되는 PCB의 유형과 그 로트 사이즈 (lot size)를 판단하는 단기 생산 계획의 결정에 따르게 된다. 단기 생산 계획은 제시된 방법의 입력으로 사용된다.

## 2.3 수리모형

위의 문제는 일반적인 비선형 0-1 문제(General Nonlinear 0-1 Problem)로 수식화 할 수 있다. 다음의 기호가 수식을 위해 사용된다[15,17].

- $\tau$  : 생산 주기 동안의 PCB와 부품의 준비 작업을 위해 필요한 시간.
- $j \in J$  : 부품 유형의 색인,  $j=1, \dots, a$
- $s_{cj}$  : 단일 부품 유형  $j$ 의 준비 시간.
- $i \in I$  : PCB 유형의 색인,  $i=1, \dots, n$ .
- $s_{pi}$  : PCB 유형  $i$ 에 대한 준비 시간(즉, PCB 자체를 기계 상에 load하고 unload하는 시간).
- $nc_{ji}$  : PCB 유형  $i$ 를 작업하는 데 필요한 부품 유형  $j$ 의 수.
- $L$  : 조립 기계가 동시에 load할 수 있는 제한된 부품 유형의 수.
- $g \in G$  : PCB와 부품의 그룹을 표시하는 색인,  $g=1, \dots, b$ .

결정 변수는 다음과 같다.

$$x_{ig} = \begin{cases} 1 & \text{if PCB } i \text{ is loaded with group } g \\ 0 & \text{otherwise} \end{cases}$$

$$y_{jg} = \begin{cases} 1 & \text{if component type } j \text{ is loaded} \\ & \text{(assembled) with group } g \\ 0 & \text{otherwise} \end{cases}$$

본 수리 모형의 목적식(2.1)은 PCB와 부품을 교체하는 데 소요되는 총 준비 시간을 표시하며, 목적식을 최소화하는 것이 문제가 된다.

$$\text{Min } \tau = \sum_{g \in G} \left( \sum_{j \in J} sc_j y_{jg} + \sum_{i \in I} sp_i x_{ig} \right) \quad (2.1)$$

s.t.

$$nc_{ji} \leq a \sum_{g \in G} x_{ig} v_u \quad \text{for all } i \in I \text{ and } j \in J \quad (2.2)$$

$$\sum_{j \in J} y_{jg} \leq L \quad \text{for all } g \in G \quad (2.3)$$

제약식 (2.2)식은 각 PCB 유형에 필요한 모든 부품 유형을 고려한다. 제약식 (2.3)식은 기계 상에 한번에 장착할 수 있는 부품 유형의 수를 제한한다.

각 기계에 각 부품 유형이 단 한번씩만 장착되도록 함으로써, 다음 장에 제시되는 GSU(Grouped Set-up) 방법을 표현할 수 있으며, (2.4)식을 추가하여 GSU 방법을 표시한다.

$$\sum_{g \in G} y_{jg} = 1 \quad \text{for all } j \in J \quad (2.4)$$

비슷한 방법으로 각 기계상에 각 PCB 유형이 단 한번씩만 투입되도록 함으로써, 다음장에 제시되는 SDS(Sequence Dependent Scheduling) 방법과 GSDS 방법을 표현할 수 있으며, (2.5)식을 추가하여 표시한다.

$$\sum_{g \in G} x_{ig} = 1 \quad \text{for all } i = 1 \quad (2.5)$$

본 연구의 대상 문제가 수리 모형을 통하여 최적화 모델로 구성됨에도 불구하고 적절한 발견적 기법을 응용하는 것은 최적화 모델의 정확한 적용과 계산이 어렵고, 실제로 현장에서 사용하기에 어려운 점이 있기 때문이다. 또한 발견적 기법을 응용하더라도 최적값을 얻을 수 있기 때문이다.

### 3. 기존방법

현재 PCB 조립 라인에 사용되고 있는 세가지 방법에 대하여 각각 설명하고 장단점을 제시한다.

#### 3.1 전통적인 방법

전통적인 스케줄링 방법은 공정관리 측면에서 가능한 매우 간단한 스케줄링 방법이며 현대 가장 보편적으로 사용되는 방법이다. 단기 생산 계획의 PCB 그룹은 각 그룹 내의 lot에 따라 순서적으로 작업된다. PCB 유형이 바뀌면 기계는 정지되고 모든 부품은 기계로부터 unload되며, 다음에 작업되는 PCB 유형의 부품 유형이 load된다. 기계 상에 공통 부품을 남겨 놓는 것이 기술적으로는 가능하지만 실제로는 공정관리 상의 복잡함 때문에 남겨 놓지 않는다. 기계 상에 공통 부품을 남겨 놓는 방법은 PCB 간의 부품 공통성 조사와 기계 상에 프로그램된 원래 위치와 일치하지 않는, 현재의 부품 위치에 적용할 수 있는 컴퓨터 조립 프로그램의 적용을 필요로 한다.

전통적인 방법의 준비 작업이 순서에 독립적이므로 두 기계에 대해 그룹의 총 작업 소요 시간(makespan)을 '최소화'하기 위하여 Johnson 법칙과 같은 간단한 스케줄링 방법의 적용이 가

능하다[1]. 또한 최근에 Ben-Arieh와 Dror의 연구 결과와 같이 공정 균형(line balancing)을 유지하며 최소의 makespan을 얻을 수 있는 방법의 적용도 가능하다[3,4]. 그러나 전통적인 방법에서 각 PCB 유형에 필요한 준비 작업이 모든 부품 유형에 대한 완전 준비 작업이므로 그로 인해 최소의 makespan조차도 얻지 못하게 된다. 전통적인 방법은 직렬의 생산 라인을 유지하며, 한번 작업된 PCB는 다시 작업되는 것과 같은 문제는 발생하지 않으므로 재공품 재고 수준에 있어서는 최적값을 갖는다.

### 3.2 GSU 방법

GSU 방법은 최근에 Carmon, Maimon 그리고 Dar-El에 의해 소개되었다[7,9,18]. 각 기계에서 PCB 그룹은 두 단계로 생산된다. 첫번째로 둘 이상의 그룹 내의 PCB 유형에 대하여 공유되는 공통 부품 유형이 전체 그룹에 대해 오직 한번 준비 작업되고 각각의 PCB 상에 조립된다. 이 단계를 공통의 준비 작업과 조립이라고 부른다. 다음 단계로는 잔여 준비 작업과 조립이라고 불리는 것으로 각 PCB 유형에 대해 분리된 잔여

부품의 준비 작업과 조립을 순서적으로 수행한다.

GSU 방법을 사용한 생산의 도식적 표현이 Figure 3.1에 주어진다. 빗금 친 부분은 공통 부품을 활용하여 얻은 준비 시간의 절감을 표시한다. GSU 방법을 사용할 때, 각 기계의 생산 단계는 다음과 같다.

단계 1. 공통 부품의 준비 작업.

단계 2. 그룹 내의 모든 PCB에 대해 공통 부품을 조립.

단계 3. 잔여 부품의 준비 작업.

단계 4. 각 PCB 유형에 대해 개별적으로 잔여 부품으로 조립.

이 방법은 높은 생산성과 높은 재공품 재고 수준을 가져온다. 그 수행도를 평가하는 것은 다음 장에서 제시한다.

### 3.3 SDS 방법

SDS 방법은 금속 가공 산업에서 사용되던 것을 최근에 Carmon, Maimon, Dar-El이 PCB 조립 라인의 스케줄링 문제에 적용한 것으로, 부품의 공통성 개념을 다르게 적용한 방법이며, 적은 재공품 수준을 유지한다[7,13]. 그 개념은 현재

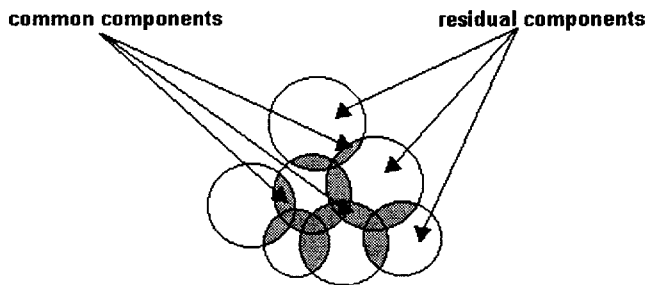


Figure 3.1. The savings in set-up time in the GSU method.

의 PCB와 다음에 오는 PCB 간의 공통 부품을 최대한 하도록 PCB 유형의 순서를 결정하여 PCB 사이에 많은 양의 준비 작업을 줄이는 것이다. 궁극적인 목적은 작업되는 순서에서 필요로 하는 부품 교체수를 최소화 하는 것이다.

SDS의 변형된 방법이 다른 응용 분야에서 사용되고 있는 데, 특히 공통 자원으로 도구와 부품이 되는 금속 가공 산업에 적용되고 있다[18]. 다른 적용 분야로는 공통 자원으로 팔레트를 필요로 하는 비슷한 부품에 대해 idle time을 줄이기 위한 schedule을 하는 것이다. 전자 산업에 주목하여, Cunningham과 Browne 그리고 Fathi와 Taheri는 PCB 조립에 필요한 부품 공급부의 순서를 결정하는 발견적 기법을 개발하였다[8,11]. 그러나 본 논문과는 대조적으로 과거의 연구는 단일 기계 공정에 적용되는 것이다.

단일 기계의 SDS 문제는 본질적으로 NP-complete인 SHP(Shortest Hamiltonian Path) 문제로 지난 수십년간 방대한 연구를 수행했던 TSP(Traveling Salesman Problem)와 매우 유사하다. 이 문제를 해결하는 몇 가지 방법이 있는데, 그것은 경험적 계산, 정수계획법, 동적계획법, Branch & Bound, 그리고 발견적 기법이 있다. 한 그룹에 15 ~ 20개의 PCB 유형이 존재하

는 작은 문제는 Branch & Bound와 같은 기법을 통하여 최적해를 구할 수 있다. 큰 문제에 대한 컴퓨터 수행 시간은 금지할 만한 사항으로 발견적 기법을 사용한다[14,19,20].

최근에 SDS 방법의 TSP 문제를 풀기 위해 Ben-Arieh와 Chang, Ben-Arieh와 Maimon에 의해 군집 방법과 Simulated Annealing 방법이 사용되었으나 근사치 밖에 얻지 못하는 단점이 있다[2,5].

SDS 방법에서 궁극적인 목적은 작업이 진행되는 동안 교체를 필요로 하는 부품의 수를 최소로 하는 것이다. 다시 말해서 인접한 PCB 간의 전체 공통성을 최대화 하는 것이다. PCB 조립 라인의 SDS 방법에 대한 도식적 표현이 Figure 3.2에 제시된다. 여기서 빗금친 부분은 이 방법을 사용하여 절감한 준비 시간이다. SDS 방법을 사용하는 생산 단계는 다음과 같다.

단계 1. TSP를 기본으로 하는 전략을 통해 PCB에 대한 생산 순서를 결정.

단계 2. 기계 1과 기계 2 각각에 첫번째 PCB에 대한 부품을 준비 작업.

단계 3. PCB 유형에 대해 기계 1에서 먼저 조립하고, 기계 2에서 모든 부품을 조립.

단계 4. 첫번째 PCB와 두번째 PCB 사이에 공유하지 않는 부품만을 교환하여, 기계 1, 기계 2 상에서 다음 PCB 유형에 대한 부품을 준비 작

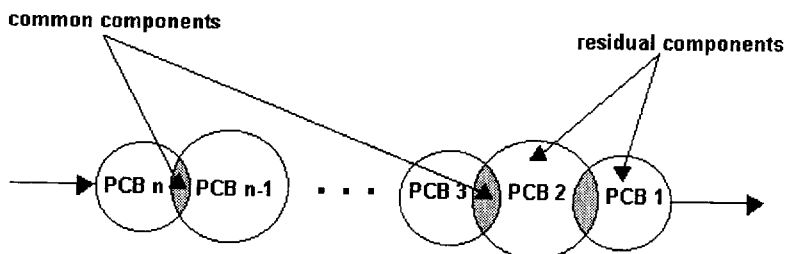


Figure 3.2. The savings in set-up time in the SDS method.

업한다. 적절한 컴퓨터 조립 프로그램을 수행.

단계 5. 기계 1, 기계 2의 순서로 두번째 PCB 유형에 대한 모든 부품을 조립.

단계 6. 단계 1에서 결정된 순서에 따라 남아 있는 모든 PCB의 준비 작업과 조립을 수행. PCB 유형이 교체되는 모든 시점에서 다음 PCB에 필요하지 않은 모든 부품을 unload.

## 4. 제안 방법

### 4.1 GSDS 방법

GSDS 방법은 본 논문에서 제시하는 방법으로 기본 개념은 greedy 방법과 같이 PCB를 부품 공급부가 허용하는 범위 내에서 가공이 가능하도록 한 그룹으로 분류하여 한 그룹에 속한 PCB들에 대해서는 단 한번의 준비 작업으로 조립이 가능하도록 하는 것이며, 또한 SDS 방법의 장점을 활용하여 각 PCB 간의 공통 부품 뿐만

아니라 각 PCB 그룹 간의 공통 부품을 남겨 놓음으로 한번 더 준비 시간을 줄이는 것이다 [6,9]. 또한 Bayes 정리를 이용하여 그룹 간의 준비 작업을 절감한다[10]. 이렇게 함으로써 과거의 방법보다 효과적으로 PCB 조립 라인의 공정에서 가장 많은 시간을 지연시킨 부품 교환 시간을 최소화 하게 된다.

GSDS 방법은 크게 두 단계로 이루어 진다. 첫 단계는 SDS 방법과 같이 현재의 PCB와 다음에 오는 PCB 간의 공통 부품을 최대한 하도록 PCB 유형의 순서를 결정하여 PCB 조립 라인의 많은 준비 작업을 줄인다. 이것은 최소의 부품 교체수를 갖도록 하기 위해서이다. 기존의 SDS 방법은 최적의 PCB 유형 투입 순서를 구하는데 최적의 TSP 해법을 필요로 하였지만 GSDS 방법은 발견적 기법을 사용하더라도 다음 단계를 통해 그 부품 교체수를 최소화할 수 있다. 다음 단계는 주어진 부품 공급부가 허용하는 범위 내에서 여러 PCB 유형을 그룹화 하는 것이다. 이렇게 함으로써 SDS 방법을 통해 얻은 준비 작업의 절감에 더하여 그룹화된 PCB 유형 사이

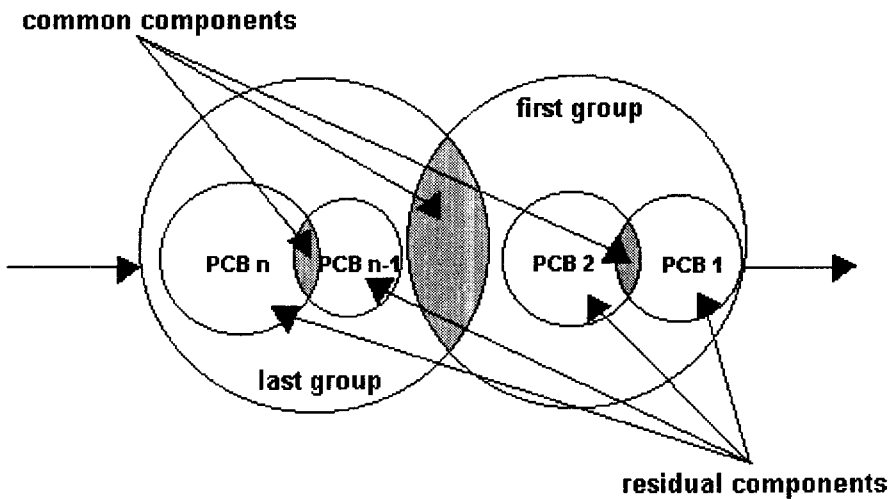


Figure 4.1. The GSDS method.

에 다시 한번 준비 작업을 절감할 수 있는 것이다. 본 방법은 금속 가공 분야에서 사용되는 SDS 방법과 자삽기 공정에서 사용되는 greedy 알고리즘을 혼합한 방법이다[6,9].

위와 같은 GSDS 방법의 결과로 GSU 방법과 유사한 준비 시간의 절감과 SDS 방법과 같은 재공품 재고 수준을 유지할 수 있다. 여기에 GSU 방법의 준비 시간은 최소의 준비 시간이며, SDS 방법의 재공품 재고 수준은 최소의 값을 가지므로, GSDS 방법은 준비 시간과 재공품 재고 수준 모두에서 가장 우월하다고 할 수 있다.

Figure 4.1에서 PCB 1, 2는 하나의 그룹을 PCB n-1, n은 또 하나의 그룹을 표시하며 PCB 1과 2의 공통 부분은 SDS 방법을 통하여 개선시킨 준비 시간이다. GSDS 방법을 사용하는 생산 단계는 다음과 같다.

단계 1. TSP를 통해 PCB 유형의 작업 순서를 결정하고 독립이 아닌 경우의 합집합의 원리를 이용하여 그룹으로 분리.

단계 2. 기계 1과 기계 2 각각에 첫번째 그룹에 대한 준비 작업.

단계 3. 첫번째 PCB 그룹에 대해 기계 1, 기계 2의 순서로 조립.

단계 4. 단계 1에서 구한 해에 따라 다음 그룹을 준비 작업.

단계 5. 다음 그룹을 조립.

단계 6. 단계 1에서 구한 모든 그룹의 조립이 끝날 때까지 단계 4와 단계 5를 반복.

## 5. 연구방법의 비교

GSU 방법, SDS 방법, 그리고 GSDS 방법은 각각 다른 방식으로 PCB 조립 라인의 수행도를 개선시킨다. 본 장에서 전통적인 스케줄링 방법, GSU 방법, SDS 방법, GSDS 방법을 비교하고 각 방법이 다른 방법에 비해 우월한 조건을 정의하며, 특히 GSDS 방법에 관해 상세히 설명한다. PCB 조립 환경에서 가장 중요한 세가지 수행 척도는 결정적 수익을 주는 라인의 생산성, 중요한 생산비가 되는 평균 재공품 재고 수준, 그리고 스케줄링 이론에서는 중요하지 않으나 실제적인 측면에서 중요한 적용의 복잡성 정도이다. 다른 수행 척도는 본 환경에서 고려하지 않는다.

### 5.1 라인의 생산성

기계가 연속적으로 작업할 때, 조립 라인의 생산성( $D$ )은 기계 보유시간( $T$ )에 반비례하며, (5.1)식과 같고[18], 라인이 두대의 기계로 구성될 때, 기계 보유시간은 (5.2)식과 같다.

$$D=1/T \quad (5.1)$$

$$T = \max(T_1, T_2) \quad (5.2)$$

즉, 생산성은 정체인 기계 보유시사이에 반비례한다.

기계 보유시간은 준비 시간과 조립시간으로 구성된다. 왜냐하면 조립시간은 모든 스케줄링 방법에 대해 일정하다고 가정하며, 기계 보유시사이에 유일하게 영향을 주는 변수는 총 준비 작업에 필요한 시간이다.



먼저 기호를 정의한다.

- $m$  : 기계의 색인,  $m=1, 2, \dots, e$ .
- $S$  : 단일 부품 유형에 소요되는 평균 준비 시간.
- $C_{i,m}$  : PCB 유형  $i$  상에 기계  $m$  에 의해 조립되는 부품유형의 수.
- $C_{k,m}^*$  : GSU 방법에 따라 기계  $m$ 에 의해 조립되는 그룹 내  $k$ 개의 PCB 유형에서 공유하는 부품유형의 수.
- $C_{h,m}^{\prime}$  : SDS 방법에 따라 기계  $m$ 에 의해 순서적으로 조립되는 그룹 내  $h$ 개의 PCB 유형에서 공유하는 부품유형의 수.
- $C_{f,m}^{\#}$  : GSDS 방법에 따라 기계  $m$ 에 의해 순서적으로 조립되는 그룹 내  $f$ 개의 PCB 유형에서 공유하는 부품유형의 수.

전통적인 방법의 준비 시간을 계산하면 (5.3)식과 같다. GSU 방법의 준비 시간은 (5.4)식과 같으며, SDS 방법의 준비 시간은 (5.5)식과 같다. 또한, GSDS 방법의 준비 시간은 (5.6)식과 같다.

$$S_{trad} = s \sum_{m=1}^e \sum_{i=1}^n C_{i,m} \quad (5.3)$$

$$S_{GSU} = s \sum_{m=1}^e \sum_{i=1}^n C_{i,m} - s \sum_{m=1}^e \sum_{k=2}^n (k-1) C_{k,m}^* \quad (5.4)$$

$$S_{SDS} = s \sum_{m=1}^e \sum_{i=1}^n C_{i,m} - s \sum_{m=1}^e \sum_{h=2}^n (h-1) C_{h,m}^{\prime} \quad (5.5)$$

$$S_{GSDS} = s \sum_{m=1}^e \sum_{i=1}^n C_{i,m} - s \sum_{m=1}^e \sum_{f=2}^n (f-1) C_{f,m}^{\#} \quad (5.6)$$

GSU 방법의 준비 시간은 그룹 내의 공통 부품 유형의 수에 의존한다. SDS 방법의 준비 시간은 PCB 유형 간의 공통 부품의 분포에 의존

한다. SDS 방법과 GSDS 방법에서의 준비 시간의 절감은 GSU 방법에 비해 작거나 같으며, 그 이유는 GSU 방법이 각 부품에 대해 오직 한번의 준비 작업을 수행하는 반면 SDS 방법과 GSDS 방법은 PCB 순서에 따라 각 부품에 대해 적어도 한번 이상의 준비 작업을 수행하기 때문이다. 또한 GSDS 방법의 준비 시간은 PCB 유형 간의 부품의 분포와 그룹화된 그룹 간의 공통 부품의 분포에 의존하게 된다. GSDS 방법의 준비 시간은 SDS 방법보다 우월하며, 거의 GSU 방법의 준비 시간사이에 근접하게 되는데 그것은 PCB 유형간, 그룹간의 공통성을 최대한 활용했기 때문이다.

먼저 기호를 정의한다.

- $T_m$  : 기계  $m$ 의 보유 시간으로 기계  $m$ 의 그룹 내 모든 PCB의 준비 작업과 조립 시간의 합.
- $CT_i$  : 기계  $m$ 에 의해 PCB 유형  $i$ 에서 조립되는 총 부품의 수, 동일부품 유형의 중복된 사용도 허용.
- $P$  : 각 기계의 단일 부품 조립 시간.
- $Nt_i$  : PCB 유형  $i$ 의 lot 크기.
- $P_{i,m}$  : 기계  $m$ 에 의한 PCB 유형  $i$  lot의 조립 시간.

라인의 조립 시간을 표시하면 (5.7)식과 같이 총 부품의 수에 조립 시간을 곱하여 구하고, 전통적인 방법의 기계 보유 시간은 조립 시간과 준비 시간의 합으로써 (5.8)식과 같다.

$$P_{i,m} = p Nt_i C_{i,m} \quad (5.7)$$

$$T_m^{trad} = p \sum_{i=1}^n Nt_i C_{i,m} + s \sum_{i=1}^n C_{i,m} \quad (5.8)$$

GSU 방법의 기계 보유 시간은 (5.9)식과 같이

전통적인 방법의 기계 보유 시간에서 GSU 방법을 통하여 절감된 준비 시간을  $\Delta$  값과 같고, SDS 방법의 기계 보유 시간은 (5.10)식과 같이 전통적인 방법의 기계 보유 시간에서  $h-1$ 개 절감된 준비 시간을  $\Delta$  값과 같다. SDS 방법의 준비 시간은 (5.11)식과 같이 전통적인 방법의 기계 보유 시간에서  $f-1$ 개 절감된 준비 시간을  $\Delta$  값과 같다.

$$T_m^{GSU} = p \sum_{i=1}^n Nt_i C_{t_{i,m}} + s \sum_{i=1}^n C_{i,m} - s \sum_{k=2}^n (k-1) C_{k,m}^* \quad (5.9)$$

$$T_m^{SDS} = p \sum_{i=1}^n Nt_i C_{t_{i,m}} + s \sum_{i=1}^n C_{i,m} - s \sum_{h=2}^n (h-1) C_{h,m}' \quad (5.10)$$

$$T_m^{GSDS} = p \sum_{i=1}^n Nt_i C_{t_{i,m}} + s \sum_{i=1}^n C_{i,m} - s \sum_{f=2}^n (f-1) C_{f,m}'' \quad (5.11)$$

## 5.2 평균 재공품 재고 수준

GSU 방법에서 각 그룹의 재공품 재고 수준은 기계 2에서 잔여부품의 조립을 시작하기 전까지 일정하며, 그룹내 마지막 PCB lot이 완료될 때까지 단계적으로 감소한다. 기계 2가 이전 작업물의 조립을 완료하는 동안 기계 1에 새로운 그룹이 투입되어 GSU 방법의 평균 재공품 재고 수준은 급격히 증가한다. 전통적인 방법, SDS 방법, 그리고 GSDS 방법 모두에 대하여 재공품 재고 수준의 함수는 단계적인 감소함수이다. 즉 각 단계는 기계 2의 PCB lot의 완료를 표시한다. 세 방법 모두에서 기계 1에 대한 새로운 그룹의 투입은 기계 2의 이전 그룹의 마지막 lot을 완료한 때 이루어진다[18]. 조립 라인의 어느 시점에서 한 그룹에 대한 SDS 방법, 전통적인 방

법, GSDS 방법 모두의 재공품 재고 수준은 GSU 방법의 평균 재공품 재고 수준보다 더 낮게 된다.

기호를 정의하면 다음과 같다.

- $I$  : 라인 내의 평균 재공품.
- $W_i$  : PCB 유형  $i$ 의 평균 재공품.
- $WG_t$  : 그룹의 평균 재공품.

각 방법의 평균 재공품은 (5.12)식과 같고, GSU 방법에 대한 평균 재공품 수준의 계산은 좀더 복잡하고 그 값에 대한 대략적 근사치는 (5.13)식과 같다.

$$I_{trad} = I_{SDS} = I_{GSDS} = 0.5 \sum_{i=1}^n W_i = 0.5WG_t \quad (5.12)$$

$$I_{GSU} = 1.5 \sum_{i=1}^n W_i = 1.5WG_t \quad (5.13)$$

위의 분석은 모든 원재료가 단기 생산 계획을 시작하는 시점에 라인에 재공품으로 가용하고, PCB가 가공이 완료되면 라인을 떠나게 되며, 더 이상 재공품으로 고려되지 않는다는 가정에 근거한 것이다. 그러나 이들 가정은 현실에서 유지되지 않는다. 공급 업자가 JIT(Just In Time) 체제로 부품을 공급하는 생산 환경에서 전통적인 방법이나 SDS 방법에서의 재공품은 각 시간에 라인에 오직 한 PCB lot이 존재하기 때문에 현저하게 감소한다. 그러나 이러한 경우에도 GSU 방법의 재공품 재고 수준은 다른 방법에 비해 높은 수준을 유지한다.

## 5.3 적용의 복잡성

스케줄링 방법의 선택은 선정된 수행 척도에 관하여 비교한 방법들 간의 상대적인 수행도에

Table 6.1. PCB data.

PCB type <i>i</i>	1	2	3	4	5	6	7	8	total
No. of component types assembled by M1	29	20	41	19	19	19	17	13	177
Total no. of component assembled by M1	63	40	198	190	42	41	29	13	616
No. of component types assembled by M2	14	10	6	9	8	9	10	12	78
Total no. of component assembled by M2	86	62	111	187	43	42	41	30	602
Assembly time of PCB <i>i</i> in M1	1.05	0.7	3.3	3.17	0.7	0.68	0.48	0.22	
Assembly time of lot <i>i</i> in M1	21	13.3	66	63.3	14	13.7	9.7	4.3	205.3
Assembly time of PCB <i>i</i> in M2	1.43	1.03	1.85	3.12	0.72	0.7	0.68	0.5	
Assembly time of lot <i>i</i> in M2	28.7	20.7	37	62.3	14.3	14	13.7	10	200.7

근거하여 선택되어야 하며, 그 수행 척도는 생산량, 평균 재고 수준, 그리고 적용의 복잡성 정도이다. 생산량으로부터의 수익과 재공품 비용은 수량화 할 수 있으며 그 계산법은 이전에 제시하였다. 그러나 적용의 복잡성에 대한 수치 척도는 결정하기 어렵다. 각 스케줄링 방법에 필요한 컴퓨터 계획, 통제 시스템의 비용을 평가하는 것이 가능하다. 그러나 전체 수행도에 대하여 복잡한 생산 시스템의 서로 다른 모든 효과를 고려한 것은 거의 불가능하다. 그럼에도 불구하고, 전체 수행도를 비교하기 위하여 가장 기본적인 근거가 되는 것은 결과적인 현금의 흐름이다. 그러므로 전통적인 방법을 기본으로 하는 비교 절차는 세가지 스케줄링 방법의 생산량을 계산하고 GSU 방법과 SDS 방법, 그리고 GSDS 방법을 사용하여 증가된 생산량으로부터 얻어진 이익의 잉여분을 평가하는 것이다. 평균 재공품 수준과 결과적인 재고 비용은 모든 방법에 대하여 평가되며 GSU 방법과 SDS 방법, 그리고 GSDS 방법에 대한 이익의 잉여분과 재공품 재고 비용에서의 잉여분 간의 차이점도 평가한다. 최종 결과를 통하여 특정 생산 환경에 가장 적절한 스케줄링 방법을 결정한다.

## 6. 평가

### 6.1 현장 데이터에 의한 실험

세가지 방법 사이의 차이점을 설명하기 위하여 산업 현장의 데이터가 사용된다. 본 예제에 적용되는 스케줄링 방법의 결과를 PCB 조립산업의 모든 상황에 일반적으로 적용하여 해석하면 안된다. 예제는 단순히 스케줄링 방법의 비교 순위와 결점을 설명하기 위한 것이다.

본 데이터는 특정 전자회사로부터 얻어진 것이다[18]. 여덟가지 PCB 유형은 이 회사에서 가장 자주 조립되는 PCB 유형이다. 각 PCB 유형의 lot size는 평균적으로 20개이다. 조립율은 시간당 3,600 부품으로 주어지고 조립 시간은 분단위로 주어진다. 평균 준비 시간은 각 부품 유형에 대해 1분이다. 조립 기계가 동시에 load할 수 있는 부품 유형의 수는 100개로 제한한다. 또 다른 상세한 데이터는 Table 6.1은 개별적인 각 PCB 유형에 필요한 부품의 수와 조립 시간을 표시한다.

기계 1은 131가지 부품 유형을 조립하며 이중 28가지가 공통 부품 유형이다. 기계 1에서 4가지 PCB 유형 사이에 2가지 부품 유형을 공유하고 3가지 PCB 유형 사이에 8가지 부품 유형을 공유하며, 또한 2가지 PCB 유형 사이에 18가지 부품 유형을 공유한다.

기계 2는 53가지 부품 유형을 조립하며 이중 10가지가 공통 부품 유형이다. 기계 2에서 8가지 PCB 유형 사이에 1가지 부품 유형을 공유하고, 5가지 PCB 유형 사이에 1가지 부품 유형을 공유하며, 4가지 PCB 유형 사이에 2가지 부품 유형을 공유한다. 또한 3가지 PCB 유형 사이에 2가지 부품 유형을 공유하고, 2가지 PCB 유형 사이에 4가지 부품 유형을 공유한다.

이 경우 기계 보유 시간은 기계 1이 연속적으로 정제이기 때문에, 기계 1의 최적 schedule이 SDS 방법의 PCB 투입 순서로 선택된다. TSP를

풀기 위해 개발된 Branch and Bound 방법을 통하여 SHP 문제의 최적 순서로 얻어진 값은 1-3-5-2-7-8-6-4-1의 순서이다. 본 schedule에 대해, 2가지 연속적인 PCB 유형 사이에 18가지 부품 유형을 공유하고, 3가지 연속적인 PCB 유형 사이에 4가지 부품 유형을 공유하며, 4가지 연속적인 PCB 유형 사이에 3가지 부품 유형을 공유한다. 또한 8가지 연속적인 PCB 유형 사이에 1가지 부품 유형을 공유한다.

Table 6.2는 각 PCB 유형에서 필요로하는 부품 유형을 각각 표시하였다.

Table 6.2. Component types sharing among PCB types.

Common components on M1	Shared among PCB types	Common components on M2	Shared among PCB types
1	1, 2, 3, 5	1	1, 2, 3, 4, 5, 6, 7, 8
2	1, 2, 3, 5	2	7, 8
3	1, 3, 5	3	4, 6, 7
4	2, 3, 7	4	3, 4
5	3, 7	5	2, 3, 7, 8
6	2, 3	6	1, 8
7	2, 5, 8	7	5, 7
8	7, 8	8	4, 5, 6, 7
9	2, 7	9	3, 4, 5
10	3, 7	10	4, 5, 6, 7, 8
11	2, 3, 5		
12	4, 5		
13	2, 3, 6		
14	2, 3		
15	2, 5		
16	7, 8		
17	3, 5		
18	1, 3		
19	3, 8		
20	3, 5		
21	3, 5		
22	4, 5		
23	3, 4		
24	3, 4, 5		
25	3, 4, 6		
26	2, 5, 7		
27	2, 5		
28	7, 8		

Table 6.3. The PCB's data for use in the GSU method.

PCB type <i>i</i>	1	2	3	4	5	6	7	8	total
No. common component in PCB <i>i</i> on M1	4	12	18	5	14	2	8	5	-
No. of residual component in PCB <i>i</i> on M1	25	8	23	14	5	17	9	8	109
Total no. of common component in PCB <i>i</i> on M1	5	23	57	88	31	3	13	5	225
Total no. of residual component in PCB <i>i</i> on M1	58	17	141	102	11	38	16	8	391
Assembly time of common component in lot <i>i</i> on M1	1.7	7.7	19	29	10	1	4.3	1.7	75
Assembly time of residual component in lot <i>i</i> on M1	19	5.7	47	34	3.7	13	5.3	2.7	130
No. of common component in PCB <i>i</i> on M2	2	2	4	6	5	4	7	5	-
No. of residual component in PCB <i>i</i> on M2	12	8	2	3	3	5	3	7	43
Total no. of common component in PCB <i>i</i> on M2	36	47	108	184	39	34	33	17	498
Total no. of residual component in PCB <i>i</i> on M2	50	15	3	3	4	8	8	13	104
Assembly time of common component in lot <i>i</i> on M2	12	16	36	61	13	11	11	5.7	166
Assembly time of residual component in lot <i>i</i> on M2	17	5	1	1	1.3	2.7	2.7	4.3	35

Table 6.3은 GSU 방법을 적용하기 위하여 공통 부품과 잔여 부품으로 각각 구분하여 조립 개수와 조립 시간을 표시한 것이고, Table 6.4는 SDS 방법과 GSDS 방법을 적용하는데 필요한 SHP 문제의 해결을 위한 원시 데이터이다.

Table 6.5와 같이 GSDS 방법의 준비 시간은 PCB 간의 공통 부품과 분리된 그룹간의 공통 부품을 구하여 계산한다. 먼저 100개로 주어진 부품 공급부가 허용하는 범위에 따라 PCB를 여러 그룹으로 분류한다. 본 예제에서는 기계 1에서 PCB 1, 3, 5, 2, 7을 한 그룹으로, PCB 8, 6, 4를 한 그룹으로 분류한다. 기계 2에서는 전체 PCB가 한 그룹으로 분류된다. 결과적으로 기계

1에서는 전통적인 방법에 비해 40분의 준비 시간을, 기계 2에서는 25분의 준비 시간을 절감한다. Table 6.5는 GSDS 방법에서 PCB 유형을 그룹화 해가는 과정을 표시한 것이다.

Figure 6.1은 실험 결과를 Gantt 차트로 표시한 것이다. 그 결과 GSDS 방법이 최소의 makespan을 갖는 것으로 나타났다.

4가지 스케줄링 방법에 대한 준비 시간은 다음과 같다. 괄호 안의 표시는 기계 1과 기계 2 각각에 대한 준비 시간을 표시한 것이다. Figure 6.2에 각 방법의 준비 시간을 표시한다.

$$S_{trad} = 255\text{분}, (177/78), S_{GSU} = 190\text{분}, (137/53), S_{SDS} = 213\text{분}, (151/62), S_{GSDS} = 190\text{분}, (137/53).$$

Table 6.4. The common component types between PCBs for use in the SDS and the GSDS methods.

PCB <i>i</i>	1	2	3	4	5	6	7	8
1		3	5	1	4	1	1	2
2	3		9	1	8	2	5	3
3	5	9		6	10	3	5	3
4	1	1	6		7	5	4	2
5	4	8	10	7		3	5	3
6	1	2	3	5	3		4	2
7	1	5	5	4	5	4		7
8	2	3	3	2	3	2	7	

Table 6.5. The saving for set-up times by GSDS method.

PCB type	1	3	5	2	7	8	6	4	total
sum of set-up time using traditional method on M1 for each PCB group	29	70	89	109	126	13	32	51	177
sum of set-up time using GSDS method on M1 for each PCB group	29	66	77	86	98	8	25	39	137
No. of PCB group using GSDS method on M1	1	1	1	1	1	2	2	2	-
set-up saving using GSDS on M1	0	4	12	23	28	5	7	12	40
sum of set-up time using traditional method on M2 for each PCB group	14	20	28	38	48	60	69	78	78
sum of set-up time using GSDS method on M2 for each PCB group	14	19	25	33	38	45	50	53	53
No. of PCB group using GSDS method on M2	1	1	1	1	1	1	1	1	-
set-up saving using GSDS on M2	0	1	3	5	10	15	19	25	25

본 예제에서, 전통적인 방법을 기준으로 GSU 방법과 GSDS 방법을 사용했을 때의 준비 시간의 절감은  $65 / 255 = 25\%$ 인 반면에 SDS 방법에서는  $42 / 255 = 16\%$ 이다.

각 방법에 대한 기계 1과 기계 2에 대한 보유 시간은 각각 다음과 같다.

$$T_1^{trad} = 382.3\text{분}, T_1^{GSU} = 342.3\text{분}, T_1^{SDS} = 356.2\text{분}$$

$$T_1^{GSDS} = 342.3\text{분}$$

$$T_2^{trad} = 278.7\text{분}, T_2^{GSU} = 253.7\text{분}, T_2^{SDS} = 262.7\text{분}$$

$$T_2^{GSDS} = 253.7\text{분}$$

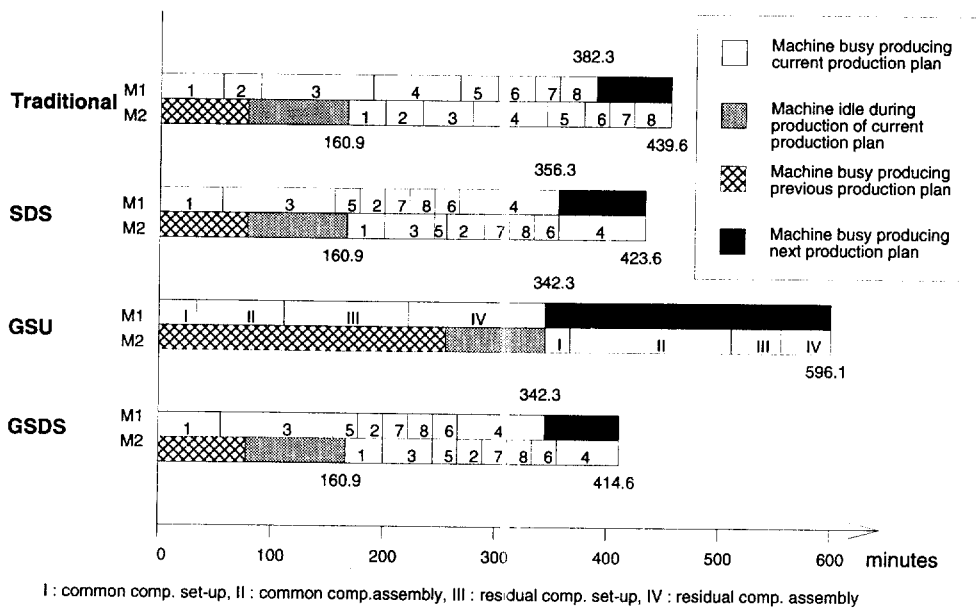


Figure 6.1. Gantt chart for the scheduling methods.

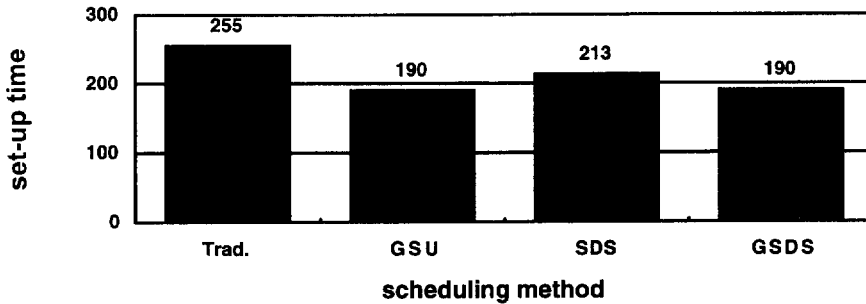


Figure 6.2. The set-up times for industrial data.

기계 1은 조립 라인의 수행에 지배적이다. 즉, 기계 1이 조립 라인에서 정체인 기계이다. GSU 방법과 GSDS 방법을 사용하게 되면 기계 1의 보유 시간 중에  $(382.3 - 342.3) / 382.3 = 10.4\%$ 를 줄일 수 있다. 그러므로 전통적인 방법에 의해 얻어지는 기본적인 생산량 보다 10.4%의 생산량의 증가를 보게 된다. SDS 방법을 사용함으로써 6.8%의 생산량의 증가를 보게 된다.

Table 6.3의 데이터로부터 다음의 재공품 백터를 얻게 된다.

$$W = (W_1, W_2, W_3, W_4, W_5, W_6, W_7, W_8) = (149, 102, 309, 377, 85, 83, 70, 43)$$

여기서,  $WG_t = 1218$ 개 부품,  $I_{trad} = I_{SDS} = I_{GSDS} = 609$ 개 부품,  $I_{GSU} = 1827$ 개 부품

SDS 방법, GSDS 방법을 사용하게 되면 전통적인 방법과 동일한 재공품을 갖는다. GSU 방법을 사용할 경우 전통적인 방법에 비해 세배나 많은 재공품을 갖게 된다. Figure 6.3에 각 방법의 재공품을 표시한다.

### 6.2 랜덤한 데이터를 이용한 실험

C 언어를 이용해서 가상의 데이터를 만들고 각 방법에 해당하는 시뮬레이터를 C 언어를 통하여 구현하여 실험하였다. 실험은 5, 10, 15개의 PCB 유형을 이용하여 전통적인 방법, GSU 방법, SDS 방법, GSDS 방법에 대하여 각각 실험하였으며, 사용한 부품 유형의 종류는 50, 100, 150, 200가지이다. 다음에 제시하는 실험결과는 부품의 공통성에 따라 정리한 것이다.

실제적인 수행 시간은 SDS 방법의 경우 최적 경로를 찾기 위하여 소요되는 시간이 많으며, GSU 방법의 경우 가공된 PCB를 다시 회전시키는데 소요되는 시간이 필요하므로 객관적인 척도에 의한 수행 시간 비교는 생략하기로 한다.

Table 6.6는 50가지의 부품유형에 대해 PCB 유형의 개수를 5, 10, 15로 변화시키며 얻은 결과이다. 효율을 계산한 결과 기준 방법인 전통적인 방법에 비해 GSDS 방법이 준비 시간과 재공품 모두에서 우월한 것으로 나타났으며 특히 PCB의 개수가 증가할수록 효과적이다.

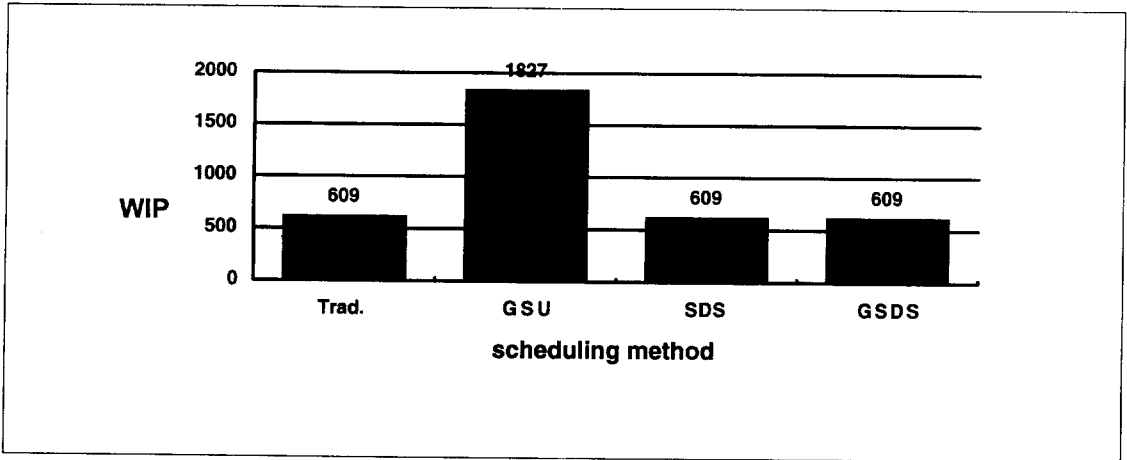


Figure 6.3. The WIP inventory levels for industrial data.

Table 6.6. The result of experiment, when the number of component types is 50.

total no. of PCB	% of comm. comp.	60		70		80		90		avg. % of decrease	
		set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP
		5	Traditional	44.93	25	83.57	50	125.25	87.5	167.3	137.5
5	GSU	23.47	75	37.07	150	44.4	262.5	48.67	412.5	63.5	-200
	SDS	25.2	25	41.83	50	52.52	87.5	58.58	137.5	57.7	0
	GSDS	23.47	25	37.07	50	44.4	87.5	48.67	137.5	63.5	0
	10	Traditional	-	-	91.47	50	166.13	100	224.73	150	-
GSU		-	-	35.43	150	45.53	300	48.6	450	73.1	-200
SDS		-	-	47.47	50	70.47	100	81.23	150	58.7	0
GSDS		-	-	35.43	50	45.53	100	48.6	150	73.1	0
15	Traditional	-	-	-	-	136.83	75	251	150	-	-
	GSU	-	-	-	-	38.6	225	48.43	450	77.6	-200
	SDS	-	-	-	-	59.07	75	93.67	150	60.6	0
	GSDS	-	-	-	-	38.6	75	48.43	150	77.6	0

가상 데이터를 이용한 실험의 결과로 5가지 PCB 유형에 대하여 50가지 부품 유형을 적용한 결과에 대한 준비 시간을 Figure 6.4에 표시하였고, Figure 6.5와 같은 재공품 재고 수준을 얻었다. 이 경우 GSU 방법과 GSDS 방법의 준비 시

간이 가장 작은 것으로 나타났고, 다른 방법에 비해 GSU 방법의 재공품 재고 수준이 세배나 많은 것으로 나타났다.



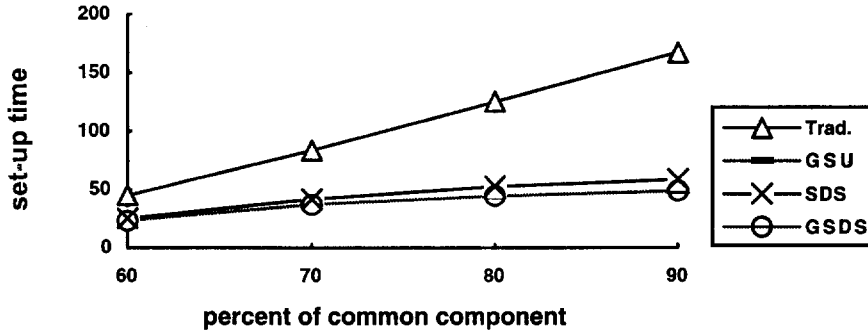


Figure 6.4. The set-up times, when component types are 50 and PCB types are 5.

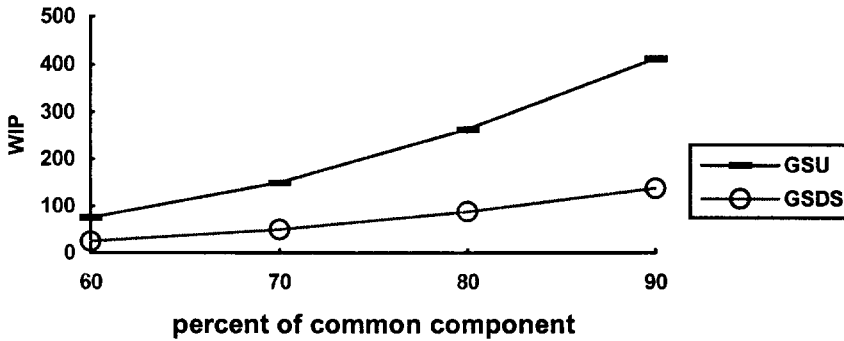


Figure 6.5. The WIP inventory levels, when component types are 50 and PCB types are 5.

동일한 부품 유형에 대하여 PCB 유형의 갯수를 10으로 하여 얻어진 준비 시간을 Figure 6.6에 나타냈었고, 재공품 재고 수준을 Figure 6.7에 제시하였다. 역시 GSU 방법과 GSDS 방법이 가장 짧은 결과를 나타냈고, 재고 수준 역시 GSU의 방법이 GSDS에 비해 3배가 되는 것으로 나타났다.

50가지 부품 유형에 대하여 15가지 PCB 유형을 실험한 경우에 나타나는 준비 시간을 Figure 6.8에 표시하였고, 재공품 재고 수준을 Figure 6.9에 제시하였다. 이 경우 PCB 간의 공통성이 증가할 수록 GSDS 방법과 GSU 방법의 준비 시간이 다른 방법에 상당히 많은 차이로 향상되는 것을 볼 수 있고, 재공품 재고 수준의 경우 GSU 방법이 나쁜 것으로 나타났다.

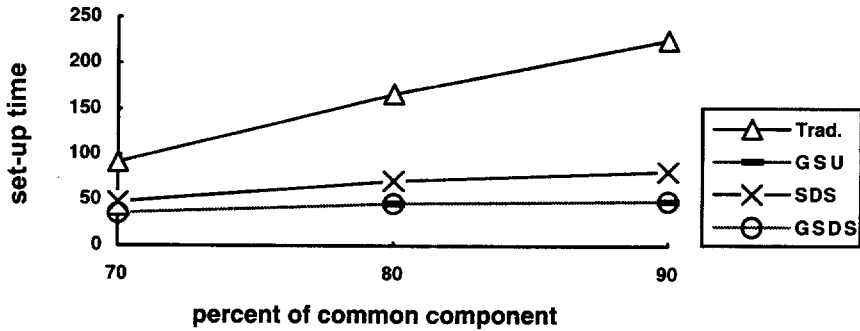


Figure 6.6. The set-up times, when component types are 50 and PCB types are 10.

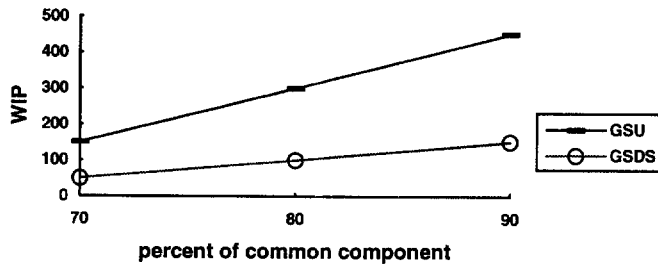


Figure 6.7. The WIP inventory levels, when component types are 50 and PCB types are 10.

Table 6.7은 100가지의 부품 유형에 대해 PCB 유형의 개수를 5, 10으로 변화시키며 얻은 결과이다. 결과로 나타난 준비 시간을 Figure 6.10, 6.12에 각각 나타냈으며, 재공품 재고 수준은

Figure 6.11, 6.13과 같이 GSU 방법이 다른 방법의 세배가 되는 것으로 나타났다. 또한 효율을 계산한 결과 기준 방법인 전통적인 방법에 비해 GSDS 방법이 준비 시간과 재공품 재고 수준 모두에서 우월한 것으로 나타났다.

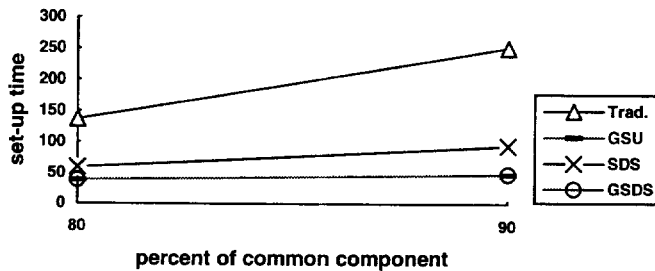


Figure 6.8. The set-up times, when component types are 50 and PCB types are 15.

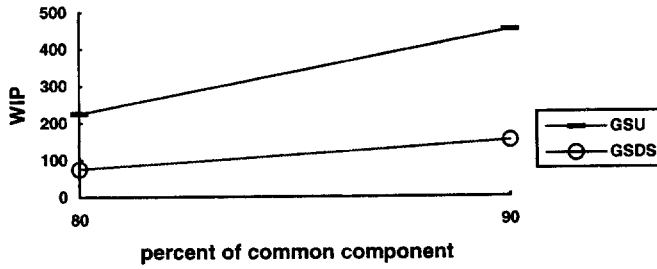


Figure 6.9. The WIP inventory levels, when component types are 50 and PCB types are 15.

Table 6.7. The result of experiment, when the number of component types is 100.

total no. of PCB	% of comm. comp.	50		60		70		80		90		avg. % of decrease	
		set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP
		5	Traditional	69.57	37.5	130.3	75	164.2	100	250.6	175	342.0	287.5
5	GSU	40.62	112.5	68.6	225	73.83	300	89.24	525	97.62	862.5	61.3	-200
	SDS	43.55	37.5	74.7	75	83.17	100	106.6	175	118.6	287.5	55.4	0
	GSDS	40.62	37.5	68.6	75	73.83	100	89.24	175	97.62	287.5	61.3	0
	10	Traditional	-	-	95.47	50	181.9	100	257.2	175	423.2	275	-
10	GSU	-	-	46.47	150	73.47	300	89.75	525	97.72	825	67.9	-200
	SDS	-	-	53.4	50	96.23	100	133.7	175	172.4	275	52.4	0
	GSDS	-	-	46.47	50	73.47	100	89.75	175	97.72	275	67.9	0

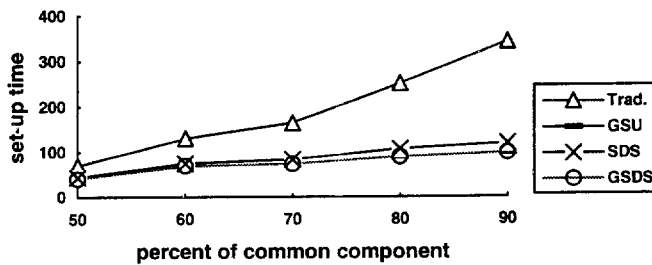


Figure 6.10. The set-up times, when component types are 100 and PCB types are 5.

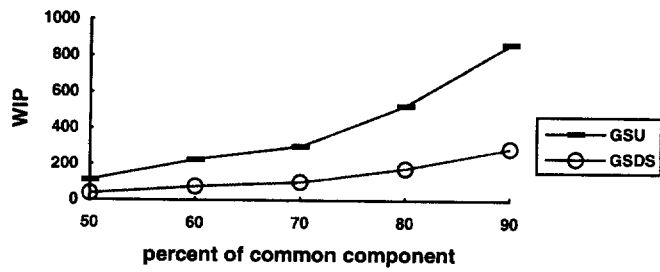


Figure 6.11. The WIP inventory levels, when component types are 100 and PCB types are 5.

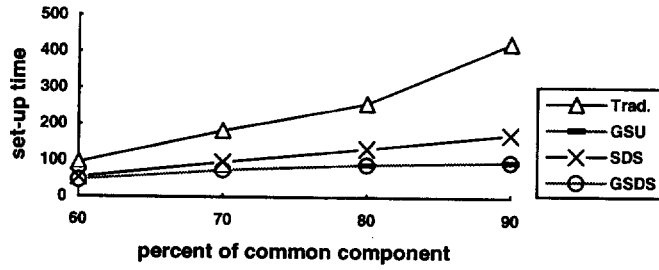


Figure 6.12. The set-up times, when component types are 100 and PCB types are 10.

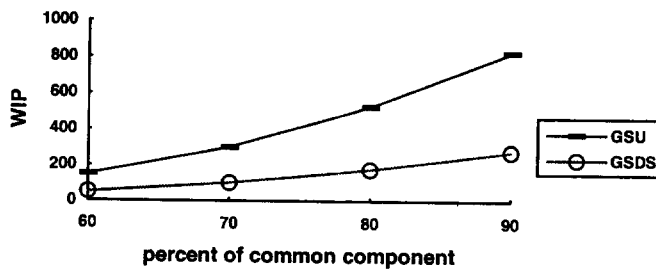


Figure 6.13. The WIP inventory level when component types are 100 and PCB types are 10.

Table 6.8은 150가지의 부품유형에 대해 5가지 PCB 유형에 관해 실험한 결과이다. 결과로 나타난 준비 시간을 Figure 6.14에 나타냈으며, 재공품은 Figure 6.15와 같이 GSU 방법이 다른 방법

의 세배가 되는 것으로 나타났다. 또한 효율을 계산한 결과 기준방법인 전통적인 방법에 비해 GSDS 방법이 준비 시간과 재공품 모두에서 우월한 것으로 나타났다.

Table 6.8. The result of experiment, when the number of component types is 150.

% of comm. comp.		50		60		70		80		90		avg. % of ecrease	
		set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP
5	Traditional	48.77	25	155.02	87.5	294.24	187.5	412.32	300	515.69	437.5	-	-
	GSU	31.53	75	82.1	262.5	122.52	562.5	138.61	900	146.8	1312.5	63.4	-200
	SDS	32.03	25	89.9	87.5	144.8	187.5	166.02	300	178.58	437.5	57.1	0
	GSDS	31.53	25	82.1	87.5	122.52	187.5	138.61	300	146.8	437.5	63.4	0

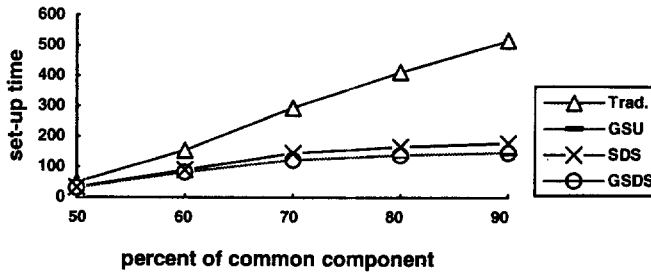


Figure 6.14. The set-up times, when component types are 150 and PCB types are 5.

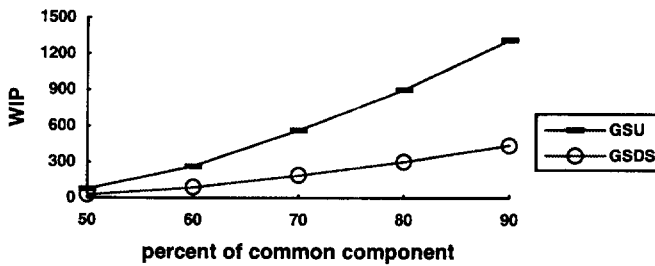


Figure 6.15. The WIP inventory levels, when component types are 150 and PCB types are 5.

Table 6.9는 200가지의 부품유형, 5가지 PCB 유형에 대해 실험한 결과이다. 결과로 나타난 준비 시간을 Figure 6.16에 나타냈으며, 재공품 재고 수준은 Figure 6.17과 같이 GSU 방법이 다른

방법의 세배가 되는 것으로 나타났다. 또한 효율을 계산한 결과 기준방법인 전통적인 방법에 비해 GSDS 방법이 준비 시간과 재공품 재고 수준 모두에서 우월한 것으로 나타났다.

Table 6.9. The result of experiment, when the number of component types is 200.

% of comm com		50		60		70		80		90		avg. % of decrease	
		set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP	set-up	WIP
5	Traditional	116.31	62.5	260.36	150	378.3	275.5	535.51	387.5	682.72	575	-	-
	GSU	67.98	187.5	127.64	450	161.05	826.5	183.52	1162.5	195.4	1725	62.7	-200
	SDS	71.76	62.5	143.02	150	188.73	275.5	202.83	387.5	239.24	575	57.1	0
	GSDS	67.98	62.5	127.64	150	161.05	275.5	183.52	387.5	195.4	575	62.7	0

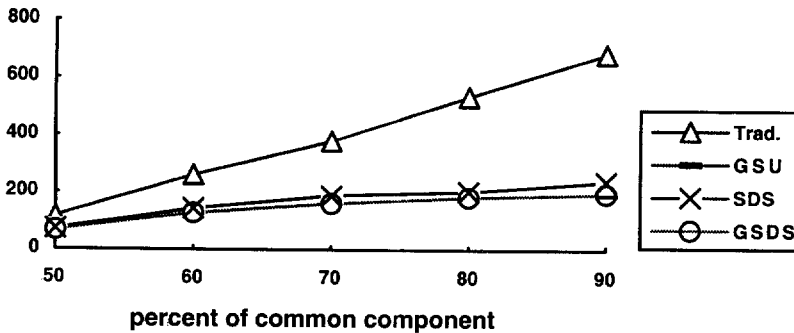


Figure 6.16. The set-up times, when component types are 200 and PCB types are 5.

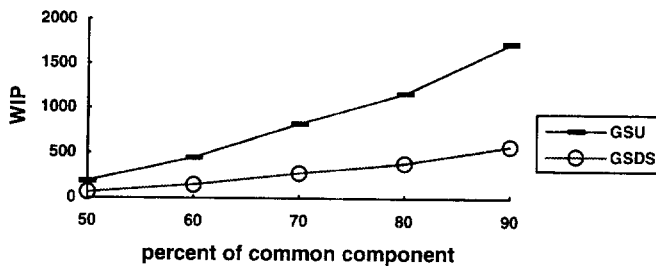


Figure 6.17. The WIP inventory levels, when component types are 200 and PCB types are 5.

## 7. 결 론

### 7.1 스케줄링 방법의 선택

GSU 방법, SDS 방법, GSDS 방법에 비해 통적인 생산 방식의 주요한 이점은 공정관리의 단순성이다. 이것은 전통적인 방법의 두가지 특성에서 유래된 것으로 그것은 다른 전 PCB 유형과는 완전한 구분과 각 기계의 대기열에서 각 PCB 유형이 정해진 위치를 갖는다는 것이다.

SDS 방법과 GSDS 방법은 후자의 특성 측면에서 전통적인 방법과 유사하다. SDS 방법과 GSDS 방법이 복잡한 이유는 각 PCB 유형군 간의 순서에 의존한 준비 시간을 계산하고, SHP 문제를 풀어야 한다는 것이다. 그러나 그룹의 크기가 별로 크지 않으면 적절한 컴퓨터 소프트웨어에 의하여 쉽게 해결 할 수 있으며, GSDS 방법의 경우 그 해가 최적값이 아닌 근사값을 갖더라도 이차적인 절감 방법이 존재하므로 비교적 컴퓨터 수행 시간이 적은 발전적 기법을 사용해도 된다.

한편, GSU 방법은 다른 세 방법에 비해 더 복잡하다. GSU 방법은 그 수행 이전에 그리고 이 방법을 적용하는 동안 수행되어야만 할 몇 가지 업무가 있다. 공통 부품을 잔여 부품으로부터 구분해야 하며, 각 부품을 기계의 특정 위치에 할당해야 하고, 그에 따라 조립 프로그램이 수정되어야 한다는 것이다. 두가지 최적 조립 경로가 각 PCB 유형에 필요한데 한 가지는 공통 부품에 대한 것이고 또 하나는 잔여 부품에 대한 것이다. 각 PCB는 각 기계에 두번씩 load되어야 한다. 재공품 재고에 관련된 생산 단계, buffer에서의 위치 등의 모든 정보는 통제할 수 있어야 한다. 이런 이유에서 높은 수준의 생산 통제

시스템이 GSU 방법을 적용하기 위한 선행 조건이 된다.

### 7.2 연구 결과

본 논문에서는 PCB 조립 라인의 생산 유형에 필요한 스케줄링 방법을 비교하였다. 우리가 연구한 생산 라인은 직렬의 두 조립 기계로 구성되었으며, 중간 정도의 생산량, 제한된 생산 능력, 부품의 공통성, 부품 공급부의 제한된 수, 무시할 만한 생산 교체 시간과 주어진 주단위 또는 일단위의 생산 계획을 갖는다는 특징이 있다.

세 방법 모두 준비 시간의 절감과 높은 생산성이라는 측면에서 전통적인 스케줄링 방법에 비해 우월하다. GSU 방법과 GSDS 방법은 생산성이라는 측면에서 SDS 방법보다 수행도가 우월한 것으로 나타나며, 또한 SDS 방법과 GSDS 방법은 평균 재공품 재고 수준이라는 측면에서 GSU 방법보다 우월하다.

특정 생산 현장에서 사용할 수 있는 방법의 결정은 몇 가지 고려 조건에 의해 결정된다. 일반적으로 전통적인 방법은 공통 부품의 수가 작을 때 사용해야만 한다. 따라서 작은 준비 시간을 절감하기 위한 공정관리 상의 복잡함이 없게 된다. GSU 방법은 PCB 조립 라인이 생산공정상의 정체 작업인 경우에 선택하게 되며, 이때 얻어지는 생산성의 증가는 전체 공정에 중요한 영향을 미친다. GSU 방법을 수행하기 위해서는 많은 수의 공통 부품과 높은 수준의 공정관리를 필요로 한다. SDS 방법과 GSDS 방법은 공통 부품이 PCB 유형 사이에 고루 분포되어 있는 경우 다른 방법에 비해 더 우월하다. SDS 방법과 GSDS 방법의 운영 상의 단순성과 감소된 재공품 재고 수준은 GSU 방법에 비해 우월하다. GSDS 방법은 GSU 방법이나 SDS 방법에 비해

공통 부품의 수나 분포에 상관없이 어떤 PCB 조립 라인에도 적용이 가능하며, 적용했을 때 얻을 수 있는 이익도 큰 것으로 나타났다.

### 7.3 향후 연구 과제

최근에 관심 분야가 되고 있는 PCB 조립 라인 전체에 대한 운영 최적화를 위해서는 PCB를 조립 라인에 투입하는 순서, 투입된 각 PCB를 효과적으로 작업하기 위한 작업 순서와 부품 배치의 문제가 필수적이다. 따라서 본 논문에서 제시한 PCB 투입 순서의 결정을 위한 GSDS 방법은 작업 순서와 부품 배치를 결정하는 알고리즘과의 결합을 통하여 전체 PCB 조립 라인의 생산성을 향상하는 데 중요한 역할을 할 것이다. 차후의 연구는 몇 가지 방향으로 이루어 질 수 있는데, 그것은 두 기계 이상으로 구성된 더 큰 조립 라인으로 확장될 수도 있으며, 결합된 방식을 통해 더 우월한 수행도를 얻는 방법을 개발할 수도 있다.

## 참 고 문 헌

- [1] Askin, R. G. and Standridge, C. R., 1993, *Modeling and Analysis of Manufacturing Systems*, John Wiley & Sons.
- [2] Ben-Arieh, D. and Chang, P. T., 1994, "An Extension to the p-Median Group Technology Algorithm," *Computers Operations Researches*, Vol. 21, No. 2, pp. 119-125.
- [3] Ben-Arieh, D. and Dror, M., 1989, "Group Scheduling using Group Technology Concepts," *International Journal of Computer Integrated Manufacturing*, Vol. 2, No. 4, pp. 186-193.
- [4] Ben-Arieh, D. and Dror, M., 1990, "Part Assignment to Electronic Insertion Machines: Two Machine Case," *International Journal of Production Researches*, Vol. 28, No. 7, pp. 1317-1327.
- [5] Ben-Arieh, D. and Maimon, O., 1992, "Annealing Method for PCB Assembly Scheduling on Two Sequential Machines," *International Journal of Computer Integrated Manufacturing*, Vol. 5, No. 6, pp. 361-367.
- [6] Brandeau, M. L. and Billington, C. A., 1991, "Design of manufacturing cells : operation assignment in printed circuit board manufacturing," *Journal of Intelligent Manufacturing*, Vol. 2, pp. 95-106.
- [7] Carmon, T. F., Maimon, O. Z., Dal-El, E. M., 1989, "Group set-up for printed circuit board assembly," *International Journal of Production Research*, Vol. 27, No. 10, pp. 1795-1810.
- [8] Cunningham, P. and Browne, J., 1986, "LISP-based heuristic scheduler for automatic insertion in electronics assembly," *International Journal of Production Research*, Vol. 24, No. 6, pp. 1395-1408.
- [9] Dar-El, E. M. and Maimon, O., 1988, "Proposed Scheduling Methods for Printed Circuit Board Assembly," *Annals of the CIRP*, Vol. 37, No. 1, pp. 13-15.
- [10] Dudewicz, E. J. and Mishra, S. N., 1988, *Modern Mathematical Statistics*, Jhon



Wiley & Sons.

- [11] Fathi, Y. and Taheri, J., 1989, "A mathematical model for loading the sequencers in a printed circuit pack manufacturing environment," *International Journal of Production Research*, Vol. 27, No. 8, pp. 1305-1316.
- [12] Feldmann, K. and Roth, N., 1991, "Optimization of Set-up Strategies for Operating Automated SMT Assembly Lines," *Annals of the CIRP*, Vol.40, No. 1, pp. 433-436.
- [13] Gallagher, C. C. and Knight, W. A., 1986, *Group Technology Production Methods in Manufacture*, Ellis Horwood Limited.
- [14] Golden, B., Bodin, L., Doyle, T., Stewart, W., 1980, "Approximate Traveling Salesman Algorithms," *Operations Research*, Vol. 28, pp. 694-711.
- [15] Hillier, F. S and Lieberman, G. J., 1990, *Introduction to Operations Research*, Mcgraw-Hill.
- [16] Kusiak, A., 1992, *Intelligent Design and Manufacturing*, John Wiley & Sons.
- [17] Maimon, O. and Shtub, A., 1991, "Grouping Methods for printed circuit board assembly," *International Journal of Production Research*, Vol. 29, No.7, pp. 1379-1390.
- [18] Maimon, O. Z., Dar-El, E. M., Carmon, T. F., 1993, "Set-up saving schemes for printed circuit boards assembly," *European Journal of Operational Research*, Vol. 70, pp. 177-190.
- [19] Proust, C., Gupta, N. D., Deschamps, V., 1991, "Flowshop scheduling with set-up, processing and removal times separated," *International Journal of Production Research*, Vol. 29, No. 3, pp. 479-493.
- [20] Sule, D. R., 1992, "A heuristic procedure for component scheduling in printed circuit pack sequences," *International Journal of Production Research*, Vol. 30, No. 5, pp. 1191-1208.