〈論 文〉 2-4-3

ZVS를 이용한 고주파 공진 인버터(SEPP형)의 특성해석과 설계

閔丙才 · 盧采均 · 金東熙 · 金鍾海 · 文昶琇

Characteristic Analysis and Design of High Frequency Resonant Inverter(SEPP Type) using ZVS

Byeong-Jae Min · Chae-Gyun Ro · Dong-Hee Kim · Jong-Hae Kim · Chang-Soo Moon

요 약

본 논문은 스위치 턴 온 · 오프시의 스위칭 손실을 줄이기 위해서, 소프트 스위칭 기법인 ZVS(Zero-Voltage Switching)을 도입하여 회로의 동작 해석과 설계에 관해 기술 하였다.

또한, 제안 회로의 해석은 무차원화 파라메타를 도입하여 범용성 있게 기술하였고, 운전 특성을 스위칭 주파수와 제 파라메타에 따라 특성 평가를 하였다.

이론 해석에서 얻은 특성값을 기초로한 회로 설계 기법의 일 예를 제시하였다.

첨가해서, 실험을 통해 이론 해석의 정당성을 입증하였으며, 향후 유도 가열 조리기 등의 전원 시스템에 응용가능성을 보여주고 있다.

ABSTRACT

This paper has described about principle and form of proposed circuit made use of soft switching technology ZVS(Zero Voltage Switching) to reduce turn on and off loss at switching.

Also, the analysis of the proposed circuit has described generally by using normalized parameter and operating characteristics have been evaluated as to switching frequency and parameters.

Based on the characteristics value, a method of the circuit design is proposed.

In addition, this paper proves the propriety of theoretical analysis in terms of the experimental waveforms.

In the future, this proposed inverter shows that it can be practically used as power source system for induction cooker etc.

Key Words: ZVS, Normalized parameter, Operating characteristics, Circuit design, Induction cooker

1. 서 론

최근 고내압, 고출력 및 고속동작으로 각광받고 있는 Power-MOSFET, IGBT, SIT 등을 이용한 새로운 전력변환 회로기술이 속속 연구 개발되고 있다.[1][2][3]

전력용 스위칭 반도체소자를 고속동작으로 구동함에 따른 문제점으로서는 스위칭손실의 증가를 들 수 있다.

기존의 PWM방식에서는, 고주파화를 실현시키는데 있어, 스위치에 걸리는 전압 혹은 전류파가 구형파로 되어지고, 이로 인해, 회로 내의 누설인덕턴스, 스위칭소자의 Charge Dump등으로 인한 dv/dt, di/dt 스트레스등이 문제점으로 되어있다.

그래서 이를 극복하기 위한 한 방편으로 주전력변환회로를 공진형으로 구성하기도 하고, 또 스위칭손실을 저감시키기 위한 기술로 E급 스위칭, ZVS(Zero-Voltage Switching) 및 ZCS(Zero-Current Switching)등이 제안되고 있다.[4][5][6]

본 연구에서는 상기와 같은 기술적 배경으로 SEPP (Single-Ended-Push-Pull)전압형 고주파 인버터에 유도가열부하계를 모델로 선정하여, ZVS기법을 도입한 부하공진방식의 고주파 인버터에 관해 기술하고 있다.

또한, 이론해석을 통해 인버터의 특성평가를 범용성있게 표현하고 있을 뿐만아니라 정상운전중 부하를 개방 또는 재투입하였을 경우의 과도운전특성에 대해서도 기술 하고 있다.

첨가해서, 특성평가에서 산출한 특성치를 기초로한 회로 설계 기법의 일 예도 제시하고 있다.

더욱이, Power-MOSFET를 연구대상회로의 스위칭소자로 적용해 실험을 통하여 이론해석의 정당성을 뒷받침하고 있다.

2. 특성해석

2.1 회로 구성

그림 1은 SEPP형 고주파 공진인버터의 스위치(S_2)양단에 병렬로 커패시터(C_2)를 연결하여 ZVS 기법을 도입한 SEPP형 고주파 공진인버터의 주회로 구성을 나타내고 있다.

스위칭 소자(S_1, S_2)는 자기소호형소자라면 어떤 것이나 가능하며, 다이오드(D_1, D_2)는 회로 운전 특성상 나타나는 무효전류를 흘려주기 위한 통로로 사용되고 있다.

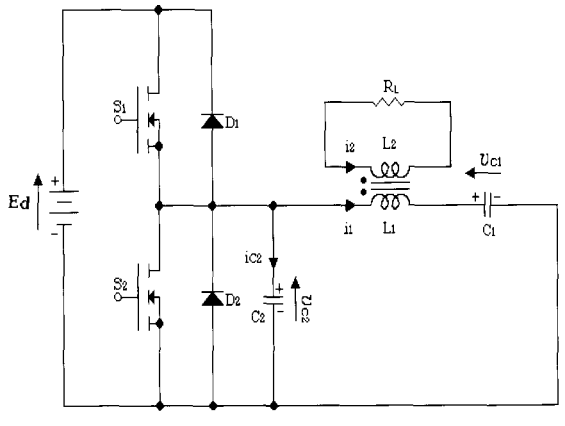


그림 1 ZVS를 이용한 SEPP형 고주파 공진 인버터
Fig. 1 SEPP Type High Frequency Resonant Inverter using ZVS

부하로는 유도가열부하를 모델로 하고 있으며, 공진 회로구성은 워킹코일의 1차측 인덕턴스 L_1과 공진용 커패시터 C_1으로 구성되어 있다.

또한, 워킹코일 L_1과 부하의 인덕턴스 L_2와의 상호유도에 의한 누설 인덕턴스 분도 공진용 인덕턴스로 사용하고 있다.[7]

본 회로에서는 스위칭 주파수(fsw)가 공진주파수(fr)보다 큰경우 턴 · 온시에는 스위칭 손실이 "영"이 된다.

턴 · 오프시는 스위칭 주파수에 비례하여 큰 손실이 발생하므로 무손실 턴 · 오프 캐패시터(C_2)를 사용하여 턴 · 오프 손실을 최소화 하는 SEPP형 고주파 공진인버터로 동작된다.

2.2 ZVS동작을 위한 휴지시간의 결정

그림 1에서 전원전압(E_d)은 다음과 같이 정의된다.

$$\therefore E_d = \begin{cases} E_d & for \quad 0 < \omega t \le \pi \\ 0 & for \quad \pi < \omega t \le 2\pi \end{cases}$$

전류 i_1은 식(1)과 같이 정현파상으로 나타난다.

$$i_1 = I_m \sin(\omega t - \phi) \tag{1}$$

따라서, C_2의 전압은 식(2)와 같다.

$$\therefore v_{c2}(\omega t) = \frac{I_m}{\omega c_2}[\cos(\omega t - \phi) - \cos\phi] \tag{2}$$
$$(0 < t < t_c)$$

식(2)에서 v_{c2}의 충전시간은 식(3)과 같다.

$$\therefore t_c = \frac{1}{\omega}\left\{\cos^{-1}\left[E_d \cdot \frac{\omega c_2}{I_m} + \cos\phi\right] + \phi\right\} \tag{3}$$

만약 C_2의 충전시간이 회로의 한 주기 $T=1/f$ 보다 훨씬 작다고 가정하면, 그림 2의 동작 파형에서 ①의 영역이 아주작아진다고 볼수 있으므로 식(4)와 같이 볼수 있다.

$$I_{c2} = I_m \sin\phi \tag{4}$$

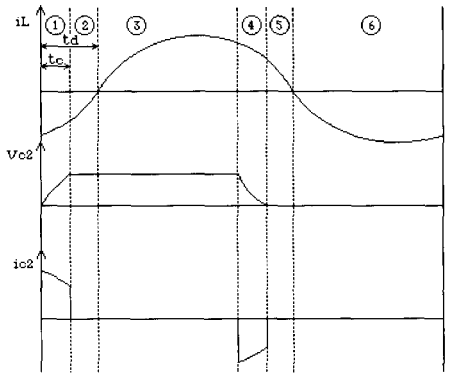


그림 2 동작 패턴 ($f_r < f_{sw}$)
Fig. 2 Operating Pattern ($f_r < f_{sw}$)

$$(\text{단, } I_m = \frac{2 \cdot E_d}{\phi} \cdot \frac{\cos\phi}{R})$$

그러므로 C_2의 충전시간은 식(5)와 같다.

$$\therefore t_c = \frac{E_d \cdot c_2}{I_{c2}} = \frac{E_d \cdot c_2}{I_m \sin\phi} \le t_D \tag{5}$$

식(5)로부터 휴지시간(①+②구간)의 최소값은 식(6)으로 된다.

$$t_{D\min} = \frac{c_2 \cdot E_d}{I_{c2}} = \frac{c_2 \cdot E_d}{I_m \sin\phi} \tag{6}$$

2.3 회로 해석

표 1은 그림 1의 스위칭소자(S_1, S_2)와 다이오드(D_1, D_2)의 온 · 오프 동작과 ZVS용 커패시터(C_2)의 충 · 방전에 의해서 이루어지는 동작 모드를 나타내고 있다.

표 1 동작 모드
Table 1 Operating Mode

MODE	S_1	S_2	D_1	D_2	Remarks	Total Mode
1					C_2 : Charging period	Mode A
2			ON			Mode B
3	ON					Mode B
4					C_2 :Discharging period	Mode A
5				ON		Mode C
6		ON				Mode C

그림 1의 회로는 스위칭 주파수 ($f_{s\omega}$)가 공진주파수 보다 (f_r)큰 경우에만 ZVS동작이 가능하고, 스위칭 주파수 ($f_{s\omega}$)가 공진주파수 (f_r)보다 작은 경우는 ZVS동작이 불가능하다.

만약, (f_r)이 ($f_{s\omega}$)보다 큰 경우, 다이오드의 역회복시간에 따른 전원단락현상을 초래할수 있으므로, 하드웨어적으로 안정동작을 기대할 수 없다.[8]

이 인버터의 동작은 식(7)의 상태 방정식으로 표현할 수 있고, 스위치 (S_1, S_2)와 다이오드(D_1, D_2)의 온 · 오프상태에 따라 식 (8)(9) 및 (10)과 같이 대표적으로 3개의 모드로 설명될 수 있다.

표 2 정규화 파라메타
Table 2 Normalized parameter

	Reference Value	Normalized Value
Voltage	E_d	$V^*(Z)=V(t)/E_d$
Current	$I=E_d/Z_s$	$i^*(Z)=i(t)/I$
Time	$T_o=1/f_{sw}$	$Z=t/T_o$
Frequency	$f_r=1/2\pi\sqrt{L_sC_s}$	$\mu=f_{sw}/f_r$
Impedance	$Z_s=2\sqrt{L_s/C_s}$	$\lambda=R/Z_s$
Power	$P_s=E_d \cdot I$	$P^*(Z)=P(t)/P_s$

<Remarks>

f_{sw} : Operating Frequency of Inverter

T_o : Operating Period of Inverter

$L_s=L_1$, $C_s=C_1$, $C_2/C_1=a$, $a = L_2/L_1$

$b = k\sqrt{a}$, $c = b/(b^2 - a)$

각 모드별 회로상태방정식을 회로해석의 범용성을 부여하기 위해 표 2에서 나타낸 정규화 제어변수를 도입하였다.

$$\frac{dX^*}{dt^*} = A \cdot X^* + B \cdot U^*$$
$$Y = C \cdot X \tag{7}$$

여기서 $X = [i1^*, i2^*, Vc1^*, Vc2^*]^T$, $U^* = 1$ 이고 각 모드별 A, B, C는 다음과 같다.

MODE A

$$A = \begin{bmatrix} 0 & -\frac{4\pi\lambda \cdot c}{\mu} & -\frac{4\pi a \cdot c}{\mu \cdot b} & \frac{4\pi a \cdot c}{\mu \cdot b} \\ 0 & -\frac{4\pi\lambda \cdot c}{\mu \cdot b} & \frac{4\pi \cdot c}{\mu} & -\frac{4\pi \cdot c}{\mu} \\ \frac{\pi}{\mu} & 0 & 0 & 0 \\ \frac{\pi \cdot a}{\mu} & 0 & 0 & 0 \end{bmatrix}$$

$$B = [0 \quad 0 \quad 0 \quad 0]^T$$
$$C = [0 \quad 1 \quad 0 \quad 0] \tag{8}$$

MODE B

$$A=\begin{bmatrix} -\frac{4\pi a\lambda_1\cdot c}{\mu\cdot b} & -\frac{4\pi\lambda\cdot c}{\mu} & 0 & \frac{4\pi a\cdot c}{\mu\cdot b} \\ -\frac{4\pi\lambda_1\cdot c}{\mu\cdot b} & -\frac{4\pi\lambda\cdot c}{\mu\cdot b} & 0 & \frac{-4\pi\cdot c}{\mu} \\ \frac{\pi}{\mu} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B=[\frac{4\pi a\cdot c}{\mu} \quad \frac{4\pi\cdot c}{\mu} \quad 0 \quad 0]^T$$

$$C=[0 \quad 1 \quad 0 \quad 0] \qquad (9)$$

MODE C

$$A=\begin{bmatrix} 0 & -\frac{4\pi\lambda\cdot c}{\mu} & 0 & \frac{4\pi a\cdot c}{\mu\cdot b} \\ 0 & -\frac{4\pi\lambda\cdot c}{\mu\cdot b} & 0 & -\frac{4\pi\cdot c}{\mu} \\ \frac{\pi}{\mu} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B=[0 \quad 0 \quad 0 \quad 0]^T$$

$$C=[0 \quad 1 \quad 0 \quad 0] \qquad (10)$$

그림 3은 각 동작 모드 판정과 회로동작의 특성평가를 행하기 위한 수치해석의 플로 챠트를 나타내고 있다.

회로의 파라메타(λ, μ, κ)를 설정하고, 정규화 시간 Z를 0에서부터 임의의 step으로 증가시키면서 스위치 전류 i_l*과 ZVS용 커패시터 양단전압 V_{c2}*의 전류 방향과 전압의 크기에 따라 모드 판정을 하고 있다.

만약 정규화 시간 Z 〉 =1.0인 1주기 동안의 계산이 끝나면 최종치와 초기치에 따라 정상 판정을 한다. 정상상태에 도달하지 않으면 최종치를 다음의 초기치로 대입한 후 위와 같은 방법으로 계산을 하고, 정상 상태에 도달하면 제특성을 계산한다.

여기서 정상판정은 전체 상태변수의 초기치와 최종치의 절대값의 차가 각각 지정한 범위내로 들면 정상상태로 판정을 하여 제특성값을 산정하였다.

그림 4(a)(b)는 μ=1.4, λ=0.28, κ=0.7으로 하였을 경우, 인버터 각부분의 정상운전시 이론파형을 보여주고 있다.

그림 5(a)(b)는 이론해석의 정당성을 입증하기 위해서 실험을 통한 실측파형을 보여주고 있다. 실험에 사용한 실험 정수는 표 3과 같다.

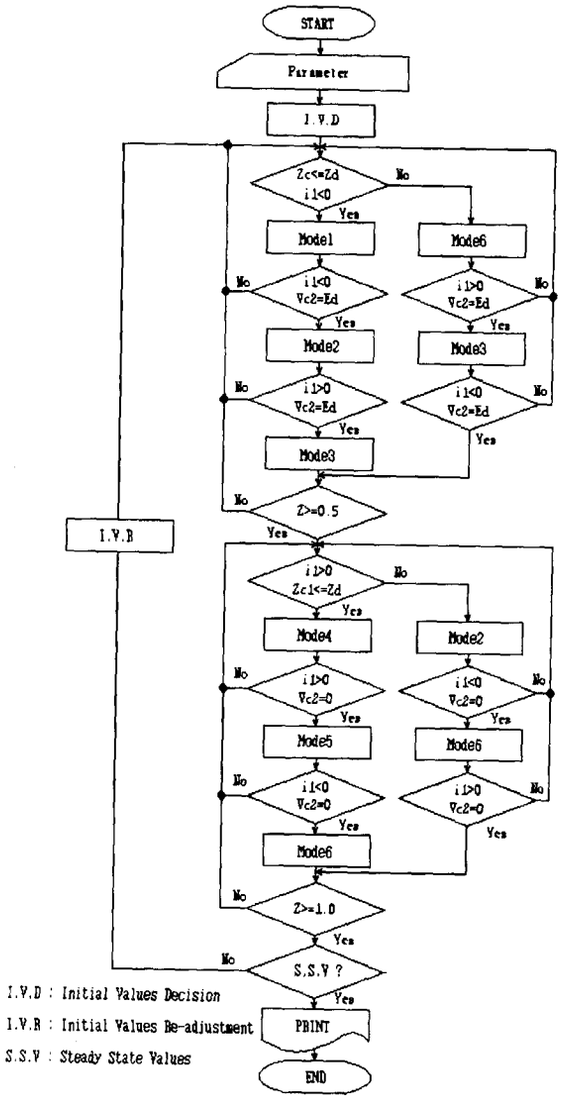
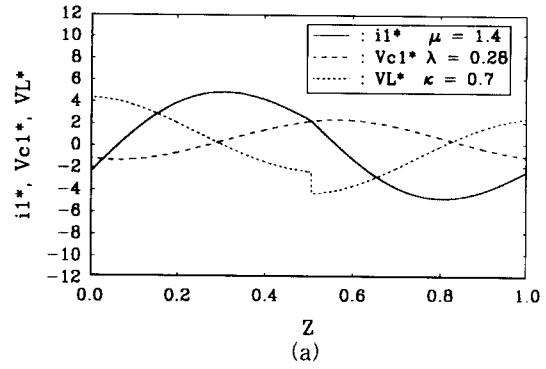


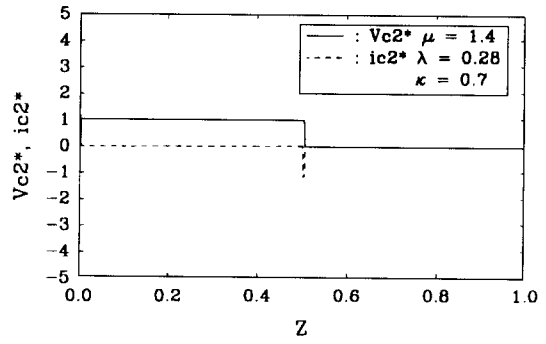
그림 3 해석 흐름도
Fig. 3 Flow chart

표 3 실험 정수
Table 3 Experimental Parameter

Circuit Parameter	Rating	Circuit Parameter	Rating
Input Voltage	50(V)	Resonant Capacitor(C_1)	330(nF) 640(V)
Power-MOSFET (PD7M440H8J)	400(V) 20(A)	Resonant Reactor(L_1)	85(μH)
ZVS Capacitor(C_2)	3.3(nF) 1(Kv)	Resonant Frequency	30(Khz)

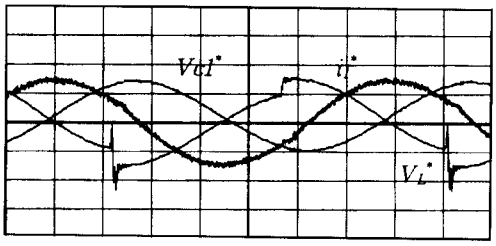


(a)

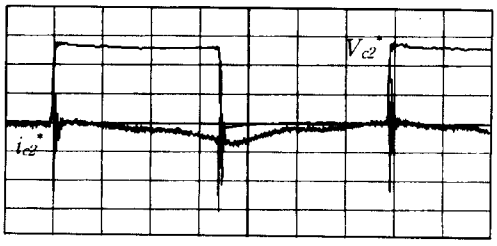


(b)

그림 4 이론파형
Fig. 4 Theoretical Waveforms



(a) (i_l^*, Vcl^*, V_L^*)
(Voltage : 100(V)/div, Current : 5(A)/div)



(b) (V_{c2}^*, i_{c2}^*)
(Voltage : 20(V)/div, Current : 500(mA)/div)

그림 5 실험 파형
Fig. 5 Experimental Waveforms

3. 특성평가

그림 6는 그림 1회로의 정상운전동작영역을 μ,λ 및 k를 파라메터로 하여 나타내고 있다.

그림에서 알 수 있듯이, 3차원 표면상은 동작이 가능한 영역이고, 표면을 벗어난 부분은 정상동작이 이루어지지 않는 영역이다.

또, 결합계수(k)가 $0.3 \geq k$ 또는 $k \geq 0.8$인 경우에는, 인버터가 정상 동작을 할 수 없으며, μ와 λ를 바꾸더라도 k가 $0.3 \leq k \leq 0.8$의 범위에서는 인버터가 정상동작을 하고 있음을 알 수 있다.

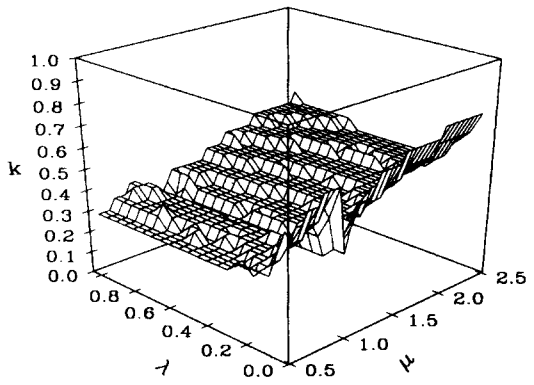


그림 6 인버터의 운전 영역
Fig. 6 Operating Region of Inverter

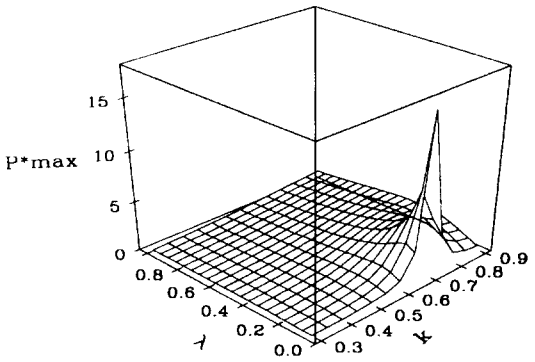


그림 7 출력전력 특성(P^*_{max})
Fig. 7 Characteristics of Output Power(P^*_{max})

그림 7은 μ=1.4일 때 λ와 k를 파라메타로 하였을 경우의 출력전력(P^*_{max})을 나타내고 있으며, 정규화 저항(λ)과 결합계수(k)를 변화시켰을 경우, k=0.7에서 출력전력(P^*_{max})이 최

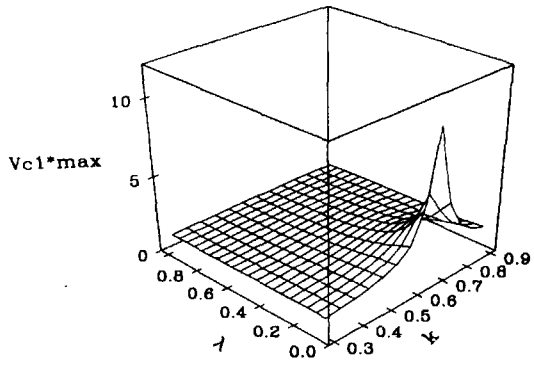


그림 8 커패시터의 최대전압 특성
Fig. 8 characteristics of Peak Capacitor Voltage($V_{c1}^*{}_{max}$)

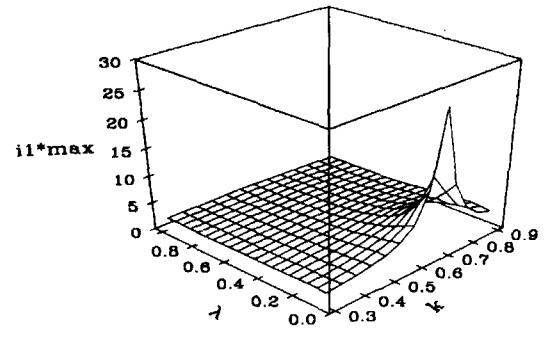


그림 9 스위치 최대전류 특성
Fig. 9 Characteristics of Peak Current($i_1^*{}_{max}$)of Switch.

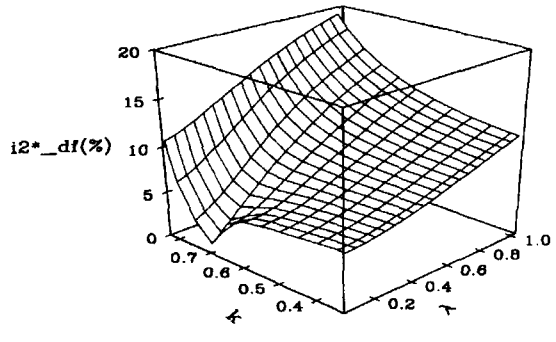


그림 10 출력전류(i_2^*)의 왜형률
Fig. 10 Distortion Factor of Output Current(i_2^*)

대가 된다는 것을 알 수 있다.

k=0.3이하가 되면 누설인덕턴스가 매우 커서 비공진 상태가 되어 정상운전이 불가능하고, k=0.8이상에서는 밀 결합이 되어 누설인덕턴스가 대단히 적어 공진이 일어나지 않는다.

그림 8은 μ=1.4일 때 k와 λ를 파라메타로 한 경우의 공진용 커패시터(C_1) 양단에 걸리는 최대전압($V_{c1}^*{}_{max}$)특성을 나타내고 있다.

이 특성치는 회로 설계시 커패시터의 내압을 결정하는 유용한 자료로 사용된다.

그림 9는 μ=1.4일 때 λ와 k를 파라메터로 하였을 경우, 스위치 전류의 최대값($i_1^*{}_{max}$)을 나타내고 있다.

그림에서 알 수 있듯이, 본 회로는 공진주파수가 결합계수에 많은 영향을 받고 있으며, 이 변화에 따라 누설인덕턴스도 변화되므로 운전동작점을 공칭주파수에 항시 추종 할 필요가 있다.

그림 10은 μ=1.4일 때 λ와 k를 파라메타로 하였을 경우, 출력전류(i_2^*)의 왜형율을 나타내고 있다.

그림에서 보는 바와같이 λ가 증가함에 따라 비공진 상태로 접근해가고 있으므로 출력파형의 왜형률은 증가하고 있다. 또, k=0.7을 기준점으로 하여 그 점을 벗어난 경우 왜형률은 증가하고 있다. 이는 k가 너무 크면 밀 결합상태로 되어 공진이 일어나지 않기 때문이다.

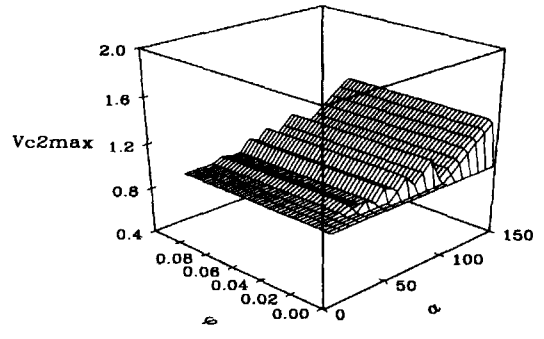


그림 11 ZVS 캐패시터(C_2)의 최대전압
Fig. 11 Peak Voltage($V_{c2}^*{}_{max}$) of ZVS Capacitor(C_2)

그림 11은 k=0.7, μ=1.4, λ=0.05로 고정하고, 공진용 커패시터(C_1)와 ZVS용 커패시터(C_2)의 용량비(α)에 따른 ZVS용 커패시터 최대전압($V_{c2}^*{}_{max}$)를 나타내고 있다.

그림에서 알 수 있듯이, 데드타임(φ)과 용량비(α)의 값이 커짐에 따라 ZVS용 커패시터의 최대전압($V_{c2}^*{}_{max}$)도 증가하는 특성을 보여주고 있다.

ZVS용 커패시터 전압이 기준값(전원전압)을 초과하지 않는 영역내에서 용량비(α) 또는 데드타임(φ)을 선정하는 것이 바람직하다고 사료된다.

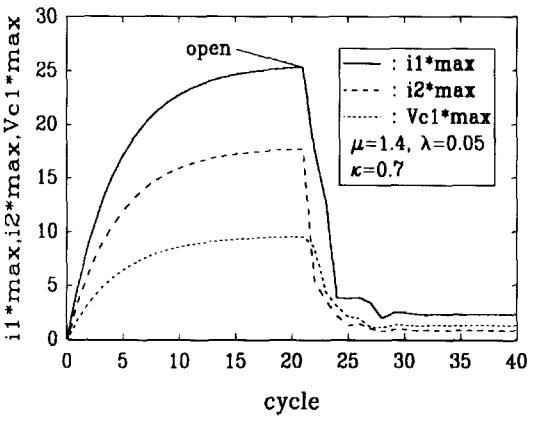


그림 12 부하개방시 특성
Fig. 12 Characteristics for case of Load Open

그림 1의 회로를 전자조리기용 고주파 전원으로 이용할 경우, 정상운전중에 부하를 갑자기 개방하는 경우는 실용상 존재하지만, 부하의 단락은 존재하지 않는다.

그림 12는 정상운전중, 부하를 갑자기 개방하였을 경우, 스위치(i_1*) 및 부하(i_2*)에 흐르는 과도 최대전류와 공진용 커패시터 과도 최대전압특성(V_{c1}*$_{max}$)을 나타낸다.

그림에서 알 수 있듯이, 부하가 개방되었을 경우, 입력전력이 줄어들면서 회로의 제 특성들은 곧 안정한 상태로 되돌아가고 있다.

이는 부하개방이 공진용 인덕턴스값을 증가시키는 효과를 주므로 부하 공진 전류를 급격히 감소시키는 작용을 한다.

그림 13은 개방되었던 회로를 다시 부하와 연결하였을 경우, 인버터의 동작을 나타내고 있다.

그림에서 알 수 있듯이, 부하를 재투입하였을 경우, 제 특성

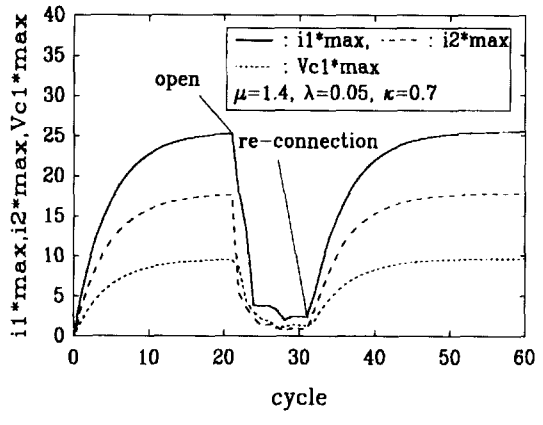


그림 13 부하를 다시 연결하였을 경우
Fig. 13 Characteristics for case of Load re-connection

값들이 안정한 값으로 수렴하고 있어 기동과도시에 안정된 동작을 함을 알 수 있다.

4. 회로 설계

회로해석을 통한 특성평가에서 얻은 결과를 기초로 하여 설계 사양으로 입력전압 E_d(V), 출력전력 P(W), 출력주파수 f_{sw}(kHz)가 주어진 경우, 회로 설계 기법의 일예를 나타내면 다음과 같다.

Step 1 (λ, μ, k, P^*_{max})의 결정 : 그림 7참조

Step 2 기준 임피던스를 산출

$$P(Z)=\frac{P}{P_s}=\frac{P}{E_d^2/Z_s}\text{에서}\quad Z_s=\frac{E_d^2\cdot P(Z)}{P}=2\sqrt{\frac{L_s}{C_s}}$$

Step 3 회로 고유 주파수 f_r(kHz) 산출

$$f_r=\frac{f_{s\omega}}{\mu}=\frac{1}{2\pi\sqrt{L_sC_s}}$$

Step 4 L_s, C_s산정

Step 5 커패시터 전압 및 스위치(S_1) 전류, 스위치(S_2) 전압 산출

$i_1^*{}_{max}$: 그림 9 참조

$V_{c1}^*{}_{max}$: 그림 8 참조

$V_{c2}^*{}_{max}$: 그림 11 참조

〈설계 예〉

설계 사양 : $E_d=50(v)$, $P=250(W)$, $f_{s\omega}=42(kHz)$

Step 1 그림 7의 특성곡선에서 λ=0.28, μ=1.4, k=0.7, P^*_{max}=3으로 선정

Step 2 $$Z_s=\frac{50^2\times 3}{250}=30$$

Step 3 $$f_r=\frac{42}{1.4}=30(kHz)$$
$$\sqrt{L_sC_s}=5.3\times10^{-6}$$

Step 4 Step2 ~ Step3에서
$L_s=85[\mu H]$
$C_s=330[nF]$

Step에 의해서 설계된 회로 설계 수치예는 표 4와 같다.

표 4 설계 수치 예
Table 4 Example of Design Numerical

Circuit Parameter	E_d=50[V], P=250[W]
L	85[μH]
C	330[nF]
i_{L1max}	7.44[A]
V_{c1max}	145[V]
V_{c2max}	50[V]

5. 결 론

본 논문은 ZVS를 이용한 SEPP형 고주파 공진 인버터를 연구대상 회로로 하여, 범용성 있는 특성평가를 행하였고, 제 상태변수에 따른 인버터의 동작특성을 도식적으로 명확하게 표현하였다.

인버터의 동작영역은 결합계수(k)에 따라 결정되어지며 결합계수(k)가 0.3보다 작고 0.8보다 클 경우에는 정상운전이 이루어지지 않는 불안정 동작영역을 나타내었다.

출력전력특성은 μ=1.4, k=0.7, λ=0.05에서 최대전력전달점으로 동작됨을 확인하였다.

부하전류의 왜형율특성에서 κ가 0.7일 때, 고조파 성분이 가장 작게 나타났다.

ZVS용 커패시터의 용량 선정기준으로서는 ZVS용 커패시터 전압이 기준값(전원전압)을 초과하지 않는 영역내에서 용량비(α) 또는 데드타임(φ)을 선정하는 것이 바람직하다고 사료된다.

또한, 이론파형에서 얻은 특성값을 기초로하여 회로 설계기법의 일예도 제시하였다.

더욱이, Power-MOSFET를 사용하여 ZVS를 이용한 SEPP회로를 구성하여 실험을 행한 결과 실측파형과 이론파형이 거의 동일한 경향을 나타내고 있음을 확인하였다. 첨가해서, 본 회로가 유도 가열 조리기 응용의 실현 가능성을 확인 할 수 있었다.

참 고 문 헌

[1] W. E. Frank et. al: "New Induction Heating Transformers", IEEE, Vol. MAG18, No. 6, pp.1752~1755, 1982.

[2] T. F. Wu et. al: "Single-State Dimmable Electronic Ballast with Unity Power Factor", IAS' 96, Vol. 4, pp.2141~2148, 1996.

[3] A. Takeuchi et. al: "Zero-Voltage-Switching Controlled High Power-Factor Converter", PESC'96, Vol. 1, pp.1859~1864, 1996.

[4] J. M. Alonso et. al: "A Novel Low-Loss Clamped Mode LCC Resonant Inverter", PESC95, Vol. 2, pp.736~742, 1995.

[5] Alexandru Ivascu et. al: "Class E Half-Wave Low di/dt Rectifier Operating at Frequency Around Resonance", PESC95, Vol. 2, pp.743~749, 1995.

[6] 김종해, 민병재, 노채균, 김동희, 원재선: "ZVS를 이용한 SEPP형 D급 고주파 공진 인버터의 특성해석", 전력전자 학술대회 논문집, pp.116~123, 1997. 7.

[7] 문창수: "Zero Voltage Switching을 이용한 부하 공진형 고주파 인버터의 특성해석", 영남대학교 석사 학위논문, 1993. 2.

[8] M. K. Kazimierczuk: "Class-D Voltage Switching MOSFET Power Amplifier", IEE ProcB. Vol. 138, No. 6, pp.285~296, 1991.

〈저 자 소 개〉

민병재(閔丙才)

1953년 8월 24일생. 1979년 영남대 공대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1997년 동 대학원 전기공학과 졸업(공박). 1994~현재 안동공업전문대학 조교수.

노채균(盧采均)

1938년 10月 7일생. 1961년 서울대 공대 전기공학과 졸업. 1975년 영남대 공대 전기공학과 졸업(석사). 1978년 동 대학원 전기공학과 졸업(공박). 1982년~1983년 미국 켄터기 주립대학 교환교수. 1968년~현재 영남대 공대 전기전자공학부 교수

김동희(金東熙)

1950년 11월 20일생. 1973년 영남대 공대 전기공학과 졸업. 1975년 동 대학원 전기 공학과 졸업(석사). 1987년 Kobe대학 졸업(공박).1987년~1989년 한국전기연구소 전력전자 연구부장. 1989년~현재 영남대 공대 전기전자 공학부 부교수

김종해(金鍾海)

1968년 3월 11일생. 1994년 경일대학교 전기 공학과 졸업. 1996년 영남대 공대 전기공학과 졸업(석사). 1996년~현재 영남대 전기공학과 박사과정. 경일대, 안동공업전문대학 강사.

문창수(文昶琇)

1964년 7월 9일생. 1990년 영남대 공대 전기공학과 졸업. 1993년 영남대 공대 전기공학과 졸업(석사). 현재 LG전자 생활시스템연구소 연구원.