

Half bridge 회로를 기반으로 한 역률개선용 컨버터

이 준 영, 문 건 우, 정 영 석, 윤 명 중

A High Quality Power Factor Correction Converter Based on Half Bridge Topology

Jun Young Lee, Gun Woo Moon, Young Seok Jung, and Myung Joong Youn

요 약

본 논문에서는 저용량의 응용 분야에 적합한 half-bridge 컨버터를 기반으로 하는 단상 AC/DC 컨버터를 제안한다. 제안된 컨버터는 고역률, 저하모닉웨곡의 특성이 있으며 좋은 출력 레귤레이션 특성을 가지고 있다. 그리고 asymmetrical 제어를 통해 소프트 스위칭을 함으로써 스위칭 손실을 줄였으며 출력단의 정류손실을 줄이기 위해서 synchronous rectifier를 적용하였다. 또한 본 컨버터를 체계적으로 설계하기 위해 평균화법을 통한 모델링을 수행하여 설계식을 도출하였다. 이 설계식을 통하여 프로토타입 컨버터를 설계하여 실험한 결과 제안된 컨버터는 IEC555-2 규제를 만족하였고 정격에서 효율은 약 85%를 얻었다.

ABSTRACT

An single stage AC/DC converter based on half bridge topology suitable for low power level applications is proposed. The proposed converter has high power factor, low harmonic distortion, and tight output regulations. Asymmetrical control and synchronous rectification are adopted to reduce the switching loss and rectification loss, respectively. The modelling employing average modelling method and detailed analysis are performed to derive the design equations. According to these design equations, a prototype converter has been designed and experimented. This prototype meets the IEC 555-2 regulations with near unity power factor and high efficiency.

Key Words: Power factor correction, Efficiency, Half bridge converter, Zero voltage switching

1. 서 론

IEC 555-2와 같은 하모닉 규제를 만족시키기 위해 스위칭 소자를 제어하여 입력전류파형이 입력전압파형을 추종하도록하여 역률을 개선하는 역률개선용 AC/DC 컨버터가 많이 연구되고 있다. 이 방식은 라인과 전원장치의 독립성을 보장하고 원하는 전압을 얻기 위해 전압강하형 DC/DC 컨버터가 추가적으로 필요하다.⁽¹⁾ 이러한 두 단 방식은 역률개선이 우수하고 출력 레귤레이션이 빠른 특성을 가지고 있지만 과워 프로세스가 두 개이며 제어루프 또한 두 개이기 때문에 효율이 좋지 않고 제작비용이 비싸다. 따라서 이 두 단 방식은 저과워의 응용분야에서는 바람직하지 않다.⁽²⁾

최근 AC라인에서 전기적 독립성을 보장하며 원하는 출력

전압을 바로 얻을 수 있는 단일 전력단을 갖는 역률개선용 회로의 연구가 활발하다. 그 중 간단한 것으로 Flyback 컨버터를 들 수 있다.⁽³⁾ 이 컨버터는 위의 조건을 만족시키며 인덕터가 필요없는 간단한 구조이다. 그러나 EMI 노이즈가 심하여 입력단에 큰 필터가 필요하며 출력 전압에도 큰 저주파 리풀이 존재한다. 이러한 단점을 극복하기 위하여 몇가지의 회로가 제안되었는데 그 중 가장 간단한 것이 SEPIC^(4,5)과 BIFRED⁽⁶⁾ 컨버터이다. 이 컨버터들은 불연속 전류모드 (Discontinuous Current Mode-DCM)로 동작시켜 양질의 정현적인 전류를 얻으며 또한, 전기적으로 독립된 원하는 DC 출력 전압을 얻을 수 있다. 하지만 이들 역시 출력측에는 상당한 저주파 리풀이 존재하여 큰 출력 필터가 요구되며 스위칭손실이나 정류 손실등으로 인하여 효율을 높이기 어려운

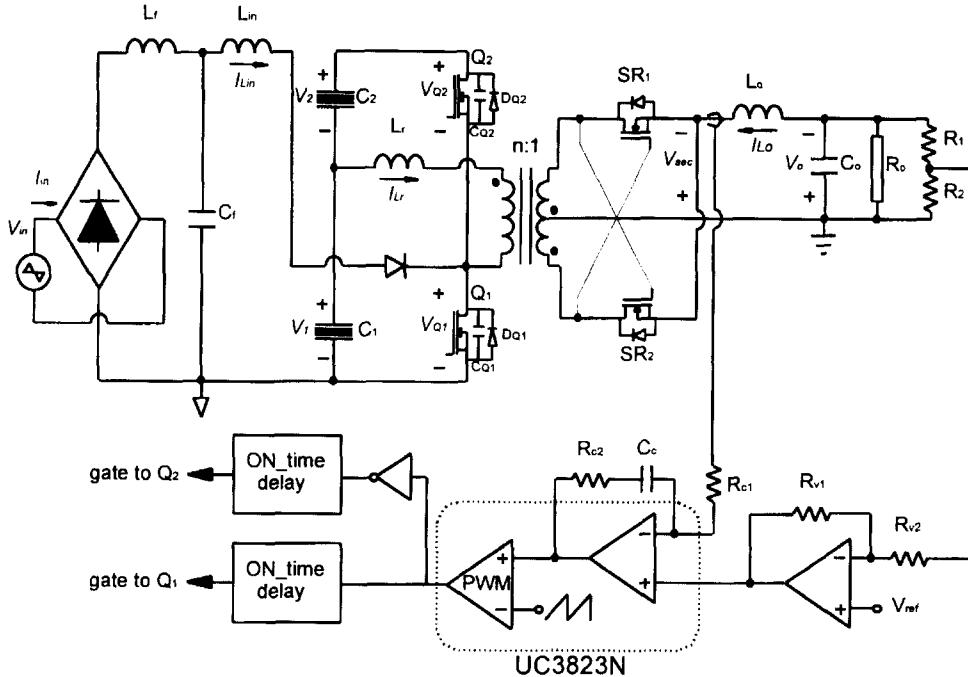


그림 1 Half bridge를 기반으로한 AC/DC 컨버터

구조를 가지고 있기 때문에 컴퓨터 전원장치나 그 밖에 전자 장비와 같은 낮은 전압을 요구하는 응용분야에서는 사용되기 어렵다.

본 논문에서는 Half bridge 회로를 기반으로 하여 저파위, 저전압의 응용분야에 적합한 역률개선용 AC/DC 컨버터를 제안한다. 이 컨버터는 양질의 정현파를 갖는 입력전류와 저주파 리플이 없는 순수한 DC 출력전압을 생성한다. 이 컨버터로 기존의 컨버터의 또 다른 문제점인 경부하에서의 높은 스위치 전압 스트레스를 경감시켰다. 따라서 낮은 내압을 갖는 스위치 소자를 사용할 수 있게 되는데 일반적으로 내압이 낮은 소자는 도통저항이 낮아짐으로 인해 스위치의 도통 손실이 줄어 전체적인 효율면에서 이득이 발생하게 된다. 낮은 출력전압을 갖는 컨버터는 출력단의 정류손실로 인하여 효율을 높이기 어렵다. 일반적인 100W급 DC/DC컨버터에서는 전체 손실 중 약 50%이상이 도통손실이다.^[7] 이 문제를 해결하기 위한 방법의 하나로 다이오드의 전압강하를 저항형태의 전압강하로 대체시켜 주는 Synchronous rectifier가 있다. 이것은 낮은 도통저항을 갖는 Mosfet을 Synchronous rectifier로 사용함으로써 효율을 원하는 수준으로 유지시켜 줄 수 있다. 그러므로 본 컨버터에서는 이 방법을 정류 수단으로 사용한다. 또한 전체 손실 중에 큰 비중을 차지하는 스위치 손실을 줄이기 위하여 소프트 스위칭 기법을 적용한다.

제안된 컨버터를 설계하기 위하여 전력단面에 대한 해석을 실

시하고 평균화법을 이용하여 모델링과 이것을 바탕으로 설계식을 유도한다. 이 설계식을 이용하여 최적설계 절차를 제안하며 영전압 스위칭 조건을 찾는다. 마지막으로 설계절차에 따라 프로토 타입 컨버터를 설계하며 실험을 수행한다.

2. 동작 원리

그림 1에서도 볼 수 있듯이 제안된 컨버터는 Boost 컨버터와 Half bridge 컨버터가 스위치 Q_1 을 공유하며 직렬로 연결된 형태이다. 이 컨버터의 제어는 영전압 스위칭을 하기 위해 Asymmetrical 제어를 한다.^[8] 그림 2는 정상상태 해석을 하기 위한 주요 파형이고 그림 3은 그 등가 회로이다. 해석을 위해 다음과 같은 몇 가지 가정을 한다:

- 스위치 Q_1 과 Q_2 는 출력 캐패시턴스와 내부다이오드를 제외하고는 이상적이다
- 링크 전압 V_1 과 V_2 고정된 DC 전압이다
- 출력 인덕터 L_o 는 크다고 가정하면 출력 전류는 고정된 전류원 I_o 이고 그 값은 출력전류의 평균값이다
- 입력인덕터 전류 $I_{in}(t)$ 는 Q_1 의 드레인과 소스 사이의 전압, $V_{D1}(t)$ 이 영에서 V_1+V_2 까지 증가 하는 동안 상수이다
- 링크 캐패시턴스 C_1 과 C_2 의 값은 C_o 이다
- 스위치 출력 캐패시턴스 C_{Q1} 과 C_{Q2} 의 값은 C_o 이다.

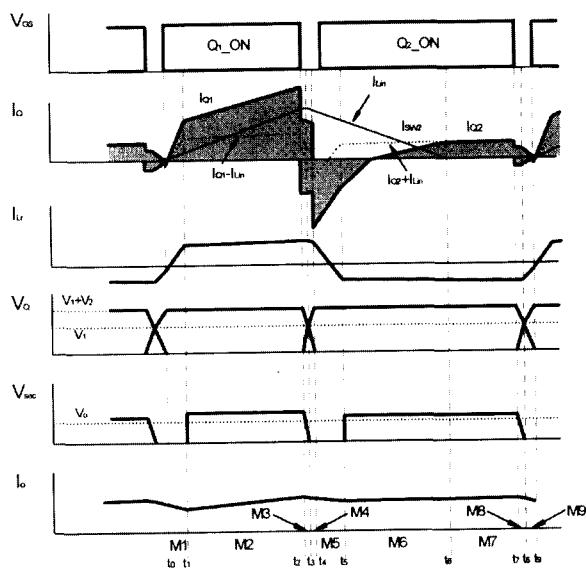


그림 2 모드해석을 위한 주요파형

모드 1 ($t_0 \leq t < t_1$)

Q_1 이 도통되면 입력 인덕터 L_m 에 흐르는 전류는 $|V_m|/L_m$ 의 기울기를 가지고 흐르며 다음과 같은 식으로 표현된다:

$$I_{Lin}(t) = \frac{|V_m|}{L_m} t. \quad (1)$$

그러나 변압기가 단락되어 있기 때문에 파워가 출력측으로 전달되지 않고 출력전류 I_o 는 여전히 synchronous rectifiers로 사용되는 Mosfet의 내부다이오드를 통하여 프리휠링한다. 따라서 그림 3을 참고하여 보면 누설인덕턴스의 전류 $I_L(t)$ 는 다음과 같이 표현된다:

여기서 모드 1의 초기조건은

$$I_{Lr}(t) = -I_{o1} + \frac{V_1}{L_r} t \quad (2)$$

여기서

$$Z = \sqrt{\frac{L_r}{2C_Q}}$$

$$I_{o1} = \sqrt{\left(\frac{I_o}{n}\right)^2 - \left(\frac{V_1}{Z}\right)^2}$$

이고 n 은 변압기의 권선비이다. 이 초기 조건은 모드 9로부터 얻어진다. 모드 1은 식 (2)로 표현되는 누설인덕턴스의 전류 $I_L(t)$ 가 I_o/n 까지 증가할 때까지 계속된다.

모드 2 ($t_1 \leq t < t_2$)

이 모드구간 동안에는 $I_L(t)$ 가 I_o/n 를 유지하며 파워가 부하쪽

으로 전달된다. 스위치 Q_1 은 입력인덕터 L_m 에 흐르는 전류와 부하전류를 모두 감당해야 한다. 스위치 Q_1 에 흐르는 전류는 다음과 같다:

$$I_{Q1}(t) = \frac{I_o}{n} + \frac{|V_m|}{L_m} t. \quad (3)$$

모드 3 ($t_2 \leq t < t_3$)

스위치 Q_1 이 t_2 에 차단되면서 모드 3이 시작된다. 이 $V_{Q1}(t)$ 은 V_i 를 유지하기 때문에 변압기의 dotted end가 undotted end에 대해 양의 전압이 인가되므로 파워는 여전히 부하쪽으로 전달된다. 따라서 Q_1 의 출력 캐패시턴스는 $I_{Lin}(t)$ 과 I_o/n 에 의해 급속한 충전이 일어난다. 가정(e)로부터 $V_{Q1}(t)$ 는

$$V_{Q1}(t) = \frac{I_o/n + I_{Linpk}}{2C_Q} t \quad (4)$$

으로 표현되며 여기서,

$$I_{Linpk} = \frac{|V_m|}{L_m} t_2.$$

이다. 모드 3은 $V_{Q1}(t)$ 이 V_i 에 도달할 때까지 지속된다.

모드 4 ($t_3 \leq t < t_4$)

$V_{Q1}(t)$ 이 V_i 이상으로 증가하게 되면 출력전류는 프리휠링하기 시작하고 $V_{Q1}(t)$ 은 C_{Q1} 이 L_r 과 C_{Q1} 이 공진하며 흐르는 $I_{Lr}(t)$ 에 의해서만 흐르기 때문에 감소하기 시작한다. 가정 (e)에 의해서 $I_{Lr}(t)$ 과 $V_{Q1}(t)$ 는 다음과 같이 구해진다:

$$I_{Lr}(t) = \left(\frac{I_o}{n} + I_{Linpk} \right) \cos\left(\sqrt{\frac{1}{2L_r C_Q}} t\right) - I_{Linpk} \quad (5)$$

$$V_{Q1}(t) = \left(\frac{I_o}{n} + I_{Linpk} \right) Z \sin\left(\sqrt{\frac{1}{2L_r C_Q}} t\right) + V_i. \quad (6)$$

$V_{Q1}(t)$ 이 $V_i + V_2$ 에 도달하면 모드 5가 시작된다.

모드 5 ($t_4 \leq t < t_5$)

일단 $V_{Q1}(t)$ 이 $V_i + V_2$ 까지 증가하게 되면 Q_2 의 내부다이오드가 도통되고 이 내부다이오드를 통하여 $I_{Lr}(t) + I_{Lin}(t)$ 가 흐른다. 그림 2의 주요 파형에서도 볼 수 있듯이 L_m 과 L_r 의 모든 에너지가 Q_2 의 영전압 스위칭을 위해 사용되기 때문에 Q_2 의 영전압 스위칭은 쉽게 달성된다. 이 모드구간동안 $I_o(t)$ 은 $-V/L_r$ 의 기울기를 가지고 $-I_o/n$ 에 도달할 때까지 선형적으로 감소하며 그 식은

$$I_o(t) = I_{Lo5} - \frac{V_2}{L_r} t \quad (7)$$

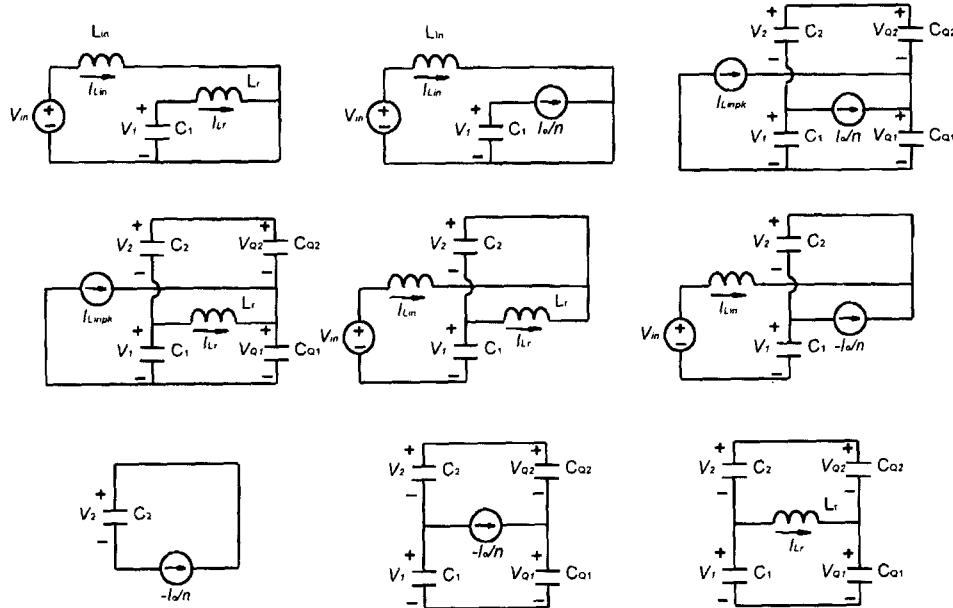


그림 3 각 모드의 등가회로

로 표현되고 여기서 I_{o5} 는 다음과 같다:

$$I_{o5} = \sqrt{\left(\frac{I_{Lo}}{n} + I_{Limpk}\right)^2 - \left(\frac{V}{Z}\right)^2} - I_{Limpk}.$$

이 초기조건은 식 (5)와 (6)로부터 구해진다.

표 1 각 모드에 대한 시구간

모드	시구간
모드1	$t_{M1} = \frac{(I_{o1} + I_o/n)L_r}{V_1}$
모드2	$t_{M2} = D_o T_s - t_{M1} - t_{M3} - t_{M4}$
모드3	$t_{M3} = \frac{2C_Q V_1}{I_{Limpk} + I_o/n}$
모드4	$t_{M4} = \sqrt{2L_r C_Q} \sin^{-1} \left(\frac{V_2}{(I_o/n + I_{Limpk})Z} \right)$
모드5	$t_{M5} = \frac{(I_{o5} + I_o/n)L_r}{V_2}$
모드6	$t_{M6} = \frac{L_{in} I_{Limpk}}{V_1 + V_2 - V_{in} }$
모드7	$t_{M7} = (1 - D_o) T_s - t_{M3} - t_{M4} - t_{M5} - t_{M6}$
모드8	$t_{M8} = \frac{2C_Q n V_2}{I_o}$
모드9	$t_{M9} = \sqrt{2L_r C_Q} \sin^{-1} \left(\frac{n V_1}{I_o Z} \right)$

모드 6 ($t_5 \leq t < t_6$)

$|I_{L}(t)| - I_o/n$ 까지 증가하면 C_2 에 충전된 에너지는 부하로 전달된다. A와 B에서 본 임피던스는 각각

$$|Z_A| = n^2 \sqrt{\frac{(R_o - \omega^2 L_o C_o R_o)^2 + (\omega L_o)^2}{1 + (\omega R_o C_o)^2}} \quad (8)$$

$$|Z_B| = \frac{2}{\omega C} \quad (9)$$

이고 여기서 ω 는 rad/sec로 나타낸 라인 주파수, L_o 은 출력 인덕터, C_o 는 출력캐패시터, 그리고 R_o 는 부하저항이다. 이식을 보면 Z_A 는 Z_B 보다 훨씬 크기 때문에 거의 모든 $I_{L}(t)$ 는 Q_2 의 내부 다이오드로 흐르고 그 기울기는 $||V_m| - (V_1 + V_2)||/L_{in}$ 이다. 따라서 입력인덕터전류 $I_{lin}(t)$ 는 출력전압에 영향을 거의 주지 않게 되어 출력전압에는 저주파 리플이 존재하지 않는다. 이 모드는 식 (10)으로 표현되는 $I_{lin}(t)$ 가 영이 될 때까지 지속된다:

$$I_{lin}(t) = I_{Limpk} + \frac{|V_m| - (V_1 + V_2)}{L_{in}} t. \quad (10)$$

모드 7,8, 그리고 9 ($t_6 \leq t < t_9$)

$I_{L}(t)$ 가 영이 되면 일반적인 half bridge 컨버터와 동작이 동일하다. 여기서, Q_2 의 출력 캐패시턴스는 단지 $I_{L}(t)$ 에 의해서만 충전이 되어 $V_{Q2}(t)$ 는 $V_Q(t)$ 보다 천천히 증가한다. $V_Q(t)$ 가 V_2

보다 작은 동안에는 C_2 의 에너지가 여전히 출력측으로 전달되고 V_2 보다 크게 되면 $I_{Lr}(t)$ 과 L_r 의 C_Q 의 공진형태로 증가하게 된다. 모드 8과 9 구간에서 $V_{Q2}(t)$ 과 $I_{Lr}(t)$ 은 $V_{Q2}(t) \leq V_2$ (모드 8) 동안에는

$$V_{Q2}(t) = \frac{I_o}{2C_Q n} t \quad (11)$$

$$I_{Lr}(t) = -\frac{I_o}{n} \quad (12)$$

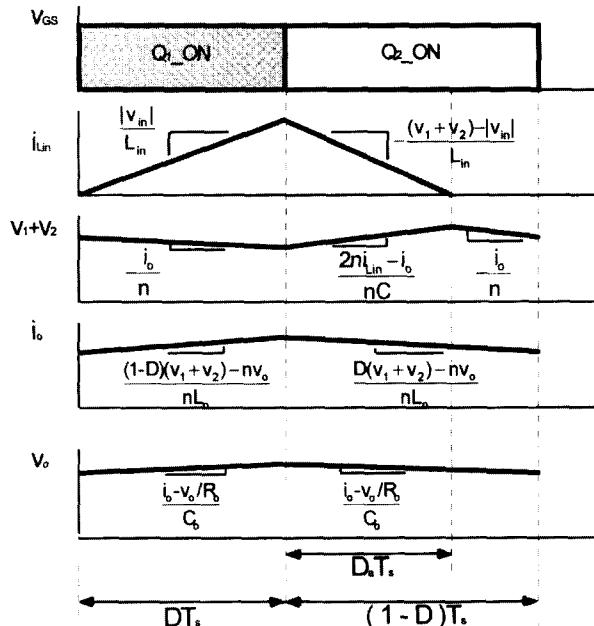


그림 4 모델링을 위한 전압, 전류파형과 그 기울기

으로 표현되고 $V_2 < V_{Q2}(t) \leq V_1 + V_2$ (mode 9) 동안에는

$$V_{Q2}(t) = \frac{I_o}{n} \sqrt{\frac{L_r}{2C_Q}} \sin\left(\sqrt{\frac{1}{2L_r C_Q}} t\right) + V_2 \quad (13)$$

$$I_{Lr}(t) = -\frac{I_o}{n} \cos\left(\sqrt{\frac{1}{2L_r C_Q}} t\right) \quad (14)$$

으로 표현된다.

식 (1)에서 (14)까지를 이용하여 각 모드에 대한 시구간을 구해보면 표 1과 같고 여기서 D_o 은 Q_j 의 시비율이다.

3. 모델링

제안된 컨버터의 설계는 대신호 모델링에서부터 시작된다.

이것은 각 전압과 전류 파형을 한 스위칭 사이클에서 평균함으로써 얻을 수 있다. dead time을 무시하고 변압기는 이상적이며 C_1 과 C_2 는 동일하며 그 값이 C 라는 가정을 하면 상태 변수는 $v_i(t)$ 와 $v_o(t)$ 의 합으로 정의되는 링크전압 $v_c(t)$, 출력전압 $v_o(t)$, 출력인덕터전류 $i_m(t)$, 그리고 비선형 전류원 $i_{im}(t)$ 이 된다. L_m, L_o, C_p, C_s 그리고 C_o 에 관계된 전압, 전류파형과 각각의 기울기는 그림 4에 나타나 있다. Q_j 의 시비율, d 를 입력변수로 하면 대신호 모델식은 다음과 같이 얻어진다^[6,9]:

$$v_i(t) + v_o(t) \equiv v_c(t) \quad (15)$$

$$\frac{di_{im}(t)}{dt} = \frac{1}{R_e} \left[|v_{in}(t)| + \frac{v_{in}(t)^2}{v_c(t) - |v_{in}(t)|} \right] \quad (16)$$

$$\frac{dv_c(t)}{dt} = -\frac{i_o(t)}{nC} + \frac{2}{CR_e} \left[\frac{v_{in}(t)^2}{v_c(t) - |v_{in}(t)|} \right] \quad (17)$$

$$\frac{di_o(t)}{dt} = -\frac{2v_c(t)(d - d^2)}{L_o n} - \frac{v_o(t)}{L_o} \quad (18)$$

$$\frac{v_o(t)}{dt} = \frac{i_o(t)}{C_o} - \frac{v_o(t)}{R_o C_o} \quad (19)$$

여기서 $R_e = \frac{2L_m}{d^2 T_s}$ 이다.

식 (19)에서 보면 출력전압의 래글레이션은 라인전압함이 존재하지 않아 역률개선에 크게 영향을 받지 않음을 볼 수 있다.

4. 설 계

A. L_m 의 선택

L_m 을 선택하기 위해서는 정상상태해석이 우선되어야 한다. 링크전압 V_c 과 출력전압 V_o 의 정상상태식은 식 (16)에서 (19) 까지의 모델식을 입력라인주파수의 반에 대해 다시 평균함으로써 얻을 수 있다. 시비율 D_o 와 스위칭 주기 T_s 가 상수라고 가정하면 V_c 와 V_o 는

$$V_c = \frac{V_{inrms}}{\sqrt{2}} \left(1 + \sqrt{1 + \frac{0.852n^2 D_o^2 R_o}{L_m f_s D_o (1 - D_o)}} \right) \quad (20)$$

$$V_o = \frac{2V_c D_o (1 - D_o)}{n} \quad (21)$$

와 같이 얻을 수 있으며 여기서 f_s 는 Hz로 표현되는 스위칭 주파수이다.

입력전류가 정현파를 유지하기 위해서는 전류가 전체 라인 사이클에 대해 불연속 전류모드(DCM)로 흘러야 하며 이것 은 I_{L_m} 이 스위칭 주기 T_s 가 끝나기 전까지 영으로 떨어져야한다. 불연속 전류모드의 조건은

$$D_a \leq 1 - D_o \quad (22)$$

이고 여기서 D_a 은 T_s 에 대한 Q_1 이 차단된 후 I_{L_m} 이 영으로 떨어질 때까지 시간의 비율이고 다음 식과 같이 주어진다:

$$D_a = \frac{\sqrt{2}V_c}{V_{link} - \sqrt{2}V_{rms}} D_o. \quad (23)$$

식 (20)과 (21)을 이용하여 링크전압 V_c 는 다음 식과 같이 다시 쓸 수 있다:

$$V_c = \frac{\sqrt{2}V_{rms}L_m f_s V_o^2}{L_m f_s V_o^2 - 1.704 D_o^3 (1 - D_o) R_o V_{rms}^2}. \quad (24)$$

따라서 불연속 전류모드의 조건을 만족하기 위한 L_m 의 최대값은 식 (22), (23), 그리고 (24)로부터

$$L_m \leq \frac{1.704 D_o (1 - D_o) R_o V_{rms}^2}{f_s V_o^2} \quad (25)$$

와 같이 얻어진다. 따라서 설계조건에서 주어지는 전부하 ($R_{o,min}$)와 최소 라인전압($V_{rms,min}$)에서 Q_1 의 최대 시비율 ($D_{o,max}$)을 이용하여 식 (25)로부터 L_m 의 최대값을 얻을 수 있다. 또한 $D_{o,max}$, $R_{o,min}$, $V_{rms,min}$ 그리고 미리 결정된 L_m 을 이용하여 변압기의 권선비 n 은 식(26)으로부터 얻는다:

$$n = \frac{\sqrt{2}V_{rms} L_m f_s V_o (1 - D_o)}{L_m f_s V_o^2 - 1.704 D_o^3 (1 - D_o) R_o V_{rms}^2}. \quad (26)$$

B. 스위치의 선택

스위치 Q_1 과 Q_2 의 전압스트레스는 다음과 같다.

$$V_{Q1} = V_{Q2} = V_c \quad (27)$$

스위치를 선택하는데 있어서 다른 요소는 전류스트레스인데 Q_2 에 흐르는 전류는 입력인덕터전류와 부하전류의 차이고 Q_1 에 흐르는 전류는 그 두 전류의 합이므로 Q_1 의 전류스트레스가 Q_2 보다 크다. 따라서 스위치의 선택은 Q_1 에 대해서 초점이 맞추어지고 Q_2 는 Q_1 과 동일한 정격을 갖는 것을 사용한다. 식 (28)은 Q_1 에 흐르는 첨두전류를 나타내는 식이다:

$$I_{Q1} = \frac{\sqrt{2}V_{rms}}{L_m} D_o T_s + \frac{I_o}{n} + \frac{(1 - D_o)V_s}{n^2 L_o} \frac{D_o T_s}{2}. \quad (28)$$

여기서 변압기의 권선비 n 은 일반적으로 크기 때문에 식 (28)의 마지막 항은 무시될 수 있고 다시 다음과 같이 간략화 될 수 있다

$$I_{Q1} \approx \frac{V_{rms}}{L_m} D_o T_s + \frac{I_o}{n}. \quad (29)$$

식 (27)과 (29)를 계산하기 위해서는 D_o 를 구해야하는 데 식 (20)과 (21)을 이용하면 다음과 같이 얻어진다:

$$1.704 n V_{rms}^2 R_o (D_o^4 - D_o^3) + 2\sqrt{2} V_o L_m V_{rms} (D_o^2 - D_o) + n V_o^2 f_s = 0 \quad (30)$$

식 (24)와 (30)으로부터 최대 전압스트레스는 최소 부하와 최대 라인전압일때이고 최대 전류 스트레스는 식 (27), (29), 그리고 (30)으로부터 최대 부하와 최소 라인전압일 때임을 알 수 있다.

C. L_r 의 선택

컨버터의 효율을 높이기 위해서 스위치의 영전압 스위칭이 필요하다. 영전압 스위칭조건은 스위치의 출력캐패시턴스와 누설인덕턴스에 의존한다. 그럼 2에서 보면 알 수 있듯이 Q_2 의 출력캐패시턴스는 $I_{L_m} + I_{L_r}$ 의 에너지에 의해 방전되지만 Q_1 의 출력캐패시턴스는 단지 IL_r 의 에너지로만 방전이 되기 때문에 Q_1 의 영전압 스위칭이 어렵다. 따라서 L_r 은 Q_1 의 영전압 스위칭조건에 의해서 결정된다. 그럼 2의 모드 8과 9로부터 다음 조건이 만족되면 Q_1 이 영전압 스위칭이 된다:

$$t_{M8} + t_{M9} \leq t_{M8} + t_{(i_L=0)} \quad (31)$$

여기서 $t_{(i_L=0)}$ 은 식 (14)로 표현되는 $|I_{L_r}(t)|$ 영으로 떨어질 때까지의 시간을 의미한다. 식 (14), (31), 그리고 표 1로부터 영전압 스위칭조건을 다음과 같다:

$$\frac{V_o n R_o}{V_o} \sqrt{\frac{2C_Q}{L_r}} \leq 1. \quad (32)$$

변압기 1차측의 volt-second balance 조건으로부터

$$V_1 = (1 - D_o) V_c \quad (33)$$

$$V_2 = D_o V_c \quad (34)$$

의 관계를 얻을 수 있으므로 식 (20), (32), 그리고 (33)으로부터 Q_o 의 영전압조건은 식 (35)와 같이 표현된다:

$$F \leq 1 \quad (35)$$

여기서

$$F \equiv \frac{n\sqrt{C_Q}R_o(1-D_o)V_{inrms}}{\sqrt{L_o}V_o} \left(1 + \sqrt{1 + \frac{0.852n^2D_o^2R_o}{L_{in}f_sD_o(1-D_o)}} \right)$$

이 조건을 이용하면 L_o 의 설계식은 다음과 같다:

$$L_o \geq \left[\frac{n\sqrt{C_Q}R_o(1-D_o)V_{inrms}}{V_o} \left(1 + \sqrt{1 + \frac{0.852n^2D_o^2R_o}{L_{in}f_sD_o(1-D_o)}} \right) \right] \quad (36)$$

D. L_o 의 선택

그림 5는 간략화된 V_{sec} 와 I_o 의 파형이다. t_1 과 t_2 를 다음 식과 같이 정의한다.

$$t_1 = t_{M3} + t_{M4} + t_{M5} \quad (37)$$

$$t_2 = t_{M8} + t_{M9} + t_{M1} \quad (38)$$

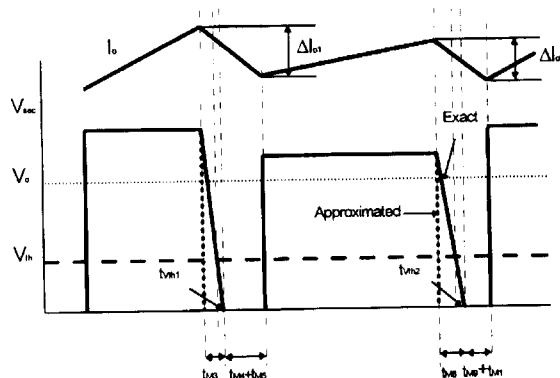


그림 5 간략화된 변압기 2차측전압과 출력전류파형

그러면 출력전류리플은 식 (39)와 (40)에 의해서 결정된다.

$$\Delta I_{o1} = \frac{(1-D)V_c - nV_o}{nL_o} DT_s \quad (39)$$

$$\Delta I_{o2} = \frac{DV_c - nV_o}{nL_o} (1-D)T_s \quad (40)$$

만약 시비율이 0.5로 제한된다면 ΔI_{o1} 이 ΔI_{o2} 보다 크므로 L_o 는의 설계식은 식 (39)가 된다.

E. synchronous rectifier의 선택

출력 정류기로서 Mosfets을 사용하게 되면 전력의 손실은 그 도통저항 R_{DSon} 에 의해서 발생된다는 것은 잘 알려진 사실이다. 그러나 그럼 5에서도 보듯이 Mosfets은 변압기의 2차 측전압이 threshold 전압 V_{th} 을 넘기 전까지는 커지지 않기 때문에 전력손실은 단지 도통저항 R_{DSon} 뿐만 아니라 다이오드의 전압강하 V_{DSon} 에 의해서도 발생한다. 모드 3과 8로부터 변압기 2차측의 전압은 식 (41)과 같이 표현된다:

$$V_{sec} = \begin{cases} \frac{1}{n} \left[(1-D_o)V_c - \frac{nI_{Limpk} + I_o}{2nC_Q} t \right] & \text{for } t_{M3} \\ \frac{1}{n} \left(D_o V_c - \frac{I_o}{2nC_Q} t \right) & \text{for } t_{M4} \end{cases} \quad (41)$$

식 (41)과 V_{th} 까지 감소하는증가하는 시간을 구하면 다이오드가 도통하는 시구간은 다음과 같다:

$$t_{ON1} = t_{M3} + t_{M4} + t_{M5} - \frac{2[(1-D_o)V_c - nV_{th}]C_Q}{I_{Limpk} + I_o/n} \quad (42)$$

$$t_{ON2} = t_{M8} + t_{M9} + t_{M1} - \frac{2(D_o V_c - nV_{th})C_Q}{I_o/n} \quad (43)$$

따라서 전력손실은

$$P_{loss} = I_o^2 R_{DSon} \left(1 - \frac{t_{ON1} + t_{ON2}}{T_s} \right) + I_o V_{DSon} \left(\frac{t_{ON1} + t_{ON2}}{T_s} \right). \quad (44)$$

이다.

5. 설계의 예

A. 설계

설계 사양은 다음과 같다:

- Rms 입력전압 V_m : 80[V_{max}] - 150[V_{min}]
- 출력 전압 V_o : 5[V]
- 출력전력 P_o : 25[W] - 90[W]
- 스위칭 주파수 f_s : 100[kHz]
- Q_o 의 최대 시비율 $D_{o,max}$: 0.5 at $V_m=80[V_{max}]$ and $P_o=90[W]$.

그림 6은 식 (22), (24), 그리고 (26)을 이용하여 $D_o=0.5$ 에서 $V_m=80[V_{max}]$ 와 $P_o=90[W]$ ($R_o=0.278[\Omega]$)일 때 Lin의 함수로 V_c 와 n 그리고 D_o 를 도시한 것이다. 그림 6(혹은 식 (25))으로부터 불연속 전류모드를 만족시키는 최대 L_m 은 151.6[μH]이며 본 설계에서는 150[μH]를 사용하였다. 이

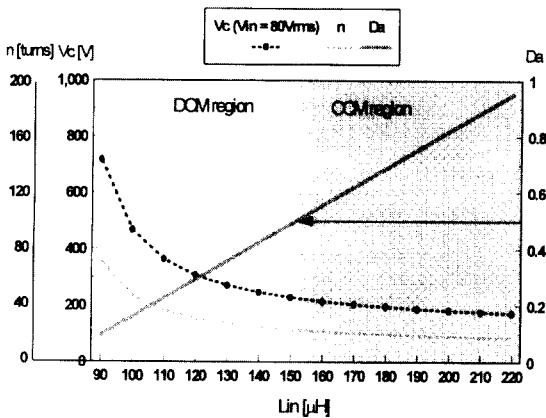


그림 6 $V_m = 80(V_{rms})$, $P_o = 90(W)$, 그리고 $V_o = 5(V)$ 일 때 L_m 에 대한 링크전압 V_c , 변압기 권선비 n , 그리고 D_a

값을 바탕으로 $n=22$ 를 얻을 수 있으며 그 때의 링크전압은 $V_c = 228.7[V]$ 이다.

그림 7은 식 (27)과 (29)를 이용하여 $V_m = 150(V_{rms})$ 와 $P_o = 25[W]$ 에서의 전압스트레스와 $V_m = 80(V_{rms})$ 와 $P_o = 90(W)$ 에서의 전류스트레스를 L_m 의 함수로 도시한 것이다. 미리 결정된 값 $L_m = 150[\mu H]$ 을 이용하면 전압과 전류 스트레스는 각각 387.08[V]와 4.56 [A]를 얻을 수 있다. 따라서 기생 캐페시턴스와 기생 인덕턴스에 의해 발생하는 ringing effect를 고려하여 IRFP450($BV_{DS}=500[V]$, $I_{D(on)}=13[A]$)을 사용하였다.

그림 8은 식 (30)과 (36)을 이용하여 부하저항 R_o 과 누설 인덕턴스 L_o 의 함수로 영전압스위친 조건을 도시한 것이다. 이 그림에서 보면 알 수 있듯이 L_o 이 커질수록 영전압스위친이 부하의 범위가 커짐을 알 수 있다. 하지만 L_o 이 커지면 파워링구간이 좁아지게되고 스위치의 전류스트레스도 커지게되

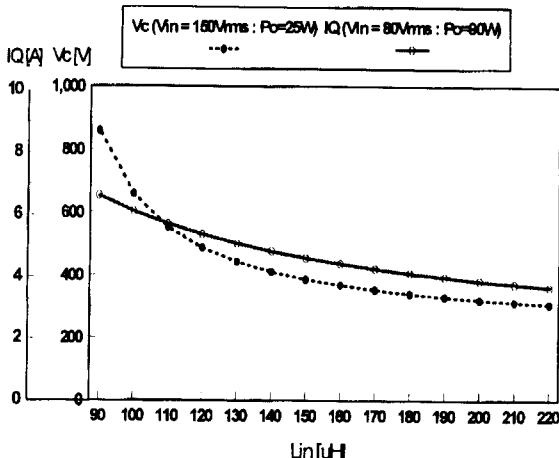


그림 7 L_m 에 대한 최대 전압과 전류스트레스

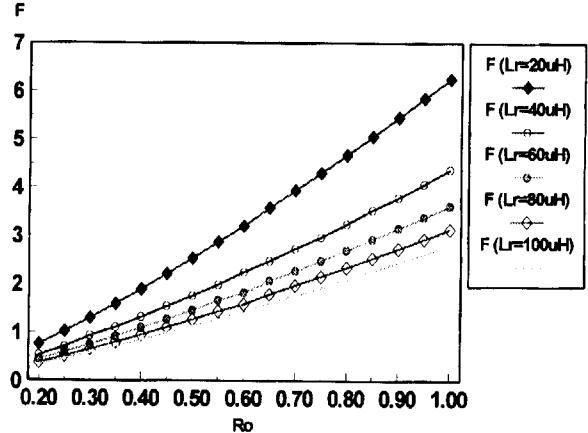


그림 8 부하와 L_o 의 변화에 대한 영전압스위친조건

므로 지나치게 큰 값을 선택할 수 없다. 따라서 본 설계에서는 영전압스위친이 되는 부하의 범위와 전류스트레스등을 고려하여 $40[\mu H]$ 를 선택하였다.

프로토타입 컨버터의 설계시 전류의 리플과 정류기의 전력 손실이 2[A]와 5[W]를 넘지 않도록 하였다. 이 조건으로부터 식 (39)와 (44)를 이용하여 최대 L_o 와 $R_{DS(on)}$ 는 각각 3.34[H]와 10[mΩ]이 된다. 따라서 프로토타입 컨버터에서는 $L_o = 5[\mu H]$ 와 SMP 60N03-10L ($R_{DS(on)} = 10[m\Omega]$)을 사용하여 구현하였다.

마지막으로 제어기는 일반적인 평균전류모드제어기(average current mode controller)를 이용하여 구현하였다.^[10]

B. 실험결과

그림 9는 110[V_{DC}]일 때의 각 부분의 전압과 전류파형이고 그림 10은 스위치 Q_1 , Q_2 의 전압과 전류파형이다. 이 그림으로부터 전압 스위칭이 되고 있음을 볼 수 있다. 그림 11은 라인 전압이 110[V_{rms}]일 때 라인전압, 라인전류, 출력전압, 입력인덕터전류, 그리고 링크전압의 실험파형이다. 이 파형을 보면 입력인덕터의 포락선이 정류된 라인전압을 추종하고 필터링된 입력전류는 위상차없이 입력전압을 잘 추종하여 역률이 상당히 높을 것으로 기대되며 또한 출력 전압은 저주파 리플이 거의 없음을 볼 수 있다.

그림 12는 부하의 변화에 따른 입력전류와 그 FFT를 수행한 결과를 보여준 것으로 그림 13에서 보듯이 제안된 컨버터는 IEC 555-2 class D 규정을 잘 만족하고 있다. 그림 14는 라인 전압과 부하의 변화에 대한 역률을 나타낸 것으로 0.978이상의 높은 역률을 나타내고 있다.

마지막으로 그림 15는 프로토타입 컨버터의 효율을 도시한 것으로 $V_m = 110(V_{rms})$ 와 $P_o = 90(W)$ 에서 약 85[%]의 효율을 얻었다.

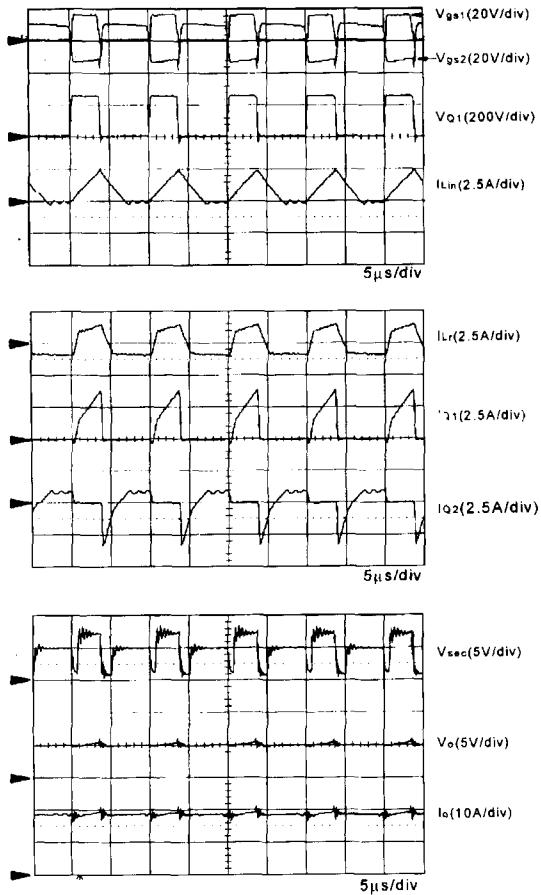
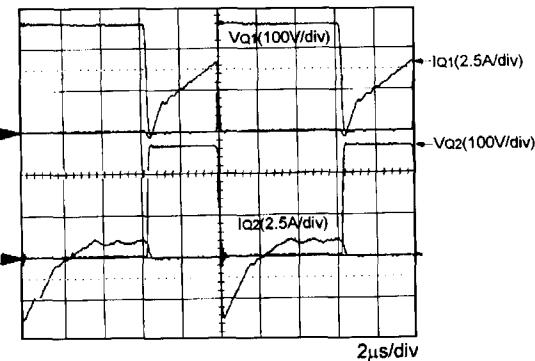
그림 9 110(V_{DC}) 입력전압에 대한 실험파형

그림 10 스위치의 드레인-소스간의 전압과 스위치에 흐르는 전류

6. 결 론

본 논문에서는 Half bridge 컨버터를 기반으로한 AC/DC 컨버터를 제안하였다. 이 컨버터에서는 정류손실을 감소시키

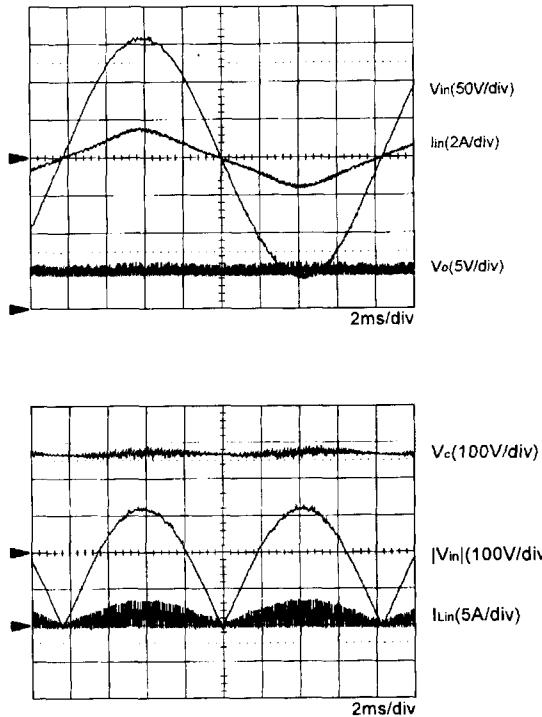
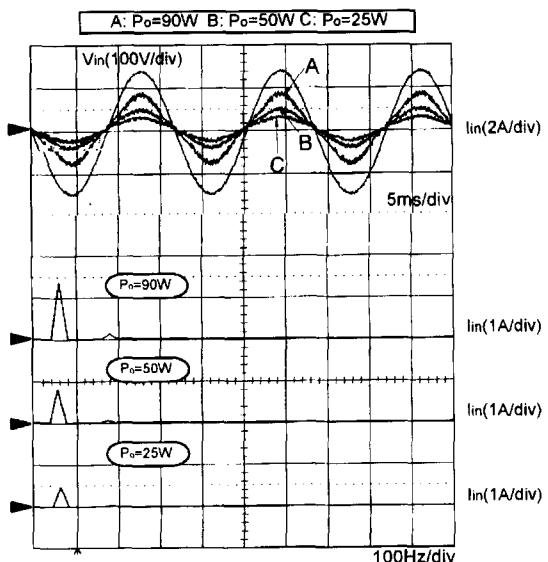
그림 11 $V_{in}=80(V_{rms})$ 와 $P_o=90(W)$ 에서 리인전압/전류, 출력전압, 그리고 링크전압의 실험파형

그림 12 부하의 변화에 대한 라인전압과 전류의 실험파형과 그 FFT결과

기 위하여 synchronous rectifiers를 적용하였고 스위칭 손실을 감소시키기 위해 Asymmetrical 제어를 하여 영전압 스위칭을 달성하였다. 또한 제안된 컨버터는 단일 전력단 컨버터의 문제점인 스위치의 높은 전압 스트레스를 감소 시켰으며

표 2 사용된 소자값

스위칭 주파수(f_s)	100[kHz]
스위치(Q_1, Q_2)	IRFP450
Synchronous rectifiers(SR_1, SR_2)	SMP60N03-10L
입력인덕터(L_{in})	150[μ H]
출력인덕터(L_o)	5[μ H]
필터인덕터(L_f)	80[μ H]
링크캐패시터(C_1, C_2)	220[μ F]
출력캐패시터(C_o)	330[μ F]
필터캐패시터(C_f)	0.1[μ F]
다이오드	S30L60
브릿지다이오드Bridge diode	D6SB60L
PWM 칩	UC3823N
변압기 권선비($n:1$)	22:1

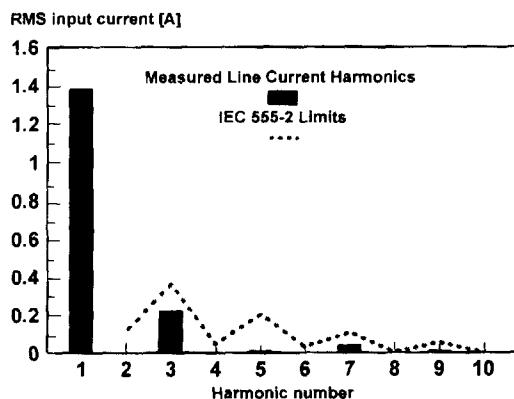


그림 13 측정된 라인 전류의 하모닉과 IEC 555-2 class-D 규정

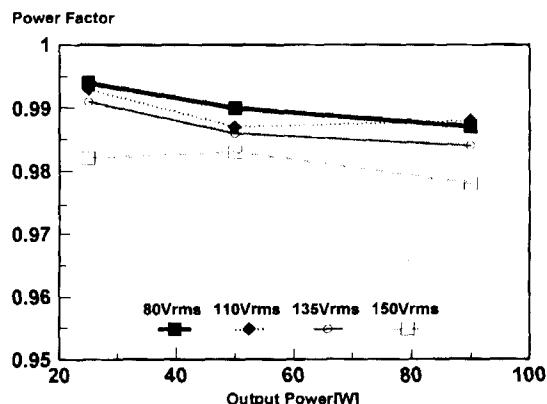


그림 14 부하와 라인전압의 변화에 따른 역률

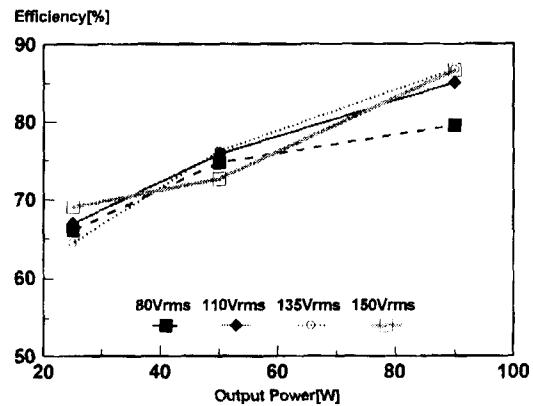


그림 15 부하와 라인전압의 변화에 따른 효율

이에따라 낮은 도통저항을 갖는 낮은 rating의 active소자를 사용함으로써 도통손실을 감소시켜 전반적인 효율을 올릴 수 있었다. 이와 함께 입력측의 역률개선과 출력 레귤레이션이 독립적으로 행해짐으로 인하여 저주파 리플이 거의 없는 출력전압을 얻을 수 있었다. 제안된 컨버터의 최적 설계를 위하여 평균화법을 이용한 대신호 모델링을 수행하고 이로부터 설계식을 추출하였다. 이 설계식을 바탕으로 $90[\text{W}] (\text{Vo}=5[\text{V}])$ 급의 컨버터를 제작 실험하여 역률이 0.978이상, 효율은 $\text{Vin}=110[\text{Vrms}], \text{Po}=90[\text{W}] (\text{Vo}=5[\text{V}])$ 에서 약 85[%]를 얻었다.

REFERENCES

- [1] M. Kazerani, P. D. Ziogas, and G. Joos, "A Novel Active Clamp Current Waveshaping Technique for Solid-State Input Power Factor Conditioners", IEEE Trans. on Industrial Electronics, Vol 38, 1991, pp.72~78
- [2] M. H. Kheruluwala, R. L. Steingerwald, and R. Gurumoorthy, "Fast Response High Power Factor Converter with A Single Power Stage," IEEE-PESC, 1991, pp.769~779.
- [3] R. Erickson, M. Madigan, and S. Singer, "Design of a Simple High-Power-Factor Rectifier Based on the Flyback Converter," IEEE-APEC, 1990, pp.792~801.
- [4] J. Sebastian, J. Uceda, J. A. Cobos, J. Arau, and F. Aldana, "Improving Power Factor Correction in Distributed Power Supply Using PWM and ZCS-QR SEPIC Topologies," IEEE-PESC, 1991, pp.780~791.

- [5] G. Spiazzi, and L. Rossetto, "High-Quality Rectifier Based on Coupled-Inductor SEPIC Topology," IEEE-PESC, 1994, pp.336~341
- [6] M. Madigan, R. Erickson, and E. Ismail, "Integrated High Quality Rectifiers -Regulators," IEEE-PESC, 1990, pp.1034~1051.
- [7] J. A. Cobos, O. Garcia, J. Uceda, A. De Hoz, "Self Driven Synchronous Rectification in Resonant Topologies, Forward ZVS-MRC, Forward ZCS-QRC and LCC-PRC," IEEE-IECON, 1992, pp.185~190.
- [8] P. Imbertson and N. Mohan, "Asymmetrical Duty Cycle Permits Zero Switching Loss in PWM Circuits with No Conduction Loss Penalty," IEEE Trans. on Industrial. Applicants, vol 29, 1993, pp.121~125
- [9] J. Y. Lee, G. W. Moon, Y. S. Jung, and M. J. Youn, "A New Single-Stage AC/DC Converter with High Efficiency and High Power Factor," IEEE-INTELEC, 1996, pp.263~270.
- [10] L. Dixon, "Average Current Mode Control of Switching Power Supply," Unitrode Switching Regulator Power Supply Design Seminar Manual, 1990.

〈저자소개〉



이준영(李俊榮)

1970년 10월생. 1993년 8월 고려대학교 공대 전기공학과 졸업. 1996년 2월 한국과학기술원 전기 및 전자공학과 졸업(석사). 현재 동 대학원 박사과정.



문건우(文建又)

1966년 10월생. 1990년 2월 한양대학교 공대 전자공학과 졸업. 1992년 2월 한국과학기술원 전기 및 전자공학과 졸업(석사), 동 대학원 전기 및 전자공학과 졸업(박사). 현재 한전 전력연구원(KEPRI) Facts & Protection Group 선임연구원.



정영석(丁永錫)

1970년 3월생. 1992년 2월 한국과학기술원 전기 및 전자공학과 졸업. 1994년 동 대학원 졸업(석사). 현재 동 대학원 박사과정.



윤명중(尹明重)

1946년 11월생. 1970년 2월 서울대학교 졸업. 1974년 University of Missouri-Columbia 졸업(석사). 1978년 동 대학원 졸업(박사). 1978년부터 General Electric Company에서 Individual Contributor on Aerospace Electrical Engineering으로 재직. 현재 한국과학기술원 전기 및 전자공학과 교수. 당 학회 부회장.