

論文97-34S-11-4

ABR 트래픽 제어를 위한 버퍼 Readout 스케줄링

(A Buffer Readout Scheduling for ABR Traffic Control)

具昌會*, 李在昊*

(Chang-Hoi Koo and Jae-Ho Lee)

요 약

ATM 스위칭 시스템에서 ABR 트래픽의 흐름제어와 유연한 대역폭의 할당을 위해서 End-to-end 전송률 기반 제어방식이 이용되고 있으며 현재, ATM 스위치에서 효과적인 ABR 서비스를 위해서 EFCI, EPRCA, ERICA 및 CAPC2 등의 알고리즘이 제안되어있다. ATM 스위치에서 수신된 ABR 셀과 RM 셀은 투명한 전송을 보장받고, ABR 버퍼에 저장된다. 이때 ABR 트래픽 버퍼는 폭주제어 신호 전송을 위한 임계치 메커니즘을 이용하게 된다. 그러므로, 어떤 ABR 트래픽 제어 알고리즘을 사용하든 알고리즘 수행의 기초가 되는 ABR 버퍼의 폭주신호 발생은 ABR 버퍼의 상태에 의해서 결정되고, 이와같은 ABR 버퍼의 상태는 ABR 셀의 출력률에 의해서 결정되어진다. 본 논문에서는 ATM 스위치에서 ABR 트래픽의 효과적인 서비스를 위한 기능적 모델을 제시하고 CBR/VBR 트래픽을 고려한 ABR 트래픽의 효과적인 서비스 보장을 위한 버퍼할당 모델과 출력링크의 셀 슬롯할당에 대한 Readout 스케줄링을 제안한다. 본 논문에서 제안한 Readout 스케줄링은 기존의 알고리즘에 비해서 ABR 버퍼의 유휴공간을 확장시켜서 ABR 트래픽의 수용을 위한 수신지의 SEND 신호의 발생 즉, BCN 신호의 발생율이 매우 높아서 ATM 스위칭 노드의 출력단에서 ABR 트래픽의 효과적인 수용을 위한 알고리즘으로 이용될 수 있음을 확인하였다.

Abstract

The end-to-end rate-based control mechanism is used for the flow control of the ABR service to allow much more flexibility in ATM switching system. To accommodate the ABR service efficiently many algorithms such as EFCI, EPRCA, ERICA, and CAPC2 have been proposed for the switch algorithm. ABR cells and related RM cells are received at the ATM switch fabric transparently without any processing. And then cells received from the traffic source are queued in the ABR buffer of switching system. The ABR buffer usually has some thresholds for easy congestion control signal transmission. Whatever we use, therefore, there can be many ABR traffic control algorithms to implement the ABR transfer capability. The generation of congestion indicate signal for ABR control algorithms is determined by ABR buffer status. And ABR buffer status is determined by ABR cells transfer ratio in ATM switch fabrics. In this paper, we presented the functional structures for control of the ABR traffic capability, proposed the readout scheduling, cell slot allocation of output link and the buffer allocation model for effective ABR traffic guaranteeing with considering CBR/VBR traffics in ATM switch. Since the proposed readout scheduling scheme can provide more available space to ABR buffer than existing readout scheduling scheme, generation rate of a SEND signal, that is, BCN signal in destination node can be increased for ABR call connection. Therefore, the proposed scheme, in this paper, can be appropriate as algorithm for effective ABR traffic service on output link of ATM switching node.

* 正會員, 光云大學校 電子通信工學科

接受日字: 1997年7月14日, 수정완료일: 1997年11월5일

I. 서 론

LAN-to-LAN 트래픽 등과 같은 데이터 트래픽의 특성을 갖는 ABR 서비스는 시변 대역폭(time variable bandwidth)을 이용하고 End-to-end 지연 시간에 큰 영향을 받지않는 트래픽으로 규정되고 있다. 또한, CBR/VBR 트래픽의 전송대기가 없을 때에만 액세스가 허용되기 때문에 대역폭의 유연성을 제공하고 상위 전송 우선순위 트래픽의 QoS에 영향을 주지 않고 링크의 전송효율을 증가시킬 수 있다.^{[1]~[3]}

ABR 트래픽 소스에서는 FRM(Forward Resource Management)셀을 스위칭 노드로 전송하고 BRM(Backward Resource Management) 셀의 수신 결과에 따라 트래픽의 전송율을 변화시킨다. 이와같은 피드백 제어에 기초를 둔 ABR 서비스 제어 알고리즘 등으로 EFCI, EPRCA, ERICA 및 CAPC2 등이 제안되어 있으나 정확한 성능분석은 아직 이루어지지 않고 있다.^{[4] [5]} 그러나, 어떤 제어 알고리즘을 사용하는지에 관계없이 ABR 서비스의 효과적인 수용을 위해서는 ATM 스위치의 간략하고 단순한 기능적인 제공이 이루어져야 한다.^{[6] [7]}

ABR 버퍼제어를 위해서는 ABR 트래픽 뿐만 아니라 CBR/VBR 트래픽의 영향도 고려해야만 한다. 이와같은 문제는 UNI/NNI 인터페이스에서도 수행되어지는 것으로서 CBR/VBR 트래픽의 QoS에 영향을 주지않는 다중화기/스케줄러의 출력 스케줄링과 UNI/NNI 인터페이스 아키텍처 등을 고려해야만 한다.^[8]

또한, 스위칭 노드에서 수신된 ABR 셀과 RM 셀은 투명한 전송을 보장받고, ABR 버퍼에 저장되어져야 하고 이를 위해서는 ABR 전용버퍼가 할당되어져야 한다. 이때 ABR 트래픽 버퍼는 폭주제어 신호 전송을 위한 임계치 메커니즘을 이용하게 된다. 그러므로, 어떤 ABR 트래픽 제어 알고리즘을 사용하든 알고리즘 수행의 기초가 되는 ABR 버퍼의 폭주신호 발생은 ABR 버퍼의 상태에 의해서 결정되고, 이와같은 ABR 버퍼의 상태는 ABR 셀의 출력률에 의해서 결정되어진다. 따라서 효과적인 ABR 트래픽의 수용을 위해서는 ABR 버퍼의 상태가 새로운 VC(Virtual Channel) 접속 또는 기존의 VC의 셀을 수용할 수 있는 유희상태가 되어야 하며, 이는 곧 ABR 트래픽의 효과적인 대역폭 할당이 되는 것이다.

본 논문에서는 논리적으로 분할된 ATM 스위치의 출력버퍼링 모델을 기본으로 하여 ABR 서비스를 위한 스위치의 기능적 구조와 버퍼할당 모델을 제안하고 Readout 스케줄링의 성능을 분석한다. 제안된 모델은 기본적으로 동일한 특성을 갖는 VC별로 버퍼를 할당하고 스케줄러에 의해서 주기적으로 셀 슬롯을 할당받는 동적인 라운드 로빈(dynamic round robin) 방식을 기초로 셀을 서비스(readout)한다.^[9]

본 논문의 2장에서는 ABR 트래픽 제어에 대한 알고리즘과 ABR 전용 버퍼의 관계를 설명하고 ABR 버퍼 할당을 위한 구조를 제시한다. 3장에서는 기존의 셀 슬롯할당 방식과 제안된 셀 슬롯 방식을 설명한다. 그리고 4장과 5장에서 시뮬레이션 환경과 성능을 분석한 후 6장에서 결론을 맺는다.

II. ABR 서비스

1. ABR 서비스 제어

ATM 스위치 노드에서 효과적으로 ABR 셀을 서비스하고 효율적인 대역폭의 할당을 위해서 End-to-end 전송률 기반 제어(rate based control) 방식을 사용하고 있으며 ABR 트래픽의 제어는 피드백 흐름제어(feedback flow control)를 이용하여 수행된다.

ABR 트래픽 소스는 셀 헤더내의 EFCI(Explicit Forward Congestion Indication) 비트(bit=0)를 갖는 Nrm 데이터 셀에 따라 FRM 셀을 스위칭 노드로 전송한다. 이때 소스의 트래픽 전송률은 소스에서 BRM 셀을 수신하기 전까지는 변화하지 않는다. 스위칭 노드는 ER(Explicit Rate) 값을 계산하거나 RM 셀의 CI(Congestion Indication) 비트를 스위치의 폭주상태에 따라 셋트시킨다. 그리고 수신지 스위칭 노드에서는 FRM 셀을 받자마자 BRM 셀을 트래픽 소스 송신기로 전송하고, 소스에서는 BRM 셀을 수신하자마자 트래픽 전송률을 변화시키거나 피드백 정보에 따라 전송속도를 고정시키게 된다.

그러나 피드백 흐름제어를 기본으로 하는 트래픽 제어방식을 어떤 방식을 채택하던지 ABR 트래픽 전송을 위한 시스템은 스위치 내부에서 간략하게 제어 알고리즘을 수행해야하고, 기능적으로 중복됨이 없이 단순하게 수행되어야만 한다. 이와같은 ABR 트래픽의 제어를 수행하기 위해서 스위치는 출력버퍼형 구조로

구성되어야 하고 폭주제어 정보를 발생시키기 위해서 ABR 버퍼의 상태를 체크할 수 있도록 ABR 트래픽 전용버퍼를 할당해야만 한다.

ABR 트래픽을 위해서 전용버퍼를 할당하게 되면 수신된 ABR 셀과 RM 셀등은 스위치 내부에서 투명 (transparency)하게 서비스되어 지고 ABR 전용버퍼에 저장되어진다. ABR 셀 전용버퍼는 폭주제어를 위해서 버퍼의 상태를 나타내는 임계치 방식을 이용할 수 있다.

이와같은 ABR 전용버퍼의 상태는 EFCI 스위치 알고리즘에서는 FRM 셀 또는 BRM 셀의 EFCI 비트를 셋 또는 리셋시키는데 이용된다. 또한, EPRCA 알고리즘에서는 MACR(Mean Allowed Cell Rate) 값이 재 계산(recalculation)되어지거나 필요에 따라서, FRM 셀과 BRM 셀의 ECR(Explicit Cell Rate) 값이 Update되는데 이용된다. 그러므로 효과적인 ABR 트래픽의 수용을 위해서는 ABR 전용버퍼가 유희상태가 되어져야 하고 ABR 전용버퍼의 빈번한 유희상태를 유지하기 위해서는 스위치의 출력 링크의 ATM 셀 슬롯의 할당을 위한 Readout 알고리즘이 효과적으로 수행되어져야 한다. 그러나, ABR 전용버퍼의 상태는 ABR 전용버퍼의 제어뿐만 아니라 CBR/VBR 버퍼의 제어방식에 의해서도 많은 영향을 받게 된다. 특히, ABR 버퍼를 위한 스케줄링은 CBR/VBR 트래픽의 QoS의 변화에 영향을 주어서는 안된다.

2. ABR 버퍼 할당을 위한 구조

그림 1은 ABR 트래픽의 효과적인 흐름제어에 의한 전송률 제어를 보장하기 위한 CBR/VBR 버퍼의 할당과 ABR 버퍼의 할당 모델을 나타낸 것이다. 이때, CBR/VBR 트래픽도 특별별로 분리되어 논리적으로 분할된 버퍼에 저장된다. 본 논문에서 제안하는 ATM 스위치의 ABR 버퍼 할당모델은 [9]에서 제시한 모델을 이용한다.

ATM 셀 슬롯을 점유하기 위해서 스케줄러는 세 개의 버퍼를 순환적으로 서비스하게 된다. 이때 스케줄러는 ABR 트래픽에 대해서 상대적으로 고 우선순위를 갖는 CBR/VBR 버퍼의 Readout 시간을 보장해 주어야만 한다.

그림 1은 ABR 서비스를 위한 ATM 스위치의 기능적인 구조를 나타내고 있다. 제안한 모델에서 ABR

셀의 출력 셀 슬롯 할당을 위한 성능을 분석하기 위해서 CBR/VBR/ABR 셀의 큐잉 특성만을 고려하여 그림 2와 같은 가상 2단 모델을 고려할 수 있다.

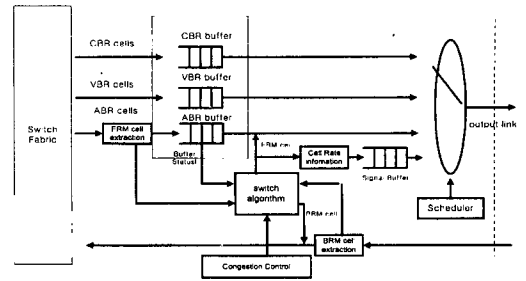


그림 1. ABR 서비스를 위한 ATM 스위치의 기능적 구조
Fig. 1. The functional structures of ATM switch for ABR service.

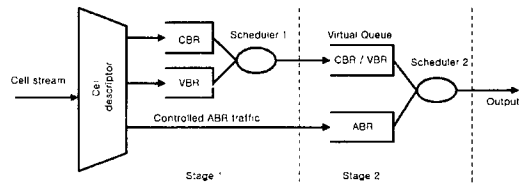


그림 2. ABR 셀의 출력 셀 슬롯 할당을 위한 가상 2단 시스템 모델
Fig. 2. Virtual 2 stage model for output cell slot allocation of ABR cell.

CBR/VBR 셀은 ABR 셀에 비해서 고 우선순위를 갖기 때문에 1단에서 스케줄링되어지고, 스케줄되어 출력된 CBR 또는 VBR 셀과 ABR 셀은 2단에서 재 스케줄되어 최종적으로 ATM 스위치의 출력 셀 슬롯을 할당받게 된다. ATM Forum에서 정의된 흐름제어에 의해서 제어된 ABR 셀은 물리적으로 독립된 전용 버퍼(physically independent dedicated buffer)에 저장되고 2단의 ABR 버퍼에 ABR 셀이 저장된다.

ABR 셀에 대한 출력 셀 슬롯 할당은 CBR/VBR 셀이 점유하지 않는 셀 슬롯을 할당하는 것으로서 출력 슬롯의 낭비없이 최대한의 링크 효율을 가져올 수 있다. 그러나 버퍼간의 서버의 스위치 오버버시간 (switch over)에 의한 큐잉 지연시간이 발생할 수 있다. 이와같은 셀 슬롯의 할당은 CBR/VBR 셀의 QoS를 최대한 보장하고 ABR VC의 접속을 보장할 수 있는 방법이다. 특히 ABR VC의 접속허용은 BRM

셀에 의해서 결정이 되기 때문에 ABR 버퍼의 사용가능한 버퍼 공간은 곧, ABR 트래픽 수용을 위한 유효 대역폭이 된다.

Ⅲ. 셀 슬롯 할당 방식

본 절에서는 셀 슬롯할당 방식을 설명하고, ATM 스위치의 출력 셀 슬롯 할당 방식의 성능을 비교한다.

1. 우선순위 할당방식

우선순위 셀 슬롯 할당(priority cell slot allocation) 방식은 고 우선순위의 셀이 저 우선순위의 셀에 대해 항상 우선적으로 셀 슬롯을 할당받는 방식으로 저 우선순위 셀은 전송될 고 우선순위 셀이 버퍼에 없을 때에만 서비스를 받게된다^{[10] [11]}. 일반적으로 고 우선순위는 CBR셀에 할당되고 중간 우선순위는 VBR셀에 그리고 저 우선순위는 ABR셀에 할당할 수 있다.

출력 셀 슬롯의 할당을 위한 Readout의 기회를 우선순위에 따라 할당받는 이와같은 스케줄링은 스케줄러가 고 우선순위 셀이 저장된 버퍼를 선택하여 Readout 스케줄링을 수행하게 된다. 그리고 고 우선순위가 할당된 CBR 버퍼는 버퍼내에 셀이 존재하지 않을 때 까지 CBR 셀에 슬롯을 할당하는 서비스를 수행한다. 또한, VBR/ABR 버퍼의 셀을 서비스하는 도중에 CBR 셀이 입력되면 현재 서비스 중인 셀에 슬롯을 할당한 후 CBR 버퍼를 서비스한다. 이때, VBR/ABR 버퍼에 남아있는 셀은 CBR 버퍼의 서비스 이후에 다시 재전송될 수 있는 기회를 갖는다.

그러나, 이와같은 방법은 고 우선순위 셀이 버퍼에 존재하지 않을때에만 저 우선순위 셀이 Readout 되어지기 때문에 상대적으로 저 우선순위 셀에 대한 Readout 기회가 매우 감소하게 된다. 특히, ABR 셀은 최하위의 우선순위를 갖고 있기 때문에 CBR 버퍼와 VBR 버퍼의 상태에 따라 많은 영향을 받는다. 그러므로, 효과적인 Readout 시간을 보장받지 못하므로 ABR 버퍼의 상태는 거의 폭주상태가 되고 항상 폭주상태를 나타내는 RM 셀이 발생되어 ABR 트래픽을 수용할 수 없게 된다.

2. 고정슬롯 할당방식

고정 셀 슬롯 할당(fixed cell slot allocation) 방식은 각각의 우선순위 클래스의 트래픽에 대한 QoS

보장을 위해 사전에 결정된 고정 슬롯을 할당하는 방식이다.^{[10] [11]} 스위치의 스케줄러는 각각의 우선순위 클래스에 고정적으로 즉, 주기적으로 Readout 시간을 보장해주는 주기적 라운드 로빈 서비스(periodic round robin service)를 제공한다. 이와같은 방법은 심지어 할당된 우선순위 클래스의 버퍼에 셀이 존재하지 않을 때에도 할당된 Readout 시간을 제공하기 때문에 출력 셀 슬롯을 낭비하는 문제점을 갖게 되고, 상대적으로 다른 버퍼의 셀을 서비스할 수 있는 시간을 낭비하게 된다.

고정 슬롯 할당 알고리즘은 가장 쉽게 구현될 수 있으나 출력 링크의 효율을 감소시키게 된다. 그러므로 이와같은 방법은 출력 ATM 셀 슬롯의 할당에 적합한 방법이 될 수 없다. 또한, 우선순위 할당방식과 달리 고 우선순위를 할당받은 CBR 셀의 QoS도 VBR과 ABR 버퍼에 고정적이고 주기적으로 할당된 Readout 시간의 영향으로 보장할 수 없게 된다.

3. 제안된 셀 슬롯 할당방식

본 논문에서는 우선순위에 따른 슬롯 할당방식과 고정할당 방식의 특성을 혼합한 그림 3과 같은 셀 슬롯 할당 알고리즘을 제안한다. 스케줄러는 CBR, VBR 및 ABR 버퍼 순으로 할당된 우선순위에 따라 셀을 서비스한다. 그러나, 우선순위 할당방식의 문제점을 보완하기 위해서 각각의 우선순위 클래스에는 최소의 전송을 보장할 수 있는 Readout 시간을 보장한다. 그러므로 스케줄러는 주기적으로 각각의 우선순위 버퍼에 할당된 Readout 시간을 보장하고, 선택된 버퍼에 슬롯을 할당할 셀이 없다면 다음 우선순위의 버퍼를 선택하고 Readout 시간을 할당하는 순으로 라운드 로빈 서비스를 제공한다.

그림 3에서 u-BW는 출력된 셀의 개수를 측정하는 카운터로 할당된 Readout 시간 동안 출력된 셀을 카운팅한다. 또한, x-BW는 각각의 버퍼에 할당된 Readout 시간 동안에 최대로 서비스 될 수 있는 값으로서 x-BW의 결정은 IV.1에서 설명한다. 또한, Q-Size는 ABR 버퍼의 현재 길이를 나타내는 것으로서 ABR 버퍼에 설정된 임계치(Threshold)와 비교되어 STOP/SEND 신호를 발생시키게 된다.

본 논문에서 제안하는 방법은 고 우선순위 셀(CBR)의 QoS를 보장하면서 저 우선순위 셀(VBR/ABR)의 전송을 보장하기 위해서 고정된

Readout 시간을 할당하고 할당된 Readout 시간동안 전송할 셀이 없다면 다음 클래스의 버퍼를 선택하여 셀 슬롯을 할당하게 된다.

신호를 발생시켜서 버퍼의 오우버플로우(overflow)를 방지할 수 있다. 이때 발생한 STOP/SEND 신호는 BCN(Backward Congestion Notification) 신호의 의미를 갖고며 ABR 버퍼에 설정된 임계치의 값에 따라 결정된다.

ABR 버퍼에서 STOP/SEND 신호가 발생되면, 스위칭 노드는 인접 스위칭 노드에 STOP/SEND 신호에 의한 BCN 신호를 전송하게 되고 이와같은 신호는 ABR 트래픽의 전송속도를 정규화(regulation)시킬 수 있다. 그러므로 지연시간에는 둔감하지만 손실에 매우 민감한 특성을 갖는 ABR 버퍼의 오우버플로우를 방지할 수 있다. 결국, STOP/SEND 신호의 발생은 스위치의 출력 링크의 혼잡상태를 표시하는 즉, ABR 버퍼의 상태를 표시하는 지시자(indicator)의 특성을 갖게 된다.

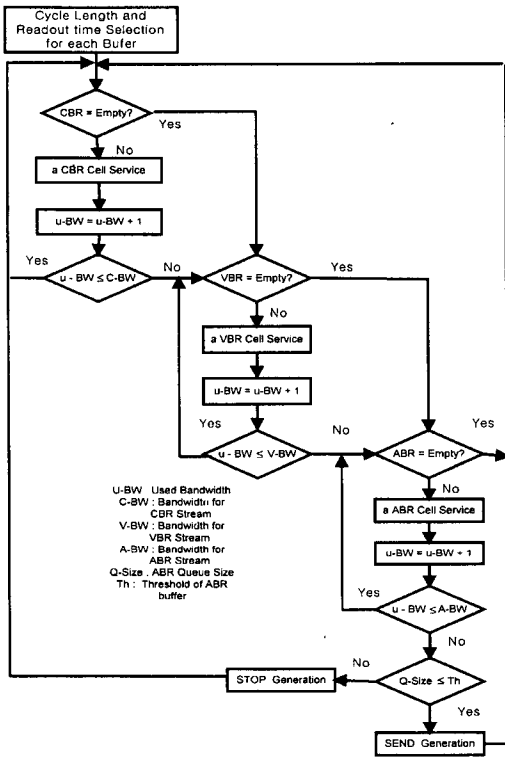


그림 3. 제안된 셀 슬롯 할당 방식
Fig. 3. The proposed resource allocation scheme.

가장 하위의 우선순위를 갖는 ABR 셀은 출력 슬롯의 할당이 여분의 슬롯에 대해서만 유효하기 때문에 CBR/VBR 셀의 고 우선순위 트래픽의 입력양에 매우 종속적으로 작용하게 된다. 그러므로, ABR 셀은 CBR/VBR이 Heavy 트래픽 상태라면 거의 슬롯을 할당받지 못하는 경우가 발생하게 된다. 이와같은 현상에 의해서 ABR 버퍼의 상태 지시자는 항상 BUSY(현재의 버퍼의 길이가 임계치 이상일 때)가 되어서 효과적인 ABR 트래픽을 수용할 수 없게 되므로 CBR/VBR 셀의 QoS에 영향을 주지 않는 범위내에서 셀의 슬롯할당이 보장되어야 한다. 그러므로 CBR/VBR 트래픽의 Heavy 상태에서도 최소의 셀 슬롯 할당이 주기적으로 보장되는 제안한 스케줄링은 ABR 셀의 서비스를 보장할 것이다. 또한, 물리적으로 독립된 버퍼를 할당하는 제안한 버퍼할당 방식에서 ABR 버퍼는 버퍼의 상태에 따라서 STOP/SEND

IV. 시뮬레이션

1. Readout 시간의 결정

세 개의 버퍼를 순환적으로 서비스하는 스케줄러는 출력되는 즉, ATM 슬롯에 셀을 할당하는 과정에서 CDV(Cell Delay Variation)와 CDT(Cell Delay Tolerance) 등을 고려해야 한다. 스케줄러의 한 라운드 로빈 주기를 $C_{MAX}100$ 라고 한다면 C_{MAX} 는 스케줄러의 한 라운드 로빈 주기 동안 슬롯을 할당할 셀의 개수가 된다. 셀간의 최대지연 시간변이 CDV를 고려한다면 1 [ms] 이하의 C_{MAX} 가 되어야 한다. 즉, 155 [Mbps] 출력 링크 속도를 고려한다면 C_{MAX} 는 약 370셀이 된다. 이와같은 값은 또한, CBR 트래픽의 최대지연시간을 보장할 것이다.

또한, CBR, VBR 및 ABR 버퍼를 고려하면 스케줄러가 액세스하는 버퍼의 수 n 은 3이 된다. 그러므로 각각의 버퍼에 할당된 Readout 시간은 T_1, T_2 및 T_3 로 나타낼 수 있다. 이때 Readout 시간 T_x 는 셀 슬롯의 시간단위로 나타내는 것으로서 155 [Mbps] 링크 속도에서 슬롯 시간단위인 2.7 [μ sec]를 갖는다. 버퍼의 개수를 n 이라고 일반화 하고, 각각의 버퍼에서 Readout되어 할당된 대역폭을 BW라고 하면 식 (1)과 같이 임의의 버퍼에 할당된 Readout 시간에 의해서 할당된 대역폭을 나타낼 수 있다.

$$BW_i = \frac{T_i}{\sum_{i=1}^n T_i} R \quad (1)$$

식 (1)의 R은 출력 링크속도를 나타낸다. 또한, 셀 단위로 표시되는 C_{MAX} 는 셀 슬롯시간 τ (약 2.7 [μsec])를 고려하면 스케줄러의 라운드 로빈 주기 C_{time} 를 식 (2)와 같이 나타낼 수 있다.

$$C_{time} = C_{MAX} \cdot \tau \quad (2)$$

그러므로, 식 (3)과 같이 CDV와 CDT 특성을 고려한 라운드 로빈 시간 주기를 각각의 버퍼에 할당된 Readout 시간으로 나타낼 수 있다.

$$C_{time} \geq \sum_{i=1}^n T_i, \quad (C_{time} = 1\text{ms}) \quad (3)$$

이와같은 스케줄러의 라운드 로빈 주기의 결정은 CBR 트래픽과 같은 매우 낮은 End-to-end 지연시간을 요구하는 셀의 최대 지연시간을 보장해주고 셀간의 최대 CDV를 보장해 줄 수 있다. 또한, VC의 수용시 허용된 대역폭에 따라서 스케줄러에서 Readout 시간을 재 설정하여 각각의 버퍼에 액세스할 수 있으므로 최대 지연시간내에서 유연한 셀 슬롯의 할당을 수행 할 수 있다.

2. 시뮬레이션 모델

앞 절에서 설명한 세가지 셀 슬롯할당 방식의 성능을 분석하기 위해서 그림 4와 같은 시뮬레이션 모델을 구성한다.

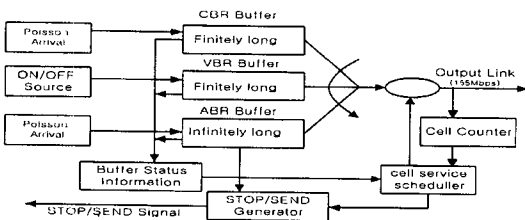


그림 4. 시뮬레이션 모델
Fig. 4. Simulation model.

시뮬레이션 모델링은 SIMSCRIPT II.5를 이용하였으며 ATM 스위치의 출력 링크 속도는 155 [Mbps]로 설정하였다. 즉, 1초당 365,566셀을 출력 셀 슬롯에 할당한다.

각각의 서비스 클래스 특성을 갖는 CBR/VBR/

ABR 버퍼는 물리적으로 독립되어 있고 각각 버퍼의 Readout 시간의 할당은 스케줄러에 의해서 결정된다. 스케줄러는 C_{MAX} 의 설정과 각각의 버퍼의 Readout 시간 T_x 를 이용하여 슬롯할당을 수행한다. 또한, 셀카운터는 각각의 버퍼에서 출력된 셀의 개수를 누적하여 셀 스케줄링 정보에 이용한다. 또한, STOP/SEND 발생기는 ABR 버퍼에 설정된 임계치 상태를 측정하여 소스의 셀전송률 변화를 위한 신호를 발생시킨다. 그리고, CBR과 VBR 버퍼는 유한한 길이로 가정하였고 ABR 버퍼는 ABR 셀의 높은 손실확률($< 10^{-9}$)을 보장하기 위해서 무한버퍼로 가정하였다. 그림 1에 나타낸 신호버퍼(signal buffer)는 거의 "0"에 가까운 손실율과 최소의 전송지연시간을 보장해야 하므로 다른 버퍼의 라운드 로빈 서비스 이전에 예약되어 서비스되어야 한다. 본 논문의 시뮬레이션에서는 신호버퍼에 대한 스케줄링은 제외하였다.

스위치의 독립된 출력버퍼로 유입되는 VBR 트래픽은 ON/OFF 소스로 모델링하였으며 CBR 트래픽과 ABR 트래픽은 Poisson 소스로 모델링하였다.

VBR 트래픽 모델의 특성 파라미터는 평균 버스트 주기($E[B]$)와 Activity factor P(평균 전송률/최대 전송률)로 기술하였다. 이때 버스트 주기 $E[B]$ 동안 도착하는 셀의 수($E[X]$)는 버스트 주기와 P의 비로 나타낼 수 있다. ($E[X] = E[B]/P$)

V. 성능분석 및 고찰

본 장에서는 시뮬레이션을 수행하여 셀 Readout 스케줄링의 성능을 분석한다. 우선순위 할당방식은 CBR 버퍼의 길이에 따라 성능이 변화할 수 있으므로 그림 5~7에서는 CBR 버퍼의 길이를 변화시키면서 성능을 분석한다. 그러나 고정할당 방식은 버퍼의 효율이 낮은 것을 직관적으로 알 수 있기 때문에 성능분석에서는 제외한다. 그림에서 VBR 버퍼의 크기는 200셀로 설정하였고 VBR 트래픽 파라미터인 버스트 길이 $E[B]$ 는 10으로, Activity factor P는 각각 0.5와 0.33으로 설정하였다. 그러나 우선순위 할당방식의 P는 0.5로 설정하였다. 또한, Cycle Type A는 CBR, VBR 및 ABR 버퍼에 할당된 Readout 시간을 각각 340($= T_1$), 20($= T_2$), 10($= T_3$)셀로 설정한 것이고 Cycle Type B는 360($= T_1$), 5($= T_2$), 5($= T_3$)셀

로 설정한 것이다.

평균전송률과 최대 전송률의 비로 정의되는 P의 값이 "1"이 되면 CBR 트래픽의 특성을 갖는 트래픽으로 모델링되고, P의 값이 작아질수록 VBR 트래픽은 버스트한 특성이 증가하게 된다. 즉, 동일한 버스트 길이에서도 P의 값에 따라서 발생하는 셀의 수가 변화하게 되어 셀간의 전송간격이 매우 작아지게 되는 특성을 갖는다.

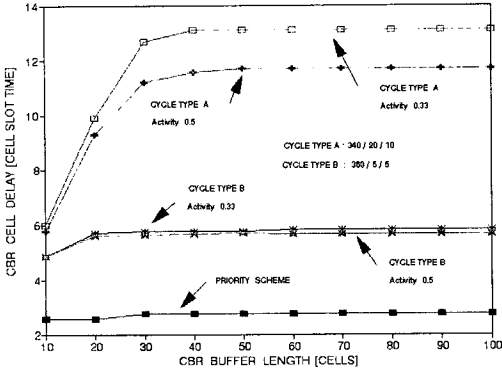


그림 5. CBR 버퍼 길이의 변화에 따른 CBR 셀의 지연시간

Fig. 5. CBR cell delay according to CBR buffer length variation.

그림 5에서 우선순위 슬롯할당 방식의 지연시간이 제안한 방식보다 우수한 것은 제안한 방식이 하위 우선순위 셀(VBR/ABR)에 주기적으로 최소의 Readout 시간을 보장하기 때문에 발생하는 것이다. 즉, CBR 트래픽이 Overload 되었을 때 우선순위 슬롯 할당 방식에서는 CBR 버퍼의 지연시간이 항상 VBR과 ABR 셀의 Readout 시간을 점유하기 때문에 발생하는 현상이다. 또한, CBR 버퍼에 전체 Readout 시간의 97%를 할당한 Cycle Type B의 지연시간이 작은 것을 볼 수 있다. 특히, CBR 버퍼의 크기가 어느정도 이상이 되면 지연시간에 영향을 주지 않는 것은 서비스의 최대 서비스 셀의 개수가 한정되어지는 것을 나타내는 것이다. 그림에서 알 수 있듯이 P가 작을수록 지연시간이 증가하고 Cycle Type B에서 VBR의 버스트 특성에 거의 영향을 받지 않는 것은 VBR 버퍼의 Readout 시간이 작기 때문이다.

그림 6에서 VBR 버퍼에 할당된 Readout 시간이 많은 Cycle Type A의 VBR 손실확률은 CBR 버퍼의 길이에 영향을 받지만 우선순위 할당방식과 Cycle

Type B는 거의 영향을 받지않는 것을 알 수 있다. 특히, 우선순위 할당방식의 손실확률이 매우 크고 VBR 트래픽은 Readout 시간이 작기 때문에 P에 영향을 많이 받는 것을 알 수 있다.

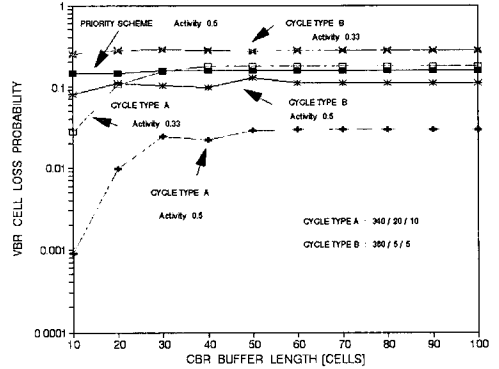


그림 6. CBR 버퍼 길이의 변화에 따른 VBR 셀의 손실확률

Fig. 6. VBR cell loss probability according to CBR buffer length variation.

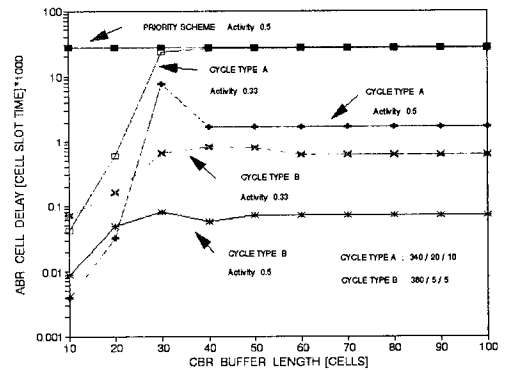


그림 7. CBR 버퍼 길이의 변화에 따른 ABR 셀의 지연시간

Fig. 7. ABR cell delay according to CBR buffer length variation.

그림 7은 ABR 버퍼에 할당된 Readout 시간이 Cycle Type A보다 작은 Cycle Type B의 지연시간이 작은 것을 알 수 있다. 이와같은 현상은 그림 5과 비교 해보면 ABR 셀의 손실확률은 CBR 버퍼의 Readout 시간보다는 VBR 버퍼의 Readout 시간에 민감한 반응을 나타내는 것을 의미한다. 90% 이상의 Readout 시간을 할당한 CBR 버퍼는 거의 Readout 시간을 채우지 못하고 버퍼의 Empty 상태가 발생하

여 VBR 버퍼로 슬롯할당이 넘어가고 버스트 특성을 갖는 VBR 트래픽은 할당된 Readout 시간을 모두 사용하므로 상대적으로 ABR 버퍼에 대한 Readout 시간에 영향을 미치는 것이다.

그러므로 ABR 버퍼에 할당된 Readout 시간에 의한 CBR 셀의 지연시간을 줄이기 위해서는 CBR 버퍼의 Readout 시간의 증가보다는 VBR 버퍼의 Readout 시간을 감소시키는 것이 우수하다는 것을 알 수 있다.

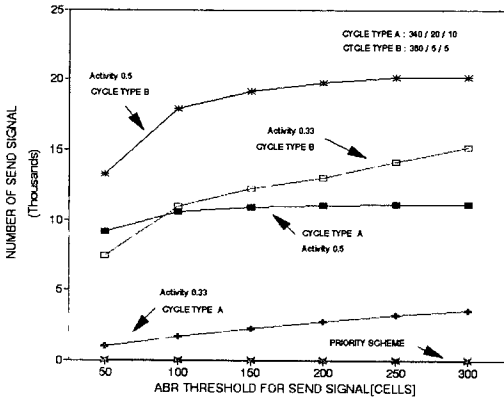


그림 8. ABR 임계치 변화에 따른 SEND 신호 발생
Fig. 8. Generation of SEND signal according to ABR threshold variation.

그림 8은 CBR 버퍼의 크기를 20셀, VBR 버퍼의 크기를 200셀, CBR 트래픽 세기를 0.8로 설정하고 ABR 버퍼의 임계치 변화에 따른 SEND 신호의 발생회수를 나타내고 있다. ABR 버퍼에 설정된 임계치가 증가할수록 발생한 SEND 신호의 발생회수는 증가하지만 임계치의 증가에 따라 급격한 변화는 발생하지 않는 것을 알 수 있다. 그림에서 알 수 있듯이 Cycle Type B가 원활한 ABR 셀에 출력 슬롯을 할당하는 것을 알 수 있다. 우선순위 할당방식의 SEND 신호의 발생수는 그림에서 알 수 있듯이 거의 "0"으로 나타나 있으나 실제 시뮬레이션에서는 20회 미만으로 발생하여 ABR 셀에 대한 슬롯할당이 거의 발생하지 않은 것을 알 수 있다.

그림 9는 그림 8과 동일한 환경에서 VBR 트래픽의 Activity P를 변화시키면서 ABR 셀의 지연시간을 측정하였다. 우선순위 할당방식은 P에 관계없이 매우 큰 지연시간을 나타내고, Cycle Type B가 A에 비해서 Activity의 영향을 덜 받는 것을 알 수 있다. 또한, VBR 트래픽의 버스트 특성에 큰 영향을 받지

않고 ABR 셀에 슬롯을 할당하기 위해서는 Cycle Type B의 스케줄링이 우수한 것을 알 수 있다.

그림 10은 그림 8과 동일한 환경에서 CBR 트래픽의 세기를 변화시키면서 SEND 신호의 발생수를 측정된 것이다. CBR 트래픽의 세기가 증가할수록 SEND 신호의 발생이 감소하고 Cycle Type A보다 B가 우수한 것을 알 수 있다.

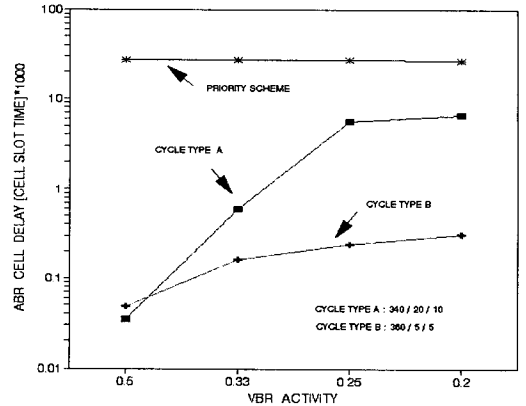


그림 9. VBR activity 변화에 따른 ABR 셀 지연시간
Fig. 9. ABR Cell delay according to VBR activity variation.

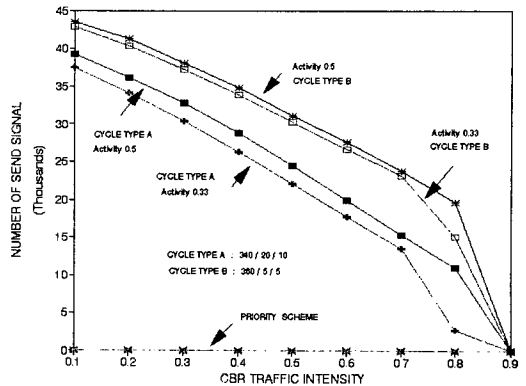


그림 10. CBR 트래픽 변화에 따른 SEND 신호 발생
Fig. 10. Generation of SEND signal according to CBR traffic intensity variation.

V. 결론

유연한 멀티미디어 서비스를 ATM 망에서 구현하기 위해서는 중단 사용자에게 다양한 QoS 레벨이 보장되어야만 한다. 특히, 효과적인 ABR 트래픽의 서비스를 위해서는 ATM 망의 UNI/NNI 인터페이스 뿐만 아니라 스위치에서도 효과적인 제어를 요구한다.

본 논문에서는 ATM 스위치에서 ABR 트래픽을 수용하기 위한 버퍼제어 모델을 제시하고, Readout 스케줄링의 성능을 분석하였다. 제한한 셀 슬롯 스케줄링은 물리적으로 독립된 ABR 버퍼에 최소 Readout 시간을 보장한 것으로서 ABR 트래픽 처리를 위한 알고리즘의 기준이 될 수 있는 ABR 버퍼의 폭주상태를 해소할 수 있는 ATM 스위치 출력 셀 슬롯할당 방식이다.

우선순위 할당 방식과 비교하면 고 우선순위를 갖는 CBR 셀의 지연시간은 약간 증가하였지만 VBR과 ABR 셀의 지연시간과 손실확률을 대폭 감소시켰다. 특히, ABR 셀의 지연시간을 대폭 감소시켜서 ABR 버퍼의 유휴공간을 증가시켜 ABR 트래픽을 효과적으로 수용할 수 있는 특성을 나타내었다. 그러나, CBR/VBR/ABR 버퍼에 최소 Readout 시간을 보장해야 하므로 단순히, 버퍼로부터 고 우선순위 셀만을 Readout 하는 우선순위 할당방식에 비해서 복잡한 스케줄러의 알고리즘과 제어기술을 요구하므로 H/W 및 S/W의 구현이 약간 복잡해질 수 있다.

참 고 문 헌

[1] The ATM Forum Technical Committee, "Traffic Management Specification Version 4.0", ATM Forum, Dec., 1995.
 [2] ITU-T Draft Recommendation I.371, "Traffic Control and Congestion Control in B-ISDN", 1994.
 [3] Connectware, "Available Bit Rate(ABR)

Traffic Management", available at <http://www.rtp.connectware.com>, Feb., 1997.
 [4] R. Jain, "Congestion Control and Traffic Management in ATM Networks : recent advances and a survey", ATM Forum/95-0177, Jan., 1995.
 [5] A. Kolarov and G. Ramamurthy, "Comparison of Congestion Control Schemes for ABR Service in ATM LAN", *IEEE GLOBECOM* pp.913~918, Dec., 1994.
 [6] I. Widjaja and F. Callegati, "A Call Admission Control for Multi-service Networks with Declarable and Enforceable Traffic Parameter", *ITC-14*, pp.213~222, June, 1994.
 [7] IGT, "ATM Switch Traffic Management Essential", available at <http://www.igt.com>, Feb., 1994.
 [8] C. H. Koo, J. H. Lee, K. C. Park etc., "A Simulation Study of Resource Allocation for ABR Traffics in ATM Network", *IFIP 97' ATM Workshop, Performance of Computer Networks and Communication Networks*, July, 1997.
 [9] C. H. Koo, J. H. Lee, K. C. Park etc., "An Output Cell Scheduling of ATM Switch with Deterministic VCs", *IFIP 97' ATM Workshop, Performance of Computer Networks and Communication Networks*, July, 1997.

저 자 소 개

具 昌 會(正會員)

1991년 2월 광운대학교 전자통신공학과 공학사. 1993년 2월 광운대학교 대학원 전자통신공학과 공학석사. 1996년 3월 광운대학교 대학원 박사과정 수료. 1996년 3월 ~ 현재 광운대학교 대학원 전문연구

요원. 주관심분야는 ATM Networks and Switch, Traffic Control Wireless ATM.

李 在 昊(正會員)

1970년 ~ 현재 광운대학교 전자통신공학과 교수. 1985년 ~ 현재 광운대학교 통신과학 연구소장. 1990년 ~ 1994년 한국 전산원 전자통신표준화 연구위원회 위원. 주 관심분야는 데이터 통신, 통신망

제어, 디지털 교환기