

論文97-34D-7-3

AlGaAs/GaAs HBT를 사용한 10Gbit/s 리미팅증폭기 (10Gbit/s AlGaAs/GaAs HBT Limiting Amplifier)

郭鳳信*, 朴文秀*

(Bongsin Kwark and Moon Soo Park)

要 約

10Gbit/s급 리미팅증폭기 IC를 AlGaAs/GaAs HBT(Heterojunction Bipolar Transistor)를 사용하여 설계 제작하였다. 사용한 HBT는 에미터 면적이 $2 \times 10 \mu\text{m}^2$ 및 $6 \times 20 \mu\text{m}^2$ 인 두 종류로 MOCVD(Metal Organic Chemical Vapor Deposition)로 성장한 에피 구조를 가지며, 자기 정렬 에미터/베이스 공정에 의한 일반적인 메사 형태의 구조이다. 모듈화 한 증폭기는 차동 입력력을 가지며 소신호 이득은 26dB이며 대역폭은 8GHz이다. 출력전압은 800mV_{p-p}으로 26dB 이상의 다이나믹 레인지지를 갖는다. 제작된 리미팅증폭기를 단일모드 광섬유 320km 전송시험에 적용하여 동작특성을 확인하였다.

Abstract

A 10Gbit/s limiting amplifier IC for optical transmission system was implemented with AlGaAs HBT(Heterojunction Bipolar Transistor) technology. HBTs with $2 \times 10 \mu\text{m}^2$ and $6 \times 20 \mu\text{m}^2$ emitter size were used. The HBT structures are based on metal-organic chemical vapor deposition (MOCVD) epitaxy and employ a mesa structure with self-aligned emitter/base and sidewall dielectric passivation. IC was designed to support differential input and output. Small signal performance of the packaged IC showed 26dB gain and $f_{3\text{dB}}$ of 8GHz. A single output has 800mV_{p-p} swing with more than 26dB dynamic range. The performance of the limiting amplifier was verified through single mode fiber 320km transmission link test.

I. 서 론

국내 초고속 정보통신망의 기간 전송망인 광 섬유를 사용한 전송시스템은 현재 국내 기술에 의해 SDH 체계 중 16 STM-1급인 2.5Gbit/s 광전송시스템의 개발이 완료되어 설치 및 운용되고 있으며 64 STM-1급 10Gbit/s 시스템 개발을 목표로 활발히 연구되고 있다. 이와 같은 시분할 다중방식을 채용한 광전송시스템의 전송속도는 광선로에서의 색분산에 의한 선로 패널티를 제외한다면 수광 및 발광소자의 특성보다 주로 광 송수신부에 사용되는 고속전자회로의 동작속도의 한계

에 의하여 제한되는 양상을 보이고 있다. 따라서 이러한 고속전자회로의 개발을 위하여 실리콘 반도체 고속 소자에서 각종 화합물 반도체 고속 소자를 이용하는 방향으로 소자 및 회로기술이 발전하고 있다^[1,2].

광수신기에서 주증폭기는 광검출기와 전치증폭기를 거쳐 광전 변환된 신호를 입력광의 레벨에 관계없이 일정한 출력을 클럭재생장치나 판별회로에 제공하여야 한다. 따라서 주증폭기로는 자동이득조절 증폭기나 리미팅증폭기를 사용하여 출력레벨을 일정하게 유지한다. 일반적으로 리미팅증폭기는 자동이득조절 증폭기에 비해 소비전력이 적고 회로가 간단하여 설계가 용이하고 IC를 소형화 할 수 있을 뿐만 아니라, 외부조절회로를 필요로 하지 않아 수신기에 채용하기가 용이하다. 최대비트율 동작에서도 깨끗한 출력파형을 유지하기 위하여 주증폭기로써의 리미팅증폭기는 이득이 크고, 다

* 正會員, 韓國電子通信研究院 光通信研究室

(Optical Transmission Section Electronics and Telecommunications Research Institute)

接受日字: 1997年2月12日, 수정완료일: 1997年5月31日

이나믹 레인지가 넓어야 하며, 넓은 주파수 대역을 갖고 있어야 한다. AlGaAs/GaAs HBT소자는 빠른 속도, 고출력, 고효율성, 선형성 등의 우수한 전기적 특성으로 인하여 리미팅증폭기와 같은 고속전자회로의 설계에 적합한 소자로 평가된다^[3,4].

본 논문에서는 AlGaAs/GaAs 구조의 HBT를 사용하여 제작된 10Gbit/s 광수신기용 리미팅증폭기의 설계와 동작특성 및 광전송시험에 적용한 결과를 기술한다.

II. 리미팅증폭기의 설계

1. HBT 소자 특성

리미팅증폭기의 성능은 구성 소자의 특성에 의해 영향을 받게 되며, 소자의 특성을 잘 활용할 수 있는 적절한 토플로지를 선택하여 설계하여야 한다. 본 리미팅증폭기의 설계에 사용한 HBT는 MOCVD로 성장한 에피 구조를 가지며, 자기 정렬 애미터/베이스 공정에 의한 일반적인 메사 형태의 구조를 가지고 있다. 애미터 면적이 $2 \times 10 \mu\text{m}^2$ 및 $6 \times 20 \mu\text{m}^2$ 인 두 종류의 HBT를 설계에 사용하였으며, 3000\AA n-콜렉터를 사용하여 주파수 특성을 개선한 이 HBT는 f_T 가 각각 35GHz 및 30GHz이며 베타값은 두 종류 모두 약 25이다.

일반적으로 HBT의 대신호모델은 BJT(Bipolar Junction Transistor) SPICE 모델을 사용하고 있으나 이 모델은 콜렉터전류가 아주 낮거나 높을 때 HBT의 f_T 를 정확하게 모사하지 못하는 결함이 있다. 따라서 리미팅증폭기와 같은 스위칭 회로에서는 터언 온과 터언 오프 때의 상승/하강 시간을 SPICE 모델을 이용하여 설계할 경우 실제와 다른 결과를 가져오는 오류를 범할 수 있다. 따라서 본 리미팅증폭기의 설계에는 제작된 HBT의 대신호모델을 만들지 않고 회로 내 각 소자의 동작조건에 가까운 DC조건에서 측정된 각각의 S-파라미터를 직접 사용하였다.

2. 리미팅증폭기 회로의 구성 및 제작

리미팅증폭기의 전체적 구조는 (그림 1)과 같이 입력버퍼, 이득블럭, 출력버퍼 그리고 DC 오프셋 제어회로로 구성하였으며, 충분한 이득을 보장하기 위하여 이득블럭은 두개의 gain cell을 직렬 접속하도록 하였다 (그림 1)에서 굵은 점선으로 표시된 네모 안이 리미팅증폭기 칩 내부를 표시한다. 입력과 출력은 모두 차동

입출력을 수용하고 있으며, 입력단의 판별 레벨을 외부에서 조절할 수 있는 DC 바이어스 단자를 갖도록 설계하였다. 오프셋 조절회로 중 용량이 큰 캐패시터는 칩 안에 수용하기 곤란하므로 외부에서 칩 캐패시터를 사용하도록 하였다.

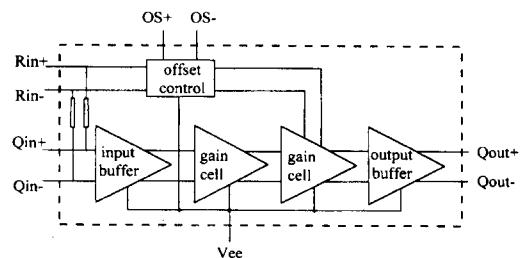


그림 1. 리미팅증폭기의 블럭 다이아그램
Fig. 1. Block diagram of limiting amplifier.

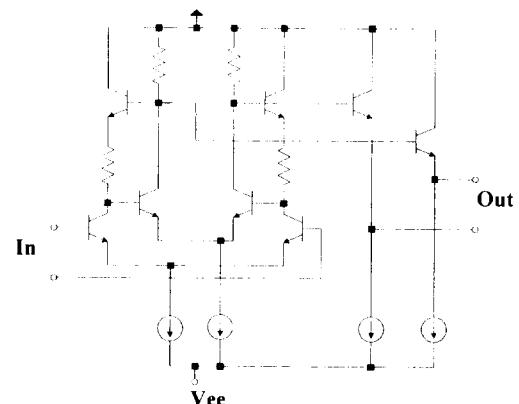


그림 2. Gain cell의 회로도
Fig. 2. Circuit diagram of gain cell.

입력버퍼는 애미터 폴로워를 사용하였으며 교류결합된 입력단의 임피던스 정합을 위하여 50Ω 저항을 병렬로 접지하였다. (그림 2)는 리미팅증폭기의 기본이 되는 gain cell의 회로도이다. Gain cell은 리미팅 기능을 갖는 차등증폭단과 애미터 폴로워 버퍼로 이루어져 있다. 차등증폭단은 Cherry와 Hooper^[5]가 제안한 TAS(transadmittance stage)와 TIS (transimpendance stage) 트레지스터를 사용한 차등증폭회로에 PFT(parallel feedback transistor)를 추가한 증폭회로를 채택하였다. 피드백 루프에 케이저저항만을 사용하는 대신 PFT를 사용함으로써 Cherry와 Hooper의 차등증폭회로 보다 이득과 주파수대역폭을 개선 할 수 있다는 연구는 이미 보고된 바 있다^[6]. 또한 PFT를

사용한 구조에서는 TIS 트랜지스터의 직류 출력 전압의 변동 없이 TAS 트랜지스터의 동작전류 및 케환저항 값을 조절하여 이득 및 주파수 특성을 최적화 할 수 있는 장점을 갖고 있다. 차등증폭단의 출력은 에미터 폴로워로 이루어진 버퍼로 연결되는데, 이는 뒤에 오는 gain cell 또는 출력 버퍼의 베이스 바이어스 전압을 충분히 확보하기 위해 전위를 조절함과 동시에 다음 단의 입력 소스 저항을 감소 시켜 대역폭을 증가 시켜 주게 된다. 일반적으로 에미터 폴로워의 입력 임피던스는 캐패시티브 특성을 가지며, 보편적인 콜렉터 전류에서 출력 임피던스는 인더티브 특성을 갖게 되는데, 이때 캐패시티브 성분과 인더티브 성분은 소자의 베이스 저항값의 합수로 나타난다. 따라서 캐패시티브 부하를 구동할 때 이런 리액티브 성분에 의해 고주파 대역에서 생기는 에미터 폴로워의 특성저하를 줄이기 위해서는 베이스 저항값이 작은 트랜지스터를 사용하여야 한다. 위에서 기술한 바와 같이 이득블럭은 충분한 이득을 보장하기 위하여 두개의 gain cell로 구성하였는데 두 번째 gain cell의 출력전압은 출력버퍼가 항상 포화영역에서 동작하도록 $0.8V_{pp}$ 을 갖도록 설계하였다.

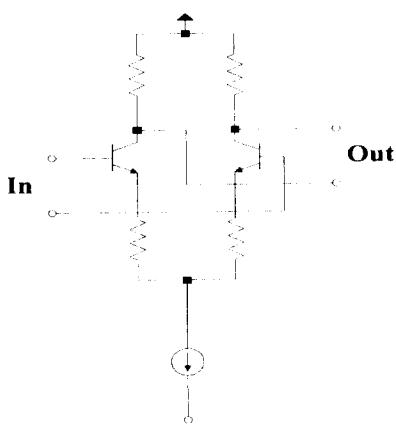


그림 3. 출력버퍼의 회로도

Fig. 3. Circuit diagram of output buffer.

출력버퍼는 (그림 3)에 보인 것과 같이 에미터 폴로워를 사용하지 않은 에미터 결합 차등증폭기를 에미터 면적이 $6 \times 20 \mu\text{m}^2$ HBT를 사용하여 콜렉터 전류를 충분히 크게 하여 동작시킬 수 있도록 설계하였다. 출력 버퍼에 에미터 폴로워를 사용할 경우 출력신호의 상승/하강 에지의 경사특성을 저하시키는 요인이 될 수 있다. 출력 버퍼의 내부 부하저항은 고주파대역에서의

출력정합을 개선하기 위해 50Ω 대신 75Ω 으로 설계 하여 50Ω 외부 부하를 직류결합하였을 때 전체 부하 저항이 30Ω 이 되도록 하였다. 따라서 출력버퍼의 tail current가 30mA 로 동작할 때 SCFL(source coupled FET logic, $0.0\sim 0.9\text{V}$)의 출력 swing을 갖도록 하였다.

DC 오프셋 조절회로는 입력신호의 비대칭성, 제작 공정에서 생기는 차등구조에서의 비대칭성 및 직류 결합된 증폭기의 바이어스 변동 등에 의한 특성저하를 막기 위하여 차등구조의 회로에는 일반적으로 포함이 된다. 본 리미팅증폭기에서는 DC 오프셋 조절회로를 케환회로로 구현하여 포함시켰다. 케환회로는 저대역통과필터와 차등증폭단 그리고 에미터 폴로워 버퍼로 구성하였으며, 두 번째 gain cell의 차등출력단과 입력버퍼의 베이스간에 삽입하였다.

리미팅증폭기의 각 블럭의 에미터 결합 차등증폭기의 tail current와 에미터 폴로워의 콜렉터 전류는 각각의 블럭 및 cell마다 current mirror를 이용한 multiple current sink를 따로 사용하여 각 블럭간의 누화를 방지하고, 또한 제작공정에서 생길 수 있는 편차를 외부회로를 이용하여 각각 조절할 수 있도록 하였다. 전원은 단일 -7.0V 만을 사용하도록 설계하였다.

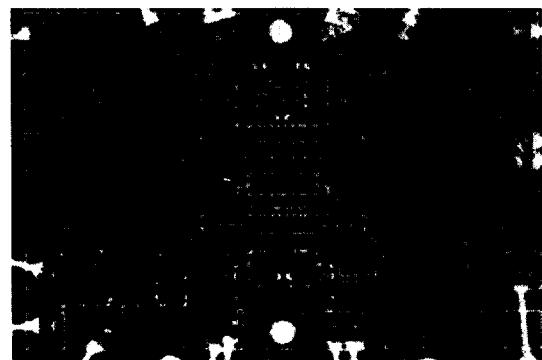


그림 4. 리미팅증폭기의 칩 사진

Fig. 4. Limiting amplifier IC.

설계를 마친 리미팅증폭기 회로는 차등구조가 완벽한 대칭에 가깝도록 레이아웃을 하였다. 레이아웃이 완료된 후 bonding pad 및 metal interconnection line 등에 의한 기생소자의 특성과 bonding wire 등 패키징 과정에서 생기는 기생성분을 설계과정에 포함시켜 최적화하고, 다시 레이아웃에 반영하는 작업을 여러 번 반복하여 설계와 레이아웃을 완성하였다. 제

작을 완료한 리미팅증폭기 칩을 (그림 4)에 보였다. 그림에서 위가 입력단이고 아래가 출력단이다. 언급한 바와 같이 칩의 레이아웃은 왼벽에 가까운 차등구조를 유지할 수 있도록 배치되었다. 전면 공정을 마친 후 웨이퍼 두께를 25mil까지 래핑하였으며, 후면 via hole 공정을 통하여 ground를 처리함으로써 ground 쪽에 bonding wire에 의한 기생성분을 최소화 하였다. 제작이 완료된 칩의 크기는 scribe street를 포함하여 $0.95 \times 1.4\text{mm}^2$ 이다.

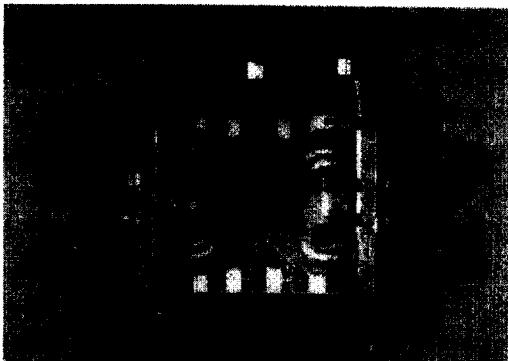


그림 5. 리미팅증폭기 모듈
Fig. 5. Limiting amplifier module.

III. 리미팅증폭기의 동작특성

완성된 칩을 $1 \times 1 \text{in}^2$ 의 마이크로웨이브 기판 위에 올리고 황동 케이스에 내장하여 (그림 5)과 같이 모듈로 제작하였다. 입력 및 출력은 SMA 커넥터를 사용하였고 50 grounded CPW(coplanar waveguide) transmission line으로 칩과 연결하였다. 위쪽의 피드 스루 캐패시터는 전원, 그라운드, 입력단의 임계레벨을 외부에서 조절하기 위한 단자이다. SMA 커넥터를 빼 전체 모듈의 크기는 $3.4 \times 3.4 \times 1.3\text{cm}^3$ 이다.

리미팅증폭기의 주파수 특성을 네트워크 앤널라이저(HP8510)로 측정하였다. (그림 6)은 10dB 스텝으로 입력신호를 증가할 때 리미팅증폭기의 상대적 주파수 이득특성을 보여 준다. 소신호 특성은 약 26dB 이득에 f_{3dB} 가 8GHz 이지만 입력신호 레벨이 커짐에 따라 비선형 영역에서 동작하게 되어 리미트된 신호를 출력함으로 이득이 10dB 간격으로 감소하며, 이때의 f_{3dB} 는 10GHz 이상으로 넓어짐을 보여 준다. (그림 7)은 리미팅증폭기의 입출력 반사손실을 측정한 것으로 입력신호 레벨이 충분히 커서 증폭기가 비선형영역에서

동작할 때의 반사손실을 보여 준다. 약 8GHz 까지 S_{11} 및 S_{22} 모두 -10dB이하의 반사 손실을 보이며, 10GHz 이상의 대역에서도 양호한 정합을 이루고 있다.

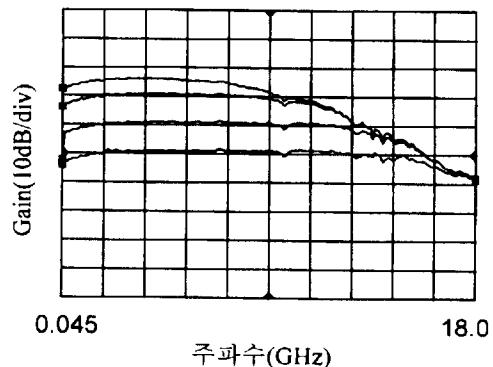


그림 6. 주파수 이득특성

Fig. 6. Gain characteristics with increasing input level by 10dB.

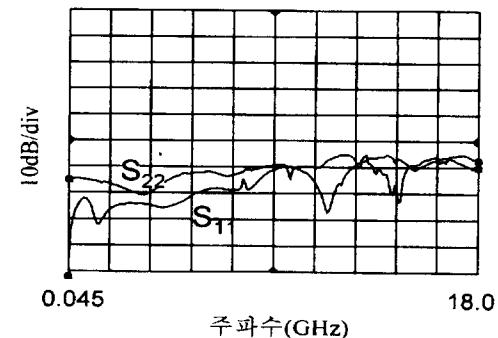


그림 7. 입출력 반사손실

Fig. 7. Input and output return loss.

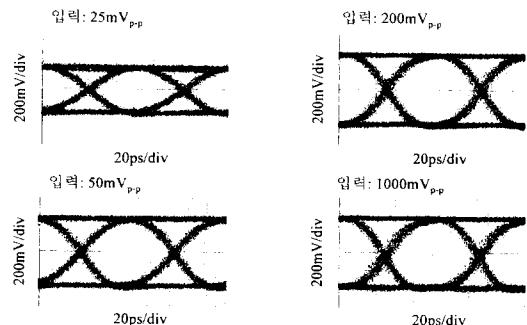


그림 8. 입력신호의 레벨에 따른 출력 eye diagram
Fig. 8. Output eye diagram with various input level.

증폭기의 리미팅 특성을 확인하기 위하여 패턴발생

기로 부터 나오는 10Gbit/s NRZ(non-return to zero) 신호(PRBS $2^{23}-1$)를 증폭기에 입력시켜 출력 신호를 샘플링 스코우프로 측정하였다. (그림 8)은 입력신호 레벨을 25mV_{pp} 에서 부터 각각 50mV_{pp} , 200mV_{pp} 그리고 $1000\text{mV}_{\text{pp}}$ 으로 증가시켰을 때의 출력 eye diagram이다. 25mV_{pp} 입력레벨에서는 리미팅증폭기가 아직 선형영역에서 동작하고 있으나 50mV_{pp} 이상의 입력신호가 들어갈 때 리미팅증폭기는 약 800mV_{pp} 으로 제한된 신호를 출력하고 있다. 비선형영역에서 동작하기 시작하는 50mV_{pp} 입력신호에 대한 출력신호는 $20\sim80\%$ 상승하강 시간이 40ps 이하이나, 입력신호 레벨이 증가함에 따라 eye의 crossing point가 다소 변화 하지만 상승하강 시간은 35ps이하로 개선되고 있다. (그림 9)는 입력신호 레벨과 출력신호 레벨을 비교한 것으로 50mV_{pp} 이상의 입력 신호에 대해 출력이 800mV_{pp} 으로 제한되는 것을 확인시켜 주며 리미팅증폭기의 다이나믹 레인지가 26dB 이상 되는 것을 알 수 있다.

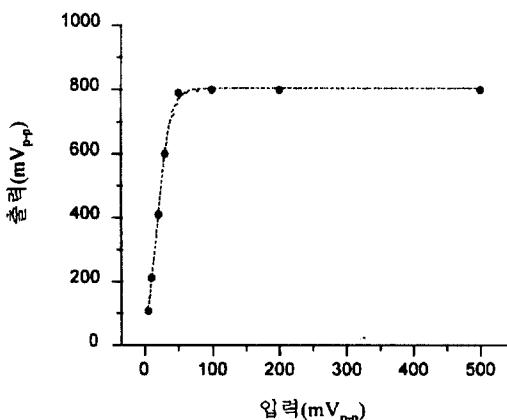


그림 9. 리미팅증폭기의 리미팅특성

Fig. 9. Limiting characteristics.

광수신기의 특성을 비교 확인하기 위하여 ambiguity 레벨과 V-curve를 자주 사용하고 있다. Ambiguity 레벨은 0과 1을 에러 없이 판별하기 위한 최소한의 입력신호(광 또는 전기신호)로 정의되며, V-curve는 일정한 에러율을 유지할 때 문턱전압과 입력신호의 상관곡선으로 광송신기 및 광선로의 변화 등 외부조건에 대한 수신기 수신감도의 둔감도를 나타낸다. 이 두 가지 파라미터는 판별회로의 특성에 크게 좌우되며 따라서 판별 및 신호 재생장치의 특성 평가

에 많이 사용되지만, 리미팅증폭기의 특성 평가에도 사용될 수 있다. 패턴발생기의 10Gbit/s NRZ 신호를 입력신호로 사용하고 리미팅증폭기의 출력을 에러검출기로 확인하였을 때, 에러율= 1×10^{-10} 에서 외부에서 조절 가능하도록 설계된 리미팅증폭기의 DC 바이어스 레벨값과 입력신호 레벨의 상관곡선을 그리면 (그림 10)과 같은 결과를 얻을 수 있고, 곡선의 모양이 통상 V자형으로 나타남으로 V-curve라 부른다. (그림 10)에서 수신감도를 최대로 하는 최적의 바이어스 값이 존재함을 알 수 있고 PRBS 2^7-1 과 $2^{23}-1$ 을 비교하였을 때 V-curve가 크게 다르지 않음을 알 수 있다. 또한 U자 형에 가까운 곡선을 가지므로 넓은 다이나믹 레인지에서도 판별 바이어스 값에 민감하지 않은 수신기를 구현할 수 있다.

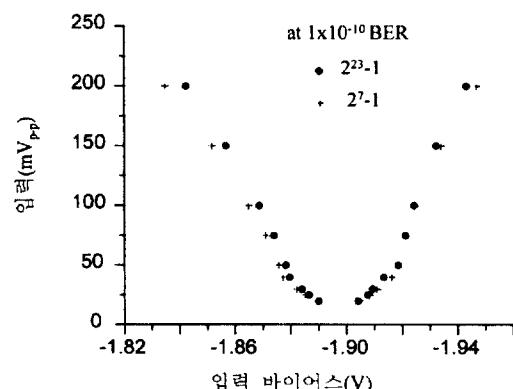
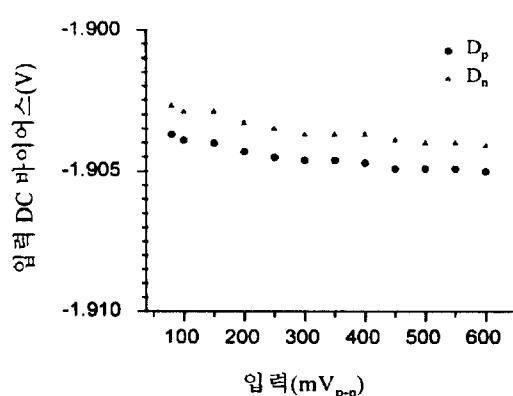


그림 10. 입력 바이어스에 따른 V-curve

Fig. 10. V-curve with sweeping input bias.



은 에러율이 1×10^{-10} 일 때 PRBS 2^7-1 과 $2^{23}-1$ 에 대하여 각각 $16.1\text{mV}_{\text{p-p}}$ 과 $18.8\text{mV}_{\text{p-p}}$ 이다.

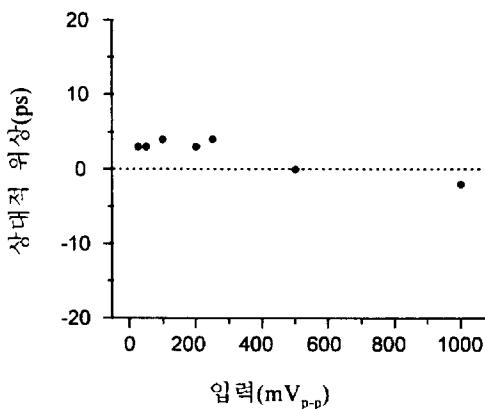


그림 12. 입력 레벨에 따른 출력 위상변화
Fig. 12. Output phase drift by input level.

(그림 11)과 (그림 12)는 입력 레벨에 따른 입력 바이어스 전압과 출력신호의 위상변화를 보여준다. 입력 바이어스 전압이 입력신호의 레벨에 따라 흔들리게 되면 출력신호의 eye crossing point가 변화하게 되어 판별회로에서 판별레벨을 조절해야 하는 경우가 생기게 된다. (그림 11)과 (그림 12)의 결과에 의하면 입력 바이어스 전압은 1.5mV 이하, 출력신호의 위상변화는 7ps 이내로 입력신호의 레벨의 변화에도 상당히 안정적인 변동폭을 갖고 있다.

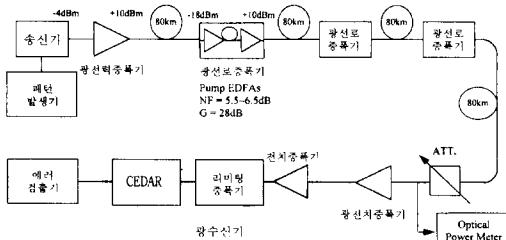


그림 13. 단일 모드 광섬유 320km 광링크 전송시험 구성도
Fig. 13. Setup for SMF 320km transmission test.

IV. 리미팅증폭기를 사용한 광수신기와 광링크 실험

상기한 바와 같이 본 리미팅증폭기는 10Gbit/s급 광

수신기에 적용할 목적으로 제작되었다. 따라서 리미팅 증폭기의 자체 특성시험을 마친 후 (그림 13)과 같이 10Gbit/s 광링크를 구성하여 전송시험을 통한 리미팅 증폭기의 성능을 평가 하였다.

(그림 13)에서 광송신부는 발진 중심파장이 1550nm 인 DFB-LD 모듈과 LiNbO_3 외부변조기로 구성된 송신기^[7]와 에르븀 첨가 광섬유 증폭기를 사용한 광전력증폭기로 구성하였으며, 패턴발생기를 고속변조 신호 원으로 사용하였다. 매 80km 단일모드 광섬유 마다 색분산 보상용 광섬유를 포함한 광선로증폭기를 사용하여 광선로에 의한 손실과 색분산을 보상하였다.

수신된 광신호는 광전치증폭기를 사용하였으며, 광검출기를 거쳐 광전 변환된 신호를 전치증폭기^[8]에서 저잡음증폭한 후 리미팅증폭기에 입력하였다. 리미팅증폭기의 출력으로 부터 CEDAR(Clock Extraction and Data Recovery)^[9]를 통하여 재생된 10Gbit/s 전기신호를 에러검출기와 샘플링 스코프로 확인하였다. 위에 언급한 수신부의 전치증폭기와 CEDAR는 모두 본 연구실에서 제작 및 모듈화 한 것으로 (그림 14)와 같이 보드 위에 조립하여 시스템에 실장할 수 있도록 제작된 것을 사용하였다^[10].



그림 14. 광수신기 보드.....

Fig. 14. Optical receiver board.

(그림 15)는 광전송실험에서 back-to-back에서부터 광선로를 80km 씩 증가하였을 때 광검출기에 입력되는 광전치증폭기의 광출력신호와 광검출기를 거쳐 리미팅증폭기에 의하여 증폭된 전기신호의 eye diagram을 비교하여 보여 준다. 윗쪽의 광입력신호를 보면 back-to-back에서의 깨끗한 eye가 전송거리가 160km , 320km 로 증가함에 따라 타이밍지터가 증가

하고 색분산에 의하여 심하게 왜곡되어 eye opening이 세모꼴로 변화하며 작아지는 것을 볼 수 있다. 그러나 아래쪽 리미팅증폭기의 출력은 전송거리가 증가됨에 따라 back-to-back 보다는 잡음 등의 영향으로 누적된 타이밍 지터가 존재하긴 하나, 색분산의 영향으로 심하게 왜곡된 입력 광신호에 비하여 eye opening이 크게 개선되며 back-to-back에서와 같은 일정한 출력과 eye 형태를 유지하는 것을 볼 수 있다. (그림 13)의 구성으로 10Gbit/s PRBS 2²³-1신호를 전송하였을 때 광링크의 수신감도 특성을 측정하여 (그림 16)에 제시하였다. 에러율 1x10⁻¹²에서 수신감도는 back-to-back에서 약 -31dBm이며 320km를 전송하였을 때는 약 -27dBm으로 측정되었다.

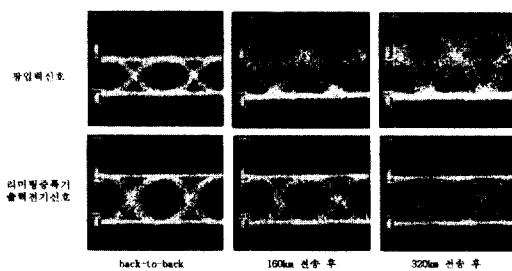


그림 15. 광링크에서 eye diagram의 비교
Fig. 15. Comparison of input optical signal and output signal of limiting amplifier after various transmission length of single mode fiber.

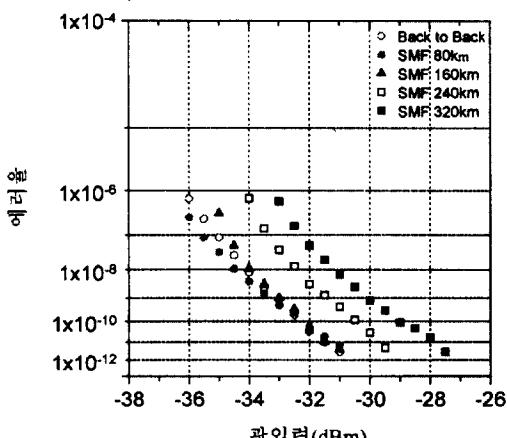


그림 16. 단일모드 광섬유 320km 광전송시험에 따른 수신감도
Fig. 16. Sensitivities of receiver after transmission of single mode fiber.

V. 결 론

AlGaAs/GaAs HBT를 사용하여 10Gbit/s급 리미팅증폭기 IC를 설계 제작하였다. HBT는 MOCVD로 성장한 에피 구조를 가지며, 자기 정력 에미터/베이스 공정에 의한 일반적인 메사 형태를 갖고 있다. 에미터 면적이 $2 \times 10 \mu\text{m}^2$ 및 $6 \times 20 \mu\text{m}^2$ 인 두 종류를 사용하여 제작한 리미팅증폭기는 차등 입출력을 가지며 두 단의 gain cell을 사용하여 충분한 이득을 갖도록 하였으며 PFT(parallel feedback transistor)를 적용하여 대역 폭을 확장하였다. 레이아웃은 차등증폭구조의 대칭성을 최대한 유지하고 오프셋 조절 케이블 회로를 적용하여 오프셋을 최소화하였다. 제작된 IC의 크기는 $0.95 \times 1.4 \text{mm}^2$ 이다. 마이크로웨이브 패키지에 모듈화 한 증폭기의 특성은 소신호이득이 26dB이며 대역폭은 8GHz이나, 비선형역역에서 동작할 때 대역폭은 10GHz 이상으로 증가한다. 입출력 반사손실은 8GHz 까지 모두 -10dB이하이며 8GHz 이상의 대역에서도 양호한 정합을 이루고 있다. 50mV_{p-p} 이상의 입력신호에 대해 출력전압은 800mV_{p-p}으로 제한되며, 26dB 이상의 다이나믹 베인지를 갖는다.

제작된 리미팅증폭기를 전치증폭기와 데이터 재생 및 클럭 추출 모듈과 결합하여 10Gbps 광수신기를 제작하였으며 단일 모드 광섬유 320km 광링크를 구성하여 전송시험을 통하여 리미팅증폭기의 성능을 평가하였다. 광송신기로는 외부변조방식의 송신기를 사용하였으며 매 80km 마다 색분산 보상용 광섬유를 포함한 에르븀 첨가 광선로증폭기를 사용하여 선로 손실과 색분산을 보상하였다. 수신 광신호와 리미팅증폭기의 출력 전기신호를 비교하여 리미팅증폭기의 성능을 확인하였으며, 10Gbit/s PRBS 2²³-1 신호를 전송하였을 때 에러율 1x10⁻¹²에서 수신감도는 back-to-back에서 약 -31dBm이며 320km를 전송하였을 때는 약 -27dB로 4dB정도의 패널티를 보였다.

감사의 글

HAN-BISDN의 10Gbit/s 광통신시스템 개발 과제의 일부로 수행된 본 연구를 격려하여 주신 한국전자통신연구원의 이만섭 박사님과 수신기와 송신기의 제작 및 광링크실험에 도움을 주신 한국전자통신연구원 광통신연구실 실원들께 감사를 드립니다. 본 과제의

공동연구업체 파견 연구원들께도 감사 드리며, IC 제작에 협조하여 주신 주식회사 국제상사의 마동성 박사님과 서화창 과장님 외 도움 주신 여러분께 깊이 감사드립니다.

참 고 문 헌

- [1] H. Banu, B. Jalali, B. Nottenberg, D. A. Humphrey, R. K. Montgomery, R. A. Hamm, and M. B. Panish, "10Gbit/s Bipolar Laser Driver," *Electronics Letters*, vol. 27, no. 3, pp. 278-280, 1991.
- [2] J. Akagi, Y. Kuriyama, M. Asaka, T Sugiyama, N. Lizuka, K. Tsuda, and M Obara, "Five AlGaAs/GaAs HBT ICs for a 20Gb/s Optical Repeater," *IEEE International Solid-State Circuit Conference*, pp. 168-169, 1994.
- [3] N. Nagano, T. Suzuki, M. Soda, K Kasahara, and K. Honjo, "AlGaAs/GaAs Heterojunction Bipolar Transistor ICs for Optical Transmission Systems," *IEICE TRANS. Electron*, vol. E76-C, no. 6, pp 883-890, 1993.
- [4] B. S. Kwark and M. S. Park, "Multi-gigabit Limiting Amplifier for Optical Receiver," in *Tech. Digest of 1995 Photonic Technology Conference*, pp. 205-206, Pusan, Korea.
- [5] E. M. Cherry and D. E. Hooper, "The Design of Wide-band Transistor Feedback Amplifiers," *Proc. IEEE*, vol. 110, pp. 375-389, Feb. 1963.
- [6] N. Ishijara, O. Nakajima, H. Ichino, and Y Yamauchi, "9GHz Bandwidth, 8-20dB controllable-gain Monolithic Amplifier Using AlGaAs/GaAs HBT Technology," *Electronics Letters*, vol. 25, no. 19, pp 1317-1318, Sept. 1989.
- [7] J. H. Han, J. S. Kim, and M. S. Park "Fabrication and Characterization of 10Gbit/s Optical Transmitter Using Li NbO₃ External Modulator," in *Tech. Digest of 1995 Photonic Technology Conference*, pp. 197-198, Pusan, Korea.
- [8] B. S. Kwark and M. S. Park, "A 10Gbit/s PIN-HBT MMIC Receiver Front-end," in *Tech. Digest of 46th Electronic Component and Technology Conference*, pp. 632-634, Orlando, USA, 1996.
- [9] T. W. Yoo, J. H. Song, M. S. Park, and C S. Shim, "A Novel Clock Extraction Circuit using a New NRZ-to-PRZ Converter and a Dielectric Resonator Filter for 10Gbit/s Optical Receiver," in *Tech. Digest of IEEE MTT-S 1995 International Microwave Symposium*, pp. 1395-1398, 1995.
- [10] M. S. Park, T. W. Yoo, J. H. Han, T. Y Yun, B. S. Kwark, J. H. Song, J. S. Kim W. J. Kang, C. S. Shim, and M. S. Lee "Development of 10Gbit/s Optical Transmitter and Receiver," in *Tech. Digest of 1995 Photonic Technology Conference*, pp. 195-196, Pusan, Korea.

저 자 소 개



郭鳳信(正會員)

1960년 1월생. 1982년 2월 한양대학교 전자통신공학과(학사). Texas A&M University, Electrical Engineering 석사(1989/12) 및 박사(1993/8). 1993년 ~ 현재 한국전자통신연구원. 주 관심분야는 광통신 시스템, 초고속 전자회로 설계, 광전자 등임.



朴文秀(正會員)

1955년 11월생. 1978년 2월 경북대학교 전자공학과(학사). 1981년 8월 서울대학교 전자공학과(석사). 1993년 11월 The University of Sydney, Electrical Engineering(박사). 1982년 ~ 현재 한국전자통신연구원, 현재 광통신연구실 실장. 주 관심분야는 초고속 광링크, 초고속 전자회로 설계, 광무선 기술 등임.