

# DS3급 영상통신을 위한 개선된 동기식 나머지 타임스탬프(SRTS) 알고리즘

正會員 이 중 형\*, 김 태 균\*\*

## An Improved SRTS Algorithm for DS3 rate Video Communication

Jong Hyeong Lee\*, Tae Kyun Kim\*\* *Regular Members*

### 요 약

ATM망을 통하여 항등비트율 서비스를 제공하기 위해서는 종단간 서비스 클럭복원이 중요한 과제이다. 이 논문에서는 소스클럭의 타이밍 정보를 수신하여 서비스클럭을 복원하는 동기식 나머지 타임스탬프(SRTS) 알고리즘에서, 타이밍정보를 효율적으로 전달하기 위한 DRTS(Differential Residual Time Stamp) 전송방식을 제안한다. 기존의 RTS 전송방법은 전송오류에 의한 RTS값 손실시 타임스탬프 추출에 1주기의 오류가 전파되나, DRTS 방법은 이를 개선하였으며 하드웨어 측면에서도 단순하여 구현이 용이하다. 제안된 알고리즘을 망클럭과 독립적인 DS3급 대화형 영상통신 시스템에 구현하였고, 광대역 종합정보통신망에 접속하여 타당성을 확인하였다.

### Abstract

The end-to-end service clock recovery is a critical issue in providing constant bit rate service through ATM network. The Synchronous Residual Time Stamp(SRTS) algorithm is used to recovery the source clock using time stamp of transmitter. In this paper, we propose a Differential Residual Time Stamp (DRTS) transmission mechanism to effectively deliver the timing information of source clock in SRTS algorithm. The RTS transmission method propagates the error during 1 period under loss of RTS, but DRTS method solves this problem. DRTS is also simple in its hardware. From the result of field trial of DS3 rate interactive video communication system through B-ISDN testbed, it can be identified that DRTS method is superior to the RTS method.

### I. 서 론

53옥텟의 고정길이 셀에 정보를 전달하는 ATM (Asynchronous Transfer Mode)은 다양한 트래픽 특성을 갖는 여러정보들을 통계적으로 다중화함으로써 대역폭을 효율적으로 사용할 수 있는 통신방식이다. ATM은 음성,영상과 같이 다양한 전송속도와 실시간

\*한국전자통신연구소 멀티미디어통신연구실 근무

\*\*충남대학교, 공과대학 컴퓨터공학과 교수

論文番號 95272-0809

接受日字 : 1995년 8월 9일

트래픽을 포함한 멀티미디어 대화형서비스, 메시지 전달서비스 및 검색 서비스를 제공할 수 있는 유연한 구조를 갖는다<sup>1)</sup>.

1.362에서는 다양한 서비스 속성을 만족시킬 수 있는 여러 AAL(ATM Adaptation Layer) 기능을 정의하고 있다. 특히 기존 네트워크에서 제공하는 회선형태의 항등비트율서비스(Constant Bit Rate) 서비스를 제공할 수 있는 AAL1은 광대역 종합정보통신망에서의 방송형서비스, 교신형서비스에서 많이 사용하게 될 서비스 형태이며, 기존 네트워크의 인공 서비스를 제공하기 위한 창구로서 중요한 위치를 차지하는 서비스이다<sup>2)</sup>.

AAL1 서비스의 예로는 대화형/검색형 음성서비스, 협대역 종합정보통신망의 데이터 통신, 영상통신, 영상회의 및 기존망 연동서비스 등 고정속도에서의 고품질/고신뢰성을 갖는 다양한 베어러 및 텔러서비스를 제공할 수 있다. 그림 1은 ITU-T I.580에서 권고하는 64Kbps 기반의 협대역과 광대역 종합정보통신망 연동의 예로서, NA(Network Adaptor)에서 AAL1을 바탕으로 연동하기 위한 구조를 제시하고 있다<sup>3)</sup>.

따라서 기존 서비스의 수용 및 네트워크 진화관점으로 볼때 AAL1은 광대역 종합정보통신망의 주요한 서비스이다. 특히 기존 동기네트워크에서 제공할 수 없었던 8KHz (64Kbps) 기반이 아닌, 망클럭에 동기되지 않는 실시간 트래픽을 제공함으로써 종합정보통신

망에서 추구하는 서비스의 통합화(Integrated Services)를 이룰 수 있다.

이 논문의 2장에서는 항등비트율 서비스에서 요구되는 소스 클럭복원에 대해 기술하고, 3장에서는 동기식 나머지 타임스탬프(SRTS:Synchronous Residual Time Stamp) 알고리즘과 본 논문에서 제안한 방법에 대해 설명하며, 4장에서 구현 및 결과를 제시하고, 제 5장에서 향후 연구방향 및 결론을 맺는다.

## II. 소스클럭복원

### 1. 소스클럭복원의 필요성

기존 동기망은 종단간의 측면에서 볼때 그림 2에 도시한 바와 같이 f1에서 f4까지 송신측 서비스클럭과 수신측의 서비스클럭이 동기되어 시간분명성이 보장된다. 따라서 송신측에서는 종단간의 동기된 서비스클럭(f1)을 사용하여 서비스 데이터를 송신하고, 수신측에서는 송신측 서비스클럭(f1)과 동기된 서비스클럭(f4)으로 표현하므로 종단간의 통신시 비퍼의 남침/결핍현상은 발생하지 않는다.

기존 유사동기식 디지털계위(PDH: Plesiochronous Digital Hierarchy) 네트워크에서의 클럭복원은 멀티플렉싱을 위한 망클럭에 동기된 비트 스템핑(bit stuffing) 기술로서 전송을 근본으로한 물리계층의 개념이나, 광대역 종합정보통신망에서는 ATM 계층위의 응용

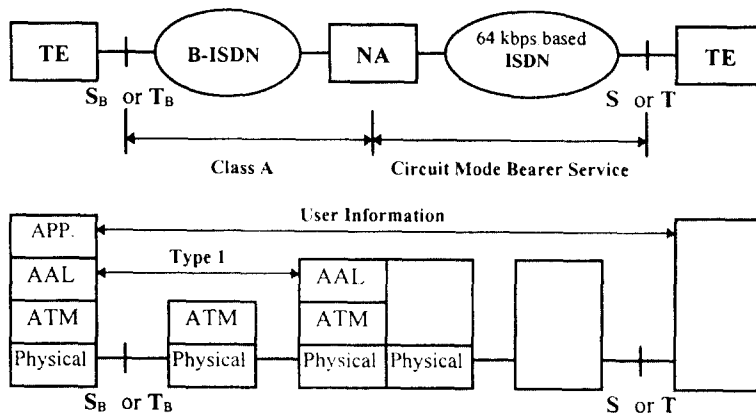


그림 1. 64Kbps 기반의 ISDN과 B-ISDN 연동 모델

Fig. 1. Interworking reference configuration of B-ISDN to 64Kbit/s based ISDN interconnection

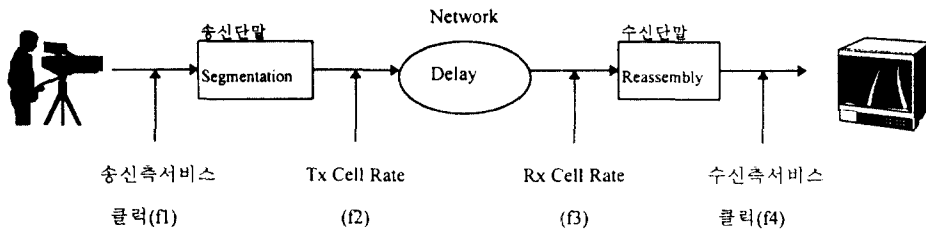


그림 2. 종단간 시간 투명성  
Fig. 2. End-to-end time transparency

과 밀접한 ATM 적응계층에서의 종단간 소스클럭 복원이므로 개념적인 차이가 있다.

ATM에서는 셀전송시 통계적 다중화에 의하여 셀 지연변이(Cell Delay Variation)가 발생한다. 셀지연변이의 주요 원인은 2개 또는 그이상의 ATM 연결로부터 셀이 다중화되는 ATM 계층에서의 셀다중화에 의해 발생되며, 이외에도 물리계층의 오버헤드나 OAM (Operation And Maintenance) 셀이 삽입되는 동안, 또는 ATM 계층에서의 셀다중화와 유사하게 AAL에서의 다중화에서도 셀지연변이가 발생할 수 있다[5][6]. 따라서 ATM 망에서는 사용자의 트래픽특성이 셀지연변이에 의하여 f2와 f3의 시간 투명성이 보장되지 않으므로 항등비트율 서비스에 영향을 주게된다. 항등비트율 서비스에서 서비스클럭 f1과 f4가 동기되지 않았을 경우 종단간 어플리케이션에 문제가 발생된다.

f1의 서비스클럭이 DS3급 44.736Mbps이고, f4는 f1과 10ppm의 차이가 있으며, 수신된 셀을 2K Byte 용량의 병렬-직렬(Parallel-to-Serial) FIFO에 저장한 후 FIFO의 중간에서 부터 수신측의 서비스클럭(f4)으로 읽어낸다고 가정하면

넘침(결핍)발생시간 =

$$\frac{\text{FIFO 최대 저장용량}/2}{\text{클럭 차이}} = \frac{8192 \text{ bits}}{447 \text{ hps}} \quad (1)$$

식(1)에 따라 18.3 초후에 FIFO의 넘침(또는 결핍)현상이 발생하게 된다. 따라서 FIFO의 크기를 무한대로 하거나, 송/수신측의 클럭을 위하여 동일한 오실레이터를 사용함으로써 이를 방지할 수 있으나 물리적으로 불가능하다. 따라서 종단간의 투명한 베이어

서비스를 보장하기 위해서는 송신측의 서비스클럭을 수신측에서 복원해야 한다.

### 2. 소스클럭 복원 방법

소스클럭복원방법은 일반적으로 동기(Synchronous) 방식과 비동기(Asynchronous) 방식으로 분류할 수 있다.

동기방식은 송신측과 수신측에서 망클럭에 동기된 클럭을 추출하여 사용하는 기법으로 타이밍정보가 송수신측에서 동일하게 유지된다. STM-1인 경우, 동기방식으로는 155.52Mbps에 의해 분주되는 서비스클럭과 프레임동기신호인 125usec에 동기되는 64Kbps (B channel), H0(384Kbps), H11(1536Kbps), H12(1920Kbps)등의 서비스클럭으로 기존의 동기망과 동일한 타이밍이 종단간에 보장된다. 따라서 동기방식은 특별한 소스클럭복원 알고리즘이 필요하지 않다.

비동기방식은 소스클럭이 프레임동기신호와 망클럭에 모두 동기되지 않는 경우에 적용된다. 그러므로 송신측에서 소스클럭에 대한 타이밍 정보를 수신측으로 전달하거나, 수신측에서 FIFO에 저장되는 데이터량을 척도로 송신측의 소스클럭을 복원할 수 있다. 이 방식은 망클럭에 동기되지 않는 항등비트율서비스를 제공할 수 있으므로, 기존의 동기망에서 서비스될 수 없었던 망클럭에 독립적인 다양한 전송속도의 항등비트율 베이어 서비스를 제공할 수 있다.

### 3. Q.2931과 소스클럭 복원 방법

비동기 소스클럭복원방법은 동기식 나머지 타임스탬프 알고리즘과 적응클럭방법(Adaptive Clock Method)으로 분류한다[7]. 송신측에서 사용한 소스클럭복원방법을 수신측에서 적용하기 위해서는 호설정시 Q.

2931 프로토콜을 통하여 AAL1의 소스클럭복원방법이 전달되어야 한다. Q.2931 호설정(SETUP) 메시지는 ATM 적응계층 정보요소(ATM Adaptation Layer Information Element)를 사용하여 AAL 타입을 기술해야 한다<sup>12)</sup>. AAL 1인 경우에는 항상비트율 전송속도뿐만 아니라 표 1과 같은 소스클럭복원방법을 부호화하기 위한 필드가 정의되어 있다.

SETUP 메시지(A)에 포함된 ATM 적응계층 정보 요소는 망에서 가공되지 않고 투명하게 단말(B)로 전달된다. 이를 수신한 단말(B)에서는 ATM 적응계층 정보요소를 분석하여 발신측의 소스클럭복원방법을 확인한 후, 종단간 호환성여부에 따라 그림 3의 Connect 메시지로 호설정이 이루어지거나 또는 단말속칭 불일치라는 이유를 포함한 RELEASE COMPLETE 메시지를 전송함으로써 호설정이 이루어지지 않는다.

표 1. 소스클럭복원방법

Table 1. Source Clock Frequency Recovery

10001000	Source Clock Frequency Recovery 구별자
00000000	Null(Synchronous Circuit Transport)
00000001	SRTS Method
00000010	Adaptive Clock Method

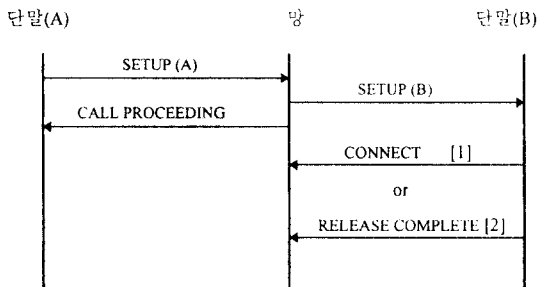


그림 3. Q. 2931의 호설정과정

Fig. 3. Call establish procedure of Q. 2931

### Ⅲ. 동기식 나머지 타임스탬프 알고리즘

동기식 나머지 타임스탬프 소스클럭 복원방법은 송신측과 수신측 사이에 공통의 망클럭(fnx)을 사용할 수 있는 동기식 디지털개위(SDH: Synchronous Digital

Hierarchy)에 적용될 수 있다. 송신측에서는 자신의 서비스클럭(fs)에 관한 타이밍정보를 망클럭(fnx)을 사용하여 타임스탬프로 표현한 후 이중 RTS(Residual Time Stamp)값을 전달하고, 수신측에서는 이 RTS값을 이용하여 송신측의 서비스클럭을 복원하는 알고리즘으로 그림4에 개념모델을 도시하였다<sup>9, 10, 11)</sup>.

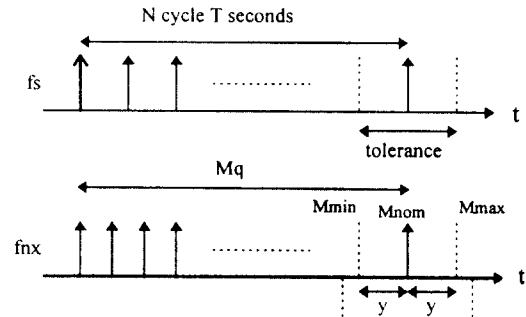


그림 4. 동기식 나머지 타임스탬프의 개념 모델

Fig. 4. SRTS Concept

#### 1. RTS값의 생성

송신측에서 전달하는 타이밍정보는 8개의 AAL1 레이트로드를 단위(N = 3008 bits)로 생성된다. RTS는 서비스클럭의 N 주기마다 망클럭(fnx)으로 표현한 타임스탬프로서, 식(3)과 같이 M에서 MOD 16의 나머지로 정의된다. M에서 MOD16의 나머지를 제외한 값 Mo는 서비스 클럭의 타임스탬프 중 서비스클럭의 지터에 영향을 받지 않는 상수값이다. 즉 서비스 클럭의 지터 허용치를 200 ppm으로 제한하면 서비스클럭의 타임스탬프값은 4bit 범위 이내에서 변화한다. 따라서 타임스탬프 값에서 상수인 Mo는 전달하지 않고 RTS값 4bit만 전달함으로써 전송효율(η)을 높일 수 있다<sup>12)</sup>.

DS3급 소스클럭을 RTS로 표현하면 식(2)(3)에 따라 12.497854을 가지며, 서비스클럭 허용치(tolerance) y를 200 ppm으로 제한하면 RTS값은 11,12,13,14의 값의 변위를 갖는다<sup>12)</sup>.

$$N : fs = M : fnx \tag{2}$$

$$(N = 3008, fs = 44.736Mbps, fnx = 77.76Mbps)$$

$$M = 3008 \times \frac{77.76}{44.736} = 5228.497854 \quad (3)$$

$$= 326 \times 16 + 12.497854$$

$\longleftrightarrow$                        $\longleftrightarrow$   
 $M_0$                                   RTS

### 2. RTS 값의 추출

서비스클럭의 N 주기마다 그림 6과 같이 망클럭에 의한 P-bit(MOD16 카운터로 P=4) 카운터값을 래칭함으로써 RTS값을 추출한다. 서비스클럭(fs)과 망클럭(fnx)의 동작주파수가 동기되지 않으므로, N 분주기에 의한 래치신호는 P-bit 카운터의 천이시간에 발생할 수 있다. 이 경우에는 RTS값이 부정확하게 되므로 SRTS 알고리즘의 허용치를 만족할 수 없게된다.

이 논문에서는 P-bit 카운터의 천이 순간을 피하여 망클럭에 동기되게 양자화하기 위하여 2단계 래치기법을 사용하였다. fs의 N주기마다 발생하는 카운터의 출력에 의해 생성된 SigIn 신호는 1단계 래치를 통해 fnx에 동기시키고, 1단계 래치신호를 fnx의 1클럭주기로 가공하여 2단계 래치신호(SigOut)를 얻어 정확

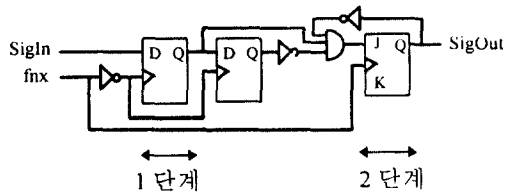


그림 5(A) 2단계 래치회로  
Fig. 5(A) Circuitry of Double Latch

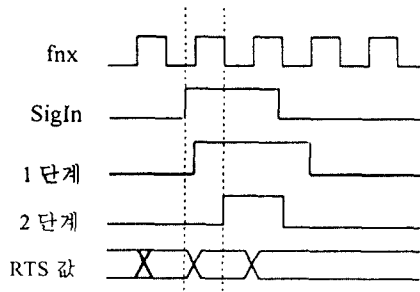


그림 5(B) 타이밍도  
Fig. 5(B) Timing Diagram

하게 p-bit 카운터의 값을 양자화하여 RTS 값을 얻는다. 이 방법은 fnx와 동기되지 않은 SigIn 신호를 fnx의 1클럭 사이클로 동기시키고 P-bit 카운터 출력을 안정된 타이밍으로 래치하는 장점을 가진다. 그림 8에 DRTS 측정값은 12와 13이 약 5:4의 비율을 보이므로 식(3)의 이론치 12.497854와 동등하게 양자화됨을 알 수 있다.

### 3. RTS 값의 전송

RTS에 대한 일반적인 개념은 그림 6(A)와 같다[7].

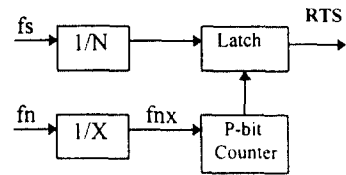


그림 6(A). RTS 개념  
Fig. 6(A). RTS Concept

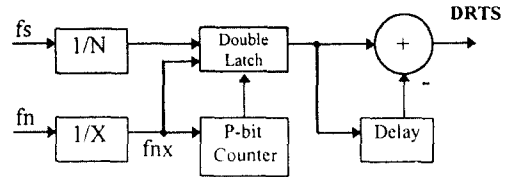


그림 6(B). DRTS 개념  
Fig. 6(B). DRTS Concept

수신측에서 송신측의 소스클럭을 복원하기 위해서는 식(4)에서와 같이  $M_q$  값을 구해야 한다.  $M_q$ 는 식(3)의 M 값중 가장 큰 정수로서 종단간에서 서비스클럭에 의해 정의되며  $M_0$ 와 M의 나머지(RTS)로 구성된다.

소스측의 타이밍정보를 수신측에 전달하기 위해서는 그림 6(A)과 같이 생성된 RTS 값을 전달하는 방법과 본 논문의 제안 방식인 그림 6(B)의 DRTS(Differential RTS)를 전송하는 방법이 있다.

RTS 값을 전송하는 방법은 수신측에서는 생성된 RTS 값을 그대로 전달하고, 수신측에서 RTS 값의 차이를 계산한 후  $M_0$ 와 덧셈을 하여  $M_q$  값을 구해야 한다[14].

이에 반해 DRTS를 전송하는 방법은 송신측에서 RTS값의 차이인 DRTS를 전송하므로DRTS를 구하기 위한 백선회로가 추가되는 대신, 그림 10의 수신측 Mq분주기 부분(미표기)이 그림 9와 같이 대폭 단순화되어 송수신 전체 하드웨어가 간단해진다. 또한 그림 10에서 최초 수신된 RTS값(예를 들어 RTS값이 12라면)에 의한 Mq값은 5228로 정확히 추출되지 않고 5232로 추출될 가능성이 있다.

또다른 장점은 셀의 오삽입, 오류가 발생하여 그림 7의 T3 주기의 DRTS '12'가 분실된 경우, T4 주기에서 DRTS '13'을 수신하여 Mq를 정확히 얻을 수 있다. 그러나 RTS 전송방법은 T3 주기의 RTS '5'가 손실되었을 때 T4 주기의 RTS '1'을 수신하더라도 Mq의 나머지 '13'을 추출하기가 곤란하며, T5 주기의 RTS '14'를 수신한 후에야 비로써 Mq의 나머지 '12'를 얻을 수 있다[14]. 따라서 T3 주기의 RTS값 분실은 T4 주기에서의 올바른 RTS '1'을 수신하더라도 오류가 전파되어 T5주기에서야 회복할 수 있으므로 본 논문의 방법에 비해 1 주기의 에러가 전파되어 효율이 떨어진다. 그림 8에는 논문의 제안방식에 의한 DRTS값을 추출한 결과를 도시하였다.

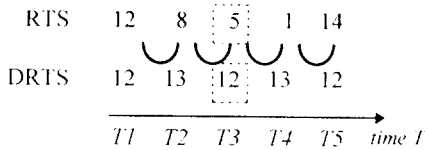


그림 7. DRTS와 RTS의 비교  
Fig. 7. Comparison RTS with RTS

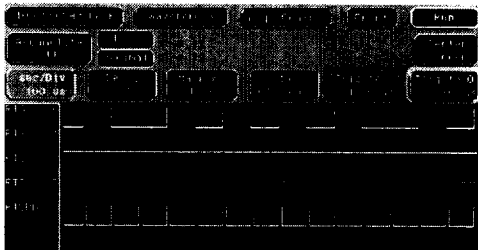


그림 8. DRTS 값  
Fig. 8. DRTS Value

#### 4. 서비스클럭의 복원

수신측에서는 Mo와 수신된 DRTS를 더하여 송신측의 타임스탬프 Mq를 계산한다. 따라서 서비스에 따라 결정되는 상수 N, f<sub>rx</sub>와 수신 DRTS에 의해 구한 Mq를 이용하면 식(4)에 따라 미지수인 소스클럭 주파수 fs를 구할 수 있다.

$$f_s = N \times \frac{f_{rx}}{M_q} \quad (4)$$

(단, N = 3008, f<sub>rx</sub> = 155.52Mbps/2 = 77.76Mbps)

그림 9의 Mq 카운터는 식(3)의 Mo값인 5216에 수신된 DRTS값을 합하여 분주하는 다운 카운터이다. 이 Mq분주기의 출력은 위상비교기(PD)의 기준주파수(fr)를 생성하므로, fr에는 송신측의 타이밍정보가 포함하게된다. 위상동기회로의 제한신호를 N분주하여 얻어지는 변이신호(fv)는 위상비교기의 입력으로 사용되어 fr을 따라 fv와의 변이가 작아지도록 위상동기회로가 제어되어 소스클럭을 복원한다.

본 논문의 Mq분주기는 식(3)의 Mo와 동등하고 하드웨어가 간단하다. 반면 기존의 RTS를 수신하는 경우는 그림 10과 같이 5220 카운터와 p-bit 카운터 등의 조합이 필요하게 된다. 위상동기회로는 IV장에 기술한다.

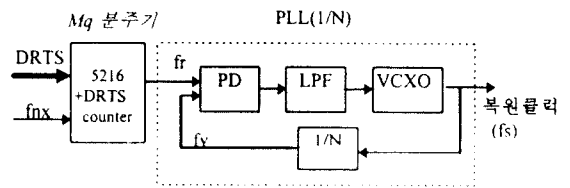


그림 9. DRTS 수신에 의한 클럭복원 블럭도  
Fig. 9. Clock Recovery bu receiving DRTS value

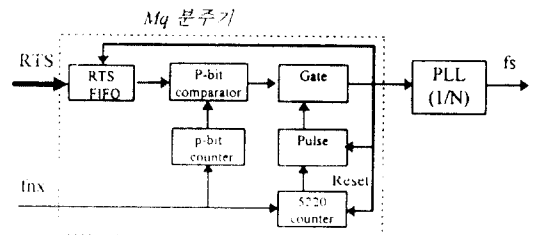


그림 10. RTS 수신에 의한 클럭복원 구성도  
Fig. 10. Clock Recovery by receiving RTS value

#### IV. 구현 및 결과

##### 1. 위상동기회로의 구현

위상동기회로(PLL:Phase Locked Loop)는 식(5)의 전달함수 특성에 따라 대역폭, 이득 등의 중요한 특성을 좌우한다.

$$T(s) = \frac{\theta_d(s)}{\theta_i(s)} = \frac{G(s)}{1 + G(s)H(s)} = \frac{K_p K_v F(s)}{S + \frac{K_p K_v F(s)}{N}} \quad (5)$$

Kp: PD Gain, Kv: VCXO Gain, F(s): LPF Gain

위상비교기(Phase Detector)는  $\pm 2\pi$ 에서 위상차이를 검출할 수 있고 전체영역에서 선형특성을 갖는 MC4044 Logic을 EPLD 내부에 구현하였다. 전압제어 발전기는 VCOM(MC1648)와 VCXO(Voltage Controlled crystal Oscillator)를 사용하여 구현하였고, 2가지 모두 양호한 결과를 얻을 수 있으나 선형특성이 우수한 VCXO를 선택하였다. 저역통과필터(LPF:Low Pass Filter)는 위상비교기 출력의 고주파성분을 제거함으로써 위상동기회로가 안정되게 기준주파수(Reference Frequency)에 따라 잠금되도록 한다. 저역통과필터의 차수는 항상 안정한 특성을 가지며 조정이 용이한 2차루우프를 선택하였고, 저역통과필터의 제한 사항이 적은 능동필터를 사용하였다.

2차 저역통과필터의 전달함수 F(s)를 구하면 식(6)과 같다.

$$V_o = \frac{R_2 + \frac{1}{SC_2}}{R_1} V_i = \frac{1 + SC_2 R_2}{SC_2 R_1} V_i \quad (6)$$

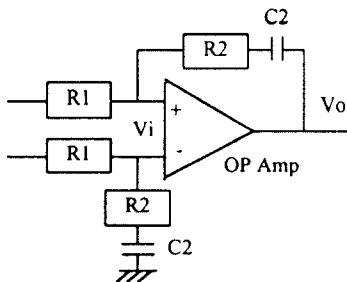


그림 11. 능동 2차저역통과필터  
Fig. 11. Active 2nd Low Pass Filter

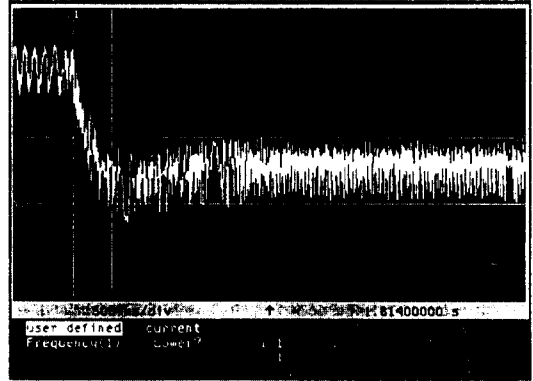


그림 12. 저역통과필터의 출력  
Fig. 12. LPF Output

식(6)을 식(5)에 대입하여 얻은 식(7)으로부터 특성방정식을 구하면 식(8)이 된다.

$$T(s) = \frac{K_p K_v \cdot \frac{1 + SC_2 R_2}{SC_2 R_1}}{S + \frac{K_p K_v}{N} \cdot \frac{1 + SC_2 R_2}{SC_2 R_1}} = \frac{\frac{K_p K_v}{R_1 C_2} \cdot (1 + SC_2 R_2)}{S^2 + \frac{K_p K_v}{R_1 N} S + \frac{K_p K_v}{R_1 C_2 N}} \quad (7)$$

$$S^2 + \frac{R_2 K_p K_v}{R_1 N} S + \frac{K_p K_v}{R_1 C_2 N} = S^2 + 2\zeta \omega_n S + \omega_n^2 = 0 \quad (8)$$

식(8)에서 자연주파수(Natural Frequency) 과 댐핑계수  $\zeta$ 를 구하면 식(9)(10)와 같다<sup>[5][6]</sup>.

$$\omega_n = \sqrt{\frac{K_p K_v}{R_1 C_2 N}} \quad (9)$$

$$\zeta = \frac{R_2 C_2}{2} \sqrt{\frac{K_p K_v}{R_1 C_2 N}} \quad (10)$$

식(10)에서 Kp, Kv는 소자에 의해 결정되는 상수이므로, 댐핑계수( $\zeta$ )는 R1, R2와 C2에 의해 좌우된다. C2를 결정할 상태에서 포착주파수(Capture Frequency)와 잠금시간(Locking Time)을 고려하여 R1 = 100K $\Omega$ , R2 = 470 K $\Omega$ 로 조정하여  $\zeta$ 가 약 0.4가 되도록 하였다. 이 경우 저역통과필터의 출력전압(Damping

파형)을 측정한 결과는 그림 12와 같으며, 약 400msec 이후에 잠금상태에 진입함을 알 수 있다. 또한 위상 동기회로가 잠금상태에 진입한 후 전압의 스윙폭은 약 900mV임을 보인다. 이를 주파수 영역으로 환산하면 그림 13의 VCXO 특성(12 ppm/V) 곡선에 따라 10.8 ppm의 지터량에 해당된다. 이 지터량은 DS3의 허용치 20 ppm을 충분히 만족시키는 값이다. 그림 14에는 44.736MHz의 소스클럭과 동기식 나머지 타임스탬프 알고리즘에 의한 복원된 클럭을 도시하였다.

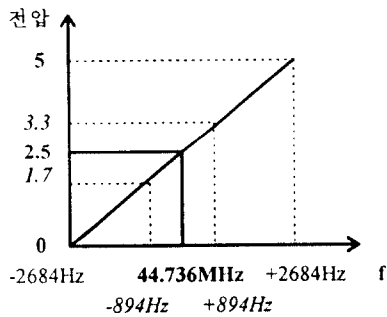


그림 13. VCXO 특성곡선  
Fig. 13. VCXO Characteristics Curve

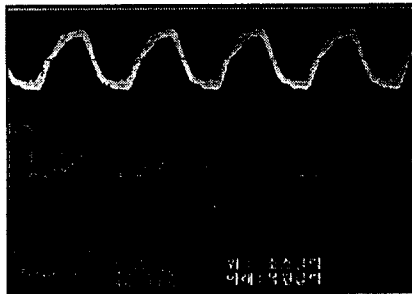


그림 14. 복원된 소스클럭  
Fig. 14. Recovered Source Clock

표 2. 서비스 속성  
Table 2. Service Attribute

서비스	지연	BER	PLR	PIR
전화	25ms/500ms	$10^{-7}$	$10^{-3}$	$10^{-3}$
데이터 전송	1000ms(50ms)	$10^{-7}$	$10^{-6}$	$10^{-6}$
Broadcast video	1000ms	$10^{-6}$	$10^{-8}$	$10^{-8}$
Hifi sound	1000ms	$10^{-5}$	$10^{-7}$	$10^{-7}$
Remote process control	1000ms	$10^{-5}$	$10^{-3}$	$10^{-3}$

## 2. FIFO 크기 결정

FIFO의 크기를 결정하기 위해서는 패킷화지연, 전송지연, 스윙칭지연, 역패킷화 지연 등의 지연요소와 셀지연변이 및 종단간 의미의 투명성(Semantic Transparency)을 위한 순방향오류정정(Forward Error Correction) 등을 고려하여야 한다.

그러나 ATM의 사용자(User)인 단말의 측면에서 항등비트율 서비스를 제공하기 위해서는 표 2의 서비스 속성에 부합하는 실시간 통신이 보장되는 종단간 지연 범위이내에서 소스클럭을 복원함으로써 AAL1 서비스에서의 시간투명성을 보장할 수 있다[2][6][8].

그림 12의 저주파통과필터의 출력은 약 400msec (잠금시간) 후에야 위상동기회로에서 복원클럭으로 집약하여 주파수가 반전되므로, FIFO에는 주파수가 반전될 때까지 데이터를 축적하고 있어야 한다. 이 영역을 삼각형으로 근사화하고, VCXO의 선형특성에 따라 변적을 구하면 약 8~10 ppm(357~447 bits)의 데이터량으로 환산할 수 있다. 이 데이터량은 시스템 천이구간의 데이터 변동폭을 나타내며, 위상동기회로의 잠금되는 데 소요되는 시간으로 FIFO의 데이터 축적 레벨로 매핑된다.

따라서 FIFO의 크기는 시스템 천이구간의 데이터 변동폭과 종단간 실시간 지연 허용범위를 나타내는 역패킷화 지연으로 결정할 수 있다. DS3급 대화형 영상통신 시스템에서는 시스템 천이구간의 데이터 변동폭을 수용하기에 충분한 데이터 저장능력을 갖는 기존의 상용소자인 2Kbyte의 병렬-직렬 FIFO를 사용하였고, 이 경우 DS3급의 역패킷화지연은 0.183msec으로 실시간서비스를 보장할 수 있다.

## 3. 현장시험(Field Trial)

광대역 종합정보통신망에서 항등비트율 전달 특성



을 갖으며 광대역의 대화형 영상통신 서비스를 제공하기 위하여 DS3급 영상코덱을 사용하였다. DS3급 영상코덱은 표3와 같이 CCIR 601 영상품질과 스테레오 음성신호를 제공한다. 코덱으로부터 시스템으로 입력되는 서비스클럭은 STM-1의 망클럭에 동기되지 않는 44.736Mbps이고, 코덱으로 전달하는 서비스클럭은 44.736Mbps  $\pm$  20 ppm이내의 조건을 만족하여야 한다<sup>14)</sup>.

따라서 이 DS3급 코덱을 ATM에 정합하기 위하여 동기식 나머지 타임스탬프 알고리즘을 AAL1의 CS 계층에 EPLD로 구현하고, AAL1의 SAR 패이로드에 CSI(Convergence Sublayer Indication) 비트를 통하여 ATM으로 정합하였다<sup>14)</sup>.

표 3. DS3 코덱 사양

Table 3. DS3 Codec Specifications

항 목	규 격
입출력 영상신호 입출력 음성신호	M-NTSC Composite 영상신호 15KHz, 0dBm
영상신호 압축	2D-DPCM, 2:1 대역압축 4비트 고정양자화
전송규격 (동기클럭)	DS3 Line interfacet(G.703) 44.736 Mbps $\pm$ 20ppm
해상도	CCIR 601

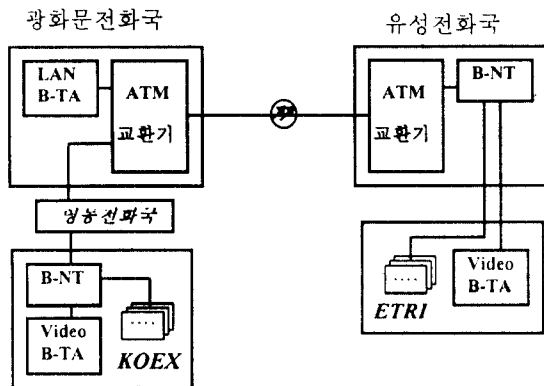


그림 15. 초고속선도시험망에서의 시연 구성도  
Fig. 15. Field Trial of New Korea Network

이 대화형 영상통신 시스템(Video B-TA)은 그림 15과 같이 서울과 대전에 ATM 스위치를 통하여 접속되어 1995년 7월 13일 초고속선도시험망의 개통식에서 시연하였고, 초고속통신망에서 원격교육 등의 응용에 사용될 예정이다.

## V. 결 론

ATM을 통하여 기존 네트워크의 베어러서비스 및 텔리서비스를 하나의 네트워크로 통합하기 위해서는 망클럭에 동기되지 않는 비동기 회선전달(Asynchronous Circuit Transport) 서비스를 제공할 수 있어야 하며, 이를 통하여 기존 동기 네트워크에서 제공할 수 없었던 망 클럭에 독립적인 항등비트율 서비스를 제공할 수 있다.

본 논문에서는 ITU-T G.703의 전송규격의 클럭 허용치(44.736 Mbps  $\pm$  20ppm)를 만족하여야 하고, 망클럭에 독립적인 서비스클럭을 갖는 DS3급 코덱을 사용하여 AAL1의 대화형 영상통신 서비스에 동기식 나머지 타임스탬프 알고리즘을 적용함으로써 ATM에서의 시간투명성을 보장하였다.

특히 송신측의 타이밍정보인 RTS값을 망클럭에 동기되게 추출함으로써 P-bit 카운터의 친이구간을 피하고 안정된 타이밍에서 추출하는 2단계 래치기법을 제시하였으며, 추출된 RTS값을 그대로 전송하지 않고 전송오류에 강하며 하드웨어의 구현이 단순한 DRTS를 전송하는 방법을 제안하였다. 또한 단말측면에서 항등비트율 서비스의 셀지연변이를 흡수하기 위하여 FIFO의 크기를 결정하는 요인으로 서비스의 실시간 지연허용범위와 위상동기회로의 잠금시간을 고려해야 함을 제시하였다.

앞으로 동기식 나머지 타임스탬프 알고리즘의 단점인 공통의 망클럭이 존재하지 않는 경우와, 복잡한 네트워크 상황에서 적용할 수 있는 비동기 클럭복원방법에 대한 연구가 요구된다.

## 참 고 문 헌

1. ITU-T I. 211, "B-ISDN Service Aspect," 1993
2. Martin de Prycker, "Asynchronous Transfer Mode Solution for Broadband ISDN," second edition,

ELLIS HORWOOD, NEW YORK, 1994

3. ITU-T I. 362, "B-ISDN ATM Adaptation Layer Functional Description," 1993
4. ITU-T I.580, "General Arrangements for Interworking between B-ISDN and 64Kbits/s based ISDN," 1993
5. 남윤석, 홍재근, "크레딧을 이용한 UPC/NPC의 적용적 ATM 셀간적조정 알고리즘," 한국통신학회 논문지, 제20권, 제4호, pp978~989, 1995
6. Wassim Matragi, Chatschik Bisdikian, and Khosrow Sohraby, "On the Jitter and Delay Analysis in ATM Multiplexer," Proc. of IEEE ICC94, pp 738~743, 1994
7. ITU-T I. 363, "B-ISDN ATM Adaptation Layer Specification," 1993
8. ITU-T Q. 2931, "B-ISDN DSS2 User Network Interface Layer 3 Specification fro Basic Call/Connection Control," 1993
9. Y.O.Sirl, J.H.Lee, Y.S.Kim, E.T.Lee, "An Implementation of SRTS Techniques for B-ISDN Circuit Emulation," ICSPAT94, pp. 368~371, Oct. 1994
10. J.H.Kim, Y.S.Kim, S.S.J, Y.M.P, J.H.Lee, E.T. Lee, "Design and Implementation of DS3 Video Terminal adaptor in B-ISDN," ICOIN-9, pp. 19~24, Dec. 1994
11. Richard C.Lau and Paul E. Fleisher, "Synchronous Techniques for timing Recovery in B-ISDN," IEEE Transactions on Communications, VOL. 43, NO 2/3/4, pp 1810~1818, Feb./Mar/Apr. 1995
12. Zheng Chen, "The Characteristic of RTS Parameters for Circuit Emulation Application over ATM Network," IEEE GLOBECOM '94, pp. 1822~1826, 1994
13. Hitoshi Uematsu and Hiromi Ueda, "Implementation and Experimental Results of CLAD Using SRTS Method in ATM Networks," IEEE GLOBECOM '94, pp. 1815~1821, Dec. 1992
14. 이종형, 실영욱, 김태균, "B-ISDN에서의 Circuit Emulation," JCC195, 제5권, pp 339~343, 1995. 4
15. Floyd M. Gardner, "Phaselock techniques," John

Wiley & Sons, Inc, USA, 1979

16. J. H Saunders, "Place 2.0 -An Interactive Program for PLL Analysis and Design," AT&T Technical Journal, Vol. 64, No. 5, pp1101~1133, May-June, 1985
17. L.T. Wu and M. Kerner, "Emulating Circuits in a Broadband Packet Network," IEEE GLOBECOM '88, pp 679~688, Nov. 1988
18. Hitoshi Uematsu and Hiromi Ueda, "STM Signal Transfer Techniques in ATM Networks," ICC92, pp. 281 ~ 285, 1992
19. ITU-T G.703, "Physical/Electrical Characteristics of Hierarchical Digital Interfaces," Blue Book, 1989



이 종 형(Jong Hyeong Lee) 정회원  
 1981년 2월: 충남대학교 전자공학과(공학사)  
 1987년 2월: 숭실대학교 전자공학과(공학석사)  
 1992년 3월~현재: 충남대학교 컴퓨터공학과 박사과정

1988년 2월~현재: 한국전자통신연구소 멀티미디어통신연구실 근무  
 ※주관심분야: 디지털 통신 시스템, 멀티미디어 통신

김 태 균(Tae Kyun Kim) 정회원  
 1971년 2월: 서울대학교 공과대학 졸업  
 1978년 3월: 일본동경공업대학 물리정보학과(공학석사)  
 1985년 12월: 일본동경공업대학 물리정보학과(공학박사)  
 1974년~현재: 충남대학교, 공과대학 컴퓨터공학과 교수  
 ※주관심분야: 패턴 인식, 영상처리, 멀티미디어 통신 등임