

論文96-33A-7-24

2.5 Gbps 광송신 모듈의 용량성 보상 및 대역폭 확대

(Capacitive Compensation and Consequent Bandwidth Expansion of 2.5 Gbps Optical Transmitter Module)

金星一 **, 金相培 *, 李海英 *

(Sung-Il Kim, Sang-Bae Kim, and Hai-Young Lee)

要 约

광송신 모듈의 주파수 변조 특성 개선을 위한 용량성 보상 방법을 제안하였다. 기존 2.5Gbps 광송신 모듈의 저전력 동작을 위하여 정합저항을 50Ω 에서 20Ω 으로 대치하여 모듈의 특성 임피던스를 25Ω 으로 변환하였을 경우, 주파수 변조 특성이 크게 열화된다. 이는 실장 기생 성분에 의한 영향이 정합저항에 비하여 우세하게 되기 때문이다. 모듈에 미치는 기생 성분의 영향을 감소시키기 위하여, 보상용량을 20Ω 정합저항과 병렬로 연결하였다. 정합저항만을 50Ω 에서 20Ω 으로 대치하였을 경우에는 7GHz의 대역폭 감소를 보이며, 계단 응답 특성에서 140 psec의 큰 상승 시간을 갖게 됨을 확인하였다. 또한 eye diagram으로 부터 기존의 50Ω 모듈에 비하여 BER이 크게 나빠질 수 있음을 확인하였다. 그러나, 20Ω 정합저항과 병렬로 보상용량을 연결할 경우, 1.4 GHz 이상의 대역폭 개선과 상승 시간(63 psec) 개선을 관찰하였다. 본 논문에서 제안한 용량성 보상 방법은 기존의 정합회로를 이용하는 보상 방법에 비하여 그 구조가 매우 간단하여 구현이 용이하다.

Abstract

Since many typical 2.5 Gbps optical transmitter modules use a 50Ω characteristic impedance, they require relatively high voltage and high power sources compared to the 25Ω module. However, simple replacement of the 50Ω internal matching impedance with 25Ω results in bandwidth reduction and consequent problem of data transmission reliability. Therefore, a simple capacitive compensation method for the 25Ω transmitter module is proposed in order to expand the modulator bandwidth. From the calculated results based on accurate 3-dimensional inductance analysis, we have found that the series parasitic inductance is a dominant element limiting the bandwidth and the insertion of a 2.5 pF capacitor in parallel to the 20Ω matching resistor can increase the 3 dB bandwidth about 1.4 GHz wider. The time-domain results show the rise time(140 psec) without the compensation is greatly improved to 63 psec with the compensation. This capacitive compensation can be implemented easily and be compatible with common manufacturing process of the optical transmitter module.

I. 서 론

통신 시스템의 급격한 광대역화는 고속 광변조 소자

* 正會員, ** 準會員, 亞洲大學校 電氣電子工學部

(School of Elec. and Eng., Ajou Univ.)

※ 이 연구는 1995년도 한국과학재단의 연구비지원(과
제번호: 95-0100-05-01-3)에 의한 연구 결과임.

接受日字 : 1996年2月17日, 수정완료일 : 1996年6月14日

의 개발을 요구하고 있으며, 이러한 소자의 설계 및 제조 기술과 함께 소자의 실용화를 위한 실장 기술 개발이 필수적이다. 특히 수 GHz 이상의 대역폭을 갖는 광송신 모듈의 내부 임피던스는 매우 낮으므로, 소자와 외부 신호선을 연결하는 본딩와이어(bonding wire)의 유도성 기생성분(인더턴스)에 의하여 변조 특성이 크게 제한된다^[1]. 따라서 패키지 기생성분의 광대역 해석 결과로부터 기생 등가회로를 추출하고, 이를 레이저 다이오드 소자의 등가회로에 결합하여 모듈 전체의 광대

역변조특성을 정확히 예측하는 것이 매우 중요하다. 또한, 이러한 해석결과를 바탕으로 한 내부 신호선 배치 및 실장 구조의 최적설계와 리드프레임과 본딩와이어의 기생 인더턴스를 보상할 수 있는 회로 설계는 광대역 광통신 모듈의 전송 신뢰성 향상과 실용화에 크게 기여할 수 있다. 고속 광변조 모듈의 경우 패키지의 기생성분에 의한 주파수 특성의 열화 및 대역폭 감소를 최소화하기 위해서는 모듈의 정확한 구조의 분석과 주파수 응답 특성의 정확한 해석이 요구된다. 이는 광통신 시스템에서 신호 전송의 속도와 신뢰도는 사용되는 광변조의 변조 특성에 주요하게 의존되기 때문이다. 특히, 광변조 모듈의 고주파 구조 부분 및 회로 특성이 모듈 전체의 변조 특성을 결정하기 때문에 넓은 주파수 대역폭에서 변조 효율을 높일 수 있는 구조적, 회로적 최적 설계가 필요하다.

한편, 기존의 2.5 Gbps용 모듈의 경우 일반적으로 $50\ \Omega$ 의 내부 임피던스를 갖는 구동 회로 및 전송선을 사용하고 있으나, 같은 변조 전류에 대하여 높은 전압 및 높은 전력의 구동회로를 필요하므로 시스템 구성 비용의 상승과 상용화의 제약 등의 문제점이 있다. 따라서, 저전력, 저전압을 갖는 저가의 구동 회로를 위하여 $25\ \Omega$ 의 출력 임피던스를 갖는 구동 회로와 잘 정합되는 $25\ \Omega$ 의 특성 임피던스를 갖는 모듈을^[12] 소수의 해외 기업에서 개발하여 실용화하고 있다. 그런데, 기존의 $50\ \Omega$ 모듈을 위해서 개발된 세라믹 패키지 구조 및 부품을 그대로 사용하면서 정합저항만을 $20\ \Omega$ 으로 대체하여 $25\ \Omega$ 의 특성 임피던스를 갖게 하는 것이 생산 단가 측면에서 유리하다. 그러나, 이러한 낮은 특성 임피던스의 경우 리드프레임과 본딩와이어 등의 유도성 기생성분이 고주파에서 전류의 흐름을 방해하여 2.5 Gbps 시스템에서 사용되는 광변조 모듈의 최대 허용 펄스 상승 시간(130 psec) 보다 큰 140 psec의 펄스 상승 시간을 갖게 되므로써 높은 전송오율(Bit Error Rate: BER)을 유발하게 된다. 이러한 고주파 변조 특성 열화는 내부 보상 회로를 이용하여 개선될 수 있으나 그 동안 사용되어온 방법들^{[3]-[6]}은 복잡한 정합 회로 및 다수의 부품을 이용하여 대량 생산 및 저가격화에 부적합하였다.

따라서 본 논문에서는 기존에 사용되는 $50\ \Omega$ 특성 임피던스 모듈의 세라믹 패키지를 그대로 사용하며 간단한 용량성 보상 방법으로 내부 고주파 구조의 부분적 변경을 통하여 $25\ \Omega$ 용 모듈로의 전환 및 대역폭

증대를 하고자 한다. 본 용량성 보상 회로의 해석 결과 -3 dB 대역폭이 2.9 GHz에서 4.3 GHz까지 1.4 GHz 확대 되므로써 펄스 상승 시간이 63 psec로 감소되었으며, eye diagram으로부터 BER의 많은 개선이 가능함을 확인할 수 있었다.

II. 모듈의 구조 분석 및 해석방법

1. 대표적 광송신 모듈의 고주파 구조 분석

그림 1은 현재 가장 많이 사용되는 $50\ \Omega$ 특성 임피던스의 상용 광송신 모듈에 대하여 고주파 부분만을 발췌하여 도시한 것이다. 모듈에 인가되는 고주파 신호는 동축선으로부터 12번 핀(신호선), 11 및 13번 핀(접지선)을 통하여 패키지 내부의 Coplanar Waveguide (CPW)에 인가된다. 이 CPW 리드 프레임은 그 길이가 2.5 GHz에서의 파장에 비하여 수십 배로 짧기 때문에 그 특성 임피던스가 동축선의 임피던스에 비하여 크게 다르지 않은 경우는 반사파에 의한 변조 효율 변화를 나타내지 않는다. CPW의 두 접지선은 패키지의 내벽에 직접 접합되어 Common Ground Inductance를 줄이게 되어 있다.

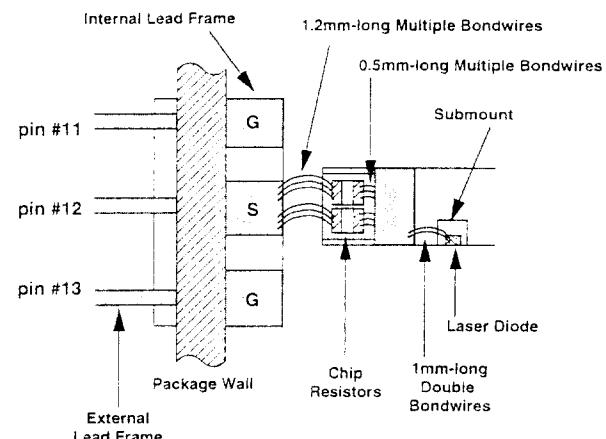


그림 1. 2.5 Gbps의 광송신 모듈의 고주파 부분 개략도

Fig. 1. Schematic of a 2.5 Gbps optical transmitter module.

CPW에 연결되는 임피던스 정합용 Chip 저항들은 각각 $100\ \Omega$ 이며 병렬 연결을 통하여 $50\ \Omega$ 을 만들도록써 다중 본딩와이어가 병렬로 연결되어 본딩와이어의 기생 인더턴스를 줄일 수 있도록 설계되었다. Chip

저항의 다른 한쪽은 Submount 상의 DC 바이어스용 넓은 도체면에 연결되고 이 도체면의 다른 한쪽 끝은 레이저 다이오드에 이중 본딩와이어로 연결된다. 본 구조에서 고주파 변조 특성에 가장 중요한 것은 본딩와이어의 인터너스와 정합저항 그리고, 사용되는 레이저 다이오드의 주파수 특성이다. 특히 직렬 인터너스는 높은 주파수에서의 전류 흐름을 방해하여 최대 대역폭을 크게 제한한다. 그러므로, 정합저항과 병렬로 정전용량을 연결하여 고주파에서의 변조 전류를 증가시키는 것이 본 논문의 중요 목표이다. 특히, 본 논문의 보상 방법은 하나의 Chip capacitor를 정합저항에 병렬로 연결하므로 다른 구조적 변경없이 간단히 구현할 수 있는 장점이 있다.

그림 2는 레이저 다이오드를 포함하는 고주파 구조의 등가회로로서 레이저 다이오드는 매우 작은 저항(Ω)으로 근사될 수 있으며, C_{pak} 은 주로 DC 바이어스 용 도체면과 접지면간의 정전용량($\sim 0.1 \text{ pF}$)으로 그 값이 매우 작으므로, 주파수 특성을 크게 제한하는 전체 직렬 인터너스는 모든 본딩와이어의 인터너스의 단순합으로 근사적으로 나타낼 수 있다.

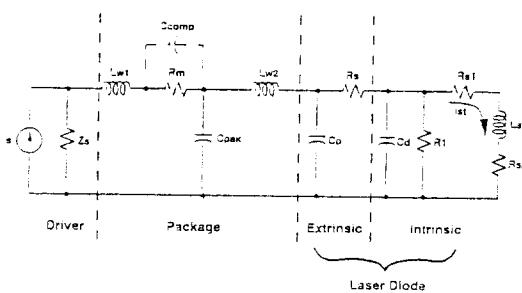


그림 2. 광송신 모듈의 교류 등가 회로

Fig. 2. AC equivalent circuit of the optical transmitter module.

2. 광송신 모듈의 해석 방법

1) 반도체 레이저의 내부 등가 회로

Intrinsic 레이저 다이오드의 구성요소는 Tucker의 방법^[7]을 이용하여 구할 수 있으며, 광집속 계수에 대한 오류를 수정한 비율 방정식을^[8] 이용하여 구하였다. Intrinsic 레이저 다이오드를 구성하는 C_d , R_I , R_{st} , L_{st} , R_{s2} 는 다음과 같다.

$$C_d = \frac{\alpha N_o}{\eta V_T} \quad (1)$$

$$R_I = \frac{\tau_n}{C_d \left(1 + \frac{A \tau_n S_o}{1 + \epsilon S_o} \right)} \quad (2)$$

$$L_{st} = \frac{R_d}{\beta + A \tau_n S_o / (1 + \epsilon S_o)} \cdot \frac{(1 + \epsilon S_o)^2}{\Gamma A (N_o - N_g)} \quad (3)$$

$$R_{st1} = \frac{\epsilon \Gamma A (N_o - N_g) S_o}{(1 + \epsilon S_o)^2} \cdot L_{st} \quad (4)$$

$$R_{st2} = \frac{\Gamma \beta N_o}{\tau_n S_o} \cdot L_{st} \quad (5)$$

여기서 η 는 레이저 pn 접합의 이상 계수로 2로 가정하였으며, N_o , S_o 는 구동 전류에 따라 결정되는 비율 방정식의 정상 상태 해석 결과로부터 캐리어의 수명이 일정하다고 가정하여 얻어진 식을 이용하였다. 위 식 (1)부터 식 (5)에 사용한 레이저 다이오드의 특성 변수와 값은 표 1에 나타내었으며, 그림 2에 Extrinsic 및 intrinsic 레이저 다이오드의 교류 등가 회로를 나타내었다. 그림 2에서 C_p , R_s 는 각각 활성층 밖의 기생용량, 레이저 다이오드의 직렬저항이다.

표 1. 반도체 레이저의 대표적 특성변수

Table 1. Typical parameters of semiconductor laser.

기호	변수 설명	대표적인 변수값
τ_p	광자 수명	1.0 (ps)
τ_n	캐리어 수명	2.2 (ns)
Γ	기본 보드의 광집속 계수	0.3346
A	광이득 계수	3.0×10^{-6} (cm^3/s)
N_g	광이득이 0인 캐리어 밀도	1.0×10^{18} (cm^3)
β	자연방출 결합 계수	1.0×10^{-4}
ϵ	비선형 이득 계수	2.0×10^{-17} ($1/\text{cm}^3$)
λ	Lasing 파장	1.3 (μm)
d_a	활성층의 두께	0.15 (μm)
W	활성층 폭	2.0 (μm)
L_c	레이저 공진기 길이	250 (μm)
α	전자 전하량 \times 활성영역 부피	$q \times L_c \times W \times d_a$

2) 광송신 모듈의 교류 등가 회로

광송신 모듈의 주파수 응답 특성은 패키지 기생 성분에 크게 영향을 받기 때문에 이를 정확히 해석하는 것이 매우 중요한데, 특히 패키지의 고속 동작에 가장 우세하게 영향을 미치는 기생성분은 본딩와이어의 유도성 리액턴스이다^[11]. 그림 2에서 C_{pak} , L_{w1} , L_{w2} , R_m 은 각각 패키지의 기생 용량, 리드프레임과 리드프레임으로부터 정합저항을 연결하는 본딩와이어에 의한 인터너스, 정합저항과 반도체 레이저의 submount를 연결

하는 본딩와이어의 인더턴스 그리고 정합저항을 나타낸다. 광송신 모듈의 본딩와이어에 의한 유도성 기생성분(inductive parasitics)은 모멘트법을 이용하여 광대역에서 인더턴스를 계산할 수 있으나 10 GHz 이하에서는 정자기 해석 결과와 일치하므로 부분적 인더턴스 개념(partial inductance)을 이용한 3차원 인더턴스 해석 프로그램(Raphael)을 사용하여 리드프레임과 본딩와이어를 정적 해석하였다.

기존의 내부 임피던스가 50 Ω인 2.5 Gbps용 모듈의 경우, 같은 변조 전류에 대하여 구동 회로의 전압이 증가하며 구동 회로 내부 임피던스와 정합저항에 의한 전력 소모가 25 Ω 모듈에 비하여 크므로 저전력, 저전압을 갖는 저가의 구동 회로를 위하여 25 Ω의 내부 임피던스를 갖는 구동 회로 및 전송선으로 구성된 모듈의 개발이 필수적이다. 그러나, 정합저항을 20 Ω으로 대체할 경우, 직렬 연결되는 본딩와이어 등의 인더턴스로 인한 유도성 리액턴스가 고주파에서의 전류 흐름을 방해하므로 변조 대역폭이 제한을 받게 된다. 그러므로, 정합저항(R_m)에 병렬로 보상 용량(C_{comp})을 연결하므로써 고주파에서의 이득 및 대역폭 감쇄를 보상할 수 있다. 기타의 정전용량(C_{pk} , 및 C_p)은 잘 알려진 FEM을 이용한 3차원 정전용량 계산 방법으로부터 쉽게 구할 수 있으나 고주파 변조 특성에는 큰 영향을 미치지 않는 작은 값을 갖는다.

III. 해석 결과 및 구조 설계

1. 고주파 기생 성분 해석 결과

패키지의 기생 성분 중 고속, 광대역 동작에 가장 우세한 영향을 미치는 것은 리드프레임과 본딩와이어의 인더턴스이다^[1]. 광송신 모듈에 사용된 본딩와이어는 재질이 금이고 직경이 25 μm이며 1.2 mm, 0.5 mm 길이의 삼중(triple) 본딩와이어와 1 mm 길이의 이중(double) 본딩와이어이다. 이러한 본딩와이어는 그림 1과 같이 12번 리드프레임과 정합저항, 정합저항과 반도체 레이저의 submount, 반도체 레이저와 submount를 각각 연결하는데 사용되었다. 이들 본딩와이어의 3차원 방법으로 계산된 인더턴스는 각각 0.64 nH, 0.21 nH, 0.56 nH이며, 외부 리드프레임($0.4 \times 0.2 \times 1.5 \text{ mm}^3$)의 인더턴스는 0.67 nH, 내부 리드프레임($2.5 \times 1 \times 0.01 \text{ mm}^3$)의 인더턴스는 1.2 nH로서 총 직

렬 인더턴스는 약 3.3 nH이다. 또한, 패키지의 총 정전용량(C_{pk})은 총 0.2 pF로 계산되었다.

2. 고주파 변조 특성 해석 결과

1) 주파수 및 계단 응답 특성 해석 결과

레이저 다이오드의 구동전류와 발진 임계 전류의 비(I_o / I_{th})가 5일 때 계산된 발진 임계 전류는 11.0 mA이며 intrinsic 레이저 다이오드의 구성요소인 C_d , R_t , R_s , R_{s+1} , R_{s+2} , L_{st} 는 각각 450 pF, 0.54 Ω, 15 mΩ, 16 μΩ, 0.62 pH이다. 이 실장된 반도체 레이저의 교류 등가회로($L_w = L_{w1} + L_{w2} = 3.3 \text{ nH}$, $C_p = 2 \text{ pF}$, $R_s = 5 \Omega^{[9]}$)로부터 정합저항(R_m)이 각각 50 Ω과 20 Ω일 경우에 대한 정규화된 변조 특성을 Intrinsic 반도체 레이저의 변조 특성과 함께 그림 3에 나타내었다. 이 때 구동회로의 출력 임피던스는 모듈의 총 직렬 저항(정합저항과 레이저 다이오드의 내부저항의 합)과 같게 설정되었다. 여기서 구동회로와 모듈의 특성 임피던스를 25 Ω으로 단순 변경을 할 경우 50 Ω일 때에 비하여 -3 dB 대역폭이 각각 3 GHz와 10 GHz로 7 GHz의 대역폭이 감소함을 확인할 수 있다. 그러므로 정합저항을 50 Ω에서 20 Ω으로 단순히 대체하였을 때 외부 대역폭과 이득의 감소, 잡음의 영향 등으로 인하여 2.5 GHz에서의 신뢰성 있는 동작을 기대하기 어렵다.

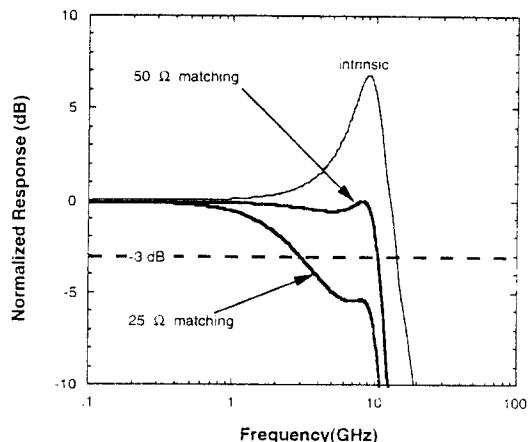


그림 3. 정합저항에 따른 광송신 모듈의 주파수 응답 특성

Fig. 3. Frequency response of the optical transmitter module for different matching resistors.

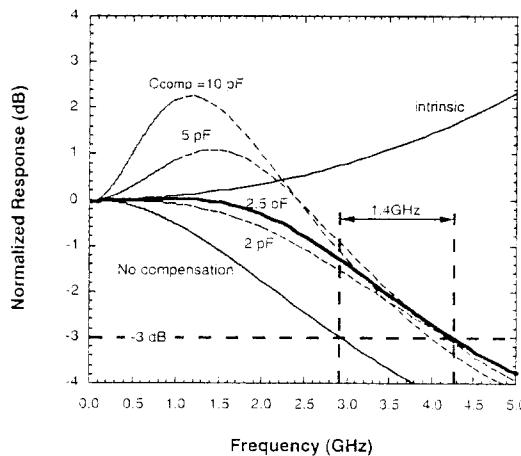


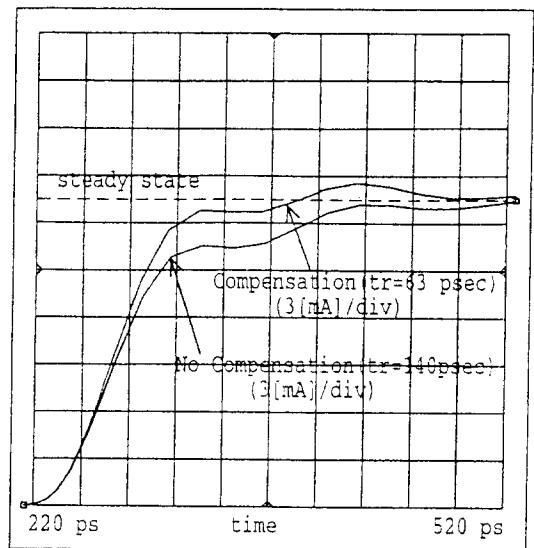
그림 4. 보상 용량에 따른 광송신 모듈의 주파수 응답 특성

Fig. 4. Frequency response of the optical transmitter module for different compensation capacitors.

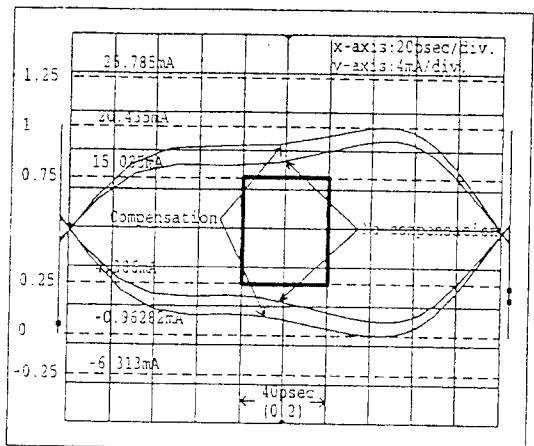
그림 4는 그림 2에 보인 모듈의 교류 등가 회로를 통하여 계산된 주파수 응답이다. 이 때 정합저항은 20Ω 으로 대체되었으며, 그림 3에 보인 바와 같이 특성 임피던스를 50Ω 에서 20Ω 으로 대체하였을 때 저하되는 주파수 응답 특성을 개선하기 위하여 보상 용량(그림 2의 접선으로 표시된 부분)을 사용하였다. 그림 4에서 보상 용량(C_{comp})의 증가에 따라 주파수 응답의 공진 주파수가 낮은 주파수로 점차 이동하면서 응답 크기가 감소함을 관찰할 수 있다. 또한, 보상 용량이 2.5 pF 일 때에 보상 용량을 고려하지 않은 기준의 회로에 비하여 -3 dB 대역폭이 2.9 GHz 에서 4.25 GHz 로 1.35 GHz (47%)가 증가하였으므로 가장 큰 대역폭의 개선을 얻을 수 있음을 확인하였다.

2) 펄스 응답 특성

그림 5(a), (b)는 그림 2의 등가회로를 이용하여 계단 변조 신호에 대하여 계산된 광출력의 응답 특성과 eye diagram이다. 그림 5(a)에서 상승 시간(rising time ; t_r)은 출력 펄스가 정상 상태에 도달하였을 때를 기준으로 출력 전류의 90%와 10%의 시간 차이로 정의되었다^[10]. 모듈의 구동 회로 광송신 모듈, 광 파이버, 광 수신기의 상승 시간을 각각 $t_{r,input}$, $t_{r,module}$, $t_{r,fiber}$, $t_{r,receiver}$ 라고 하면, 광 수신기를 통해서 나온 최종 광 신호(optical signal)의 상승 시간 $t_{r,total}$ 은 다음과 같이 근사적으로 나타낼 수 있다.



(a)



(b)

그림 5. (a) 계단 응답 특성과 (b) eye diagram
Fig. 5. (a) Step response and (b) eye diagram.

$$t_{r,total} = \sqrt{t_{r,input}^2 + t_{r,module}^2 + t_{r,fiber}^2 + t_{r,receiver}^2}. \quad (6)$$

$$t_{r,total} \leq 0.7 T_B = \frac{0.7}{f_B}. \quad (7)$$

여기서 T_B , f_B 는 각각 펄스 신호의 주기, 주파수를 의미한다. 식 (6)에서 광 파이버와 광 수신기의 상승 시간은 제조 회사에 따라 많은 차이가 나기 때문에, 본 논문에서는 광 파이버와 광 수신기의 상승시간을 고려

하지 않고 근사적으로 $t_{r,\text{total}}$ 을 계산하였다. 그 결과, 보상 용량을 사용하지 않았을 때와 사용하였을 때 상승 시간이 각각 140 psec, 63 psec임을 관찰하였다. 이 상승 시간의 최대 허용 시간은 전송 속도로부터 식(7)을 이용하여 결정되는데, 일례로 f_B 가 2.5 Gbps일 때 $t_{r,\text{total}}$ 은 광 파이버와 광 수신단의 상승 시간까지 포함하여 280 psec 이하가 되어야 함을 알 수 있다. 그러나, 본 논문에서는 구동 회로와 모듈의 상승 시간만을 고려하였으므로 대표적 규격인 130 psec 이하가 되어야 한다. 그러므로 기존의 모듈에 대하여 정합저항만을 20 Ω 으로 대체하였을 경우에는 정상적인 동작을 기대할 수 없으며, 제안된 보상 용량(2.5 pF)을 20 Ω 의 정합저항에 병렬로 연결하여 모듈의 상승 시간을 130 psec 이하로 유지하여야 함을 확인하였다.

그림 5(b)의 잡음이 고려되지 않은 eye diagram으로부터 보상을 해준 모듈의 경우 기존의 모듈에 비하여 눈(eye)의 크기가 증가함을 관찰하였다. 특히 ITU 규격^[11]을 만족 시키는 원도우(그림에서 굵은 실선 부분)에 기존 모듈의 eye diagram이 보상 용량을 사용하였을 때보다 더욱 균접하여 잡음에 의한 BER의 증가가 심화될 것으로 판단된다. 또한 기존의 모듈을 사용하였을 경우와 보상 용량을 사용한 모듈간의 상태적 power penalty(P_p)는 다음과 같이 주어진다.

$$P_p = 10 \log_{10} \frac{I_{\text{input, no comp.}}}{I_{\text{input, comp.}}} \quad (8)$$

여기서 $I_{\text{input, comp.}}$ 는 보상 용량을 사용한 모듈의 입력 전류이고 $I_{\text{input, no comp.}}$ 는 기존 모듈의 출력전류의 크기가 보상 용량 사용시의 출력 전류의 크기와 같도록 임의로 증가시켜 준 입력 전류를 의미한다. 위의 식(8)을 사용하여 계산된 power penalty는 0.5 dB이다. 그러므로, 기존의 모듈의 정합저항만을 20 Ω 으로 대체하였을 경우에는 0.5 dB의 power penalty가 존재하며 제안된 보상 커패시터를 사용하였을 경우 변조 효율의 부분적 증대를 기대할 수 있다. 또한, 보상 용량을 사용한 모듈의 경우에는 기존의 모듈을 사용하였을 경우에 비하여 낮은 전압의 사용이 가능하므로 구동 회로의 구현이 용이하며, 생산 비용이 줄어들 수 있다.

3. 보상회로 구현 방안

앞에서 대역폭 개선, 이득 증대 등의 개선 효과가 검증된 보상 커패시턴스를 사용한 광송신 모듈의 등가 회로를 만족하는 실제 모듈을 구현하는 것이 매우 중

요하다. 그림 2의 기존 모듈의 고주파 설계 부분에서 병렬 연결된 100 Ω 의 칩 저항(chip resistor)를 560 $\mu\text{m} \times 560 \mu\text{m}$ 의 20 Ω 정합저항과 같은 크기를 갖는 2.5 pF의 칩 용량(chip capacitor)으로의 대체만으로 간편하게 설계할 수 있다. 여기서 20 Ω 정합저항에 발생되는 열은 50 Ω 의 경우에 비하여 2.5배 작기 때문에 전력 소모 및 열적 방출의 문제는 없다. 이러한 정합저항과 보상 용량을 3000 $\mu\text{m} \times 2000 \mu\text{m}$ 크기의 금 도금된 메탈 베이스에 동시에 장착한 후에 이 메탈 베이스를 광송신 모듈 내부에 본딩와이어를 이용하여 부착시키면 기존 모듈의 제작 공정의 큰 변화없이 생산이 가능할 것이다.

IV. 결 론

특성 임피던스가 50 Ω 인 광송신 모듈의 패키지 구조를 그대로 이용하면서 내부 특성 임피던스가 25 Ω 이 되도록 정합저항을 20 Ω 으로 대체하였을 때 발생되는 대역폭 감소, 신뢰성 감소 등의 문제점을 해결하기 위하여 보상 용량을 정합저항에 병렬로 연결한 경우에 대하여 주파수 응답, 계단 응답, eye diagram 등을 해석하였다. 이 때 모듈의 가장 주요한 기생 성분인 인더턴스의 변조에 미치는 영향을 정확히 고려하기 위하여 리드프레임 및 본딩와이어의 기생 인더턴스를 3 차원 인더턴스 해석 방법으로 해석하였다. 정합저항에 병렬로 보상 용량(2.5 pF)을 연결할 경우, 기존의 모듈에 비하여 1.4 GHz의 대역폭 개선을 얻었으며, 계단 응답과 eye diagram을 통한 펄스 해석 결과, 기존 모듈의 정합저항만을 20 Ω 으로 대체하였을 경우에는 상승 시간이 140 psec로 국제 표준(130 psec)보다 크므로 정상 동작할 수 없음을 관찰하였으며, 용량성 보상을 할 경우 상승시간이 63 psec로 크게 줄어들 수 있음을 확인하였다. 특히 본 용량성 보상 방법은 그 실제적 구현이 매우 간단하여 기존 모듈의 구조적 변경없이 간단히 제작할 수 있으므로, 높은 생산성과 낮은 생산단가를 통한 실용화가 기대된다.

참 고 문 헌

- [1] H. Tjassens and J. T. M. Kluitmans, "A laser module for 4-Gbit/s optical communications," *Philips Tech Rev.* 44,

- No. 5, pp. 162-164, Nov. 1988.
- [2] R. S. Tucker, A. H. Gnauck, G. Eisenstein, and C. A. Burrus, "Laser packaging for very high speed lightwave systems," *SPIE Optoelectronic Materials, Devices, Packaging, and Interconnects II*, vol. 994., 1988.
- [3] H. Blauvelt, D. B. Huff, G. J. Stern, and I. I. Newberg, "Reduced insertion loss of X-band RF fiber optic links," *SPIE Optical Technology for Microwave Applications IV*, vol. 1102, pp. 70-77. 1989.
- [4] E. Ackerman, D. Kasemset, S. Wanuga, D. hogue, and J. Komiak, "A high-gain directly modulated L-band microwave optical link," *IEEE Microwave Theory Tech Symp.*, Paper C-3, 1990. pp. 153-155.
- [5] C. H. Cox, D. Z. Tsang, L. M. Johnson, and G. E. Betts, "Low-loss analog fiber-optic links," *IEEE Microwave Theory Tech Symp.*, Paper C-4, 1990, pp. 157-160.
- [6] Charles L. Goldsmith and Brad Kanack, "Broad-band reactive matching of high-speed directly modulated laser diodes," *IEEE Microwave and Guided Wave Letters*, vol. 3, no. 9, September 1993.
- [7] R. S. Tucker, "High-speed modulation of semiconductor lasers," *IEEE J. Lightwave Tech*, vol. LT-3. pp. 1180-1192, Dec. 1985.
- [8] 김창균, 도만희, 김상배, "레이저 다이오드의 전기적 미분특성에 관한 연구," *대한 전자공학회지*, 제 30권, A편, 7호, 1993년, 7월
- [9] R. S. Tucker et. al., "High-speed and Ultra low-chirp $1.55 \mu\text{m}$ multiquantum well $\lambda/4$ -shifted DFB lasers," *IEEE J. Lightwave Tech*, vol. LT-2, pp. 385-393, August 1984.
- [10] Ashok K. Goel, *High-speed VLSI interconnections: modeling, analysis, and simulation*, John Wiley & Sons, Inc., 1994.
- [11] ITU-Telecommunication Standardization Sector.

저자 소개



金星一(準會員)

1969年 8月 14日生 1995년 2 월 아주대학교 전자공학과 졸업 (공학사). 1995年 3月 ~ 현재 아주대학교 대학원 전자공학과 석사과정 재학중. 주관심 분야는 고속 광전소자의 실장 및 측정, 초고속/고밀도 반도체 실장 및 측정, 고속/고밀도 전송선의 해석 및 측정 등임.

李海英(正會員) 第33卷A編第2號參照
현재 아주대학교 전기전자공학부
교수

金相培(正會員) 第33卷A編第2號參照

현재 아주대학교 전기전자공학부 교수