

論文96-33A-7-16

양질의 FRO(Fully Recessed Oxide)의 선택적 형성 (A Selective Formation of High-Quality Fully Recessed Oxide)

柳昌雨*, 沈俊煥*, 李正熙*, 李鍾玄*

(Chang Woo Ryu, Jun Hwan Sim, Jung Hee Lee, and Jong Hyun Lee)

요 약

다공질 실리콘(Porous Silicon : PS)을 이용한 열산화로 좋은 유전특성을 가지는 fully recessed된 두꺼운 산화막을 선택적으로 형성하는 기술을 개발하였다. 고농도 HF용액에서 형성된 다공질 실리콘을 400 °C에서 시편을 장착하여 1시간 동안 건식산화하고, 다시 700°C와 1100°C에서 각각 1시간씩 습식산화하는 다단계 산화법을 사용하여 3-step(1 μm , 1.5 μm , 1.8 μm)의 두꺼운 산화막을 선택적으로 형성하였다. 제조된 산화막의 항복전계는 2.5 MV/cm였고, 누설전류는 0 ~ 100 V 범위에서 수 μA 에서 100 μA 의 값을 보였다. Capacitance 값은 120 pF으로 이론치인 90 pF보다 다소 높게 나왔으며 산화막의 산화정도를 보기위해 IR분석을 해보았다. Ellipsometer를 사용한 굴절률 측정에서는 평균 1.51로서 열산화로 성장된 SiO₂의 굴절률인 1.46에 근접한 값을 보였고, 측정된 식각률은 1600 Å/min.으로 같은 조건에서 행한 벌크 실리콘의 열산화막에 근접한 값을 나타냈다.

Abstract

A new technique was developed which obtains selectively the thick fully recessed oxidized porous silicon layer(OPSL) with good dielectric property. The porous silicon layer was converted to thick fully recessed oxide(FRO) with 3-step(1 μm , 1.5 μm , 1.8 μm) by multi-step thermal oxidation(after 400 °C, 1 hour by dry oxidation, 700 °C, 1 hour and then 1100 °C, 1 hour by wet oxidation). The breakdown field of the FRO was about 2.5 MV/cm and the leakage current was several μA ~ 100 μA in the range of 0 ~ 100 V. The maximum capacitance showed a little higher (about 120 pF) than the theoretical value of 90 pF. The progress of oxidation of a porous silicon layer was studied by examining the infrared absorption spectra. The refractive index(1.51) of the FRO, which was measured by ellipsometer, was comparable to that of the thermally grown silicon dioxide(1.46). The etching rate(1600 Å/min.) of the FRO was also almost equal to that of the thermal oxide.

I. 서 론

현재 집적회로 공정기술은 Giga급 DRAM 기억소자의 실현단계에 도달하고 있다. 그러나 회로의 초소형화와 집적도가 증가함에 따라 기판을 통한 latch up, α

입자 등에 의한 soft error, 기생용량, 고전계에 의한 hot electron effect 등의 기생효과들이 집적회로의 심각한 장애 요소로 나타나고, 이를 극복하기 위해 Isoplanar^[1], LOCOS^[2](local oxidation of silicon), trench isolation, SOI^[3](silicon on insulator) 기술 등이 연구되어 왔다. 또한 마이크로웨이브 집적회로를 실리콘 기판위에 실현하고자 하는 많은 노력이 있었으나 실리콘 기판의 높은 도전성으로 인한 어려움 때문에 특수한 구조의 실리콘 기판에 대한 연구가 진행되어왔다.

* 正會員, 慶北大學校 電子·電氣工學部

(School of Elec. & Elec. Eng., Kyungpook Nat'l Univ.)

接受日:1996年2月26日, 수정완료일:1996年5月29日

이러한 문제점들을 해결하기 위하여는 양질의 두꺼운 산화막을 재현성있게 얻을 수 있는 공정의 개발이 필수적이라 할 수 있다. 현재 집적회로 공정에 이용되는 산화막은 전기적인 분리, 게이트의 절연체, 유전체 혹은 표면 보호막 등의 용도로 사용되고 있으며, 그 용도에 따라 요구되는 특성은 조금씩 차이는 있으나 높은 항복전압, 높은 유전상수, 좋은 계면특성 및 좋은 표면 평탄특성을 가져야 한다. 이러한 목적을 위하여 열산화법에 의한 성장 산화막과 CVD(chemical vapor deposition) 혹은 SOG(spin-on-glass) 등의 증착 산화막이 주로 사용되고 있다. 그러나 두꺼운 산화막이 요구되는 경우, 열산화법은 장시간의 산화공정이 필요함에 따라 불순물의 재확산과 실리콘 웨이퍼에서의 스트레스 등으로 인하여 회로의 특성 저하가 발생하고^[4], 증착 방법은 수 μm 의 산화막을 얻을 수는 있으나, 산화막을 선택적으로 증착하기가 쉽지 않다.

본 실험에서는 위 언급된 문제점들의 한 해결방법으로써 다공질 실리콘을 이용하여 절연성이 우수하고 응력이 없이 수 천 \AA ~ 수 십 μm 까지의 서로 다른 두께를 가지는 fully recessed 된 양질의 OPSL(oxidized porous silicon layer)를 한 칩 상에 선택적으로 구현해 낼 수 있는 새로운 기술을 개발하고자 한다. 이 기술은 여타 방법에 비해 경제적이고 간편한 방법으로 짧은 시간에 두꺼운 산화막을 선택적으로 성장시킬 수 있는 장점을 가지고 있다^[5,6]. 먼저 저농도 n형 기판 위에 서로 다른 확산깊이를 가지는 n^+ 층을 확산한 후, 고농도 불산(HF) 용액에서 양극반응으로 다공질 실리콘층(Porous Silicon Layer : PSL)을 형성하였다^[7]. 이 PSL을 다단계 열산화법으로 서로 다른 두께를 가지는 3-step FRO(Fully Recessed Oxide)를 제조하고, 그 물성을 먼저 조사하였다. 제조된 FRO를 사용하여 MOS 커패시터를 제작하고, 용량-전압(capacitance-voltage), 전류-전압(current-voltage), 절연파괴전압(dielectric breakdown voltage) 특성을 측정하여 벌크 열산화막의 전기적 특성과 비교하였다.

II. 실험 방법

본 실험에서 사용된 실리콘 기판은 n형 (100), 저항률은 $5 \sim 12 \Omega\text{-cm}$ 이다. 먼저 표준 세척공정을 거친 후 1100°C 에서 30분간 습식산화법으로 약 5000 \AA 의

산화막을 성장시킨다. 그 다음 사진식각법으로 확산장을 열고 완충(buffered) HF용액에서 산화막을 식각한 후, phosphorus-doped glass를 spin coating하여 950°C , 10분간 산화산하고 950°C , 30분간 후산화시켜 약 $1 \mu\text{m}$ 의 n^+ 층을 만들었다. 이 공정을 두번 더 반복하여 깊이가 서로 다른 3-step의 n^+ 확산층을 형성한 후, HF 용액에서 양극 반응시 전류분포를 균일하게 하고 좋은 저항성 접촉을 만들어주기 위하여 시편 뒷면에 n^+ 층을 형성시킨다. 그리고 산화막과 PSG(phosphosilicate glass)를 BHF용액에서 제거하여 시편을 완성하였다. 마지막으로 균질한 다공질 실리콘을 얻고, 다공질 실리콘의 기공도(porosity)를 높이기 위하여 양극반응 전에 시편표면을 Ar, 300 mtorr, 140 W에서 1분동안 스퍼터링하여 직경이 약 400 \AA 크기의 균일한 미소피치(micro-pits)를 발생시켰다.

준비된 시편의 뒷면에 Al을 증착한 후, 본 연구실에서 제작한 양극반응 장치를 사용하여 PSL을 형성하였다. 양극반응 장치는 그림 1에 나타나 있다. 이 장치는 $1.5 \text{ cm} \times 1.5 \text{ cm}$ 크기의 조각시편을 반응시키기 위한 것으로 반응기의 몸체는 화학적으로 안정한 테프론으로 제작되었으며, 두개의 백금 전극을 통하여 정전류를 공급하였다. 반응에 사용된 HF 용액의 농도는 20% (48wt%HF : $\text{C}_2\text{H}_5\text{OH}$: $\text{H}_2\text{O} = 10 : 7 : 7$)이고 전류밀도는 26 mA/cm^2 이며 반응시간은 50초이었다. HF 용액에 혼합된 에탄올($\text{C}_2\text{H}_5\text{OH}$)은 양극반응시 발생하는 수포 기포를 PSL의 표면에서 쉽게 제거되도록 하여 PSL의 표면 상태 및 균일도를 개선한다^[8].

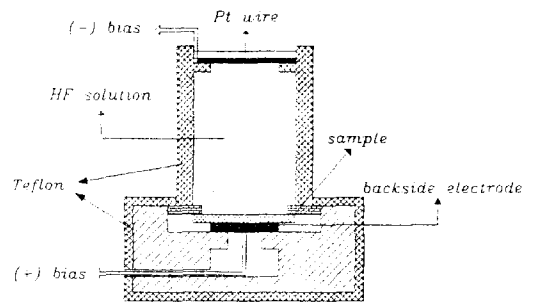


그림 1. 양극 반응 장치도

Fig. 1. Schematic diagram of the apparatus for anodic reaction.

다공질 실리콘을 산화시 시편의 스트레스를 최소화하고 미세기공(micropore)의 막힘으로 인한 산화중지

현상을 없애기 위해 먼저 400 °C에서 시편을 장착하여 1시간 동안 전식산화하고, 다시 700 °C에서 1시간 습식산화한 후, 최종적으로 1100 °C에서 1시간 습식산화하여 산화막을 재결정화시키는 다단계 산화법을 사용하였다^[9]. 그림 2는 다공질 실리콘을 다단계 산화법으로 산화할 때의 산화공정이다. 그림에서와 같이 산화로의 온도변화 속도는 상승 시에는 +10 °C/min.을 유지하였고, 하강 시에는 -1.67 °C/min.을 유지하였다. 이때 시편을 산화로에서 꺼낼 경우에 700 °C까지 온도를 낮춘 후 시편을 꺼내어야 한다. 만약 고온에서 바로 꺼낼 경우, 급격한 온도변화로 말미암아 다공질 실리콘 산화막의 표면에 균열이 발생하게 된다.

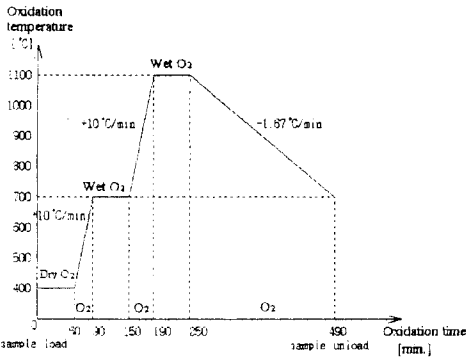
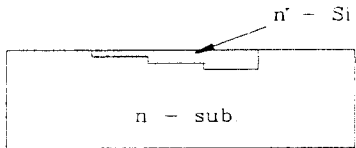
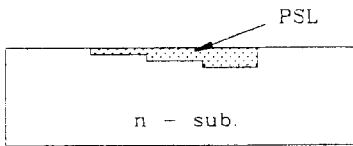


그림 2. 다공질 실리콘의 다단계 산화조건
Fig. 2. Multi-step oxidation condition of porous silicon.

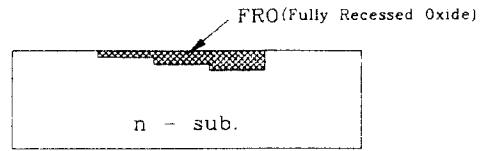
그림 3은 3-step FRO를 제조하기 위한 공정도이다. 그림 4는 실험에 사용된 마스크 레이아웃이다. 중앙의 큰 원(직경 4 mm)은 C-V 측정을 위한 패턴이며, 아래의 3개의 원(직경 1 mm)은 각 step에서의 I-V 측



(a) Selective n' diffusion



(b) Porous silicon formation



(c) PSL oxidation

(c) PSL oxidation

그림 3. 3-step FRO를 제조하기 위한 공정도
Fig. 3. Schematic diagram of 3-step FRO fabrication.

정을 위한 패턴이다. 그리고 우측의 사각모양은 서로 다른 두께를 가지는 3-step FRO를 구현하기 위한 패턴이다.

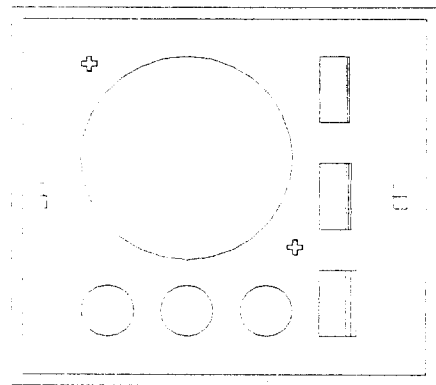


그림 4. 마스크 레이아웃
Fig. 4. Mask layout.

제조된 OPSL의 산화특성을 알아보기 위하여 적외선 분광광도계(Mattson Galaxy-7020A)를 이용하여 Infrared(IR)분석을 하였다. 산화막의 전기적 측정을 위해 진공 열증착으로 Al전극을 형성한 후, C-V 특성은 HP 4280A C-V plotter를 이용해서 1MHz의 주파수에서 측정하였고, 절연파괴전압은 SONY tektronix 370A programmable curve tracer를 사용해서 측정하였다. 누설전류는 HP4145 semiconductor parameter analyzer로 측정하였으며, 그리고 Ellipsometer를 사용해서 제조된 산화막의 굴절율과 두께를 측정해 보았다. 또한 산화막의 화학적 저항력을 알아보기 위하여 6:1 BHF(6NH₄F:1HF)용액에서의 식각률을 조사하였으며, 시간에 따른 식각 깊이는 stylus profiler를 사용해서 측정하였다.

III. 결과 및 고찰

양극반응을 통해 형성된 다공질 실리콘은 원래의 결정상태를 그대로 유지하고 있으면서^[10] 벌크 실리콘과는 달리 큰 표면적을 가지고 화학적 활성이 크기 때문에 저온에서도 산화가 쉽게 일어난다^[11]. 이때 PSL을 산화시킬 때, 체적변화와 스트레스를 최소화 하기 위한 최적 기공도는 56%로 알려져 있으나^[6], n⁺ 시편에서 56%의 기공도를 얻기는 어렵다. 따라서 의도적으로 기판표면에 스퍼터링으로 수 백 Å 크기의 미소 피치를 발생시키면 56%에 가까운 기공도를 얻을 수 있다^[12]. 그림 5는 반응전류밀도에 따른 기공도를 측정 한 결과이며, 스퍼터링한 시편의 경우(■)와 경면 시편의 경우(●)를 비교해 본 것이다. 스퍼터링한 시편의 경우, 경면 시편에 비해 전체적으로 약 28% 가량의 기공도 증가가 있음을 알 수 있다. 이렇게 제조된 시편의 경우 육안에 의해서도 표면 균질성이 현저히 개선된 것을 확인할 수 있었으며, 단면 조사에서도 PSL의 두께가 균질해짐을 알 수 있었다. 실험에 의해 제조된 PSL의 기공도는 약 52% 정도를 나타내어 최적 기공도에 근접한 값을 보였다. 이때 기공도는 반응에 의해서 용해된 실리콘의 무게와 다공질 실리콘 영역의 반응전 무게의 비로 정의할 수 있으며^[13], 시편의 무게는 Electric Microbalance로 측정하였다.

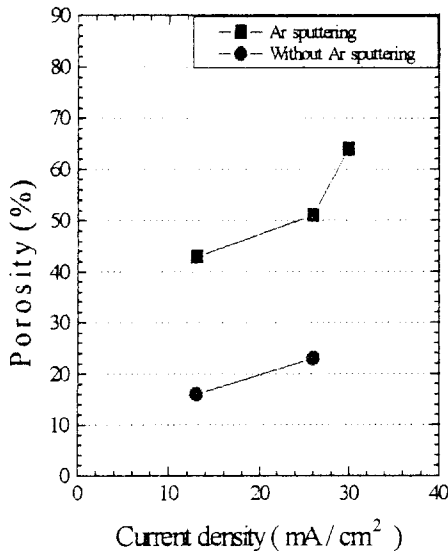


그림 5. 전류밀도에 따른 PSL의 기공도
Fig. 5. Porosity of PSL vs. current density.

그림 6은 다단계 산화방법을 통해 한 칩상에 3가지 서로 다른 두께를 가지는 산화막이 선택적으로 형성된 3-step FRO 패턴을 100배 확대한 광학현미경 사진이다. Ellipsometer를 사용해서 측정 한 산화막의 두께는 각각 1 μm, 1.5 μm, 1.8 μm이었으며, 산화막 두께에 따라 칼라가 각각 violet-red, orange, green으로 다르게 나타났다. 제조된 3-step FRO의 두께는 n⁺ 확산시에 설정한 10¹⁷ /cm³ 이상인 확산영역의 두께와 일치함을 알 수 있었다. 이는 도핑농도가 10¹⁷ /cm³ 이상인 n⁺ 영역에만 양극반응되어 PSL이 형성되고 나머지 영역은 반응되지 않는 자동정지(self-stop)가 일어나기 때문이다^[14]. 따라서 n⁺의 확산깊이를 조절함으로써 산화막의 두께를 임의대로 정의할 수 있다.

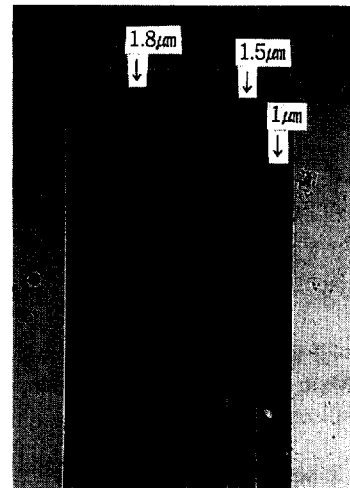


그림 6. 산화된 3-step FRO 패턴의 표면사진
Fig. 6. Surface micrograph of 3-step FRO.

그림 7은 그림 6의 동일시편을 수평방향으로 절단한 후, 45° 경사연마한 벽개면(cleavage)을 10,000배로 촬영한 단면 SEM 사진이다. 그림에서와 같이 산화막의 두께가 각각 1 μm, 1.5 μm, 1.8 μm의 3-step으로 뚜렷하게 구분되어 있음을 알 수 있고, n-type 벌크 실리콘과 깨끗한 경계면을 보이고 있다. 그림 8은 산화된 FRO를 6:1 BHF에서 식각한 단면의 SEM 사진이다. 시간에 따른 식각 깊이는 Alpha-step profiler를 사용해서 측정하였으며, 측정된 식각률은 1600 Å/min.으로 같은 조건에서 행한 벌크 실리콘의 열산화막(1200 Å/min.)에 근접한 값을 보였다. 또한 이 시편을 가지고 최종 식각깊이를 측정했을 때 그림에서와 같이 각

각 1 μm , 1.5 μm , 1.8 μm 의 3-step으로 앞에서 측정 한 OPSL의 두께와 동일하게 나타났다.

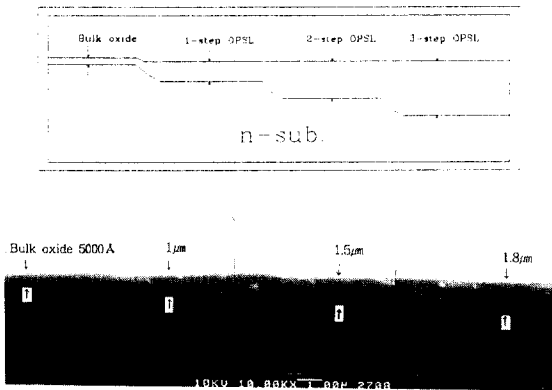


그림 7. 3-step FRO의 단면 SEM 사진
Fig. 7. Cross-sectional SEM of 3-step FRO.

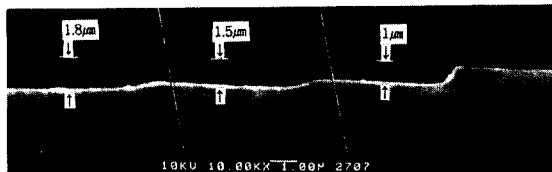


그림 8. 식각된 3-step FRO의 단면 SEM 사진
Fig. 8. Cross-sectional SEM of etched 3-step FRO.

그림 9는 제조된 FRO의 IR 흡수 스펙트럼과 비교를 하기 위한 as-grown PSL의 흡수 스펙트럼을 나타낸 그림이다. 여기서 IR의 측정파수 범위는 480 ~ 4000 cm^{-1} 이다. 그림에서 파수가 3500 cm^{-1} , 1600 cm^{-1} 인 흡수 peak는 O-H 결합, 1900 cm^{-1} 은 Si-H 결합, 1100 cm^{-1} , 850 cm^{-1} 은 Si-O 결합, 600 cm^{-1} 은 Si-Si 결합을 나타낸다. As-grown PSL의 경우 O-H 결합, Si-H 결합, Si-O 결합, 그리고 Si-Si 결합이 나타났으며, Si-H 결합과 Si-O 결합은 양극반응시 실리콘과 HF 용액사이에서 생성되는 것으로 판단된다^[4]. 산화 온도가 상승함에 따라 산화량의 증가로 Si-O 결합의 흡수 peak는 크게 되고 Si-H와 O-H 결합의 흡수 peak는 감소하며 1100 $^{\circ}\text{C}$ 로 고온산화시킬 경우 Si-Si 결합은 다소 존재하나 Si-H 결합의 흡수 peak는 완전히 소멸하여 벌크산화막에 근접함을 알 수 있다. 그러나 벌크산화막의 Si-O 결합의 peak에 비해 OPSL의 경우는 SiO_x 결합이 산재함으로서 Si-O 결합의 peak

부분이 약간 더 넓게 나타난 것으로 생각된다.

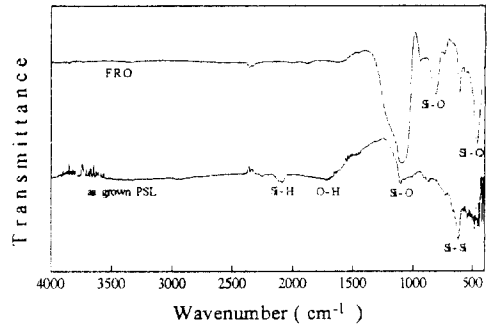


그림 9. FRO의 IR 흡수 스펙트럼
Fig. 9. IR absorption spectra of the FRO.

그림 10은 산화막의 두께가 2.2 μm 인 FRO에 대한 C-V특성을 나타낸 것이다. 이때 사용한 커패시터 패턴의 크기는 지름이 2.7 mm인 원이고, 1MHz의 주파수에서 측정하였다. 실제 측정치는 120 pF으로 이론적인 커패시턴스 값 90 pF보다 약 30 pF정도 크게 나왔고, 평탄대역전압(flat band voltage)은 -6 V 정도로 크게 나타났다. 이는 FRO와 실리콘 기판의 계면에서 산화가 불완전하여 계면 가까이 산화되지 못한 실리콘이 보다 많이 존재하고 있음을 나타내는 것으로 생각된다.

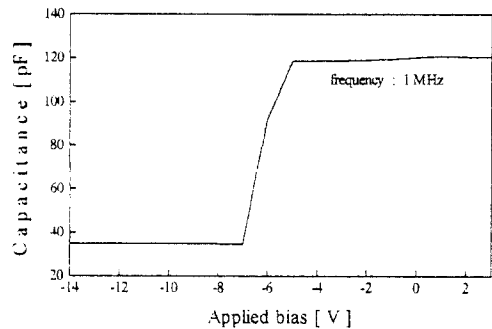


그림 10. 제조된 FRO의 C-V특성(TOX = 2.2 μm)
Fig. 10. Capacitance-voltage characteristics of the FRO(TOX = 2.2 μm).

그림 11은 제조된 FRO 커패시터의 절연파괴전압을 측정하여 절연파괴전장의 분포를 구하였다. 측정에 사용된 커패시터의 크기는 지름이 0.3 mm인 원이고, 커패시터의 갯수는 9개 이었다. 항복전계는 2.3 ~ 2.7 MV/cm 범위에 존재하며 2.5 MV/cm 정도의 평균값을 보였다. 이는 기존에 발표된 OPSL의 절연파괴장도(1.0

~ 2.0 MV/cm)보다는 향상된 값을 보이며, 벌크 실리콘 열산화막의 절연파괴강도(6 ~ 9 MV/cm)에 비해서 1/3 정도의 값을 나타낸다.

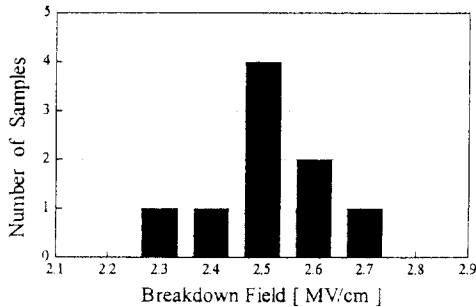


그림 11. 제조된 FRO의 절연파괴전장 분포
Fig. 11. The distribution of dielectric breakdown field for the FRO.

그림 12는 동일시편을 HP4145 semiconductor parameter analyzer로 측정된 누설전류이다. 0 ~ 100 V 전압범위에서 수 pA에서 100 pA의 값을 보였다. 이 표면누설전류는 대기중에서의 측정으로 인한 측정 분위기의 습도 및 Na⁺, K⁺ 등의 이동이온에 의한 시편의 오염상태에 크게 의존하는 것으로 판단된다.

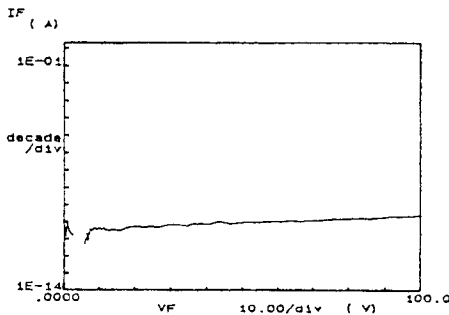


그림 12. 제조된 FRO의 누설전류
Fig. 12. Leakage current of the FRO.

마지막으로, Ellipsometer를 사용하여 제조된 FRO의 굴절률을 측정함으로써 다공질 실리콘의 산화된 정도를 알아보았다. 제조된 FRO 시편 9개를 측정했을 때, 굴절률은 평균 1.51로서 벌크 산화막의 굴절률인 1.46에 근접한 값을 보였다.

IV. 결 론

균질한 다공질 실리콘을 얻고, n⁺- type 다공질 실

리콘의 기공도를 높이기 위하여 양극반응에 앞서 시편 표면을 Ar, 300 mtorr, 140 W에서 1분동안 스퍼터링 하여 직경이 약 400 Å 크기의 균일한 미소피치 (micro-pits)를 발생시켰다. 또한 양극반응시 발생하는 수포 기포를 제거하기 위하여 HF 용액에 에탄올 (C₂H₅OH)을 혼합하여 PSL의 표면 상태 및 균일도를 개선하였다. 다공질 실리콘을 산화시 시편의 스트레스를 최소화하고 미세기공(micropore)의 막힘으로 인한 산화중지현상을 없애기 위해 먼저 400 °C에서 시편을 장차하여 1시간 동안 건식산화하고, 다시 700 °C에서 1시간 습식산화한 후, 최종적으로 1100 °C에서 1시간 습식산화하여 산화막을 재결정화시키는 다단계 산화법을 사용하여 1 μm, 1.5 μm, 1.8 μm 두께를 가진 3-step의 fully recessed된 산화막을 선택적으로 얻었다.

제조된 산화막의 항복전계, 누설전류, 식각률, 굴절률, IR분석, 그리고 C-V를 측정함으로써 3-step FRO의 특성을 확인할 수 있었다. 산화막의 항복전계는 2.5 MV/cm 였고, 누설전류는 0 ~ 100 V까지 인가했을 때 수 pA에서 100 pA의 값을 보였다. Capacitance 값은 120 pF으로 이론치인 90 pF보다 다소 높게 나왔으며 IR분석에서는 전형적인 실리콘 산화막의 특성이 잘 나타났다. Ellipsometer를 사용한 굴절률 측정에서는 평균 1.51로서 벌크 SiO₂의 굴절률인 1.46에 근접한 값을 보였으며, 측정된 식각률도 1600 Å/min.으로 같은 조건에서 행한 벌크 실리콘의 열산화막에 근접한 값을 나타냈다.

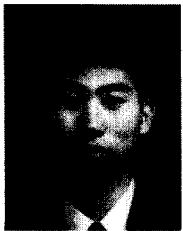
이상의 결과로부터 3가지의 서로 다른 확산깊이를 가지는 PSL을 다단계 열산화함으로써 한 칩상에 서로 다른 두께를 가지는 3-step FRO를 제조할 수 있었으며, 광학적, 화학적 및 전기적 분석으로 부터 벌크 열산화막의 특성에는 다소 떨어지지만, 다단계 FRO의 선택적 형성 기술은 앞으로의 지속적인 연구를 통하여 반도체 제조기술에 응용될 수 있을 것으로 기대된다.

참 고 문 헌

[1] D. Peltzer and B. Herndon, Electronics, March 1, pp. 52, 1971.
[2] J. A. Appels, E. Kooi, M. M. Paffen, J.J.H. Schatorje' and W.H.C.G. Verkuylen, "Local oxidation of silicon and its application in semiconductor device

- technology," Philips Res. Rep., vol. 25, no. 2, pp. 118, 1970.
- [3] S. L. Partridge, "Silicon-on-insulator and device application," Solid State Devices 1985, Elsevier Science Publishers, pp. 115-132, 1986.
- [4] T. Unagami, "Oxidation of porous silicon and properties of its oxide film," *Jpn. J. Appl. Phys.*, vol. 19, no. 2, pp. 231-241, 1980.
- [5] 이종현, "SOI 기술 : SIMOX와 FIPOS 중심으로" '87 정보통신의 해 기념 전자통신종합학술대회 논문집, pp. 171-176, 1987
- [6] Y. Watanabe, Y. Arita, T. Yoksyaama and Y. Igarashi, "Formation and properties of porous silicon and its application," *J. Electrochem. Soc.*, vol. 122, no. 10, pp. 1351-1355, 1975.
- [7] 최광돈, 이종현, 손병기, 신종욱, "FIPOS기술을 이용한 SOI구조의 실온제조" 대한전자공학회 논문지, 제 25권, 11호, pp. 31-41, 1988
- [8] R. Herino, G. Bomchil, K. Barla, C. Bertrand and J. L. Ginoux, "Porosity and pore size distributions of porous silicon layers," *J. Electrochem. Soc.*, vol. 134, no. 8, pp. 1994-2000, August 1987.
- [9] J. J. Yon, K. Barla, R. Herino, and G. Bonchil, "The kinetics and mechanism of oxide layer formation from porous silicon formed on p-Si substrate," *J. App. Phys.*, vol. 62, No. 3, pp. 1042-1048, August 1987.
- [10] K. Imai, H. Unno, "FIPOS technology and its application to LSI's," *IEEE Electron Devices*, vol. ED-31, no. 3, pp. 297-302, 1984.
- [11] T. Unagami and M. Seki "Structure of porous silicon layer and heat-treatment effect," *J. Electrochem. Soc.*, vol. 125, no. 8, pp. 1339-1344, 1978.
- [12] 양친순, 이종현, "n/p⁺/p 구조를 이용한 FIPOS-SOI의 제조," 대한전자공학회 논문지, 제 26권, 12호, pp. 115-119, 1989
- [13] H. Unno, K. Imai and S. Muramoto, "Dissolution reaction effect on porous silicon density," *J. Electrochem. Soc.*, vol. 134, no. 3, pp. 645-648, 1987.
- [14] H. Takai and T. Itoh, "Porous silicon layers and its oxide for the silicon-on-insulator structure," *J. Appl. Phys.*, vol. 60, No. 1, July 1986.

 저 자 소 개



柳 昌 雨(準會員)

1970年 10月 25日生 1994年 2月 경북대학교 전자공학과 졸업 (공학사). 1996年 2月 경북대학교 대학원 전자전기공학부 졸업 (공학석사). 1996年 3月 ~ 현재 (주) 대우전자 근무. 주관심

분야는 반도체공정기술, SOI 기술 등임.

李 正 熙(正會員) 第 32卷 A編 11號 參照

현재 경북대학교 전자전기공학부 조교수

沈 俊 煥(正會員) 第 31卷 A編 11號 參照

현재 경북대학교 전자전기공학부 박사과정

李 鍾 玄(正會員) 第 27卷 10號 參照

현재 경북대학교 전자전기공학부 교수