

부유 인덕턴스의 영향을 고려한 새로운 CLASS-D 직렬부하 공진형 인버터

論 文
45~2~5

A New Class-D Voltage Source Series-Loaded Resonant Inverter Topology Considering Stray Inductance Influences

李秉國*·庾相鳳*·徐範錫**·玄東石***
(Byoung-Kuk Lee · Sang-Bong Yoo · Bum-Seok Suh · Dong-Seok Hyun)

Abstract - A new Class-D series-loaded resonant inverter topology which can minimize the influences of the stray inductances is presented. In the conventional Class-D inverters, the stray inductances not only result in the overvoltage which gives the switches voltage stresses, but also in the high frequency resonant currents during turn-off transients. The new Class-D inverter is superior to the conventional Class-D inverters with respect to minimization of the problems caused by the stray inductances and is more suitable for high power and high frequency inverter systems such as induction heating. The validity of the new Class-D inverter is verified by simulation and experimental results.

Key Words : Class-D Series-Loaded Resonant Inverter, Induction Heating, Stray Inductance

1. 서 론

Class-D 직렬 부하 공진형 인버터는 스위치 양단간의 전압이 입력전압으로 구속된다는 장점에 의해 고전압, 고주파 시스템에서 널리 사용되어왔다[1, 2]. Class-D 공진형 인버터의 성능에 영향을 주는 주요한 요인 중의 하나가 스위칭 손실이다. 공진주파수 이하에서 동작하는 경우에는 영진류 스위칭에 의해 턴-오프 시 스위칭 손실이 제거되나 턴-온 시에는 큰 스위칭 손실이 발생한다. 또한, 턴-온과 턴-오프 과도상태에서 다이오드 전류의 역회복 전류가 스위치 전류에 큰 스파이크를 유발하게 된다. 이 스파이크 전류의 크기는 정상상태 전류의 크기에 비해 상당히 클수가(예:10배)있으므로 스위칭 소자를 파괴할 수가 있으며, 심각한 스위칭 손실을 유발하게 된다. 그러므로 공진주파수 이하에서 동작하는 것은 피해야만 한다. 반면, 공진주파수 이상에서 동작하는 경우에는 영전압 턴-온이 이루어져 턴-온 시에는 스위칭 손실이 발생하지 않으나 턴-오프 시에는 스위칭 주파수에 비례하여 큰 손실이 발생하게 된다. 그러나, 공진주파수 이하에서 동작하는 경우에 나타나는 스파이크 전류문제가 발생하지 않고, 무손실의 턴-오프 스너버를 사용할 수 있다는 큰 장점을 가지므로 공진주파수 이상에서 동작하는 것이 더 일반적이다[1-4].

지금까지 Class-D 인버터의 특성에 관한 해석이 이루어졌다 [1, 2]. 그러나, 기존의 해석은 시스템의 여러 곳에 존재할 수 있는 부유 인덕턴스의 영향을 고려하지 않았다. 부유 인덕턴스

를 고려하면 턴-오프 시 턴-오프 스너버 커패시터와의 공진에 의해 심각한 고주파 공진 전류가 발생하게 되며, 부유 인덕턴스에 의해 과전압이 스위치에 인가된다. 고주파 공진현상은 큰 di/dt 를 야기하므로 EMI문제를 심각하게 하며, 게이트 드라이브 간섭을 일으켜 안정적 동작을 방해할 뿐만 아니라 $\tan \delta$ 로 나타내어지는 커패시터의 손실각이 증가하여 유전체 손실과 발열의 원인이 된다. 또한, 이러한 문제는 전류가 작은 저 출력의 시스템에서는 크게 문제가 되지 않을 수 있으나 유도가열 장치와 같은 큰 출력이 요구되는 시스템에서는 심각한 문제가 된다. 그러므로, 시스템의 보다 안정한 동작과 고주파 노이즈를 감소시키기 위해서는 부유 인덕턴스의 영향에 대한 고려를 반드시 해야 하며, 그 영향을 줄여야만 한다.

따라서, 본 논문에서는 지금까지 사용되어온 Class-D 인버터에 대한 과도상태 특성을 고찰하고 부유 인덕턴스가 시스템에 주는 영향을 해석하여 부유 인덕턴스에 의한 고주파 공진현상을 줄일 수 있는 새로운 회로를 제시하고 그 회로의 타당성을 검증하고자 한다.

2. 기존의 CLASS-D 직렬부하 공진형 인버터

그림 1은 기본적인 Class-D 직렬부하 공진형 인버터 회로를 나타내고 있다. 기본적인 Class-D 직렬부하 공진형 인버터 회로는 양방향 도통 스위치 S_1 과 S_2 , 그리고 직렬 공진회로 C, L, R로 이루어져 있다. 스위치는 MOSFETs, MCTs, SITs등을 사용할 수가 있고 MOSFETs를 사용하는 경우에는 공진 주파수 이상에서 스위칭을 하는 경우 내부 다이오드를 역병렬 다이오드로써 사용할 수 있다. 그림 2는 Class-D 인버터의 등가회로, 스위치 인가신호 및 그에 따른 출력 전압, 전류 파형을 나타내고 있다. 빗금친 부분은 Dead-time 을 나타내며 스위치 S_1 과 S_2 는 Dead-time을 갖고 duty비 50%로 스위칭 신호가 인가된다. 공진 주파수 이상에서 스위칭을 하므로 출력전압이 전류

*正 會 員 : 漢陽大 大 學 院 電 氣 工 學 科 博 士 課 程

**正 會 員 : 漢陽大 產 業 科 學 研 究 所 先 任 研 究 員 · 工 博

***正 會 員 : 漢陽大 工 大 電 氣 工 學 科 教 授 · 工 博

接 受 日 字 : 1995年 9月 20日

1次 修 正 : 1995年 12月 11日

2次 修 正 : 1995年 1月 4日

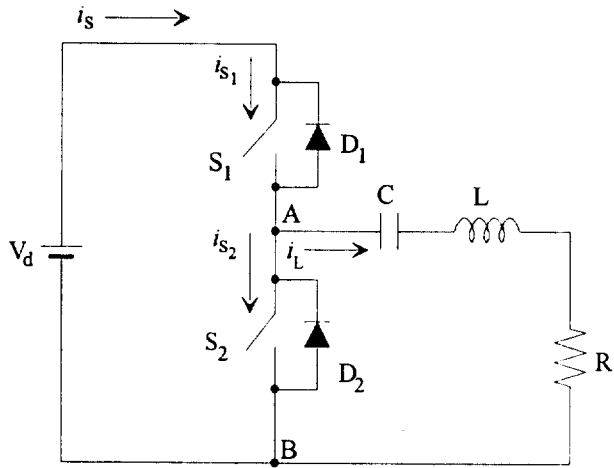
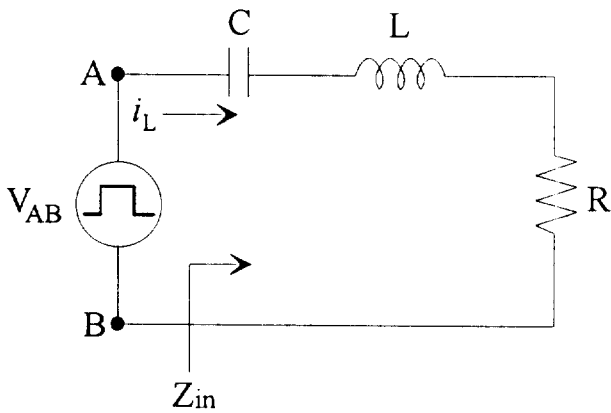
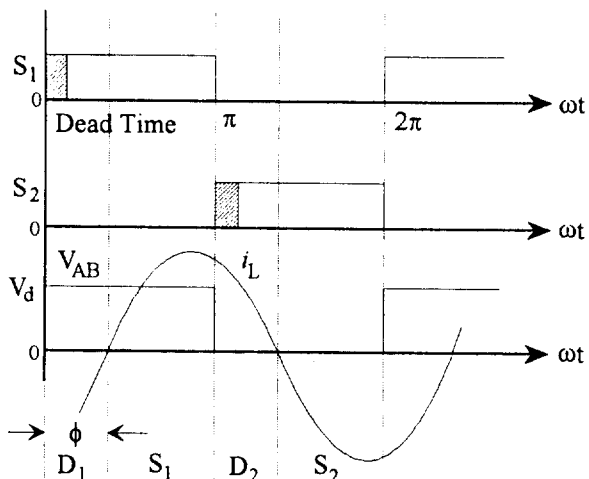


그림 1 기본적인 Class-D 직렬부하 공진형 인버터
 Fig. 1 The elementary Class-D series-loaded resonant inverter



(a) 등가회로



(b) 스위치 인가신호, 출력파형

그림 2 등가회로, 스위치 인가신호 및 출력파형
 Fig. 2 Equivalent circuit, switching signal and output waveforms

보다 앞서는 것을 볼 수가 있다. 각각의 스위치가 도통되기 바로 전에 역병렬 다이오드가 도통되므로 영전압 턴-온 스위칭이 되고 있음을 확인할 수가 있다.

기본적인 Class-D 인버터 회로는 턴-온 시에는 스위칭 손실이 없으나 턴-오프 시에는 큰 손실이 발생하는 단점을 가지고 있다. 그러므로, 턴-오프 시에 스위칭 손실을 줄이기 위해서 무손실의 턴-오프 스너버를 사용한다. 기본적인 Class-D 인버터 회로에 턴-오프 스너버를 사용한 회로를 그림 3에 나타내었다. 턴-오프시에 스너버 커패시터 C_{F1} 과 C_{F2} 의 충, 방전을 통하여 스위치 양단간의 전압상승 시간을 조절하여 스위칭 손실을 최소화 할 수가 있다. 그림 4는 한 개의 턴-오프 스너버 커패시터를 사용한 회로를 보여주고 있다. 스너버 커패시터 C_{F2} 의 충, 방전에 의해 그림 3의 경우와 마찬가지로 턴-

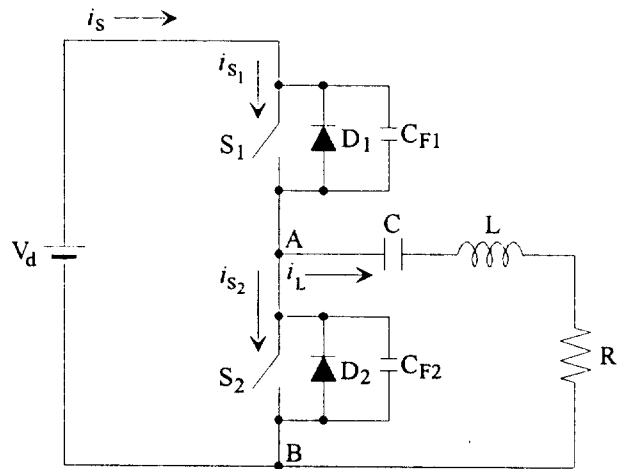


그림 3 두개의 턴-오프 스너버를 갖는 Class-D 직렬부하 공진형 인버터

Fig. 3 Class-D series-loaded resonant inverter with two turn-off snubbers

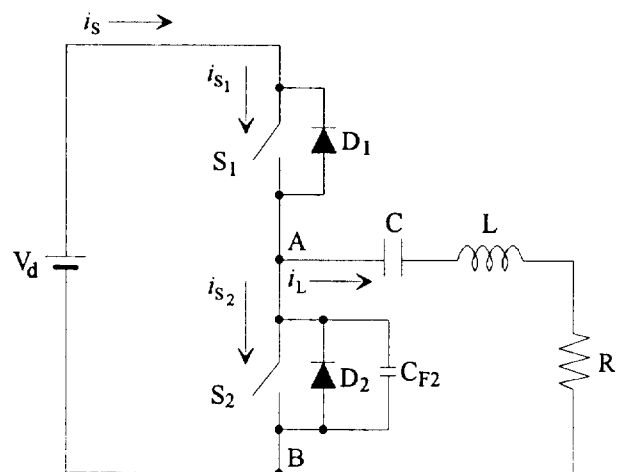


그림 4 한개의 턴-오프 스너버를 갖는 Class-D 직렬부하 공진형 인버터

Fig. 4 Class-D series-loaded resonant inverter with only one turn-off snubber

오프시에 발생하는 스위칭 손실을 줄일 수 있다[2]. 그림 3에서 사용한 스너버 커패시터와 같은 용량을 갖는 턴-오프 스너버 커패시터를 사용 할 경우, 그림 4의 회로는 그림 3의 회로에 비해서 총, 방전 시간이 2배 빨라지므로 턴-오프시에 스위칭 손실이 그림 3의 회로에 비해 더 증가한다. 그러므로, 턴-오프시에 그림 3의 회로와 같은 스위치 양단간의 전압상승 시간을 갖기 위해서는 그림 3에서 사용한 스너버 커패시터의 용량보다 2배 더 큰 용량을 갖는 스너버 커패시터를 사용해야만 한다.

3. CLASS-D 직렬부하 공진형 인버터의 회로 해석

위에서 제시한 Class-D 직렬부하 공진형 인버터들의 해석을 위해 다음과 같은 가정을 한다.

- (1) 턴-오프 스너버 커패시터의 크기가 매우 작아 공진 탱크의 입력전압은 구형파로 모델링 할 수 있다. 따라서 턴-오프 스너버 커패시터의 영향을 무시한다.
- (2) Class-D 인버터의 해석은 그림 2의 등가회로에 기초를 둔다.
- (3) 스위치의 기생 커패시터는 무시하고 스위칭 시간은 영으로 한다.
- (4) 양호도(Quality Factor)가 충분히 커서 공진탱크 회로에 흐르는 전류(i_L)가 사인파의 형태를 갖는다.

3.1 회로 특성 해석에 사용되는 표준화 변수

공진 주파수

$$\omega_0 = \frac{1}{\sqrt{LC}} \tag{1}$$

스위칭 주파수 대 공진 주파수 비

$$\omega_n = \frac{\omega_s}{\omega_0} \tag{2}$$

특성 임피던스

$$Z_0 = \sqrt{\frac{L}{C}} = \frac{1}{\omega_0 C} = \omega_0 L \tag{3}$$

양호도(Quality Factor)

$$Q = \frac{\omega_0 L}{R} = \frac{1}{\omega_0 RC} = \frac{Z_0}{R} \tag{4}$$

3.2 공진탱크 회로의 입력 임피던스

공진탱크 회로의 입력 임피던스는

$$Z_{in} = R + j\left(\omega_s L - \frac{1}{\omega_s C}\right) = R \cdot \left(1 + jQ \cdot \left(\omega_n - \frac{1}{\omega_n}\right)\right) \tag{5}$$

와 같이 나타내어지며, 입력 임피던스의 크기 및 위상각은 식

(6), (7)과 같다.

$$|Z_{in}| = R \cdot \sqrt{1 + Q^2 \cdot \left(\omega_n - \frac{1}{\omega_n}\right)^2} \tag{6}$$

$$\Phi^0 = \tan^{-1}\left(Q \cdot \left(\omega_n - \frac{1}{\omega_n}\right)\right) \tag{7}$$

3.3 공진탱크 전압, 부하전류, 출력전력

공진탱크의 전압은 구형파로 인가된다. 입력전압 V_{AB} 는

$$V_{AB} = \begin{cases} V_d, & \text{for } 0 < \omega t \leq \pi \\ 0, & \text{for } \pi < \omega t \leq 2\pi \end{cases} \tag{8}$$

으로 나타내며, 기본파의 크기는 푸리에 전개에 의해 식 (9), (10)과 같다.

$$V_{AB1} = V_m \cdot \sin \omega t, \quad \text{for } 0 < \omega t \leq \pi \tag{9}$$

$$V_m = \frac{2V_d}{\pi} \approx 0.637 \cdot V_d \tag{10}$$

공진회로에 흐르는 부하전류는 식 (11), (12)와 같이 유도된다.

$$i_L = I_m \cdot \sin(\omega t - \Phi) \tag{11}$$

$$I_m = \frac{V_m}{|Z_{in}|} = \frac{2V_d}{\pi \cdot R \cdot \sqrt{1 + Q^2 \cdot \left(\omega_n - \frac{1}{\omega_n}\right)^2}} \tag{12}$$

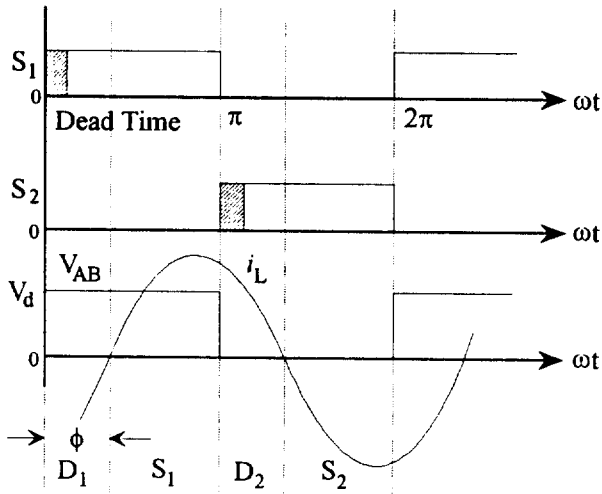
출력전력은 식 (12)를 이용하여 식 (13)과 같이 나타낼 수 있다.

$$P_{out} = \frac{I_m^2 \cdot R}{2} = \frac{2V_d^2 \cdot R}{\pi^2 \cdot R^2 \cdot \left(1 + Q^2 \cdot \left(\omega_n - \frac{1}{\omega_n}\right)^2\right)} \tag{13}$$

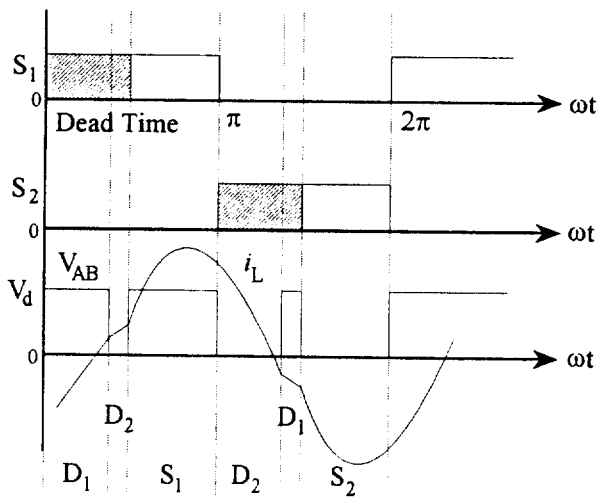
3.4 Dead-time의 영향 및 Dead-time의 한계치 결정

3.4.1 Dead-time의 영향

그림 2와 같이 스위치 S_1 과 S_2 가 동시에 온이 되는 것을 방지하기 위해 Dead-time을 갖는 스위칭 신호가 인가된다. 그러나 너무 긴 Dead-time을 갖는 신호가 인가되면 전류가 D_1 을 통해 흐르다가 양으로 바뀌면서 스위칭 신호가 인가되지 않아 S_1 을 통해 흐르는 대신 D_2 를 통해 흐르게 되고 스위칭 신호가 인가 되면 비로소 S_1 을 통해 흐르게 된다. 이와같이, $D_1 \rightarrow S_1 \rightarrow D_2 \rightarrow S_2$ 로 흐르는 정상모드에서 $D_1 \rightarrow D_2 \rightarrow S_1 \rightarrow D_2 \rightarrow D_1 \rightarrow S_2$ 로 흐르는 비 정상모드가 발생한다. 그러면 공진 주파수 이하에서 동작을 할 때의 모드에서 발생하는 $D_2 \rightarrow S_1$, $D_1 \rightarrow S_2$ 의 모드가 발생하게 되어 영전압 턴-온이 이루어지지 않게되고 전류 스파이크 및 턴-오프 스위칭 손실이 증가하게 되는 심각한 문제



(a) 정상모드 동작



(b) 비 정상모드 동작

그림 5 Dead-time에 의한 정상모드 동작과 비 정상모드 동작
Fig. 5 Normal and abnormal operating modes according to Dead-time

를 갖는다. 그러므로, Dead-time의 한계치를 넘지 않는 범위 내에서 스위칭 신호를 인가하는것은 상당히 중요하다. 그림 5에 Dead-time이 한계치를 초과하지 않은 경우와 초과한 경우의 스위칭 인가신호, 출력전압, 전류파형 및 각 스위칭 도통모드를 나타 내었다.

3.4.2 Dead-time의 한계치 결정

식 (7)에서 출력전압과 전류의 위상차 ϕ 를 다음과 같이 결정 하였다.

$$\phi^0 = \tan^{-1}\left(Q \cdot \left(\omega_n - \frac{1}{\omega_n}\right)\right)$$

정상적인 동작을 하기 위해서는 Dead-time 은 ϕ^0 보다는

짧아야 한다. 즉, 역병렬 다이오드가 도통되는 동안 스위칭 신호가 인가되어야만 한다. 그러므로 Dead-time의 한계치는 다음과 같이 계산된다.

$$t_{dead-time} \leq \frac{\phi^0}{360 \cdot f_s} \quad (14)$$

3.5 스위치 양단간의 전압상승시간

턴-오프 시 스위칭 손실을 최소화하기 위해 턴-오프 스너버 커패시터의 충, 방전 시간을 통해서 스위치 양단간의 전압상승 시간을 조절한다. 그림 4의 회로를 예로 들어서 스너버 커패시터의 충전 시간을 계산하도록 한다.

만일, 충전시간(t_{ch})이 전체 주기 보다 상당히 짧으면 충전되는 동안의 전류는 거의 일정하다고 가정 할 수 있다. 충전전류 I 는

$$I = i_{C_{F2}}(0) = I_m \cdot \sin \Phi \quad (15)$$

로 나타낼 수 있으며,

$$i_{C_{F2}} = C_{F2} \cdot \frac{dV_{S2}}{dt} = I \quad (16)$$

에서 부터 이 식을 전개하여,

$$V_{S2} = \frac{I}{C_{F2}} \cdot t \quad (17)$$

을 얻을 수 있다. 스너버 커패시터의 충전은 $V_{S2}(t_{ch}) = V_d$ 가 될 때 끝난다. 그러므로, 충전시간은 식 (18)과 같이 계산된다.

$$t_{ch} = \frac{C_{F2} \cdot V_d}{I} = \frac{C_{F2} \cdot V_d}{I_m \cdot \sin \Phi} \quad (18)$$

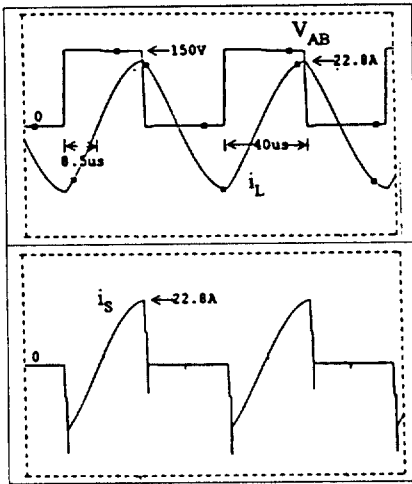
식 (12)를 이용하여 턴-오프 스너버 커패시터의 충전 시간은 식 (19)와 같이 계산된다.

$$t_{ch} = \frac{C_{F2} \cdot V_d}{I} = \frac{\pi \cdot C_{F2} \cdot Z_0 \cdot \left(\left(\frac{R_L}{Z_0} \right)^2 + \left(\omega_n - \frac{1}{\omega_n} \right)^2 \right)}{2 \left(\omega_n - \frac{1}{\omega_n} \right)} \quad (19)$$

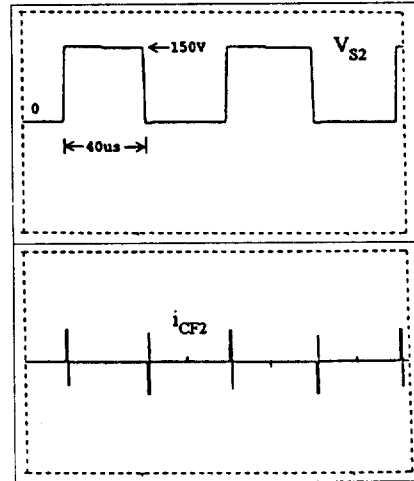
방전시간 역시 충전시간과 같은 값으로 결정된다. 그림 3의 Class-D 인버터 회로의 경우에는 턴-오프 스너버 커패시터의 충, 방전 시간은 식 (19)의 2배 값인 $2t_{ch}$ 로 결정된다.

4. 기존의 CLASS-D 인버터 회로의 특성해석

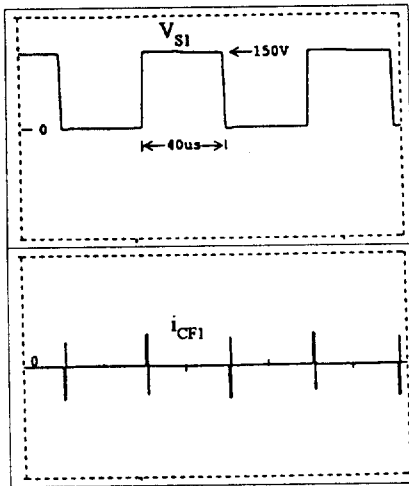
그림 6은 부유 인덕턴스를 고려하지 않은 두개의 턴-오프 스너버 커패시터를 사용한 Class-D 인버터 회로의 특성을 살



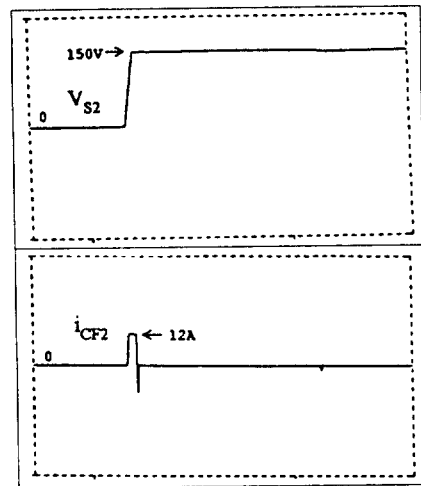
(a) V_{AB} , i_L 과 i_S



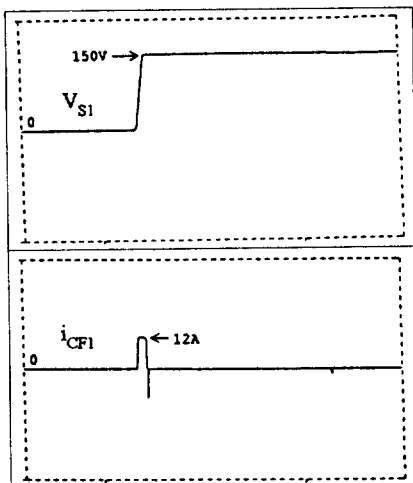
(d) V_{S2} 와 i_{CF2}



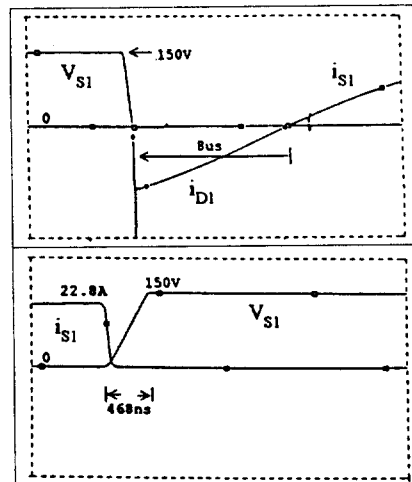
(b) V_{S1} 과 i_{CF1}



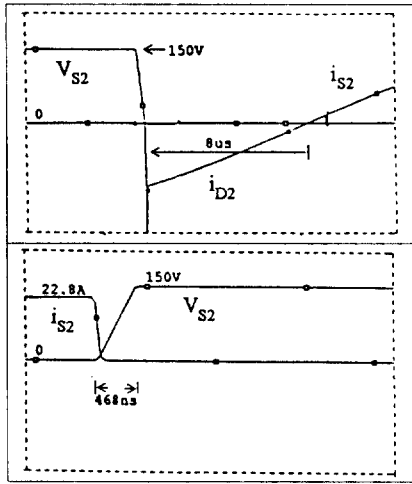
(e) S_2 턴-오프 시 V_{S2} 와 i_{CF2}



(c) S_1 턴-오프 시 V_{S1} 과 i_{CF1}



(f) 위: S_1 턴-온 시 V_{S1} , i_{S1} 과 i_{D1} ,
아래: S_1 턴-오프 시 V_{S1} 과 i_{S1}



(g) 위: S₂ 턴-온 시 V_{S2}, i_{S2}와 i_{D2},
아래: S₂ 턴-오프 시 V_{S2}와 i_{S2}

그림 6 부유 인덕턴스를 고려하지 않은 두개의 턴-오프 스너버 커패시터를 사용한 Class-D 직렬부하 공진형 인버터 회로의 시뮬레이션 전압, 전류 파형

Fig. 6 Simulation voltage and current waveforms for Class-D series-loaded resonant inverter with two turn-off snubber capacitors

표 1 시뮬레이션을 위한 시스템 파라미터 값

Table 1 System parameters for simulation

입력전압(V _d)	150(V)	양호도(Q)	8.63
부하저항(R)	1(Ω)	공진 주파수(f ₀)	19.6kHz
부하 공진커패시터(C)	0.94(μF)	스위칭 주파수(f _s)	25kHz
부하 인덕터(L)	70(μH)	스위칭 주파수 비(ω _n)	1.27
스너버커패시터(C _{F12})	33(nF)	Dead-time	2μs
특성 임피던스(Z ₀)	8.63	출력전류(max)	22.8A

파보기 위한 시뮬레이션 결과를 보여주고 있다. 시뮬레이션을 위한 시스템 파라미터 값은 표 1과 같다. 시뮬레이션 결과에서 알 수 있듯이 부유 인덕턴스를 고려하지 않은 상황에서는 스위치 양단간에 과전압이 나타나지 않으며 턴-오프 과도상태동안 고주파 공진전류가 발생하지 않는다. 또한, 그림 6의 (f)와 (g)를 통해 공진 주파수 이상에서 동작하므로 턴-온 시에 스위칭 손실이 영이 됨을 알 수 있고, 그림 6의 (c)와 (e)에서 보듯이 스너버 커패시터의 충전을 통해 턴-오프시 스위치 양단간의 전압이 서서히 증가하여 턴-오프시 손실이 거의 영으로 됨을 그림 6의 (f)와 (g)에서 알 수 있다. 식 (19)에 의해 계산된 전압상승 시간은 228.5ns이며 두개의 턴-오프 스너버를 갖는 경우는 2배 값인 457ns의 상승시간을 갖으며, 시뮬레이션에서는 468ns로 나타나 거의 유사한 결과를 보여줌을 알 수 있다.

5. 부유 인덕턴스를 고려한 CLASS-D 직렬부하 공진형 인버터

그림 7은 부유 인덕턴스의 영향을 살펴보기 위한 Class-D 인버터 회로다. L_{LN1}과 L_{LN2}는 DC-Link와 스위치 사이에 존재하는 부유 인덕턴스를 나타낸 것이고, L_{F1}과 L_{F2}는 스위치와 턴-오프 스너버 커패시터 사이에 존재하는 부유 인덕턴스를 나타낸 것이다. 이 회로의 특성을 살펴보기 위한 시스템 파라미터 값은 표 1과 동일하며, L_{LN1}과 L_{LN2}는 각각 0.2μH로, L_{F1}과 L_{F2}는 각각 0.5nH로 선정하여 시뮬레이션을 하였다. 그림 8은 그림 7의 인버터 회로의 시뮬레이션 결과를 보여주고 있다. 시뮬레이션 결과에서 알 수 있듯이 턴-오프시 부유 인덕턴스와 스너버 커패시터의 공진에 의해 심한 고주파 공진전류가 발생할 수 있고, 턴-오프시 스위치에 과전압이 유기됨을 알

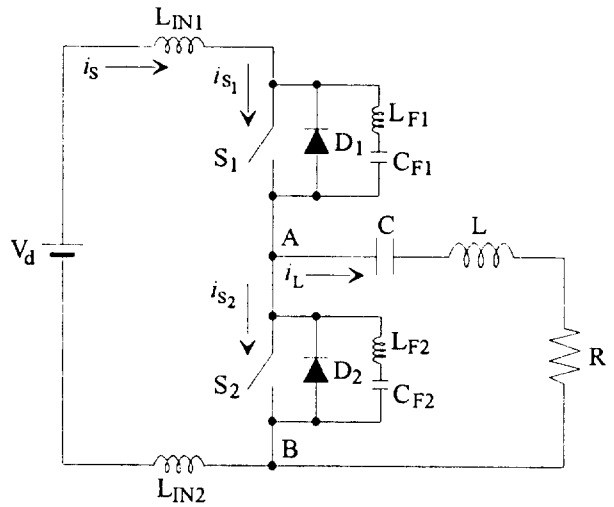
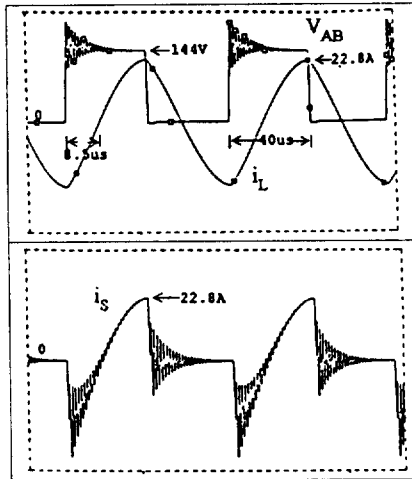


그림 7 부유 인덕턴스를 고려한 Class-D 직렬부하 공진형 인버터

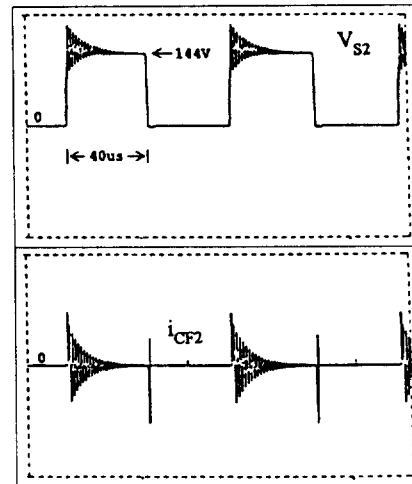
Fig. 7 Class-D series-loaded resonant inverter including the stray inductances

수 있다. 이것은 부유 인덕턴스를 고려하지 않은 상황 하에서는 나타나지 않았던 현상이다.

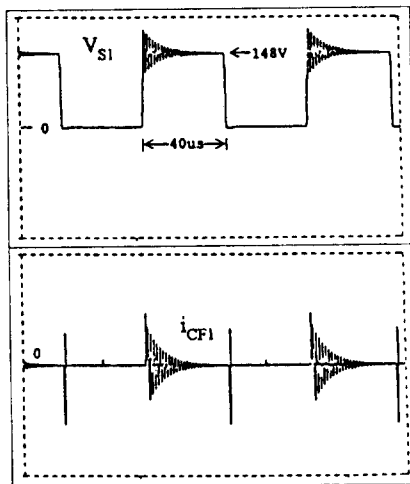
고주파 공진전류가 발생하는 경로를 S₁의 턴-오프 시를 예로 들어 설명하면 다음과 같다. S₁의 턴-오프 시 C_{F1}이 충전하는 동안에는 L_{LN1}, L_{F1}, C_{F1}, L_{F2}, C_{F2}와 L_{LN2}의 공진으로 인해 약 2MHz의 고주파 공진전류가 발생하게 되며, C_{F1}의 충전이 끝난 후, 부하전류가 영이 될 때까지 L_{LN1}, L_{F1}, C_{F1}과 L_{LN2}의 공진으로 인하여 약 1.4MHz의 고주파 공진전류가 발생하게 된다. 이때 발생하는 고주파 공진전류의 충, 방전 발생 경로는 다음과 같다. 충전전류는 L_{LN1}→L_{F1}→C_{F1}→부하→L_{LN2}→DC-Link→L_{LN1}의 경로로 발생되며, 방전전류는 C_{F1}→L_{F1}→L_{LN1}→DC-Link→L_{LN2}→D₂→C_{F1}의 경로로 발생하여 흐르게 된다. C_{F2}의 경우에는 방전하는 동안은 C_{F1}의 경우와 마찬가지로 L_{LN1}, L_{F1}, C_{F1}, L_{F2}, C_{F2}와 L_{LN2}의 공진으로 인해 약 2MHz의 고주파 공진전류가 흐르게 되며, 방전이 끝난 후, 부하전류가 영이 될 때 까지는 L_{F2}와 C_{F2}의 공진으로 인해 약 39MHz의 고주파 공진전류가 흐르게 된다. 이때 고주파 공진전류는 다음과 같은 경로로 발생하



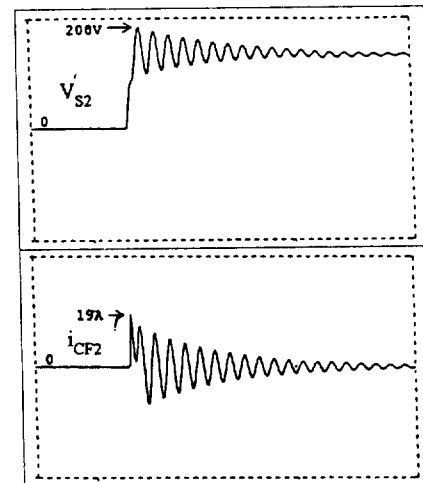
(a) V_{AB} , i_L 과 i_s



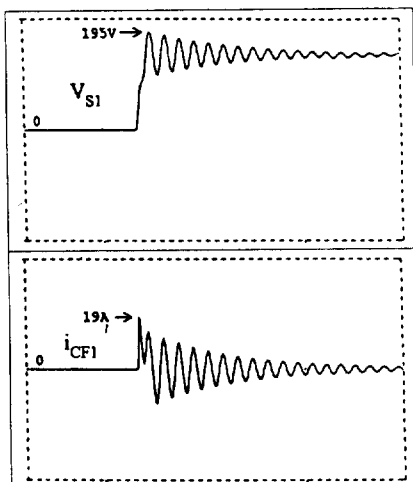
(d) V_{S2} 와 i_{CF2}



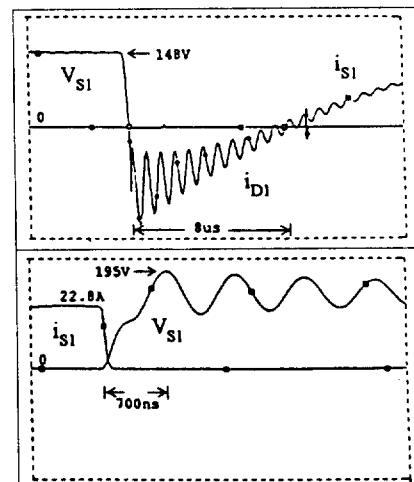
(b) V_{S1} 과 i_{CF1}



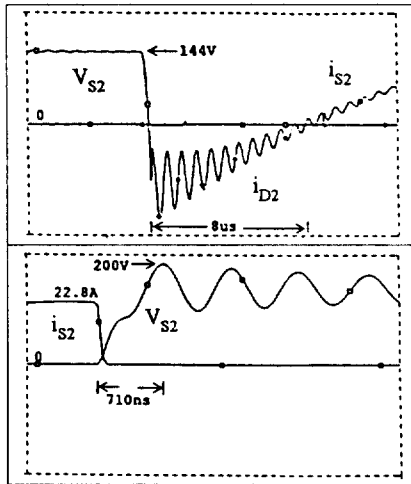
(e) S_2 턴-오프 시 V_{S2} 와 i_{CF2}



(c) S_1 턴-오프 시 V_{S1} 과 i_{CF1}

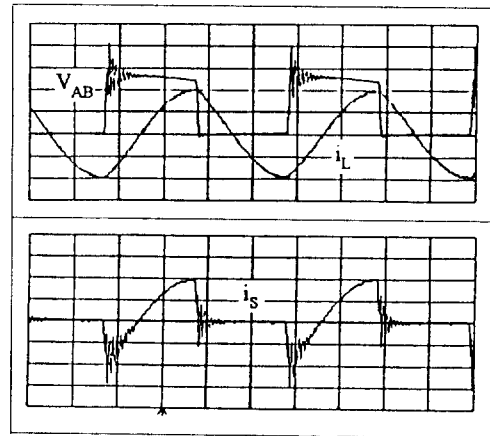


(f) 위 : S_1 턴-온 시 V_{S1} , i_{S1} 과 i_{D1}
아래 : S_1 턴-오프 시 V_{S1} 과 i_{S1}



(g) 위 : S₂ 턴-온 시 V_{S2}, i_{S2}와 i_{D2}
아래 : S₂ 턴-오프 시 V_{S2}와 i_{S2}

였기 때문에 그림 5의 (a)에서 설명 된 정상모드 동작을 하게 된다. 또한 그림 9의 (c)에서 알 수 있듯이 턴-오프시 스위치



(a) V_{AB}, i_L과 i_S (시간:10us/div.)

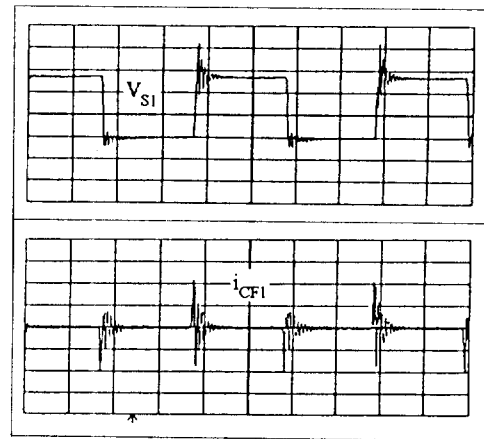
그림 8 부유 인덕턴스를 고려한 두개의 턴-오프 스너버 커패시터를 사용한 Class-D 직렬부하 공진형 인버터 회로의 시뮬레이션 전압, 전류 파형

Fig. 8 Simulation voltage and current waveforms for Class-D series-loaded resonant inverter with two turn-off snubber capacitors including the stray inductances

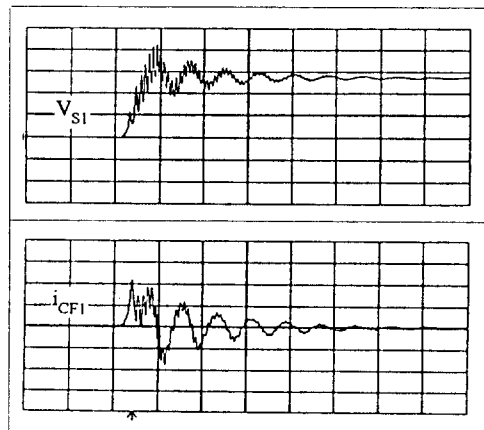
게 된다. 충전전류는 D₂→L_{F2}→C_{F2}→D₂의 경로로 발생하여 흐르게 되며, 방전전류는 C_{F2}→L_{F2}→부하→C_{F2}의 경로로 발생하여 흐르게 된다. S₂의 턴-오프 시에도 S₁의 경우와 유사한 경로로 고주파 공진전류가 발생하게 된다. 이 공진전류로 인해 스위치 S₁ 양단간의 전압은 진동하게 되며, 턴-오프시 L_{LN1}과 L_{LN2}에 의해 DC-Link 전압의 약 33%인 50V의 과전압이 스위치에 인가된다. 또한 고주파 공진전류가 발생하고 있는 상황에서 공진 주파수 이상에서 스위칭을 하므로 영전압 턴-온이 계속 이루어 지고 있으며, 턴-오프 스너버 커패시터의 역할로 턴-오프시 스위칭 손실이 거의 영이 됨을 확인 할 수 있다.

시뮬레이션 결과의 타당성을 살펴보기 위하여 시뮬레이션과 유사한 최적의 조건 하에서 실험을 하였다. 스위치 소자는 Hitachi회사의 500V 50A정격의 MOSFETs(K1522)를 사용하였으며, Gate-Driver는 International Rectifier(IR) 회사의 IR2110을 사용하였다. 그림 9에 실험파형을 나타내었다.

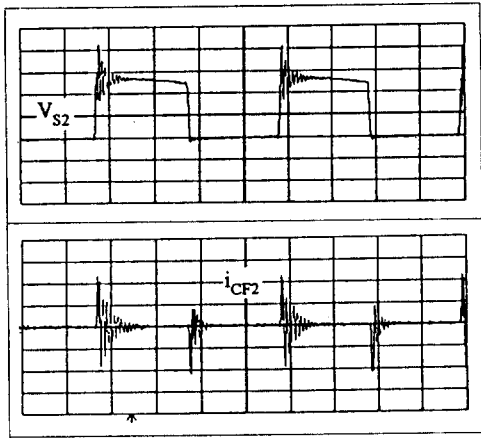
실험 파형을 통하여 알 수 있듯이 실제의 시스템에서 부유 인덕턴스의 영향으로 인해 고주파 공진전류가 발생함을 확인할 수 있으며, 부유 인덕턴스를 고려한 시뮬레이션 결과가 실제 실험 결과와 매우 유사함을 알 수 있다. 그러므로, Class-D 인버터 회로의 특성을 올바르게 해석하기 위해서는 부유 인덕턴스의 영향을 고려하는 것이 중요함을 알 수 있다. 식 (7)에 의해 계산된 출력전압과 전류의 위상차(Φ⁰)는 76.5°이며, 이에 따라 식 (14)에 의해 Dead-time의 한계치는 8.5us로 계산이 된다. 시뮬레이션 결과인 그림 8의 (a)와 실험 결과인 그림 9의 (a)에서 보듯이 계산된 Dead-time의 한계치는 시뮬레이션 결과와 실제 시스템에서 나타난 실험값과 비교 시 거의 오차가 없음을 알 수 있다. 본 실험에서는 Dead-time을 2us로 선정하



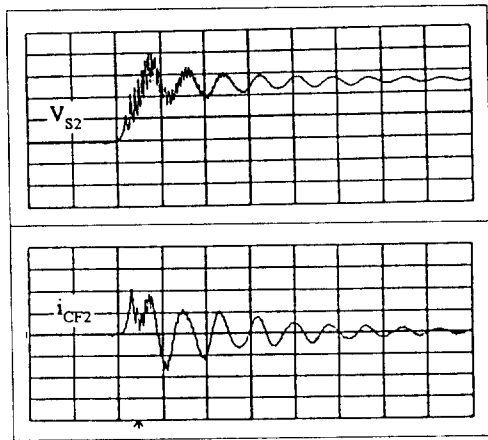
(b) V_{S1}과 i_{CF1} (시간:10us/div.)



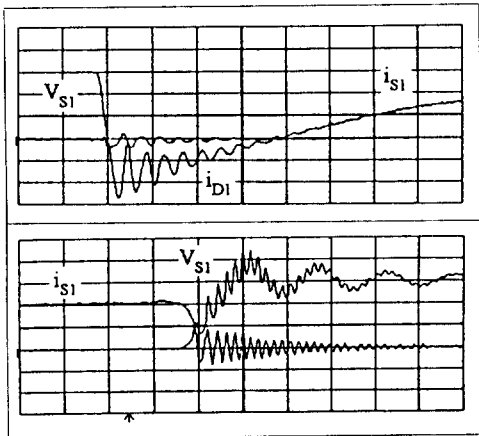
(c) S₁ 턴-오프 시 V_{S1}과 i_{CF1} (시간:1us/div.)



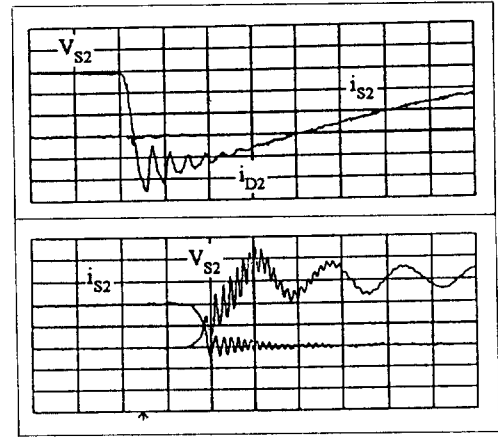
(d) V_{S2} 와 i_{CF2} (시간:10us/div.)



(e) S_2 턴-오프 시 V_{S2} 와 i_{CF2} (시간:1us/div.)



(f) 위 : S_1 턴-온 시 V_{S1} , i_{S1} 과 i_{D1} (시간:0.5us/div.)
아래 : S_1 턴-오프 시 V_{S1} , i_{S1} (시간:2us/div.)



(g) 위 : S_2 턴-온 시 V_{S2} , i_{S2} 와 i_{D2} (시간:0.5us/div.)
아래 : S_2 턴-오프 시 V_{S2} 와 i_{S2} (시간:2us/div.)

그림 9 두개의 턴-오프 스너버 커패시터를 사용한 Class-D 직렬부하 공진형 인버터 회로의 전압, 전류 실험파형 (전압:60V/div., 전류:10A/div.)

Fig. 9 Experimental voltage and current waveforms for Class-D series-loaded resonant inverter with two turn-off snubber capacitors

양단간의 전압상승시간이 약 700ns로 시뮬레이션에서 나타난 결과와 유사한 값으로 나타남을 확인 할 수 있다. 시뮬레이션에서는 L_{IN1} 과 L_{IN2} 를 각각 0.2uH로 선정하여 과전압이 약 50V로 나타났었지만, 실제 시스템에서는 부유 인덕턴스 L_{IN1} 과 L_{IN2} 가 더 큰 값으로 존재하여 DC-Link 전압의 약 47%인 70V의 과전압이 발생하였다. 이처럼 L_{IN1} 과 L_{IN2} 의 값이 작을수록 과전압이 줄어들게 되므로 실제 시스템에서는 DC-Link와 스위치의 연결 도선상의 부유 인덕턴스를 줄일 수 있는 방향으로 제작을 하여야 한다. 그림 9의 (f)와 (g)를 통해서 영전압 턴-온이 이루어지는것을 확인 할 수 있고, 스위치 전류가 흐르기 전에 바로 옆의 역병렬 다이오드가 도통하는것을 확인 할 수가 있다. 또한, 턴-오프 시에는 턴-오프 스너버 커패시터의 역할로 턴-오프시 스위칭 손실이 거의 영이 됨을 확인 할 수 있다. 이 스위칭 손실은 턴-오프 스너버 커패시터의 값을 조절함에 따라서 더 줄일 수 있다. 그러나, 너무 큰 턴-오프 스너버 커패시터는 공진탱크에 영향을 줄 수 있으므로 턴-오프 스너버 커패시터 값의 선정 시 유의하여야 한다.

6. RC스너버를 사용한 CLASS-D 직렬부하 공진형 인버터

무손실의 턴-오프 스너버를 사용할 경우에는 위에서 살펴본 것처럼 부유 인덕턴스와의 공진현상과 과전압 발생이 큰 문제가 된다. 그러므로 이러한 문제를 해결하 위하여 일반적으로 커패시터 스너버만을 사용하는 대신에 감쇄저항을 가진 RC스너버를 사용한다. 그림 10에 RC스너버를 사용한 Class-D 인버터 회로를 나타내었다. 저항 R_{F1} 과 R_{F2} 는 고주파 공진전류의 발생을 방지하기 위한 감쇄저항으로써의 역할을 한다. 그림 10

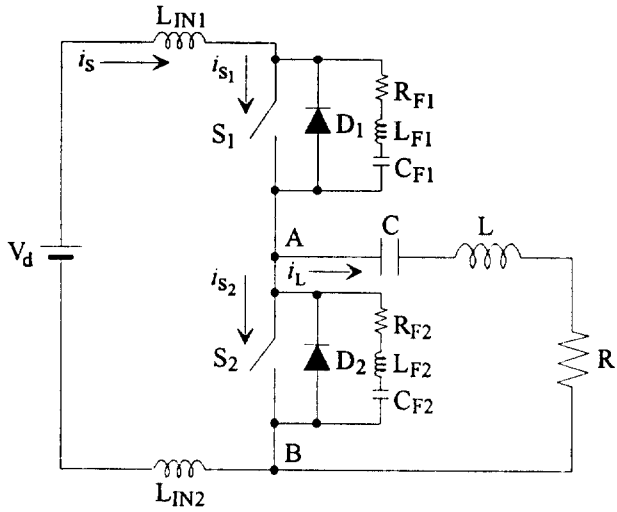
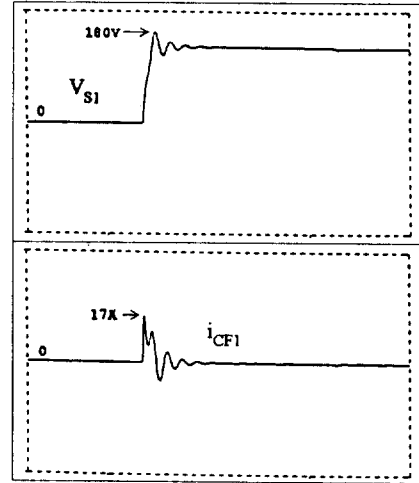
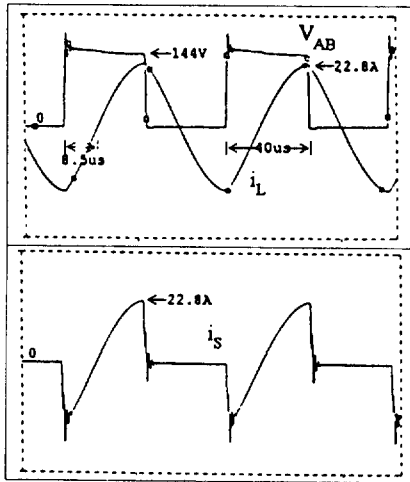


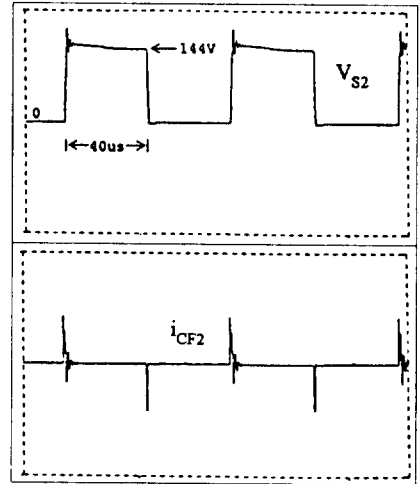
그림 10 RC 스너버를 사용한 Class-D 직렬부하 공진형 인버터
 Fig. 10 Class-D series-loaded resonant inverter with RC snubbers



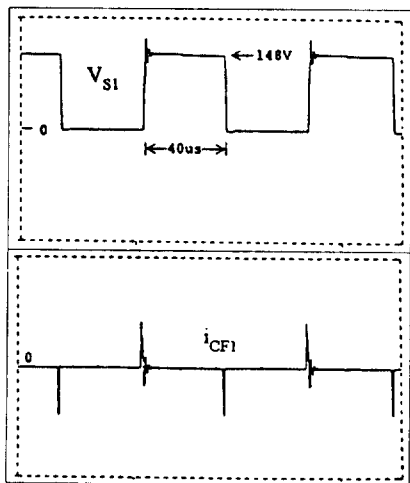
(c) S₁ 턴-오프 시 V_{S1}과 i_{CF1}



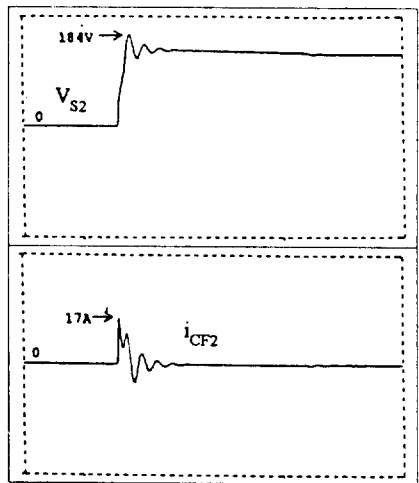
(a) V_{AB}, i_L과 i_S



(d) V_{S2}와 i_{CF2}

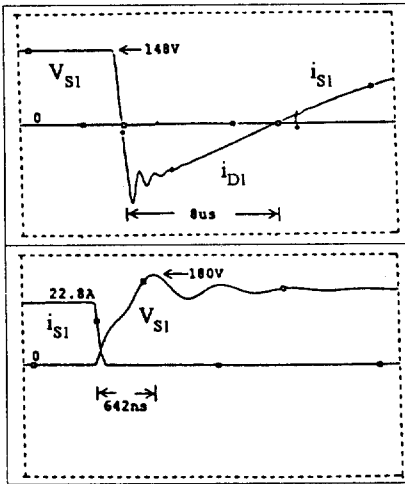


(b) V_{S1}과 i_{CF1}

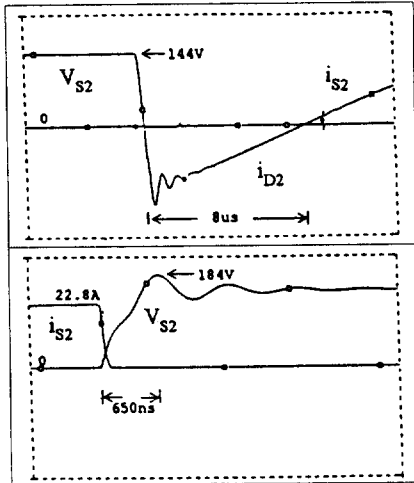


(e) S₂ 턴-오프 시 V_{S2}와 i_{CF2}

인해 스위칭 손실이 커패시터 스너버만을 사용했을 때보다 더 증가하게 된다. 부유 인덕턴스로 인한 고주파 공진현상을 보다



(f) 위 : S₁ 턴-온 시 V_{S1}, i_{S1}과 i_{D1}
아래 : S₁ 턴-오프 시 V_{S1}과 i_{S1}



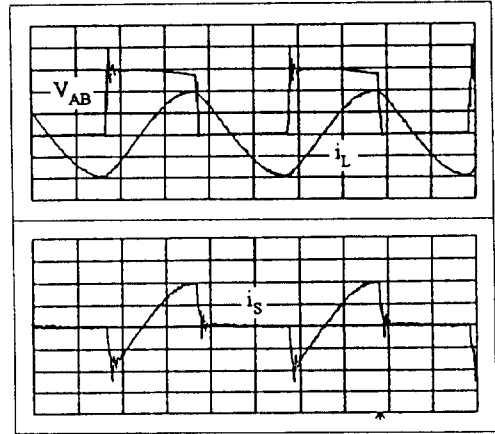
(g) 위 : S₂ 턴-온 시 V_{S2}, i_{S2}와 i_{D2}
아래 : S₂ 턴-오프 시 V_{S2}와 i_{S2}

그림 11 RC스너버를 사용한 Class-D 직렬 부하 공진형 인버터의 시뮬레이션 전압, 전류 파형

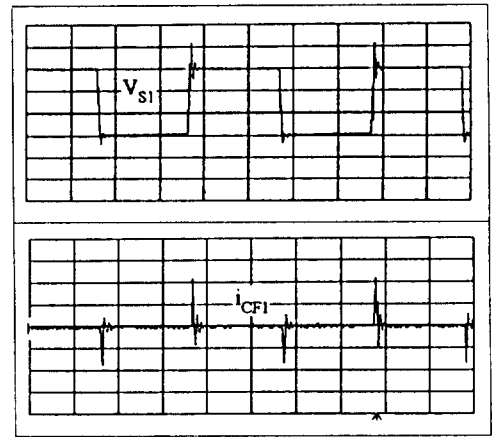
Fig. 11 Simulation voltage and current waveforms for Class-D series-loaded resonant inverter with RC snubbers including the stray inductances

의 인버터 회로의 특성을 살펴보기 위하여 R_{F1}과 R_{F2}를 각각 1 Ω으로 선정하였다. 그림 11에 RC스너버를 사용한 Class-D 인버터 회로의 시뮬레이션 파형을 제시하였다.

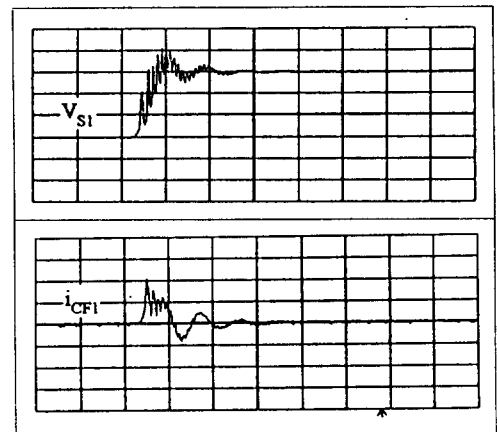
시뮬레이션 파형에서 나타나듯이 커패시터 스너버만을 사용했을 때 보다 공진현상이 현저히 감소한 것을 알 수 있다. 또한, 과전압이 DC-Link 전압의 약 20%인 30V정도 발생하여 커패시터 스너버를 사용한 경우 보다 약 13%의 과전압이 더 줄어든 것을 볼 수 있다. 그러나, RC스너버는 다음과 같은 문제점이 있다. 첫째, 턴-오프시 감쇄저항에서 발생하는 전압강하로



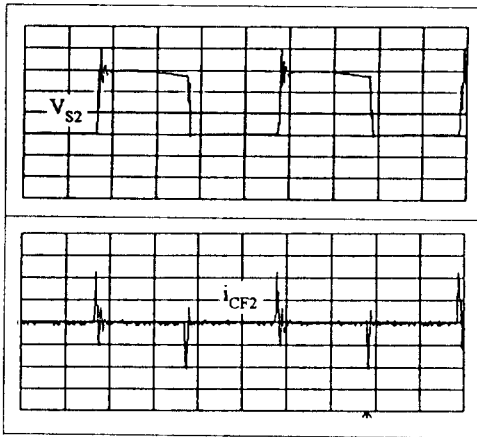
(a) V_{AB}, i_L과 i_S (시간:10us/div.)



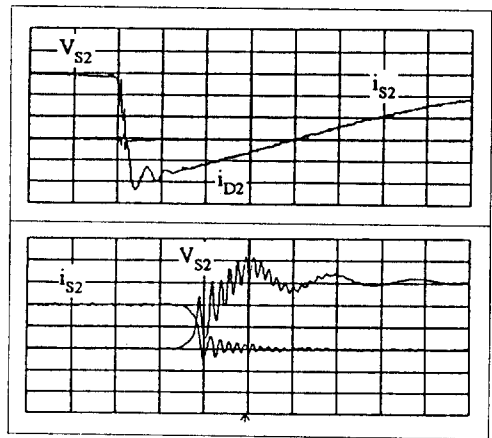
(b) V_{S1}과 i_{CF1} (시간:10us/div.)



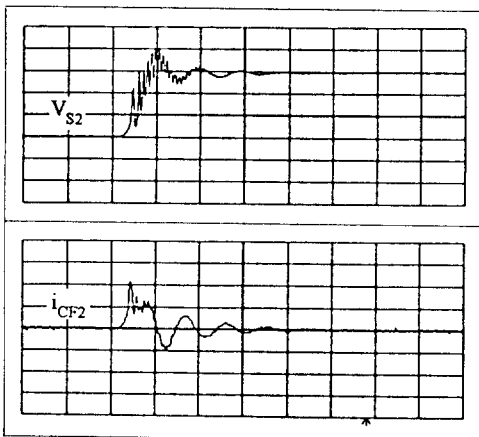
(c) S₁ 턴-오프 시 V_{S1}과 i_{CF1} (시간:1us/div.)



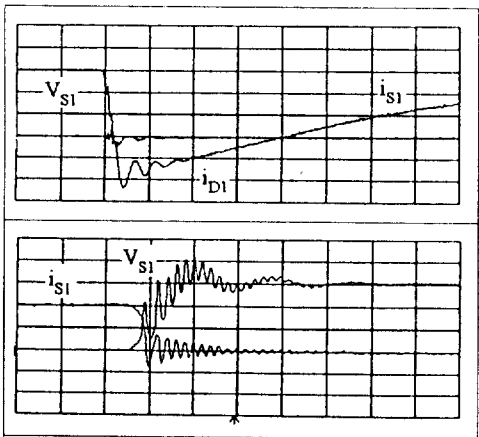
(d) V_{S2} 와 i_{CF2} (시간:10us/div.)



(g) 위 : S_2 턴-온 시 V_{S2} , i_{S2} 와 i_{D2} (시간:0.5us/div.)
아래 : S_2 턴-오프 시 V_{S2} 와 i_{S2} (시간:2us/div.)



(e) S_2 턴-오프 시 V_{S2} 와 i_{CF2} (시간:1us/div.)



(f) 위 : S_1 턴-온 시 V_{S1} , i_{S1} 과 i_{D1} (시간:0.5us/div.)
아래 : S_1 턴-오프 시 V_{S1} , i_{S1} (시간:2us/div.)

그림 12 RC스너버를 사용한 Class-D 직렬부하 공진형 인버터의 전압, 전류 실험파형 (전압:50V/div., 전류:10A/div.)
Fig. 12 Experimental voltage and current waveforms for Class-D series-loaded resonant inverter with RC snubbers

효과적으로 억제하기 위해서는 큰 값의 감쇄저항이 요구되나 큰 값의 감쇄저항을 사용하면 할수록 그에 비례하여 턴-오프 시 감쇄저항에서 발생하는 전압강하가 더 커져서 턴-오프시 스위칭 손실이 비례하여 증가하게 된다. 둘째, 감쇄저항에서 발생하는 손실로 인하여 턴-오프 커패시터가 더 이상 무손실의 턴-오프 스너버가 되지 않는다. 셋째, RC스너버를 사용해도 작은 값의 턴-오프 스너버 커패시터만을 가지고는 L_{IN1} 과 L_{IN2} 로 인한 과전압 발생을 효과적으로 억제할 수 없다.

그림 12에 RC스너버를 사용한 Class-D 인버터 회로의 실험 결과를 제시하였다. 시뮬레이션 결과와 실험 결과가 거의 유사함을 확인할 수 있으며, RC스너버의 사용으로 실제 시스템에서 고주파 공진전류의 발생이 현저히 감소한 것을 알 수 있다. 그림 12의 (c)에서 보듯이 실제 시스템에서는 DC-Link 전압의 약 33%인 50V의 과전압이 발생하여 커패시터 스너버를 사용한 실험 결과 비교하여 약 14%정도 과전압이 더 줄어든 것을 알 수 있다. 그러나 아직까지는 어느 정도 상당한 크기의 과전압이 계속 발생하고 있으며, 이로 인해 스위치에 부과되는 스트레스는 상당하다. 이 현상은 고 출력의 시스템으로 갈수록 심각한 문제가 된다. 그림 12의 (f)와 (g)에서 앞에서 설명한 것 처럼 턴-오프 시 감쇄저항에서 전압강하가 일어나는 것이 확인되며, 이로 인해 턴-오프 시 스위칭 손실이 그림 9의 (f)와 (g)에 비해 상당히 증가했음을 확인할 수 있다.

7. 새로이 제안한 CLASS-D 직렬부하 공진형 인버터

부유 인덕턴스와 스너버 커패시터와의 공진현상으로 인한 고주파 공진전류의 발생을 억제하며, RC스너버를 사용했을 때 발생하는 여러 문제점들을 해결 하기 위하여 본 논문에서는 그림 13와 같은 Class-D 인버터 회로를 새로이 제안하였다. 제안된

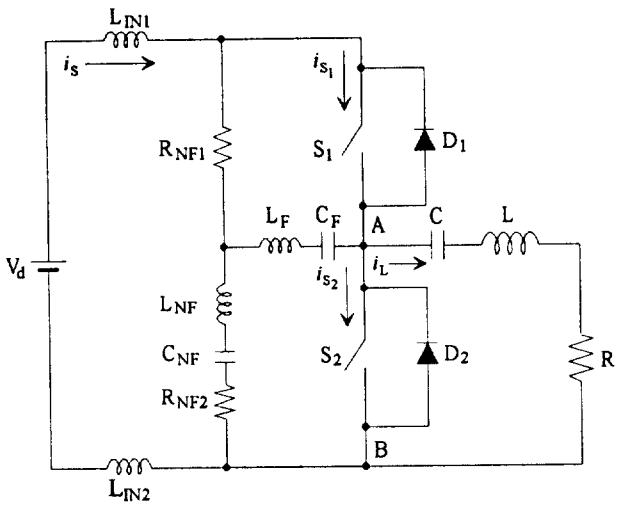
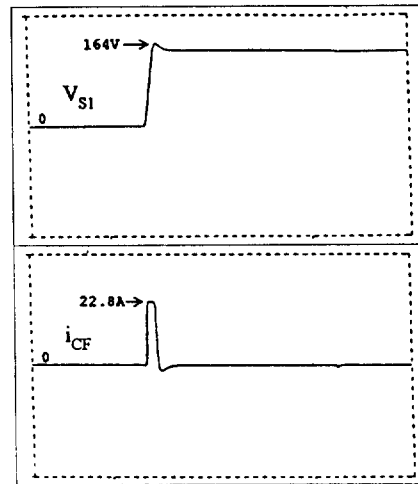
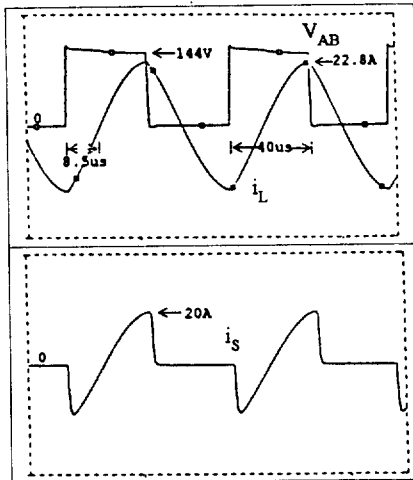


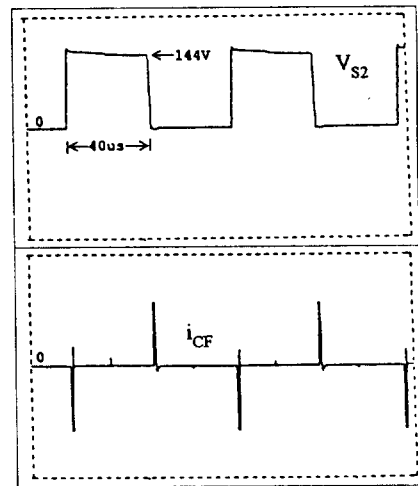
그림 13 제안한 Class-D 직렬부하 공진형 인버터
 Fig. 13 Proposed Class-D series-loaded resonant inverter including the stray inductances



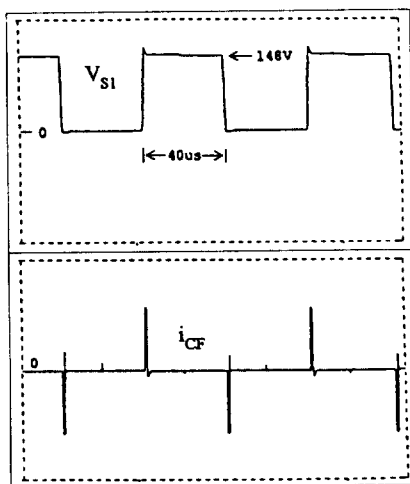
(c) S₁ 턴-오프 시 V_{S1}과 i_{CF}



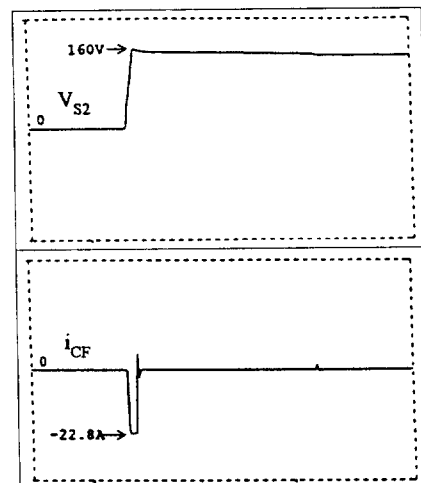
(a) V_{AB}, i_L과 i_S



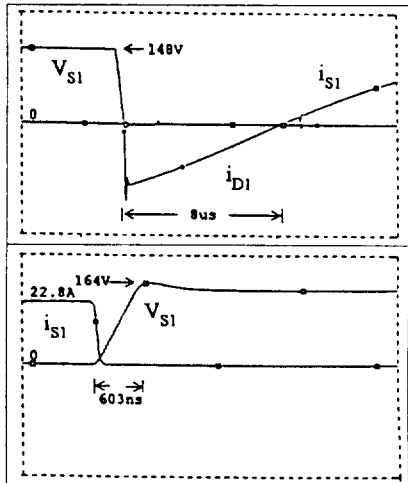
(d) V_{S2}와 i_{CF}



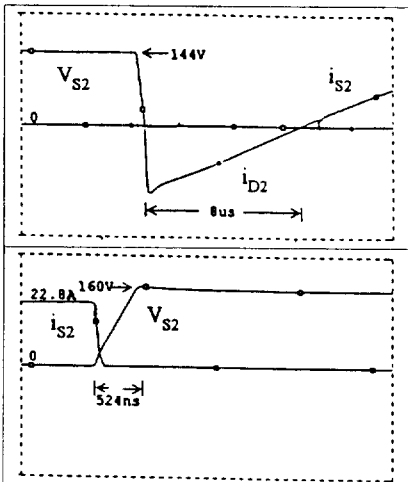
(b) V_{S1}과 i_{CF}



(e) S₂ 턴-오프 시 V_{S2}와 i_{CF}

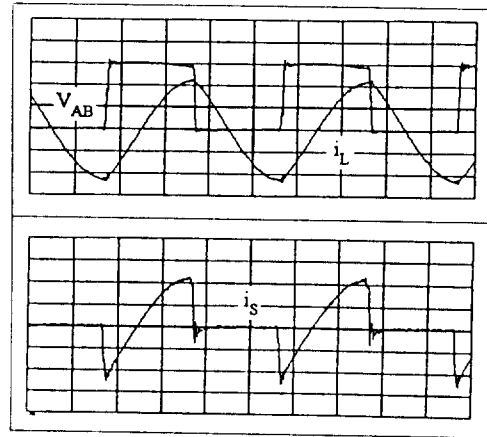


(f) 위 : S₁ 턴-온 시 V_{S1}, i_{S1}과 i_{D1}
아래 : S₁ 턴-오프 시 V_{S1}과 i_{S1}

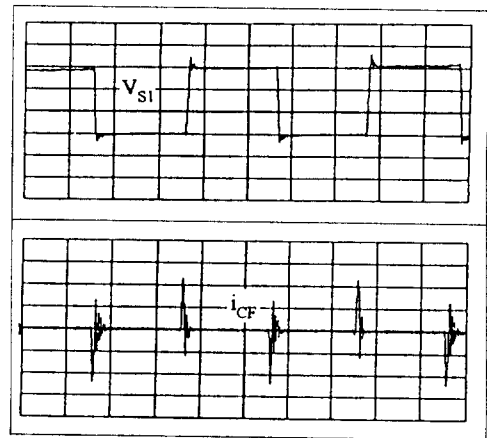


(g) 위 : S₂ 턴-온 시 V_{S2}, i_{S2}와 i_{D2}
아래 : S₂ 턴-오프 시 V_{S2}와 i_{S2}

과적으로 줄일 수 있다. 부유 인덕턴스와 턴-오프 스너버 커패시터와의 공진으로 인한 고주파 공진전류를 억제하기 위해



(a) V_{AB}, i_L과 i_S (시간:10us/div.)

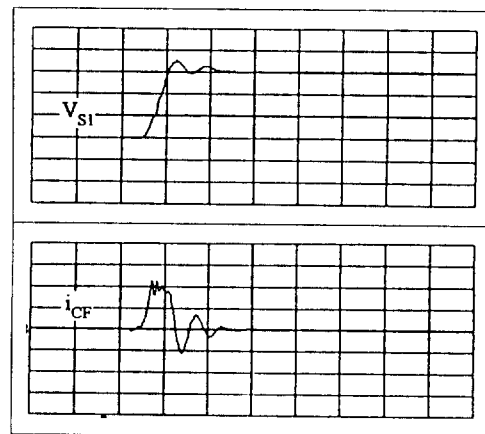


(b) V_{S1}과 i_{CF} (시간:10us/div.)

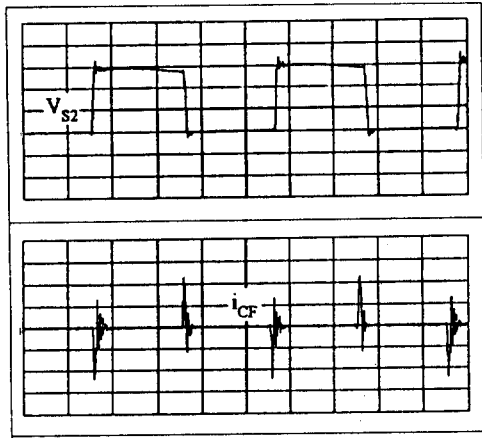
그림 14 제안한 Class-D 직렬부하 인버터 회로의 시뮬레이션 전압, 전류 파형

Fig. 14 Simulation voltage and current waveforms for the proposed Class-D series-loaded resonant inverter including the stray inductances

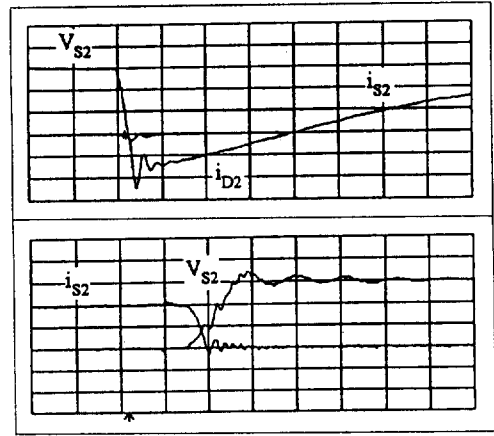
회로는 한 개의 턴-오프 스너버 커패시터(C_F), 과전압 스너버 커패시터(C_{NF})와 감쇄저항(R_{NF1}, R_{NF2})로 이루어져 있으며, 스위치와 부하부는 기존의 Class-D 인버터 회로와 동일하다. L_{N1}, L_{N2}, L_F, L_{NF}는 제안된 회로의 특성을 고찰하기 위해서 임의로 선정한 부유 인덕턴스들이다. 스위치 S₁과 S₂의 턴-온시 공진 주파수 이상에서 스위칭을 하여 영전압 턴-온이 이루어져 스위칭 손실이 영이 되도록 하였으며, 턴-오프 시의 스위칭 손실은 턴-오프 스너버 커패시터(C_F)의 충, 방전을 통하여 줄일 수 있도록 하였고, 스너버 커패시터의 값을 조절함에 따라 더 효



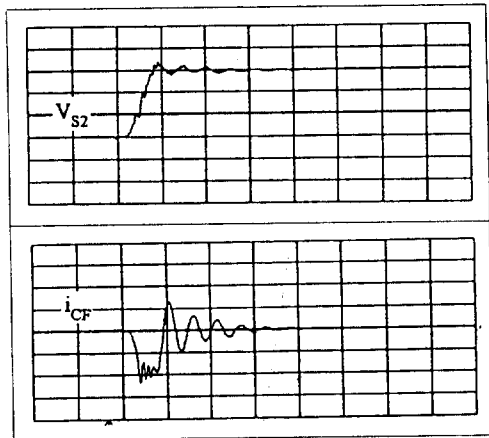
(c) S₁ 턴-오프 시 V_{S1}과 i_{CF} (시간:1us/div.)



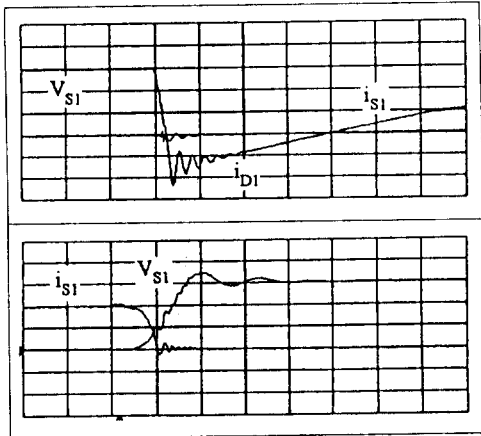
(d) V_{S2} 와 i_{CF} (시간:10 μ s/div.)



(g) 위 : S_2 턴-온 시 V_{S2} , i_{S2} 와 i_{D2} (시간:0.5 μ s/div.)
아래 : S_2 턴-오프 시 V_{S2} 와 i_{S2} (시간:2 μ s/div.)



(e) S_2 턴-오프 시 V_{S2} 와 i_{CF} (시간:1 μ s/div.)



(f) 위 : S_1 턴-온 시 V_{S1} , i_{S1} 과 i_{D1} (시간:0.5 μ s/div.)
아래 : S_1 턴-오프 시 V_{S1} , i_{S1} (시간:2 μ s/div.)

그림 15 제안한 Class-D 직렬부하 공진형 인버터 회로의 전압, 전류 실험파형 (전압:50V/div., 전류:10A/div.)

Fig. 15 Experimental voltage and current waveforms for the proposed Class-D series-loaded resonant inverter

작은 값의 R_{NF1} 과 R_{NF1} 에 비해 큰 값의 R_{NF2} 를 사용하였다. 작은 값의 R_{NF1} 은 큰 값의 R_{NF2} 와 함께 감쇄저항으로써의 역할을 훌륭히 수행 할 뿐 만 아니라 턴-오프 스너버 커패시터가 거의 무손실의 스너버가 되게 한다. 과전압 스너버 커패시터(C_{NF})는 L_{IN1} 과 L_{IN2} 에 의해 발생하는 과전압을 효과적으로 흡수하여 기존 회로에서 문제시 되었던 과전압으로 인해 스위치에 부가되는 스트레스를 현저히 감소시키는 역할을 하게 된다. 또한, 제안된 회로는 RC스너버를 사용한 인버터 회로에 비해, 턴-오프 시 감쇄저항에서 발생하는 전압강하로 인한 스위칭 손실을 효과적으로 줄이는 장점을 지닌다.

스위치 S_1 의 턴-오프 과도상태의 특성을 살펴보면 다음과 같다. 스위치 S_1 의 턴-오프 시에는 턴-오프 스너버 커패시터(C_F)가 충전이 되며, C_F 가 충전이 끝난 후, L_{IN1} 과 L_{IN2} 에 유기된 에너지가 과전압 스너버 커패시터(C_{NF})로 흘러 들어오면서부터 고주파 공진현상이 발생하게 된다. 고주파 공진전류는 C_F , L_F , L_{NF} 와 C_{NF} 의 공진에 의해 발생하며, 이때 약 23MHz의 고주파 공진전류가 발생한다. 고주파 공진전류의 총, 방전 경로는 다음과 같다. 충전전류는 $L_F \rightarrow C_F \rightarrow$ 부하 $\rightarrow R_{NF2} \rightarrow C_{NF} \rightarrow L_{NF} \rightarrow L_F$ 를 통해 흐르게 되고 방전전류는 $C_F \rightarrow L_F \rightarrow L_{NF} \rightarrow C_{NF} \rightarrow R_{NF2} \rightarrow D_2 \rightarrow C_F$ 를 통하여 흐르게 된다. 또한, 과전압 스너버 커패시터에 흘러들어온 에너지는 $C_{NF} \rightarrow L_{NF} \rightarrow R_{NF1} \rightarrow L_{IN1} \rightarrow DC-Link \rightarrow L_{IN2} \rightarrow R_{NF2} \rightarrow C_{NF}$ 의 경로로 고주파 공진전류의 발생과 독립적으로 방전하게 된다. C_F , L_F , L_{NF} 와 C_{NF} 의 공진에 의해 발생된 23MHz의 고주파 공진전류는 감쇄저항 R_{NF2} 에 의해 효과적으로 억제되며, 과전압 스너버 커패시터가 항상 DC-Link 전압으로 충전이 되어 있으므로 충전전류의 대부분은 C_F 를 통해 흐르게 되므로 R_{NF2} 에서 발생한 전압강하가 RC스너버를 사용한 경우보다 줄어들게 된다. 또한, 과전압 스너버 커패시터의 역할로

표 2 제안한 Class-D 인버터 회로의 시뮬레이션을 위한 시스템 파라미터 값

Table 2 System parameters for simulation of the proposed Class-D series-loaded resonant inverter

부유 인덕턴스(L _{IN1})	0.2(μH)	감쇄저항(R _{NF1})	0.1(Ω)
부유 인덕턴스(L _{IN2})	0.2(μH)	감쇄저항(R _{NF2})	19(Ω)
부유 인덕턴스(L _F)	0.5(nH)	턴-오프 스너버(C _F)	66(nF)
부유 인덕턴스(L _{NF})	0.5(nH)	과전압 스너버(C _{NF})	2(μF)

L_{IN1}과 L_{IN2}에 의해 발생하는 과전압은 스위치에 인가되는 대신 과전압 스너버 커패시터에 효과적으로 흡수된다.

스위치 S₂의 턴-오프시 과도상태의 특성은 다음과 같다. 스위치 S₂의 턴-오프시에는 C_F가 방전을 하게 된다. 방전하는 동안 방전전류의 대부분은 작은 저항값을 가진 R_{NF1}을 통해 흐르며, 미소의 전류가 큰 저항값의 R_{NF2}쪽으로 흐른다. 방전이 끝난 후 부하전류는 역병렬 다이오드 D1을 통해 DC-Link로 흐르게 된다. 이때 방전하는 동안 L_{IN1}으로 흐르던 전류가 부하전류보다 작으므로 부하전류 만큼 회복할 때까지 부하전류의 일부는 R_{NF1}→L_{NF}→C_{NF}→R_{NF2}의 경로로 흐르게 되며, 이 경로로 부하전류의 일부가 흘러들어 오는 동안 고주파 공진전류가 발생하게 된다. 고주파 공진전류의 총, 방전 발생경로는 다음과 같다. 충전전류는 L_F→C_F→D₁→R_{NF1}→L_F의 경로를 통해 발생하며 방전전류는 C_F→L_F→L_{NF}→C_{NF}→R_{NF2}→부하→C_F의 경로로 발생한다. 충전전류가 흐르는 경로에서 감쇄저항 R_{NF1}에 의해 공진현상이 일부 억제되며 방전전류가 흐르는 경로에서 큰 값의 감쇄저항 R_{NF2}에 의해 공진현상이 효과적으로 억제된다.

이처럼 비록 작은 값의 R_{NF1}을 사용해도 큰 값의 R_{NF2}와 함께 감쇄저항의 역할을 훌륭히 수행한다. 또한, 고주파 공진전류가 L_{IN1}에 흐르는 전류가 부하전류와 같아지는 시간동안 발생되므로, 이 시간을 줄일 수록 고주파 공진전류 발생은 억제되게 된다. 작은 값의 R_{NF1}이 이 역할을 감당하게 된다. 즉, R_{NF1}이 작을수록, 턴-오프 스너버가 방전하는 동안 L_{IN1}에 흐르는 전류의 크기가 부하전류의 크기에 가깝게 되므로 고주파 공진전류가 일어나는 시간을 줄일 수 있는 것이다. 또한, 작은 값의 R_{NF1}과 큰 값의 R_{NF2}를 조합하여 사용하는 것은 턴-오프 스너버가 거의 무손실의 스너버로써 동작하도록 하는 장점을 가진다. R_{NF1}의 값이 작으므로 총, 방전하는 동안 저항에서 발생하는 손실이 거의 없고, 또한 R_{NF2}로 흐르는 전류가 미소하므로 R_{NF2}에서 발생하는 손실도 줄어들게 된다. 그러므로 감쇄저항에서 발생하는 전압강하에 의한 스위칭 손실이 RC스너버에 비해 현저히 줄어들 뿐 아니라 턴-오프 스너버가 거의 무손실의 스너버가 되게 한다.

지금까지 살펴본 제안된 Class-D인버터 회로의 특성을 살펴 보기 위해 표 2와 같은 시스템 파라미터 값을 갖고 시뮬레이션을 하였다. 표 2외의 다른 파라미터 값은 표 1과 동일하다.

그림 14에 시뮬레이션 결과를 제시하였다. 커패시터 스너버만을 사용한 인버터 회로와 RC스너버를 사용한 인버터 회로보다 고주파 공진전류 발생이 현저히 감소한 것을 알 수 있으며 스위치에 인가되는 과전압도 앞의 두 회로에 비해 상당히

줄어든 것을 확인 할 수 있다. 그림 14의 (c)와 (e)에서 확인 되듯이 과전압이 DC-Link 전압의 약 10%인 15V정도 발생하여 커패시터 스너버를 사용한 회로의 경우보다 약 23%정도 더 줄어 들었으며, RC스너버를 사용한 회로보다는 약 10%정도 더 줄어 든 것을 알 수 있다. 또한 그림 14의 (f)에서는 스위치 S₁의 턴-오프 시 감쇄저항에서 일어나는 전압강하의 감소로 말미암아 스위칭 손실이 RC스너버를 사용한 경우보다 훨씬 줄어 든 것이 확인된다.

그림 15에는 실제 시스템을 제작하여 실험한 실험 파형을 제시하였다. 시뮬레이션에서 살펴 본 특성과 마찬가지로 고주파 공진현상이 현저히 감소 되었으며 과전압 발생이 상당히 줄어 든 것이 확인된다. 실제 시스템에서는 과전압의 크기가 DC-Link 전압의 약 17%인 25V정도 발생하여 커패시터 스너버를 사용한 경우의 실험 결과에서 나타난 70V보다 약 30% 더 줄어들었으며, RC스너버를 사용한 경우의 실험 결과에서 나타난 50V보다는 약 16% 더 과전압이 줄어들었으므로 확인이 된다. 또한, 제안한 회로의 경우 과전압 커패시터의 값을 조절함에 따라 과전압 발생을 더 억제할 수 있으므로 고 출력의 시스템으로 갈수록 더 안정된 회로 동작을 보장할 수 있다. 그림 15의 (f)와 (g)에서 영전압 턴-온이 이루어지고 있는것과 턴-오프시 감쇄저항에서 발생하는 전압강하로 인한 스위칭 손실의 증가가 RC스너버에 비해 줄어들어 든 것이 확인 된다.

8. 결 론

기존의 Class-D 직렬부하 공진형 인버터에서 부유 인덕턴스가 시스템에 미치는 영향을 시뮬레이션 및 실험을 통해 살펴 보았다. 또한, 부유 인덕턴스와 스너버 커패시터와의 공진으로 발생하는 고주파 공진전류의 발생 경로에 대해 고찰하였으며 고주파 공진전류 발생을 효과적으로 억제 할 수 있는 새로운 Class-D 인버터 회로를 제안하였다. 시뮬레이션 및 실험 결과에서 확인 되듯이 제안된 회로는 다음과 같은 특성을 갖는다.

- (1) 부유 인덕턴스와 스너버 커패시터와의 공진에 의한 고주파 공진전류의 발생을 효과적으로 억제한다.
- (2) 과전압의 발생을 효과적으로 줄일 수 있다.
- (3) 턴-오프 스너버가 거의 무손실의 특성을 갖게한다.
- (4) 감쇄저항에서 발생하는 전압강하로 인한 턴-오프 스위칭 손실의 증가가 현저히 감소한다.

따라서 제안된 Class-D 인버터 회로는 기존의 Class-D 인버터 회로에 비해 월등한 특성을 보이며, 유도가열과 같은 고 출력의 시스템에 적합할 것으로 사료된다.

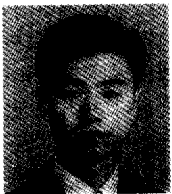
참 고 문 헌

- [1] M. K. Kazimierzuk, "Class-D Voltage-Switching MOSFET Power Amplifier," IEE Proc., vol.138, No. 6, Nov., 1991.
- [2] M. K. Kazimierzuk et. al., "Class-D Zero-Voltage-Switching Inverter with only One Shunt Capacitor," IEE Proc., vol.139, No. 5, Sept., 1992.
- [3] L. Grajales et. al., "Design of a 10kW, 500kHz Phase-Shift Controlled Series-Resonant Inverter for Induction Heating," IEEE-IAS Conf. Rec., pp843-849, 1993.
- [4] S. Nagai et. al., "A New Phase-Shifting PWM Regulated

-Mode Resonant Inverter Using Static Induction Power Devices for Induction-Heating and -Melting Applications," European Power Electronics and Applications Conf. Rec., pp 347-352, 1989.

[5] J. A. Sabate et. al., "Off-Line Application of the Fixed Frequency Clamped Mode Series-Resonant Converter," IEEE-APEC Conf. Rec., pp213-220, 1989.

저 자 소 개



이 병국 (李秉國)

1968년 12월 25일생. 1994년 한양대 공대 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사). 현재 한양대 대학원 전기공학과 박사과정



서 범석 (徐範錫)

1966년 10월 5일생. 1989년 한양대 공대 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 1996년 동대학원 전기공학과 졸업(공학박). 현재 한양대 산업과학연구소 선임연구원



유 상봉 (庾相鳳)

1954년 10월 26일생. 1980년 부산대 공대 전기공학과 졸업. 1986년 한양대 산업대학원 전기공학과 졸업(석사). 1979년~현재 쌍용양회 근무. 1993년 건축전기설비 기술사 자격 취득. 1995년 발송배전 기술사 자격 취득. 현재 한양대 대학원 전기공학과 박사과정



현 동석 (玄東石)

1950년 4월 8일생. 1973년 한양대 공대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1966년 서울대 대학원 전기공학과 졸업(공학박). 1984년~1985년 미국 토레도 대학 교환교수. 1988년~1989년 원혜공과 대학 교환교수. 현재 한양대 공대 전기공학과 교수. 당학회 평의원