

《主 題》

대우통신의 PCS 연구개발 현황

김수영, 함경상, 곽재봉
(대우통신)

□ 차 례 □

I. 서론	III. DAEWOO PCS 시제품
II. DAEWOO PCS 시제품 구조	IV. 결 론

I. 서론

지난 수년간의 이동통신 관련사업의 방향은 크게 QUALCOMM의 기술을 기반으로 하는 CDMA 방식과 GSM을 기반으로 하는 TDMA 방식이 주축이 되어 셀룰라 이동통신 기술이 발전하여 왔다.

최근에 이르러 무선 전화의 가입자의 폭발적 증가와 가입자의 다양한 요구에 기인하여 상위 주파수 대역을 사용한 CELLULAR 시스템과 저속 이동과 셀 환경을 근거로 많은 사용자에게 서비스 제공이 가능한 PCS 시스템을 구성하여 개인통신의 서비스 용량을 넓혀가고 있다. 이에 따라 유럽에서는 GSM 계열인 DCS-1800으로 이미 서비스를 개시하고 있으며, 일본은 독자방식인 PHS, 미국은 다양한 방식의 도입으로 PCS 상용화를 추진하고 있고, 국내에서의 PCS사업은 1998년 시범 서비스, 1998년 상용서비스 실시를 목표로 각 통신 사업자와 관련 공동 개발회사들에 의해서 진행되어지고 있다.

대우통신에서는 수년전부터 PCS 시장의 조기 추진을 기획하여 PCS의 기반기술을 확보하고 가장 가능성이 높은 방향으로의 접근을 위해 TDMA 기술을 기반으로 하고 있는 PCS 시제품의 개발을 한국통신과의 계약 아래 진행해 왔다.

대우통신은 외국으로부터의 기술도입이나 지원없이 상용 CHIP을 이용하여 BASE STATION과 MO-

BILE STATION을 구성하고 기존의 TDX 기술을 활용한 개인통신교환기(Small Personal Communication EXchang)개발을 통하여, 국내최초로 자체 개발된 1.9 GHz의 무선 보드와 PCS의 기본기능을 갖는 시제품을 독자적으로 개발하기에 이르렀다.

본 고에서는 대우통신에서 자체 개발한 PCS 시제품에 관하여 우선 기본 규격을 정리해 보고, 대우통신에서 개발된 시스템의 구성요소인 BASE STATION, MOBILE STATION, SPCX/SPC, HLR에 대해 소개하고자 한다.

II. DAEWOO PCS 시제품 구조

II-1 DAEWOO PCS 시제품 구조

DAEWOO PCS 시제품은 SPCX(Small Personal Com-

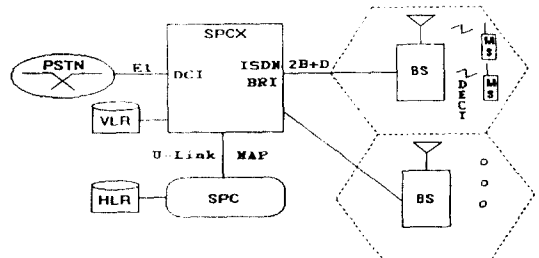


그림 II-1.1 DAEWOO PCS 시제품 구조

munication eXchange)/SPC(SPCX Controller), BS(Base Station), MS(Mobile Station)등으로 구성되며, VLR은 SPCX내부에 구현되었고 SPC가 HLR 역할을 수행한다. SPCX와 BS간의 인터페이스는 ISDN BRI이며 BS와 MS사이의 무선 인터페이스는 TDMA방식으로 구현하였다.

각 서브 시스템별 구조와 기능은 다음절에서 설명한다.

II-2 PCS 시제품 외형

그림 II-1.2는 대우통신이 개발한 MS와 BS의 외형을 나타낸다.

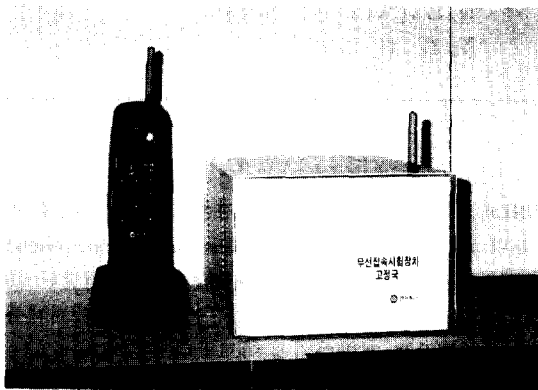


그림 II-1.2 MS와 BS의 외형

III. DAEWOO PCS 시제품

대우통신에서 개발한 기지국과 단말기 사이의 무선접속규격은 아래 표와 같은 사양을 적용하여 개발하였다.

항 목	규 격
주파수 대역	1.880 ~ 1.900 Ghz
총 Data rate	1.152 Mbps
송신 출력	250mW 이하
캐리어당 대역폭	1.728 MHz
캐리어당 타임슬롯수	24개
다중 접속 방식	TDMA(Time Division Multiple Access)
DUPLEX 방식	TDD(Time Division Duplex)
변조 방식	GFSK

음성 코딩	32Kbps ADPCM
프레임 길이	10ms
프로토콜 구조	OSI Layer 1-3(DECT 프로토콜 활용)

III-1. BASE STATION

1. Controller 부

Controller부는 기지국의 운용 제어 전반을 관장하고 유선과 무선의 신호 접속 및 변환을 처리하여 준다. 16비트 프로세서(80C186), ROM(128Kbyte), RAM(512Kbyte), 그리고 멀티채널 버스트 모드 컨트롤러(MBMC, SIMENS)를 실장하고 있는 Controller부는 IOM-2 인터페이스 및 RF 인터페이스를 이룬다. 송신 방향(기지국 → 단말기)으로는 32Kbps ADPCM 데이터를 1.152Mbps 버스트 데이터로 변환하여 12 가입자 채널을 생성하고 수신방향(단말기 → 기지국)으로는 1.152Mbps 버스트 데이터를 32Kbps의 ADPCM 데이터로 변환하여 IOM-2프레임 형태로 유선 접속부로 전송한다.

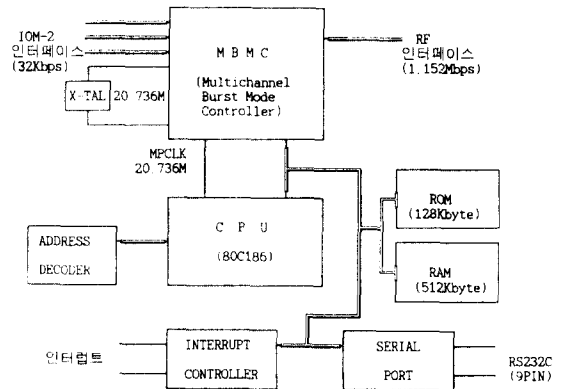


그림 III-1.1 블록 구성도

1) IOM-2(ISDN Oriented Modular-2)인터페이스

MBMC는 IOM-2 터미널 모드로 동작한다. MBMC는 3개의 유선 접속부 보드와 IOM-2 프레임으로 인터페이스되며, 그 인터페이스는 4개의 신호선(FSCx, DCI.x, DDNx, DUPx)으로 구성된다. IOM-2 인터페이스는 동시에 12 가입자를 처리할 수 있다. 하나의 IOM-2 프레임의 4가입자에 대한 ADPCM 데이터(32Kbps)는 다음과 같이 구성된다.

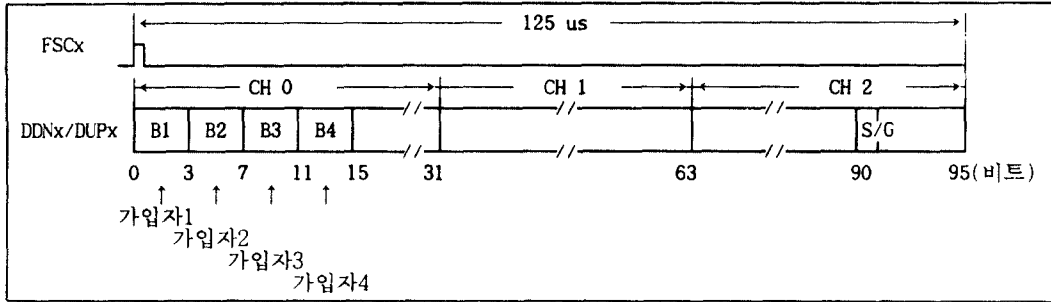


그림 III-1.2 IOM-2 프레임 구조

2) MBMC

MBMC는 송신방향(기지국→단말기)으로 32Kbps의 ADPCM 음성 데이터를 1.152Mbps의 TDMA 버스트 데이터로 변환해 주고 타임 슬롯을 할당해 준다. 이외에 동기 비트가 추가되고 제어 채널이 생성된다. 수신방향에서는 역과정이 수행되고 음성, 제어, 동기 데이터가 구별된다.

3) 프레임 구조

기지국의 접속/통신 방식은 TDMA/TDD로 한개의 무선채널로 12 가입자가 동시에 사용할 수 있게 되어 있다. 즉, 시간 분할된 각 Time slot은 송신과 수신을 한 프레임 주기로 반복하여 통신하게 된다. 이 방식은 평풍 전송 방식으로 알려져 있는데 프레임 구조가 그

림III-1.3에 나타나 있다.

4) Synchronization

MBMC의 bit-, slot-, frame-, scancounter의 동기를 맞추기 위해서는 여러가지 방법이 있다. 이것은 SYNCT와 SYNCM 레지스터를 프로그램함으로써 행해질 수 있다. 다음은 MBMC에서 행해질 수 있는 동기 방법이다.

가. IOM-2 인터페이스를 경유한 SPC로부터의 초기 동기

MBMC의 동기는 초기에 IOM-2 프레임중 S/G 비트의 연속적인 4번의 "0"가 검출되면 유지된다. S/G 비트는 유선 접속부 보드로부터 인식하게 된다. 이것

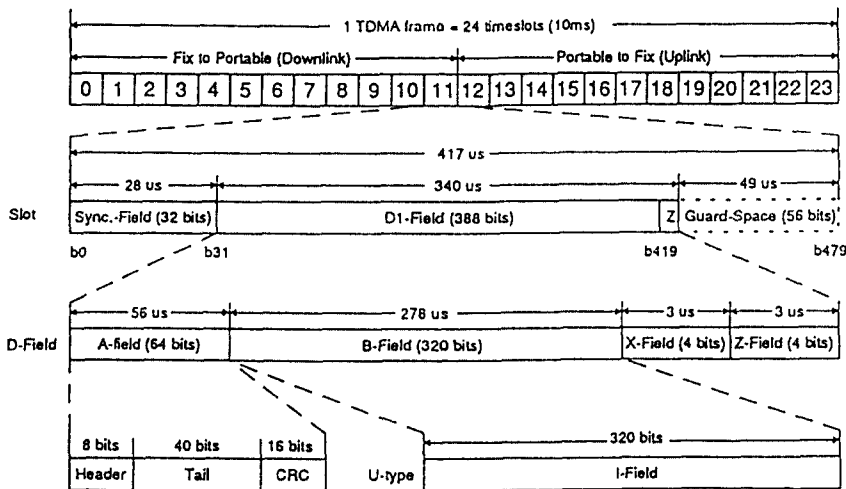


그림 III-1.3 CAI의 프레임 구조

은 그 다음의 8KHz FSC의 rising edge에서 MBMC Counter를 reset 시킨다. 본 기지국에서는 이 방법을 사용한다.

나. MBMC 동기 포트(PSYNC 핀)를 통한

SPCX로부터의 초기 동기

이 PSYNC 핀의 rising edge는 가항과 같은 효과를 가져 온다.

다. 무선 인터페이스를 경유한 초기 동기

다른 기지국과의 동기를 위해서 무선 인터페이스를 사용한다. 다른 기지국의 동기 패턴을 받기 위해서는 받고자 하는 기지국이 단말 모드(Portable-mode)로 전환된다.

2. 유선 접속부

유선 접속부는 SPCX와의 신호변환(음성 및 신호 데이터)을 위한 모듈이다. SPCX로부터 2BIQ(2 Binary, 1 Quaternary) 방식으로 전송된 음성 및 신호 데이터는 IEC-Q(ISDN Echocancellation Circuit)에서 IOM-2 frame으로 변환된다. IOM-2 frame으로 변환된 데이터 중 음성 데이터는 PCM-to-ADPCM 변환되어 MBMC에 접속처리되고, 신호 데이터는 ICC(ISDN Communication Controller)를 통해 CPU에 접속처리된다.

1) U interface

SPCX와 기지국의 접속부분으로서 음성 및 신호 데

이타(2B+D)가 2B 1Q 방식으로 IEC-Q에 전송된다.

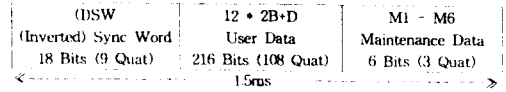


그림 III-1.5 U basic frame structure

2) IOM-2 interface

U interface 상에 수신된 2B+D(음성 및 신호 데이터)는 IEC-Q에서 IOM-2 frame으로 변환되어 음성 데이터는 MBMC에, 신호 데이터(D)는 ICC에 전달된다. 하나의 IEC-Q가 2 channel을 처리할 수 있기 때문에 12channel을 동시에 처리 하기 위해서는 총 6개의 IEC-Q가 소요된다. IEC-Q는 Terminal mode로 동작 하게 되며, IOM-2 interface는 2개의 clock line(FSC, DCL)과 2개의 data line(DDN, DUP)으로 구성 되어 있다.

- FSC : 8 KHz
- DCL : 1536 KHz
- DDN/DUP : 768 Kb/s

Terminal mode에서 IOM-2 frame 구조는 그림III-1.6과 동일하고 IEC-Q는 IOM-2 channel 0만을 사용한다. 동기는 IOM-2 channel 2의 S/G bit를 사용하여 유지한다.

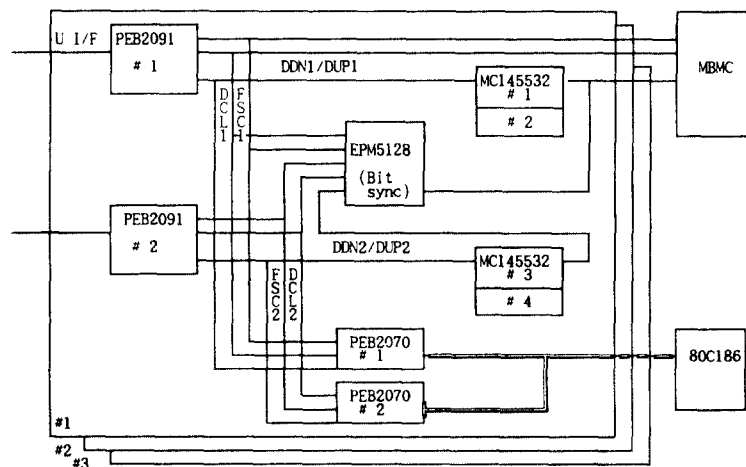


그림 III-1.4 블록 구성도

(단위:Bit)						
B1	B2	Monitor	D	C/I	MR	MX
8	8	8	2	4	1	1

< Basic channel structure of IOM-2 channel 0 >

그림 III-1.6 IOM-2 frame structure terminal mode

3) PCM-to-ADPCM(ADPCM-to-PCM) 변환

IEC-Q로부터 추출된 4명의 가입자에 대한 8bit PCM 음성데이터들은 ADPCM Transcoder에서 그림 III-1.7과 같이 4bit ADPCM 음성데이터들로 변환된다. 즉, IEC-Q에서 추출된 2개의 IOM-2 프레임이 1개의 IOM-2 프레임으로 변환되어 MBMC로 전송된다. MBMC로부터 IEC-Q로의 음성 데이터 전송은 위 설명과 반대 과정을 거친다.

4) D channel 제어

교환기와 신호데이터 전송을 하기 위해 ICC내에 버퍼(2*64 bytes)를 통해 2B+D의 D채널을 이용한다. ICC의 모드는 transparent-2 모드로 동작하게 되며 HDLC format으로 버퍼를 통해 처리하게 된다.

5) Bit Sync

IEC-Q 1과 IEC-Q 2로부터 전송되어지는 음성데이터들은 각각 FSC1과 FSC2에 동기되어 전송되어진다. 그런데 MBMC에는 음성데이터들이 FSC1에 동기되어 전송됨으로 FSC2를 FSC1에 동기를 맞추어야만 한다. 이와 반대로 음성데이터들이 MBMC에서 IEC-Q로 전송될 때 IEC-Q 2에 전송되어지는 음성 데이터들은 FSC2에 동기되어 전송되어야 함으로 FSC1을 FSC2에 맞추어야 한다. 이와같은 역할을 Bit Sync가 담당한다.

가. IEC-Q→MBMC

IEC-Q 1으로부터 보내어진 2개의 8bit PCM 음성

데이터는 ADPCM Transcoder에서 2개의 4bit ADPCM 음성데이터로 변환된 후 FSC1에 동기되어 MBMC에 전송된다.

IEC-Q 2로부터 보내어진 2개의 8bit PCM 음성데이터는 ADPCM Transcoder에서 2개의 4bit ADPCM 음성데이터로 변환된 후, Bit Sync에서 FSC1에 동기되어 MBMC에 전송된다.

나. MBMC→IEC-Q

MBMC로부터 보내어 온 4개의 ADPCM 음성데이터 중, 2개의 ADPCM 음성데이터(B1, B2)는 ADPCM Transcoder에서 2개의 8bit PCM 음성데이터로 변환된 후 FSC1에 동기되어 IEC-Q 1으로 전송된다.

나머지 2개의 ADPCM 음성데이터(B3, B4)는 Bit Sync에서 FSC2에 동기를 맞춘 후 ADPCM Transcoder에서 2개의 8bit PCM 음성데이터로 변환되어 IEC-Q 2로 전송된다.

III-2. MOBILE STATION

단말기 Baseband 모듈은 Analog Circuit, Digital Circuit, EEPROM을 실장하고 있는 모듈로서 각각은 I²C-Bus 구조로 인터페이스된다.

송신 방향으로서는 마이크로부터 입력된 음성 신호를 내부에서 ADPCM 데이터로 변환한 후, 특정 타임 슬롯이 할당되어 RF Module을 통해 안테나로 송신된다. 그리고 수신 방향으로, RF Module을 통해 수신된 음성 데이터는 스피커를 통해 수신된 음성 데이터는 스피커를 통해 원음(음성)으로 재생된다.

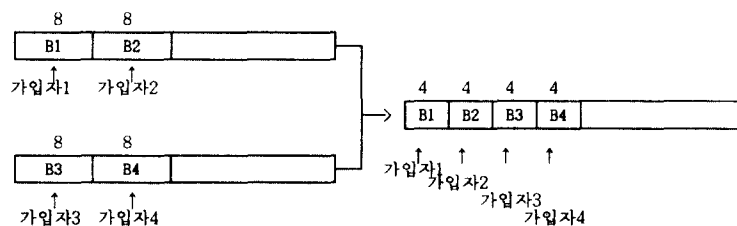


그림 III-1.7 PCM-to-ADPCM 변환

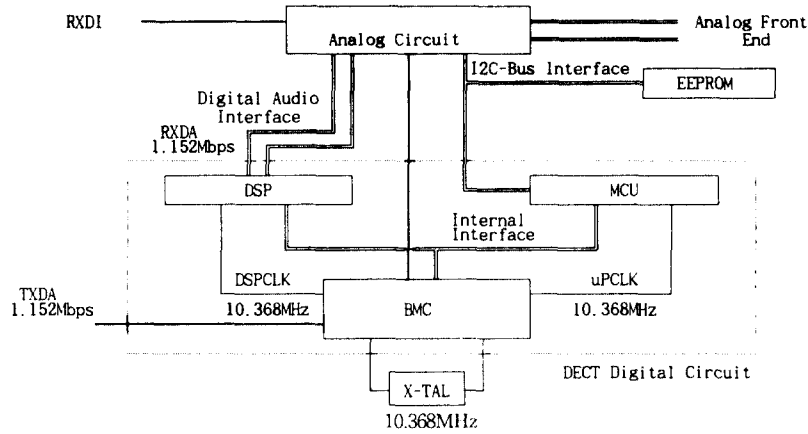


그림 III-2.1 블럭 구성도

1. Digital Signal Processor

전송 방향에서 DSP가 처리할 데이터는 Analog Circuit의 A/D Converter에 의해 제공되며, 이 음성신호는 4비트의 ADPCM 워드로 변환된다.

수신 방향에서 입력 ADPCM 데이터 스트림은 DSP에 의해 처리된 후, Analog Circuit의 D/A Converter에 전송된다.

1) 전송 신호 처리

전송 방향에서, decimation filter는 샘플링율을 8KHz PCM율로 감소시킨다. 이 필터는 전송 신호를 음성 대역에 제한함으로써 out-of-band noise를 약하게 한다. 마지막 decimation 단계는 PCM-lowpass filter이며, CCITT 권고 G.714에 따라 음성 신호의 대역을 제한한다.

Highpass Filter는 입력 신호에 포함된 DC 성분을 억제한다. GX 이득 조절은 이득이 -12~12dB의 범위에서 0.25dB의 단계로 조정될 수 있도록 프로그래밍될 수 있다. 리셋서, GX 이득 단계는 by-pass 된다. 선형적으로 처리된 후, 음성 신호는 CCITT 권고 G.721에 따라서 4비트의 ADPCM 워드로 출력될 수 있다.

2) 수신 신호 처리

수신 방향에서, 입력 ADPCM 신호는 CCITT 권고 G.721에 따라서 선형 부호로 확장된다. 프로그래밍할 수 있는 sidetone 이득 단계는 sidetone signal을 입력 음성 신호에 추가한다. Sidetone은 -50 ~ -2.5dB의 범위에서 1dB 미만의 단계로 프로그래밍된다. 리셋

서, sidetone 이득 단계는 disable된다. Lowpass PCM 필터는 수신 방향에서 CCITT 권고에 따라 신호 대역폭을 제한한다.

GR 이득 조절 단계는 이득이 -12~12dB의 범위에서 0.25dB 미만의 단계로 프로그래밍될 수 있다. 일련의 interpolation filter는 샘플링 주파수를 기대치까지 증가시킨다. 마지막으로 interpolator는 Analog Circuit의 D/A Converter에 feed한다.

2. Burst Mode Controller(BMC)

Burst Mode Controller는 송신 방향으로 32Kbps의 ADPCM 음성 데이터를 1.152Mbps의 TDMA 버스트 데이터로 변환하고 타임 슬롯을 할당한다. 이외에, 동기 비트 뿐만 아니라 MCU(Micro Controller Unit)에 의해 생성된 제어 채널이 추가된다. 수신 방향에서는 역과정도 수행되고 음성, 제어, 동기 데이터가 구별된다.

B 필드는 320 비트의 ADPCM 음성 데이터를 전송하기 위하여 1 필드(U 타입 매핑)로 구성된다. 이 데이터는 4비트의 XCRC에 의해 보호된다. 또한, sliding collision을 검출하기 위하여 4비트로 구성된 Z 필드가 추가된다. 전송 방향에서 X 필드의 내용이 Z 필드에 복사된다.

정보는 32비트의 동기 필드, 트래픽 데이터(B 필드), 식별자 및 시그널링 데이터(64 비트의 A 필드)를 포함하는 비스트 데이터로 구성된다. 그리고 A 필드는 8비트의 header, 40비트의 tail, 제어 정보를 보호하기 위한 16비트의 CRC 체크 비트로 구성된다. 40비트의 tail에는 페이징, 시스템 정보, 식별자, MAC 제

어 또는 상위 제어 채널과 같은 여러 종류의 제어 채널을 포함한다. Header는 tail에 포함된 제어 채널의 유형을 정의한다.

3. Micro-Controller Unit

1) 일반적인 기능

단말기의 하드웨어 제어 DECT 규격 상의 각 layer 별 프로토콜 처리를 할 수 있는 프로세서인 SIEMENS SAB 80C51, 사용자 정의 변수의 저장과 시스템 스택에 대한 2K 바이트의 on-chip RAM, 프로그램 메모리로서 사용하기 위한 40K 바이트의 on-chip ROM 등을 포함한다.

Prescaler는 CPU에 대한 클럭 신호를 생성하고, 주 변장치는 부가적인 클럭 신호를 필요로 한다. 이것은 BMC 모듈이 전송하는 메인 클럭을 나눔으로써 Timer A/B에 9.97KHz, I²C-Bus에 99.7KHz를 제공한다.

2) A/D Converter

멀티플렉스된 두개의 입력 채널을 갖는 8비트의 on-chip A/D converter로, 배터리 측정과 RSSI(Radio Signal Strength Indication) 신호 변환에 사용된다.

만약 BMC 모듈이 트리거 신호를 생성하면, A/D converter는 RSSI 측정을 수행한다. 각각의 8비트 값은 슬롯 포인터가 가리키는 레지스터 중의 하나 즉, A/D register 0~23 중의 하나에 저장된다. 슬롯 포인터가 BMC 모듈의 슬롯 카운터에 의해 설정되므로, 슬롯 x의 RSSI 값은 A/D register x에 저장된다. 만약 A/D converter control register(ADCTR)의 BATT 비트가 설정되면, RSSI 측정 후에 배터리 전압 측정이 자동적으로 수행된다. 그리고 측정이 종료된 후 그 값은 레지스터 ADBAT에 저장된다.

A/D converter의 제어는 제어 레지스터 ADCTR을 사용하여 수행된다. 배터리 전압에 대한 레지스터 ADBAT는 MCU에 의해 직접 액세스될 수 있는 반면에, RSSI 값은 어드레스 포인터 레지스터 ADPNT에 각각의 값에 대한 어드레스(0~23)를 기록하여 얻는다. 그런 다음 그 값은 레지스터 ADRSS에 전송되고, MCU에 의해 액세스될 수 있다. ADRSS가 read된 후, ADPNT 값에 1을 자동적으로 더하는 autoincrement function이 수행된다. 만약, ADPNT가 값 23을 가지고 있다면, autoincrement function이 ADPNT에 0을 설정한다. A/D register ADBAT과 ADRSS는 언제나라도 MCU에 의해 read될 수 있다.(만약 컨버터가 active이면, 제어 레지스터의 BUSY 비트가 설정된다.)

만약 A/D converter가 사용되지 않으면, A/D converter 모듈은 자동적으로 power saving sleep mode로 스위치된다. Reference voltage VREFP는 Analog Circuit에서 생성되고, 각각의 핀은 직접 연결된다. 그리고 reference ground VREFN는 BMC와 2920의 VSSA 핀에 외부적으로 연결된다.

4. EEPROM

EEPROM은 Digital Circuit 및 Analog Circuit과 I²C-Bus-Protocol로 인터페이스되고, ID 코드를 저장하고 단축 다이얼 키 번호를 저장하는데 사용될 수 있다.

5. I²C-Bus Interface

이 시리얼 데이터 버스는 Digital Circuit, Analog Circuit 및 EEPROM을 인터페이스하는데 사용되며, 데이터 전송은 I²C-Bus-Protocol에 따라 수행된다. Master/slave mode가 구현되며, 이 버스는 각각의 레지스터에 해당하는 값을 기록함으로써 Analog Circuit을 구성하는데 사용된다. 부가적으로 데이터는 EEPROM에 write되거나 EEPROM으로부터 read될 수 있다. 제어 워드는 시작 조건의 생성 후에 전송된 최초의 바이트이다. 만약 이 제어 워드가 전송 모드 또는 수신 모드에서 사용된다면, 어드레스된 디바이스와 정보에 대한 코드를 포함한다. 상위 4 비트는 slave address를 정의하고, 다음 3 비트는 동일한 slave address를 갖는 여러 EEPROM을 어드레싱하기 위하여 사용될 수 있다. 부가적으로 256 비트보다 큰 address space를 갖는 EEPROM을 사용할 때, 1~3의 비트가 bankselect를 하는데 사용될 수 있다.

6. Analog circuit과 Digital circuit의 Audio Interface

네개의 유선 인터페이스는 데이터 입력과 데이터 출력 핀(AUIN, AUOUT), 32KHz 프레임 신호(AUFRM), 3.456MHz 클럭 신호(AUCLK)로 구성된다.

이러한 인터페이스를 이용하여 Analog Circuit과 Digital circuit의 DSP 모듈 간의 음성 데이터의 전송이 수행된다. 8KHz 프레임동안 하나의 데이터 워드가 DSP가 Analog circuit의 하드웨어 필터 간에 전송되며, 이러한 전송은 4번 수행된다. 16 비트의 데이터 워드의 전송은 1.728MHz로 수행되며, 32KHz 프레임 신호의 rising edge 후에 4번의 클럭 사이클(1.728MHz)이 시작된다. 해당 비트가 한 클럭동안 데이터 라인에 적용되고, 1.728MHz 신호의 falling edge를 갖고 수신자에 의해 latch된다.

III-3. RF

1. RF 보드의 구성

PCS 시제품의 RF 부분은 전원이 3.6V에 동작하고 단말기와 기지국 둘다 낮은 전력에도 동작이 안정하며 battery로부터 직접 전력을 공급받을 수 있다. 이러한 시스템은 크기가 작은 집적화된 단일 부품(MMIC)을 사용하며 대량 생산시에도 낮은 가격으로 생산할 수 있다.

PCS 시제품의 RF BOARD에 사용한 일부 집적화된 단일 부품은 상용 부품을 사용했으며 수신단, 송신단 및 출력 증폭기는 사용하지 않을 시 스위치 사용전원을 교번으로 공급하지 않는다. 이 BOARD에 사용된 기판의 전기적 특성은 기판 두께 0.7874mm, 유전 상수가 4.5, 양면이 구리인 FR-4를 사용하여 설계 및 구현했다.

RF부는 크게 수신부, 송신부, 주파수 합성부로 구성되며, 전체 구성도는 그림III-3.1과 같다.

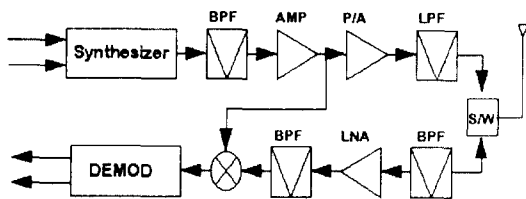


그림 III-3.1 RF부의 블록 구성도

1) 수신부(RECEIVER)

수신부에서는 그림III-3.2에서 나타낸 것처럼 대부분 공통적으로 사용되는 single conversion superheterodyne 방식을 사용하여 중간 주파수가 110.592MHz인

시스템을 구성하였다. 또한 이러한 방식은 RF 입력단과 복조단 사이에 하나 및 그 이상으로도 주파수 변환이 가능하다.

이러한 주파수 변환방식의 중요한 두가지 목적은 낮은 주파수에서 협대역 대역통과 필터를 적용하기가 쉬우며 상호 간섭을 일으키는 신호들을 억제하는데 유리하다. 그러나 이러한 방식의 근본 목적은 선택도를 개선하는데 있으며 대부분의 블럭들은 집적화된 단일 부분으로 구성되어 있다. 송신 출력과 수신되는 신호들은 안테나에 연결된 SPDT(Single Pole Double Through) 스위치를 통하여 각각 송신되고 수신되며, 전치 증폭기와 LNA 대역 통과 필터는 원하지 않는 신호들에 대한 대역을 억제하는 기능을 갖는다.

전치증폭기인 LNA는 신호 대 잡음비를 증가시켜 양호한 수신 감도를 얻게 해주며 필터를 제외한 수신부의 모든 다른 기능 블럭들은 PMB2420 칩에 집적되어 있다. GILBERT CELL 믹서는 수신 신호를 110.592 Mhz의 IF 주파수로 변환시키고 이 중간 주파수 신호는 외부의 SAW IF 필터를 거쳐 칩에 입력되고 이는 5단 리미터 증폭기의 입력단에 인입된다. 다음 단의 동기 복조부는 기저 대역의 오프셋 보상 회로에 의한 신호를 출력시키고 이는 복조기 출력의 DC 값을 정해진 값으로 조정해 주며 이때 프리앰플이 전송된다.

2) 송신부(TRANSMITTER)

그림III-3.3는 송신부 블럭을 나타내며 송신부는 주파수 체배기를 포함한 직접 변조방식을 채택했다. 변조기술은 TABLE 1에서 나타낸 것처럼 넓게 적용되는 GFSK 방식을 사용했으며 2진 디지털 변조주파수 신호를 Gaussian 저역 통과 필터를 통하여 전송했다.

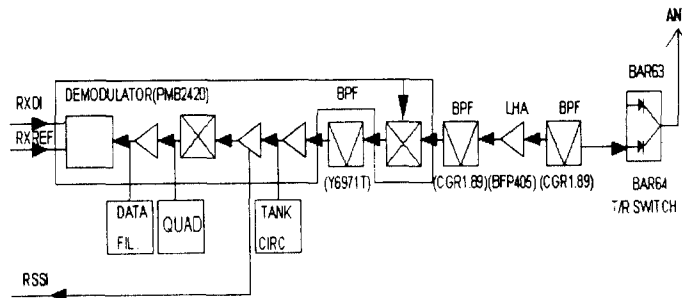


그림 III-3.2 SINGLE CONVERSION SUPERHETERODYNE 수신부 구성도

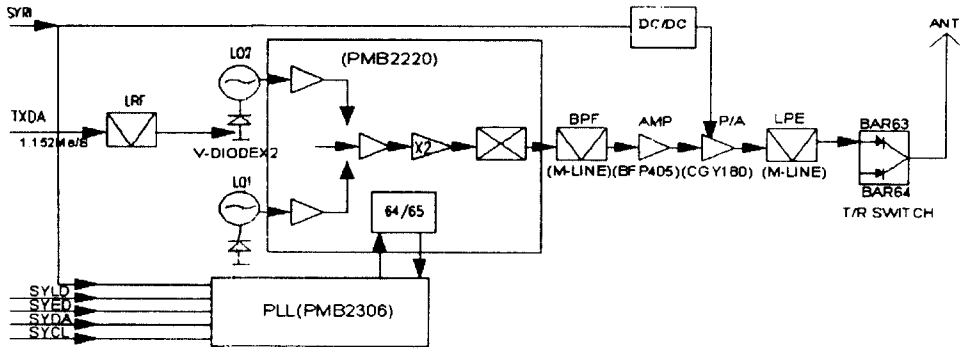


그림 III-3.3 GFSK 변조방식을 이용한 송신부 구성도

TABLE 1. A Summary of Digital Cellular and Cordless Standards

STANDARD	ACCESS	MODULATION	BIT RATE	CH.SPACING
IS-54	TDMA	$\pi/4$ DQPSK	48kb/s	30kHz
GSM	TDMA	GMSK	270kb/s	200kHz
CT-2	TDMA	GFSK	72kb/s	100kHz
DECT	TDMA	GFSK	1.152kb/s	1.728MHz

PLL에 의해 주파수를 조정 한후 VCO(Voltage Controlled Oscillator)와 주파수 체배기는 PLL 주파수 합성기의 일부는 상용칩을 사용했다. 또한 좀더 나은 주파수 안정도를 얻기 위해 외부 완충 증폭기를 사용하여 VCO로부터 출력 증폭기(PA)사이 에 절연효과를 나타냈다. 출력 증폭기 PA는 출력 레벨이 25dBm인 GaAs 집적회로를 사용했으며 증폭기 출력단에서 안테나 인입선까지는 원하지 않는 불요 방사파를 억제하기 위하여 저역 통과 필터를 사용했다.

3) 주파수 합성부(Frequency Synthesizer)

PLL 주파수 합성기(PLL Frequency Synthesizer)는 그림III-3.4에서 나타낸 것처럼 두개의 IC를 이용하여 구성하였다. IC PMB2306은 PLL의 위상 검출기와 주파수 분배기를 포함하며 논리회로를 조정하는 기능을 가진다.

PMB2220은 송/수신부 각각 두개의 VCO와 주파수 체배기, Prescaler 및 Reference 전압을 포함하며 결론적으로 주파수 합성기는 송/수신 모드에서 근본적인 RF 무선 주파수를 변화시키며 조정하는 역할을 담당한다.

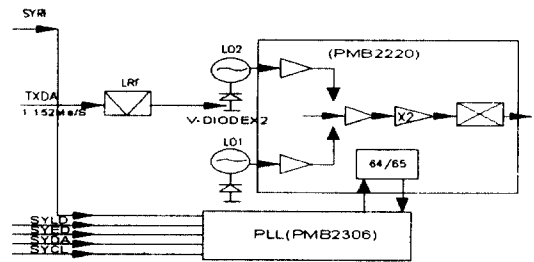


그림 III-3.4 주파수 합성부(Frequency Synthesizer) 구성도

III-4. SPCX/SPC

1. 시스템 구조

SPCX는 그림III-4.1과 같이 TDX-10 원격시스템의 구조적인 특성에 본체 개념의 기본적인 이동호 서비스 기능을 수용하는 개인통신 교환기로서 최대 21 RFP를 수용하여 동시에 252 이동가입자에게 호 서비스를 제공하고, PSTN과의 4E1(128중계선) 정합으로 구성한다. 단, 현재는 연구시제품으로 이동가입자만 수용하고 과제 특성상 소용량의 시스템로 구성하였으나 향후 확장성을 고려하여 기능 설계를 하였다.

SPCX는 PCS 시제품의 1WU, 네트워크 계층, DLC 계층과 ISDN 계층1을 수용하고, 기지국과 데이터 및

SPCX 시스템					구분	프로세서	Address(0x)		이중화
SPCR-I		SPCR-II					Physical	Logical	
RFIP	DCIP	NSP	MSI		MP	CP	0061 2061	100 101	A/S
NES(2중화)		TSW(1K)				IOP	0161	102	
Air Baffle		Air Baffle				LSP	1261 2261	104 105	
DCI(4E1)		(CTU)	LSI + LSP			TSP	0361 2361	106 107	
I/O PORT		DKU		CI + CIP	PP	SPC	0461	108	A/S
IOP	ASMP	TSP	CP	TSP		RFIP0	0561 2561	110 111	
LSP		CP		TSP		DCIP0	0c61 2c61	120 121	L/S
NSP		CI + CIP		ASMP		4f61	13c		
ASMP		CP		TSP		CIP	6f61	13e	

그림 III-4.1 SPCX 구조

제어 정보를 송수신하기 위하여 ISDN의 D채널 다중화 기능을 적용한다. 기지국의 MAC 계층과의 정합을 위한 프로토콜 변환은 기지국에서 수행하고, DLC 계층과의 정합을 위한 프로토콜 변환은 SPCX에서 구현한다.

2. 시스템 제어기 정합

SPCX 시스템 제어기인 SPC(SPCX Controller)는 홈 위치 레지스터 시스템인 HLR을 구축하여 해당 이동 가입자에 대한 정보 검색, 등록, 삭제, 추가, 변동등 가입자 정보 관리 및 편리한 입출력 제어를 제공하고, 교환시스템 초기 시동을 위한 초기 덤프 및 데이터 백업 기능등을 수행한다. 이는 SPC 디바이스 드라이버가 SPCX의 CI와 연동하여 U-link IPC 통신 기능을 수행하는데 DPRAM을 통하여 수신된 통신 정보를 가상 메모리 영역으로 mapping한 후 UNIX에서 제공하는 프로세스 통신방법인 메시지큐 형태로 변환시켜 클라이언트 응용 프로세스들에게 해당 통신 정보를 전달한다. 역으로 응용 프로세스가 전송한 정보를 SPCX의 IPC형태로 변환하여 DPRAM에 write함으로써 정보를 상호 전달하여 시스템간에 연동이 가능하다.

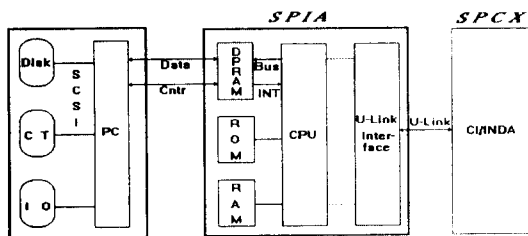


그림 III-4.2 SPCX 시스템 제어 구조

도록 하는데 이를 위해 기존 TDX-10 시스템이 IPC 통신을 위해 수행하는 Window Sliding 기능을 제공한다.

3. 시스템 초기화

SPC 관련 S/W 구성은 그림III-4.4와 같이 디바이스 드라이버, 서버, 클라이언트등로 나눌 수 있다. 디바이스 드라이버는 UNIX 환경에서 프로그램이 교환기 정합보드와 PC의 통신 매체인 DPRAM를 접근할 수 있는 수단을 제공한다. 서버는 디바이스 드라이버를 이용하여 교환기 정합보드와 클라이언트간 통신을 중계하고 교환기 정합보드 및 PC의 상태를 관리한다. 클라이언트는 서버를 통하여 교환기의 IOP 프로세서와 통신을 하며 시스템 패키지 및 데이터 화일들의 초기덤프, 시스템 화일 백업등의 기능을 수행한다.

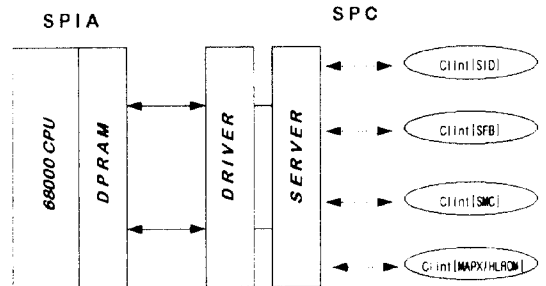


그림 III-4.3 SPC 응용 프로세스 구성

1) 시스템 덤프

시스템 덤프는 시스템 설치시 혹은 시스템 하드디스크 교체나 버전 교체시 CT로 제작된 패키지를 SPC 하드디스크에 수록한 상태에서 SPC에 있는 패키지

데이터를 읽어 IPC를 통하여 교환 시스템 하드디스크에 수록하는 기능이다. 이는 시스템 초기 설치시에는 SPCX의 IOP 프로세서 TBooter에 의해서 구동되거나, 운용중에 SPCX 로딩 담당 블럭인 SSL 또는 SPC의 SID 블럭이 주체가 되어 수행되는데 그 처리 과정은 구동 주체와 관계없이 동일하다.

2) 시스템 화일 백업

시스템 화일 백업은 시스템 운용중 버전의 교체나 데이터의 변경등으로 시스템 디스크의 내용이 변경되었을때 이를 보존 관리하기 위하여 SPCX 하드디스크에 있는 전체 화일 혹은 일부 화일을 SPC의 하드디스크에 수록하는 기능이다. 이는 SPCX 하드디스크의 장애에 대비하여, SPC 또는 CT에 시스템 패키지 데이터를 일시 관리하였다가 복구하기 위한 목적으로 운용중에 SPCX 로딩 담당 블럭인 SSL 또는 SPC의 SID 블럭이 주체가 되어 수행되는데 그 처리 과정은 구동 주체와 관계없이 동일하다.

SPC의 운용자가 시스템 화일 백업을 요구하면 해당 클라이언트는 입력한 명령어의 타당성을 검증하여 이상이 없으면 SPCX로 백업을 요구하여, 이에 대한 정상적인 응답이 있을시 시스템 화일 백업을 실시한다.

4. 이동 응용프로토콜

이동 통신망에는 여러가지의 망 요소들 즉, VLR, HLR, 이동통신 교환기와 같은 망 요소들이 존재하고 이러한 망 요소들은 자신들이 가지고 있는 가입자 데이터들의 이동을 통하여 필요한 서비스를 제공하게 된다. 그런데, 이러한 망 요소들간의 인터페이스를 어

떻게 할 것인가를 고려하기 전에 망 요소들을 어떻게 분산시킬 것인가를 고려해야 하는데, 이는 VLR과 이동통신 교환기가 분리됨에 따라 오히려 양쪽에 중복된 가입자 정보의 관리함으로 인한 성능 및 용량상 문제 요소를 내포하게 되므로 본 개발 시스템에서는 SPCX 당 하나의 VLR을 설치하고 HLR은 추후 개발 확장성을 고려하여 별도의 시스템을 이용하여 구현한다.

이러한 망 요소간의 정의중에 SPCX와 VLR간의 인터페이스는 동일 시스템에 존재하므로 기존 TDX-10 시스템에서 사용하는 시그널을 적용하여 구현하고 VLR과 HLR간의 인터페이스 그리고 SPCX와 HLR간의 인터페이스는 CCITT 권고안에서 정의되어 있는 CCS NO.7 공통선 신호방식을 이용한 MAP을 사용하여 인터페이스를 정의하기로 한다. 단, MAP 기능을 구현함에 있어서 CCS NO.7 공통선 신호방식의 MTP, SCCP, TCAP을 사용하도록 되어있으나, 현재 개발상 연구시제품으로서의 경제적인 구조 및 개발 일정을 감안할 때 자사가 구현하려는 SPCX 시스템에는 NO.7 모듈을 구성하지 않고 MAP은 사용하되 MTP, SCCP, TCAP 정합 모듈등을 생략하고 대신에 IPC Bus 정합을 이용하여 VLR과 HLR간 프로토콜 절차를 통하여 구현한다.

1) MAP 기능 및 절차

VLR과 HLR, 그리고 SPCX와 HLR간의 인터페이스를 담당하는 MAP의 기능은 CCITT의 Q.1051에 정의되어 있다. 이 MAP의 구성은 전체의 기능을 총괄 관리하는 AP 부분과 MAP에서 정의되어 있는 각각의 기능을 담당하는 ASE 부분들로 구성되어 있다.

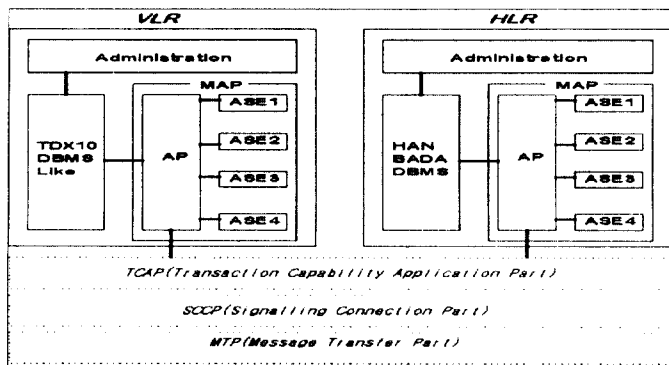


그림 III-4.4 VLR과 HLR간 MAP 정합 구조

모든 프로토콜들과 같이 각 망 요소에는 기능을 수행하는 ASE들이 서로 존재하여 각각의 기능들을 수행하고 있다. MAP에서 정의되어진 기능에는 다음과 같은 것들이 있다.

가. 위치 등록/삭제 처리

이는 MAP 기능중 가장 핵심이 되는 것이라 할 수 있는데, 이동 가입자가 새로운 위치 영역으로의 이동시에 반드시 수행해야 하는 기능으로써 가입자가 현재 어느 위치에 존재하는가에 관한 가장 최근 정보가 HLR과 VLR에 존재해야 하므로 이것을 처리하는 기능이다.

나. 부가서비스 처리

부가 서비스라고 하면 가입자에게 제공되는 기본적인 서비스를 기초로 하여 좀더 가입자에게 편리한 서비스를 나타내는 것으로 CCITT에는 약 30개의 부가 서비스가 정의되어 있다. 그러므로 시스템은 가입자의 필요에 따라 해당 서비스를 등록하여 VLR 및 HLR에 저장하거나 반대로 기 등록된 부가 서비스를 취소하여 각 LR에서 삭제시키며, 등록된 서비스를 activation, deactivation 시키는 기능들을 수행할 수 있도록 해당 정보를 관리한다.

다. 이동 호 설정시 가입자 정보 검색

이동 가입자가 시도한 호 또는 이동 가입자에게 착신되어야 할 호를 처리하는데 있어서 필요한 데이터를 VLR이나 HLR에서 제공한다.

라. 핸드오버 처리

이동 가입자가 통화중에 기지국의 영역을 벗어나 다른 기지국 영역으로 진입하는 경우에 채널이나 회선 교환을 수행하여 통화중인 호가 계속 유지되도록 호를 절체시키는 기능이다. 핸드오버가 발생하는 조건으로는, 이동 가입자가 사용중인 기지국내의 무선 채널의 상태가 불량하거나 이동 가입자가 기지국내의 현재 섹터에서 다른 섹터로 이동하는 경우, 현재의 기지국 영역에서 다른 기지국 영역으로 이동하는데 이들 기지국을 동일 이동통신 교환기가 관장하는 경우와 다른 교환기가 관장하는 경우등이 있다.

마. 이동 가입자 정보 관리

이동 가입자와 관련된 데이터의 전송이나 저장과 같은 기능을 수행한다.

바. LR 복구

이동 가입자의 위치 정보나 상태 정보를 HLR과 VLR에서 중복되어 동시에 관리하므로 관련 HLR이나 VLR중 한곳의 시스템이 기능이 일시 정지되었다가 다시 서비스되는 경우에 HLR에 존재하는 데이터와 VLR에 존재하는 데이터의 불일치가 발생할 가능성이 있다. 이는 전체 시스템에 막대한 지장을 초래할 수 있으므로 상호 data consistency를 위한 고장 복구 기능(fault-tolerance)을 수행한다.

사. 이동 가입자 인증

이동 가입자들이 무선으로 접속되어 있기 때문에 가입자의 권한이 없는 불법 가입자가 접근하여 서비스를 요구하게 될 확률이 존재하므로 이를 방지하기 위해 HLR이나 VLR을 접근하는 가입자의 자격을 확인하고 해당 서비스를 제공 위한 기능으로써 가입자의 인증방법은 특정 알고리즘의 결과 값을 비교하여 서로의 값이 일치하는가를 확인함으로써 이루어지게 된다.

이상과 같은 MAP의 기능을 구현함에 있어서 시스템 구조 특성 및 개발 일정에 따른 제약으로 본 SPCX 시스템에서는 기본적인 필수 기능 개발에 중점을 두어 구현하되 추후 부가적인 기능 구현을 고려하여 LR들을 설계하였다. 위의 기능중 먼저 개발되어야 할 기본 기능을 살펴보면 이동 가입자의 위치등록 및 삭제 기능으로 상세한 설명은 다음 절에서 한다.

2) 위치등록 및 삭제 기능

위치 등록 및 삭제(location registration/cancellation) 기능에는 이동 가입자의 새로운 영역에서의 등록갱신이나 위치 정보에 대한 삭제, 그리고 attach/detach 등이 있다.

가. 위치 등록

각 기지국들은 자신의 위치 번호를 계속적으로 발신하므로 새로운 영역에 들어온 이동 가입자는 자신이 지금 다른 위치 영역에 들어와 있는 것을 발견하고 이것을 TLR_REQUEST라는 프리미티브를 통해서 알려준다. 이것을 받은 이동통신 교환기는 자신과 관련된 VLR에게 현재 자신에게 들어온 이동 가입자에 대한 위치 등록 절차를 요구하기 위해 Update Location Area라는 프리미티브를 전송하고 응답을 기다린다. Update Location Area 프리미티브를 받은 VLR은 관장하는 교환기가 다른 위치 영역으로의 위치 이동

입을 알아내고 새로운 로밍번호를 할당하여 HLR에게 알려주고 응답 메시지를 기다리게 된다. 이 Update Location 메시지를 수신한 HLR은 이것을 가지고 자신의 데이터 베이스를 변경시킨 후에 Location Updating Accept라는 응답 메시지를 보냄으로써 해당 결과를 VLR에게 알려준다. 이것을 수신한 VLR은 정상적으로 데이터가 변경된 것을 확인하고 해당 교환기에게 Location Area Updating Accepted라는 메시지를 전송하여 결과를 알려주고 이것을 받은 교환기는 이동 가입자에게 TLR_CONFIRM이라는 메시지를 전송하여 전체적인 기능을 마무리한다.

나. 위치 삭제

이동 가입자가 새로운 영역에 들어간 경우에 그 영역과 관련있는 VLR은 앞에서 설명한 위치 등록 절차에 의해서 자신의 HLR에게 새로운 가입자의 로밍번호의 등록을 알려주게 되는데 이러한 데이터를 받은 HLR은 이전의 VLR에게 관한 영역을 벗어난 이동 가입자의 정보를 지우도록 Cancel Location이라는 메시지를 전송하게 된다. 이러한 메시지를 수신한 VLR은 자신의 데이터에서 이것과 관련된 가입자 데이터의 정보를 삭제하고 이것에 대한 응답으로 다시 HLR에게 Location Cancellation Accepted라는 메시지를 송신하고 HLR은 이것을 수신함으로써 위치 삭제가 정확하게 이루어짐을 알 수 있다.

다. detach/attach

이동 가입자가 자신의 전원을 끄고 있는 경우에 이러한 사실을 망에게 알려주어서 해당 이동 가입자에게 도달하는 모든 호에 대해서 거절하기 위한 데이터를 망의 요소에서 가지고 있어야 한다.

먼저, detach 절차를 살펴보면, 이동 가입자가 자신의 전원을 끄고 동작을 멈추게 되면 해당 상태 정보가 교환기에게 TDR_REQUEST라는 메시지를 가지고 알려주게 된다.

이 메시지를 수신한 교환기는 VLR에게 이동 가입자가 동작을 멈추었다는 정보를 detach라는 메시지를 통하여 알려주고 이러한 메시지를 수신한 VLR은 자신의 데이터 베이스에있는 정보에 detach flag를 set하고 HLR에게 Deregister라는 메시지를 통하여 HLR에게 동일한 정보를 전달하게 된다.

이것을 받은 HLR은 자신의 데이터 베이스에도 동일하게 setting하고 VLR에게 Deregistration Accepted라는 메시지를 전달함으로써 모든 동작은 완료된다. 또

한 이러한 detach된 이동 가입자가 다시 동작을 원하는 경우에 망에게 자신이 attach 되었음을 알려주어야 하는데 이것은 TDR_REQUEST(attach)라는 메시지를 사용한다. 이러한 메시지를 수신한 교환기는 VLR에게 이동 가입자가 활동중임을 알려주기 위해 Attach라는 메시지를 전달하게 되고 VLR은 HLR과 위치 등록과 동일한 방법으로 모든것을 처리하게 된다.

5. 가입자 정보 관리

1) HLR의 구현

HLR은 이동 통신상의 홈 가입자 정보를 관리하는 데이터 베이스로서 SPCX나 VLR과 CCS No.7 공통신호 방식을 통하여 정보를 교환하는데; 이는 연구시제품으로 "486급 PC"를 이용한 시스템 제어기의 자사 개발 PC용 OS인 PRONIX Open Desk Top상에 구축되어 PC용 "한바다 DBMS"를 운용하여 구현하였다.

HLR의 개발은 다음과 같이 크게 이동 응용 프로토콜 부분과 실시간 데이터 베이스 정합부분으로 나눌 수 있다.

첫째, HLR과 VLR간 이동 응용프로토콜 부분은 추후 HLR이 독립된 중대형 컴퓨터시스템으로 확장될 가능성을 고려하여 CCS No.7 공통신호 방식의 하위 계층인 MTP, SCCP와 상위 계층인 TCAP, MAP의 기본 기능중 CCITT Q.1051 권고 MAP 프로토콜만을 적용하여 physically HDLC 프로토콜을 이용한 IPC 버스에 대한 logically CCS No.7 공통신호 방식으로 구현한다. 또한, 이 신호 방식을 사용하여 위치 등록, 위치 삭제, 위치 갱신 응용서비스 요소와 ASE/TCAP 인터페이스 기능을 구현한다.

둘째, 실시간 데이터 베이스 정합 부분은 이동 통신 응용부가 가입자 데이터 베이스를 정합시켜 HLR 데이터 베이스의 스키마(schema)를 생성하여 위치 등록, 위치 삭제, 위치 갱신등의 응용 서비스 요소를 구현한다.

데이터 베이스 정합부는 DBMS와 정합하여 필요한 동작을 수행하는 유니트로 구성되므로 상위 사용자로 하여금 데이터 구조에 비의존적인 질의를 할 수 있는 기능을 제공한다.

각 유니트의 기능 수행을 정의된 데이터 객체를 실질적으로 검색, 갱신하는 기능을 갖는 함수들의 조합으로 구성된다.

데이터 베이스에 접근하기 위한 방법은 SQL을 이용한 질의방법과 응용 프로그램내에서의 데이터 베이스 함수 호출 방법(ESQL/C 프로그램)의 두가지

방법이 있는데, 전자는 데이터 베이스 스키마 정보와 같은 시스템 데이터를 조작하는 것이고, 후자는 HLR의 정보를 검색, 갱신, 추가하여 HLR 데이터 베이스에 저장된 데이터의 특성상 Host language로 데이터 베이스 함수를 추출하여 실시간적으로 수행하는 것이다.

2)VLR의 구현

이동 가입자 데이터 처리 기능중 VLR 데이터 처리 기능은 다음과 같이 세부분의 주요 기능으로 나눌 수 있다.

첫째, 위치 변경 제어 기능으로 이동통신 교환기내의 홈 가입자와 방문 가입자에 대한 위치 변경시 가입자 데이터 변경을 수행한다.

둘째, 호제어 기능으로 이동 가입자와 기존 고정 전화망의 가입자간 혹은 이동 가입자들간의 호접속 요구시 가입자 데이터를 제공한다.

셋째, VLR 통계처리 기능으로 교환기내의 각 기능으로 부터 이동 가입자 데이터처리 요구시 요구사항에 대한 각종 통계 자료를 수집하여 주기적으로 또는 운용자가 요구시 제공한다.

이동 가입자 데이터 처리는 기존 TDX-10 DBMS 기능상에 구현될 수 있도록 기능의 일부를 수정 보완하여 구현한다.

3)가입자 데이터의 정의

가. 이동 가입자 식별 번호

모든 이동 가입자에게 부여되는 것으로 E.212에 정의되어 있는데, 이는 MCC, MNC, MSIN으로 구성되어 15 디지트를 초과하지 않는다.

나. 임시 이동 가입자 식별 번호

VLR에서 관리하는 위치 영역 안에서 단말기의 구분을 위해서 사용되어지는 것으로 VLR에 의해 할당되어진다.

다. 단말기 로밍번호

이동 가입자가 현재 어느 교환기 관할 위치 영역에 존재하는 지를 나타내는 것으로 그 교환기까지의 루팅 메시지를 포함하고 있는 번호이다.

라. 단말기 등급

이동 가입자 관련 데이터를 자신의 메모리에 저장하고 있는 가입자인지 아니면 카드에 기억하고 있는

가입자인지를 나타내는 정보이다.

마. 인증 파라미터

이는 이동 가입자가 다른 곳에서 침입한 가입자인지 아니면 정확한 가입자인지를 확인하기 위해 미리 정하여진 알고리즘에의해서 서로를 확인하는 방법이 필요로하게 되는데 이러한 경우에 사용되는 가입자 데이터이다.

바. 위치 영역 식별 번호

이동 가입자가 속해 있는 위치 영역을 식별하기 위해 사용되는 가입자 데이터로 이는 해당 이동 가입자로 액세스하는데 상당히 중요한 정보이다.

사. 부가 서비스 정보

기본적인 기능 이외에 특정 가입자에게 다양한 서비스를 제공할 수 있도록 해당 가입자에게 어떠한 부가 서비스를 제공하는 지를 나타내는 정보이다.

아. 단말기 상태 정보

이동 가입자가 자신의 단말 전원을 끈 상태에 있다면 해당 가입자에게 미리 착신이 되지 않도록 상태를 관리하는 것이 효과적일 것이다. 이를 위해 해당 가입자의 현재 상태 정보에 이 가입자가 detach 상태인지 attach 상태를 나타내 주는 가입자 상태 정보이다.

IV. 결 론

본 고에서는 TDMA기술을 기반으로 하고 있는 DECT 규격과 대우통신에서 PCS의 개발을 위한 기초 모델로써 개발한 PCS 시제품에 대해 살펴보았다. 대우통신이 개발한 PCS 시제품은 유럽의 PCS 시스템 규격으로써 초기 PCS 시스템 개발과 더불어 기반기술을 확보하는데 주안점을 두었다.

세계 각국에서는 PCS 서비스를 위하여 다양한 무선접속규격을 마련하고 시스템 개발을 추진하여 일부 국가에서는 상용화 서비스에 돌입한 상태이다. 유럽과 일부 아시아 국가에서는 GSM을 근간으로 한 DCS-1800 시스템을 규격으로 설정하였고, 미국은 TDMA와 CDMA을 혼합하여 규격을 설정하였으며, 한국은 '95년말 무선접속규격을 표준화하기로 예정되어 있다.

'98년 통신시장 개방 시점에서 자국시장을 보호하고 통신장비 수출을 위하여 조속히 PCS 시스템을 개

발하고 조기에 상용화를 추진하여야 한다. 이에 발맞추어 대우통신에서는 PCS 시제품 개발에서 획득한 기술을 최대한 활용하여 '98년 상용화 서비스 예정으로 있는 PCS 시스템 조기 개발을 목표로 연구개발에 총력을 기울이고 있다.

참 고 문 헌

1. CCITT Q.1051~1063, "Public Land Mobile Network Mobile Application Part and Interfaces," 1988.
2. GSM REC.9.02, "Mobile Application Part Specification Requirements on interworking between the ISDN or the PSTN and PLMN," 1990.
3. Jonathan Homa, Steve Harris, "Intelligent Network Requirements for Personal Communications Services," IEEE Communications Magazine, February 1992.
4. 디지털 이동통신 시스템 개발 연구 보고서, "가입자 정보처리 기술 개발," 한국 전자 통신 연구소, P128~156, 1991. 12.
5. "SPCX 시스템 제어기의 설계" 정보과학회 가을 학술 발표논문 1994. 10 최한옥외 3인

김 수 영

- 1973년 : 서강대학교 전자공학과(학사)
- 1976년 : (주)대우
- 1983년~현재 : 대우통신 교환기 사업부 이사

함 경 상

- 1979년 : 아주대학교 전자공학과(학사)
- 1981년~현재 : 대우통신 개인통신연구실장

곽 재 봉

- 1982년 : 한양대학교 전자공학과(학사)
- 1987년 : 한양대학교 전자공학과(석사)
- 1984년~1991년 : 대우전자 컴퓨터 개발실
- 1991년~현재 : 대우통신 PCS 기지국 팀장