

EUT와 서지 발생기 사이의 거리가 서지 내성 시험에 미치는 영향

(An effect of length between the EUT and surge generator
in surge immunity test)

이주광* · 임순재*

(Joo Gwang Lee · Soon Jae Lim)

요 약

일반적으로 서지발생기의 출력은 전원선을 통하여 피시험기에 전달된다. 이 논문에서는 전원선의 길이에 따라 전달되는 서지의 감쇄량을 이론적, 실험적으로 조사하였다.

서지출력은 전원선에 의해 비례적으로 감쇄되어 40m 전원선을 사용할 경우에 77%의 서지에너지만이 피시험기에 전달되었다.

Abstract

This paper reports on a theoretical and experimental study on an effect of length between the EUT and surge generator.

In the case of using 40m line, surge energy was decreased to 77% of the output of surge generator.

I. 서 론

교류전원을 이용하여 동작되는 전기 전자 제품의 경우, 전원선을 통하여 들어오는 전기적 잡음에 감응되어 오동작이나 고장을 초래하여 많은 문제를 일으키고 있다. 전원선이나 데이터 입출력선을 매체로 전달되는 잡음을 전도 잡음(conducted noise)이라고 하는데, 이는 낙뢰에 의하여 전압이 급상승 하는 서지(surge), 유도성 부하의 개폐에 의하여 발생하는 유도 서지등이 있다.

서지 전도 잡음에 대하여 전기 전자 제품들의 전자파 내성(Electro-Magnetic Susceptibility)을 시험하는 국제 규격으로는 국제 전기 기술 위원회

International Electrotechnical Commission)에서 제정한 IEC 1000-4-5가 있다.[1]

서지에 대한 내성시험의 목적은 전기 전자제품이 사용되는 장소에서 서지에 의하여 감응되지 않고 각 제품 고유의 기능을 이상 없이 발휘하는지를 알아보기 위함이다. 따라서 서지 내성시험은 재현성이 있어야 한다. 일반적으로 서지 시험에서는 전원선을 통하여 서지발생기의 출력을 피시험기에 전달한다. IEC 규격에서는 1991년 위원회안(Committee Draft)에서는 서지발생기와 피시험기 사이의 길이에 대한 언급이 없었으나 1993년에 제정한 국제규격안(Draft International Standard)에서는 서지발생기와 피시험기 사이의 길이를 2m이내로 제한하는

* 한국표준과학연구원(Korea Research Institute of Standards and Science)

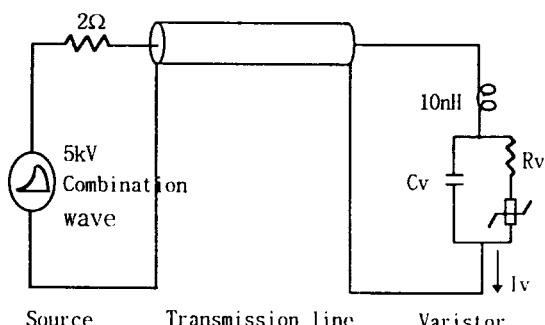
규정을 신설하였다. 그러나, 실제 시험에 있어서는 피시험기의 크기가 커서 서지발생기와 피시험기를 근접하게 하여 시험할 수 없는 경우도 있다. 이 경우 전원선의 길이가 시험에 미치는 영향을 분석하기 위하여 이 연구를 수행하였다.

이 논문에서는 먼저 Pspice를 이용한 모의실험으로 구한 전압 전류 과정과 실제 측정으로 구한 전압 전류 과정을 비교하여 모의 실험에 사용한 모델링의 유용성을 확인한 후, 모의실험과 측정을 통하여 전원선의 길이를 변화시키면서 피시험기에 전달되는 서지에너지의 크기를 계산하였다.

II. 이론 연구

2.1 서 론

이론연구의 목적은 먼저 이론적으로 모의 실험한 결과와 실험 결과를 비교하여 모의 실험에 사용한 모델의 유용성을 증명하는 것이다. 또한, 실험적으로 에너지를 측정하기는 어려운 반면에 모의 실험에 의하여 피시험기에 가해진 서지 에너지를 간단히 계산할 수 있는 이점이 있다. 이 논문에서는 Pspice 6.0을 사용하여 PC상에서 모의 실험을 하였다. [그림 1]은 모의 실험에 사용한 회로이다.



[그림 1] 모의 실험 회로

[Fig. 1] Circuit for simulation

Pspice에서 전송선은 손실이 없는 이상적인 선으로 모델링하거나 또는 손실이 있는 선으로 모델링

한다. 손실이 있는 선일 경우는 전송선의 길이와 단위길이당의 저항, 인덕턴스, 컨덕턴스, 커페시턴스를 지정해 주므로써 모델링할 수 있다. 이 경우 저항 R과 컨덕턴스 G는 라플라스 표현식을 사용할 수 있기 때문에 표피효과, 절연손실과 같은 주파수에 따라 달라지는 효과들을 반영할 수가 있다. 이 논문에서는 전원선을 직류저항과 표피효과를 고려한 연속방정식으로 모델링하였다. 단위길이당 인덕턴스는 $0.73\mu\text{H}/\text{m}$, 커페시턴스는 $100\text{pF}/\text{m}$, 저항은 $6.7\text{m}\Omega$ $/\text{m} + (100\mu\Omega \times \sqrt{f}/\text{Hz}^{1/2}\text{m})$ 로 정하였다. 이 값은 측정에 의하여 구하였다. 표피효과는 주파수에 따른 저항의 증가를 고려한 것이다.[2] 표피효과는 전송선에서의 과전압의 전파를 계산할 때 중요한 요인이다. 전송선을 모델링하는 일반적인 방법은 전체 길이를 RLGC로 구성된 여러개의 작은 회로가 직렬로 연결되어 있는 것으로 나타내서 해석하는 집중정수 모델링 방법이다. Pspice에서는 RLGC가 전체 선길이에 걸쳐서 연속적으로 배분되어 있다고 보는 분포정수 모델링을 사용한다. 분포 정수 모델링에서 저항 R은 직류저항과 표피효과 저항으로 구성된다. 길이가 길고 직선 원통형 도체의 단위길이당 저항 R은 식(1)과 같이 주어진다.[5]

$$R = \frac{bR_0[ber(b)bei'(b) - bei(b)ber'(b)]}{2[(bei'(b))^2 + (ber'(b))^2]} \quad (1)$$

$$b = (a/\delta)\sqrt{2}, \quad a = \text{도체의 반경}$$

$$\delta = \sqrt{1/(\pi\mu_0\sigma f)},$$

$$R_0 = \sqrt{1/(\sigma\pi d^2)} \quad \text{단위길이당 직류저항},$$

$$f = \text{정현과의 주파수},$$

$$\mu_0 = 4\pi \times 10^{-7} \text{ H/m} \quad \text{자유공간의 투자율, 동선같은 비자성 물질의 경우에도 적용}$$

$ber(\)$ 와 $bei(\)$ 는 kelvin함수인데 각각 제일종 Bessel 함수의 실수부, 허수부와 일치한다. $ber'(\)$ 와 $bei'(\)$ 는 Kevin 함수의 1차 도함수이다.

이 식에 의하면 직경 1.6mm의 동선인 경우 100kHz 이상에서는 표피효과에 의한 저항이 직류저

항보다 훨씬 큰 값을 가지게 됨을 알 수 있다. 일반적으로 서지에는 많은 고주파성분이 포함되어 있으므로 서지시험을 정량적으로 해석함에 있어서는 표피효과를 중요하게 고려하여야 한다. 식(1)은 다항식을 포함하고 있어서 회로 해석 프로그램에 사용하기에는 적합치 않으므로 단위 길이당 저항을 일반적인 저항 R_0 과 식(2)와 같은 전압 전류 관계를 가지는 저항 성분이 직렬로 연결된 것으로 근사화 시켜 사용한다.

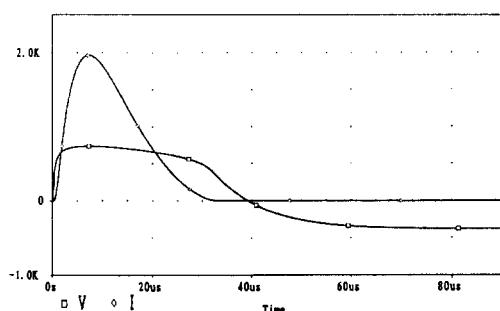
$$V = I / (\sigma 2\pi \alpha \delta) \quad (2)$$

식(2)에서 전압 V 는 \sqrt{f} 에 비례한다.

이상적인 배리스터는 식(3)과 같은 간단한 전압-전류 관계로 모델링 할 수 있다.

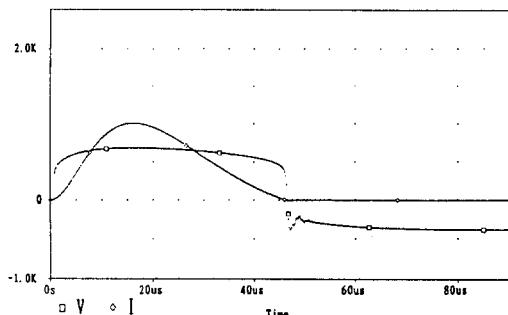
$$I = kV^a \quad (3)$$

비직선 계수 α 가 클수록 서지의 억제 효과를 발휘하는데, 일반적으로 25~60사이의 값을 나타낸다. 일반적으로 클램핑 전압이 클수록 α 도 큰값을 가진다.[6] k 는 1mA에서의 항복 전압을 대입하여 구할 수 있다.[3] 실제의 배리스터에 가깝게 모델링하기 위하여 기생 커패시턴스, C_V , 와 저항, R_{bulk} 을 고려하였다. C_V 와 R_{bulk} 는 배리스터의 직경과 규정 전압에 의해 정해진다. 이 논문에 사용한 값은 <표 1>과 같다.



[그림 2] 모의 실험 결과(1m)

[Fig. 2] Simulation result(1m)



[그림 3] 모의 실험 결과(40m)

[Fig. 3] Simulation result(40m)

<표 1> 배리스터 규격

<Table. 1> Varistor parameters

V_N	diameter	R_{bulk}	C_V
390V	20mm	16mΩ	1.9nF

[그림 2]는 길이가 1m인 경우의 모의 실험결과이다. [그림 3]은 길이가 40m인 경우의 모의 실험 결과이다.

배리스터가 인가된 서지에 어느 정도 견딜 수 있는지를 판단하는 가장 좋은 방법은 서지 에너지를 비교하는 것이다.[4] 피시험기에 가해지는 서지 에너지를 구하기 위하여 위의 모델을 사용하여 1m, 2m, 10m, 20m, 30m, 40m인 경우에 대하여 모의 실험을 하였다. 각각의 경우에 대하여 배리스터에 가해지는 서지 에너지와 최대 전류값을 계산한 결과는 <표 2>와 같다.

<표 2> 모의실험에 의한 에너지와 파크 전류 계산 결과

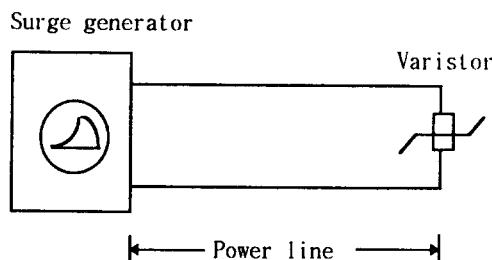
<Table. 2> Simulation results for energy and peak current

length(m)	2	10	20	30	40
peak cur.(kA)	1.954	1.683	1.374	1.161	1.007
max. power(MW)	1.436	1.215	0.970	0.805	0.687
energy(J)	21.14	20.35	19.01	17.66	16.42

최대 전류와 서지 에너지는 전원선을 통과하면서 점차로 감소하여 40m에서는 2m에서와 비교하여 에너지는 78% 수준, 최대 전류는 52% 수준, 최대 전력은 48% 수준으로 감소하였다.

III. 실험 연구

3.1 실험 구성



[그림 4] 실험 회로
[Fig. 4] test circuit

교통신호제어기등의 기기들은 서지 대책으로써 전원인입부의 앞단에 배리스터나 방전피뢰기와 같은 대책부품을 부착하여 침입하는 서지 에너지의 대부분을 접지선을 통해 대지로 방전시키고 있다. 이러한 기기들의 서지 내성 시험은 공통 모드와 차동 모드에 대하여 실시 하나 실험의 간략화를 위하여 차동 모드에 대하여만 실시하였다. [그림 4]는 실험의 구성을 나타낸다.

실험에는 1m, 2m, 10m, 20m, 30m, 40m의 전원선 (직경 1.6mm)을 사용하여 실험하였다. Schaffner pulse generator model NSG 651을 사용하여 IEC 1000-4-5의 조합파 서지($1.2 \times 50\mu s$ 5kV 개방 회로 전압, $8 \times 20\mu s$ 2.5kA 단락회로 전류)를 시험 회로에 인가하였다. 서지 발생기는 2Ω 의 유효 출력 임피던스를 갖는다. 배리스터는 클램핑 전압이 390V인 TNR 391을 사용하였다. 오실로스코프는 $1Gsa/s$ 의 샘플링 주파수를 가지는 HP 54540을 사용하여 배리스터에 걸리는 전압은 Keytek high voltage probe로 차동모드로 측정하였으며, 전류는 서지 발생기 자체의 current monitor probe로 측정하였다.

〈표 3〉 에너지와 피크 전류 측정 결과

〈Table. 3〉 Measurement results for energy and current

length(m)	2	10	20	30	40
peak cur.(kA)	1.782	1.517	1.265	1.118	0.996
max. power(MW)	1.329	1.215	1.107	0.902	0.679
energy(J)	20.63	20.19	19.22	18.53	17.65

3.2 실험 결과

〈표 3〉은 각 경우의 피크전류와 최대전력, 전달된 에너지를 측정한 것이다. 최대 전류와 서지 에너지는 전원선을 통과하면서 점차로 감소하여 40m에서는 2m에서와 비교하여 에너지는 86% 수준, 최대 전류는 56% 수준, 최대 전력은 51% 수준으로 감소하였다. 길이에 따른 에너지의 감쇄량은 모의실험에 비해 상대적으로 작게 측정되었다.

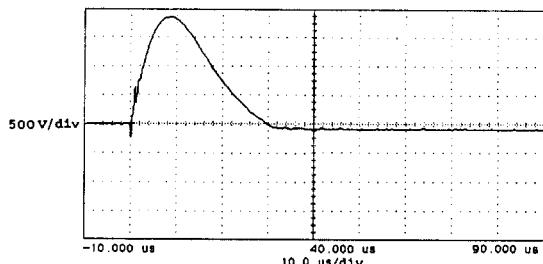
[그림 5]는 1m 전원선을 사용한 경우의 전류 파형이다. 최대전류치는 1,970A이다. [그림 6]은 1m 전원선을 사용한 경우의 배리스터에서 측정한 서지 전압 파형이다. [그림 5]와 [그림 6]은 [그림 2]의 모의실험 파형과 비교하면 피크치와 시간에 따른 서지파형의 자연정도가 유사한 결과를 보이고 있다. [그림 7]은 40m 전원선을 사용한 경우의 서지 전류 파형이다. [그림 8]은 40m 전원선을 사용한 경우의 배리스터에서 측정한 전압파형이다. [그림 7]과 [그림 8]은 [그림 3]의 모의실험 파형에 해당한다.

IV. 결 론

서지 발생기로 부터 피시험기에 전달되는 서지 에너지는 전원선에 의해 비례적으로 감쇄함을 모의실험과 측정으로 확인 하였다.

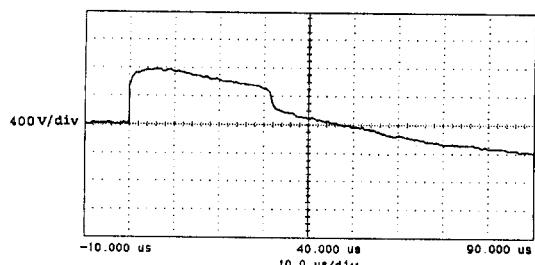
IEC 1000-4-5에서는 1993년 제정한 국제규격안 (DIS)에서부터 시험기와 피시험기 사이의 거리를 2m 이내로 제한하고 있으나, 피시험기의 크기가 너무 커서 2m 이내에서 시험할 수 없는 경우도 있다.

실제 시험에 있어서 10m 전원선을 사용하는 경우의 서지에너지에는 2m인 경우의 97% 수준이므로 시험기 출력의 허용오차를 감안하면 그 영향이 크지 않음을 확인하였다.



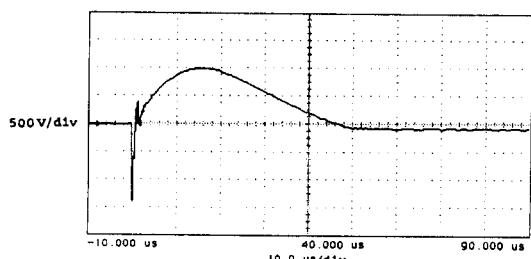
[그림 5] 서지 전류 파형(1m)

[Fig. 5] Surge current waveform(1m)



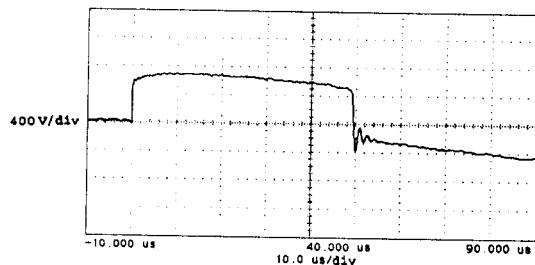
[그림 6] 배리스터에서 측정한 전압 파형(1m)

[Fig. 6] Voltage waveform measured on varistor(1m)



[그림 7] 서지 전류 파형(40m)

[Fig. 7] Surge current waveform(40m)



[그림 8] 배리스터에서 측정한 전압파형(40m)

[Fig. 8] Voltage waveform measured at varistor(40m)

참 고 문 현

- [1] IEC 1000-4-5 Electromagnetic compatibility for electrical and electronic equipment, Part 5: Surge immunity requirements, IEC /TC or SC: SC 65A /77B, 1993. 4
- [2] R. B. Standler, "Neutral-Earth Surge Voltages on Low-Voltage AC Mains", Tenth International Zürich Symposium on Electromagnetic Compatibility, 10 March 1993
- [3] M. A. Al-Tai, D. M. German, "Performance of surge arresters on transmission lines", 7th International Symposium on High Voltage Engineering, August 26-30, 1991
- [4] R. B. standler, "Calculation of Lightning Surge Currents Inside Buildings", IEEE International Symposium on EMC, 1992
- [5] W. C. Johnson, "Transmission Lines and Networks", NewYork City, McGraw-Hill, 361 pp. 1950
- [6] R. B. Standler, "Protection of Electronic Circuits from Overvoltages", NewYork, Wiley- Interscience, 434 pp. May 1989