

논문 95-4-3-11

# 10 V이하의 프로그래밍 전압을 갖는 Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>로 구성된 안티퓨즈 소자 이 재성\*, 오 세 철\*\*, 류 창 명\*, 이 용 수\*, 이 용 현\*

## Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub> Based Antifuse Device having Programming Voltage below 10 V

Jae Sung Lee\*, Seh Chul Oh\*\*, Chang Myung Ryu\*, Yong Soo Lee\*,  
and Yong Hyun Lee\*

### 요 약

본 논문에서는 Al 및 TiW 금속을 상하층 전극으로 사용하고 이들 금속사이에 절연물이 존재하는 금속-절연물-금속(metal-insulator-metal : MIM) 구조의 안티퓨즈 소자를 만들고 금속층간 절연물의 성질에 따른 안티퓨즈 특성에 대하여 연구하였다. 금속층간 절연물로는 R.F 스퍼터링법에 의해 형성된 실리콘 산화막과 탄탈륨 산화막으로 구성된 이중 절연물을 사용하였다. 이러한 안티퓨즈 구조에서 실리콘 산화막은 프로그램 전의 안티퓨즈 소자를 통해 흐르는 누설전류를 감소시켰으며, 실리콘 산화막에 비해 절연 강도가 낮은 탄탈륨 산화막은 안티퓨즈 소자의 절연과기전압을 저 전압으로 낮추는 역할을 하였다. 최종적으로 제조된 Al/Ta<sub>2</sub>O<sub>5</sub>(10nm)/SiO<sub>2</sub>(10nm)/TiW 구조에서 1 nA이하의 누설전류와 약 9V의 프로그래밍 전압을 갖고 수 초내에 프로그램이 완성되는 전기적 특성이 안정된 안티퓨즈 소자를 제조하였다. 그리고 이때 소자의 OFF 및 ON 저항은 각각 3.65MΩ 및 7.26Ω이었다. 이와 같은 Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub> 구조에서 각 절연물의 두께를 조절함으로써 특정 전압에 민감하고 재현성 있는 안티퓨즈 소자를 제조할 수 있었다.

### Abstract

This paper presents the fabrication of a metal-insulator-metal(MIM) antifuse structure consisting of insulators sandwiched between top electrode, Al, and bottom electrode, TiW and additionally studies on antifuse properties depending on the condition of insulator. The intermetallic insulators, prepared by means of sputter, comprised of silicon oxide and tantalum oxide. In such an antifuse structure, silicon oxide layer is utilized to decrease the leakage current and tantalum oxide layer, of which the dielectric strength is lower than that of silicon oxide, is also utilized to lower the breakdown voltage near 10V. Finally sufficient low leakage current, below 1nA, and low programming voltage, about 9V, could be obtained in antifuse device comprising Al/Ta<sub>2</sub>O<sub>5</sub>(10nm)/SiO<sub>2</sub>(10nm)/TiW structure and OFF resistance of 3.65MΩ and ON resistance of 7.26Ω could be also obtained. This Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub> based antifuse structures will be promising for highly reliable programmable device.

### I. 서 론.

\* 경북대학교 전자, 전기 공학부  
(Dept. of Elec. Eng., Kyungpook Nat'l Univ.)  
\*\* LG 전자(주)  
(LG Electron. Co.)  
<접수일자 : 1995년 7월 7일>

절연체는 임계치이상의 전기 신호에 의한 절연 파괴에 의해 고유의 물성을 잃어버리고 다른 상태로 변화하게 된다. 이러한 물성변환 성질이 논리소자의 비가

역적 스위칭동작을 대신한다면 특정 논리정보를 효과적으로 기억할 수 있을 것이다. 안티휴즈소자는 이러한 특성을 이용하여 제조된 프로그래머블 단위 소자로서 전극/절연물/전극의 구조를 갖는다. 이 소자의 절연물을 전기적 프로그래밍 방법에 의해 절연파괴시킴으로써 '1, 혹은 '0, 의 논리정보를 영구적으로 기억할 수 있다[1].

안티휴즈소자는 대부분 전극/박막절연물/전극의 수직적 구조를 갖고 있으므로 다른 종류의 프로그래머블 단위 소자들에 비해 소자의 단면적을 최소화시킬 수 있고 제조가 간편하여 집적회로(IC)에서 응용이 가능하다[2].

안티휴즈소자에 대한 연구는 1980년대 후반부터 본격적으로 시작되어 비정질 실리콘, 실리콘 산화막 및 다결정 실리콘을 층간절연물로 사용하는 연구가 행여졌다[3,4]. 그리고 전극으로는 고농도 도핑된 다결정 실리콘을 사용하였으나 최근에는 소자의 전기저항을 줄이기 위해 TiW, TiN 및 Mo 등의 금속을 사용한 연구가 발표되고 있다[5]. 안티휴즈 소자가 대규모 집적회로 공정으로 제조되어 다른 일반 반도체 소자와 집적회로에서 사용될 때 안티휴즈 소자의 높은 프로그래밍 전압이 다른 주변 소자들을 파괴할 우려가 있다. 그러므로 안티휴즈 소자의 프로그래밍 전압을 IC 구동 전압의 수치만큼 낮추는 노력이 필요하다. 현재 발표된 안티휴즈 소자들의 프로그래밍 전압은 12-14V의 범위를 갖고 있으며 이를 더욱 낮추려는 연구가 진행 중에 있다[3,6,7].

신뢰성 있는 동작을 위해서 안티휴즈소자는 보다 낮은 프로그래밍 전압에서 재현성 있게 프로그램 동작이 수행되어야 하며 프로그램이 수행되기 전의 소자내의 누설전류가 매우 적어야 한다. 그리고 프로그램이 수행된 후의 소자의 전기적 저항은 수 십  $\Omega$  정도로 낮아야 한다. 이러한 특성을 얻기 위해서는 두 전극 사이에 존재하는 박막 절연물의 증착기술 및 물성개발이 필요하다.

절연물 중에서 양호한 특성을 갖는 것으로 알려진 실리콘 산화막을 금속층간 절연물로서 사용할 경우 프로그램 전의 누설전류는 줄일 수 있으나 높은 전계 강도로 인해 프로그래밍 전압을 낮추기는 어렵다. 본 논문에서는 낮은 누설전류를 유지하면서 낮은 절연파괴 전압을 갖는 안티휴즈 소자를 제조하기 위해 실리콘 산화막과 탄탈륨 산화막의 이층 금속층간 절연물을 시

용한 안티휴즈 소자를 제조하였다. 소자를 구성하는 상층 및 하층전극으로는 Al 및 TiW[20at% Ti]을 각각 사용하였다. 금속 전극의 표면 상태는 Atomic Force Spectroscopy(AFM)로 조사되었으며, 절연물의 물성은 X-ray Photoelectron Spectroscopy(XPS)와 Auger Electron Spectroscopy(AES)를 통해 각각 분석되었다. 또한 제조된 소자의 전기적 특성은 HP4145 Semiconductor Parameter Analyzer를 이용하여 조사되었다.

## II. 소자의 제조 및 측정방법

소자제조를 위해 사용된 기판은 저항률이 5-35 $\Omega \cdot \text{cm}$ 이고 P형 (100) 실리콘웨이퍼였다. 소자의 하층 전극은 TiW[20at% Ti]을 DC스퍼터링법으로 증착시킨 후 700 $^{\circ}\text{C}$ 에서 급속열처리(rapid thermal annealing : RTP)한 것이다. 그리고 소자의 상층전극은 진공증착된 Al이었다. 제조된 TiW 및 Al의 두께는 각각 약 5,000  $\text{\AA}$  및 4,000 $\text{\AA}$ 이었다.

급속층간 절연물인 실리콘 산화막과 탄탈륨 산화막은 RF 마그네트론 스퍼터링법으로 각각 제조되었다. 본 연구에서 형성된 실리콘 산화막은 화학 정량적 물성을 가져 비교적 양질이었다. 탄탈륨 산화막은 산소와 결합되지 않은 Ta가 존재하고 있지만 Ta<sub>2</sub>O<sub>5</sub>에 가까운 성질을 나타냈다. 제조된 실리콘 산화막은 450 $^{\circ}\text{C}$ 의 질소분위기에서 30분동안 열처리하여 물성을 보다 개선시키고자 하였으며, 탄탈륨 산화막은 열처리 공정을 행하지 않고 소자제조에 사용되었다.

그림 1은 제조된 안티휴즈소자의 형태를 나타내고 있다. 제조된 소자의 Al 전극 주위에 보호환(guard ring)을 구성하여 절연물의 표면을 통해 흐르는 표면누설전류를 최대한 억제하고자 하였다. 상층 금속인 Al 전극의 직경은 100 $\mu\text{m}$ 였다. 하층금속인 TiW의 표면상태는 Auto probe XL AFM 시스템을 사용하여 10 x 10 $\mu\text{m}^2$  면적에서 조사되었다. XPS는 50 $^{\circ}$ 의 take-off 각도를 갖는 비파괴 angle-resolved법으로 분석되었다. AES는 Perkin Elmer 시스템을 사용하였다. HP 4145B를 이용한 소자의 전기적 특성은 상층 Al을 캐소드(cathode)로 하층 TiW를 애노드(anode)로 설정한 후 관찰하였다.

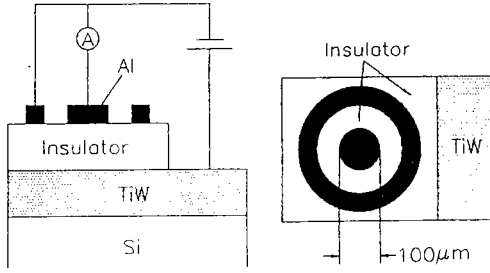


그림 1. 제조된 안티퓨즈 소자의 구조  
Fig. 1. Structure of manufactured antifuse device

III. 결과 및 고찰

그림 2의 a)와 b)는 TiW 표면상태의 AFM 영상 사진과 표면 거칠기 분포를 각각 나타내고 있다. 총 측정 점은 10 x 10 μm<sup>2</sup>의 면적에서 256 x 256개였다. 측정된 표면의 평균 거칠기는 약 12Å이었다. 이 수치는 매우 고른 표면을 나타내고 있는 것이다. VLSI 공장에서 널리 사용되는 Al(1.0wt.% Si, 0.5wt.% Cu)은 약 72Å의 평균 거칠기를 나타낸다[8].

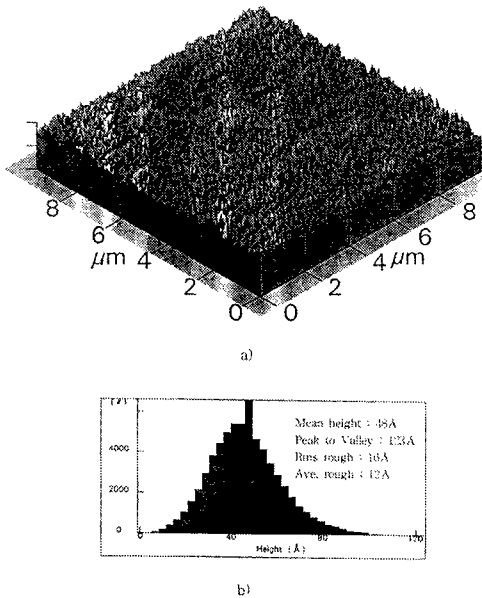


그림 2. TiW에 대한 AFM분석  
a) 표면 거칠기 형태  
b) 거칠기 분포  
Fig. 2. AFM analysis for surface of TiW film  
a) surface image  
b) histodiagram of surface roughness

그림 3은 Al/SiO<sub>2</sub>/TiW의 구조에서 SiO<sub>2</sub> 두께 변화에 따른 소자의 누설전류 특성을 나타내고 있다. 누설전류는 절연과피 전압(Vp)의 1/2에 해당하는 전압(1/2 Vp)에서 측정된 전류로서 나타내었다. 그림에서 약 270Å이상의 두께를 갖는 SiO<sub>2</sub>를 통해 흐르는 누설전류는 두께의 변화에 대해 약 수 nA의 범위 내에서 미소하게 변화하였다. 그러나 270Å이하의 두께를 갖게 되면 누설 전류가 급격하게 증가하여 180Å의 두께에서는 약 4μA의 높은 누설전류가 나타났다. 이러한 결과로부터 실리콘 웨어퍼보다 커진 표면특성을 가지는 TiW위에 형성된 SiO<sub>2</sub>층이 임계치이하의 두께를 갖게 되면 그 절연성이 열화될것이다. 또한, Al/SiO<sub>2</sub>/TiW 구조에서 상측전극 Al의 열처리동안 발생하는 Al spike 및 hillock등이 SiO<sub>2</sub>층의 절연특성에 영향을 줄 것이다. 그러므로 층간 절연물의 두께가 얇을 때는 이러한 현상이 더욱 두드러지게 나타날 것으로 생각된다. 10V의 프로그램전압을 갖는 안티퓨즈를 제조하기 위해 SiO<sub>2</sub>층을 사용할 경우 약 100-150Å의 두께가 필요하게된다. 그러나 이 경우 그림 3의 결과에서 언급되었듯이 매우 많은 누설전류가 막을 통해 흐르기 때문에 새로운 형태가 고려되어야 한다. 따라서 서로 상반된 특성을 갖는 두 절연물로 구성된 금속층간 절연물을 사용하게 되면 개선된 특성을 갖는 안티퓨즈 소자를 구성할 수 있을 것이다.

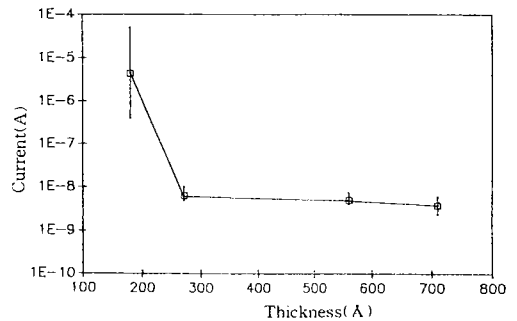


그림 3. SiO<sub>2</sub> 두께 변화에 따른 Al/SiO<sub>2</sub>/TiW 구조의 누설전류 변화  
Fig. 3. Leakage current characteristics of Al/SiO<sub>2</sub>/TiW structure

그림 4의 a)와 b)는 TiW위에 각각 형성된 SiO<sub>2</sub>와 Ta<sub>2</sub>O<sub>5</sub>막에 대한 XPS 분석을 나타내고 있다. X-ray의 take-off 각도를 50°로 고정하였으므로 본 분석들은 막의 내부에 해당되는 것이다. SiO<sub>2</sub>의 경우에는 열처

리를 450°C에서 행한 후 분석되었으며 Ta<sub>2</sub>O<sub>5</sub>의 경우에는 열처리 공정을 행하지 않고 분석되었다. 그림 4a)에 나타난 O<sub>1s</sub> 분석에서 SiO<sub>2</sub>막내에는 533eV의 결합에너지에서 나타나는 Si-O 결합만이 존재하고 있다. 즉, SiO<sub>2</sub>막에 존재하는 Si와 O는 서로 완전한 결합을 이루어 비교적 안정된 형태이다. 그러나 그림 4b)에 나타난 Ta<sub>4f</sub> 분석에서 Ta<sub>2</sub>O<sub>5</sub>막속에 존재하는 Ta는 Ta-O 결합 뿐만아니라 Ta-Ta의 금속성 결합으로도 존재하고 있었다. 그림에서 26.7eV와 28.7eV에서 나타난 스펙트럼은 Ta-O 결합에 해당되며, 22eV와 24eV에서 나타난 스펙트럼은 Ta-Ta 결합에 해당된다. 그러므로 RF 스퍼터링법에 의해 형성된 Ta<sub>2</sub>O<sub>5</sub>는 Ta<sub>2</sub>O<sub>5</sub>/Ta-아산화막(Ta-suboxide) 형태로 존재하며, 이때 금속성 결합 Ta는 절연막의 물성을 불량하게 하는 원인을 제공할 것으로 생각된다.

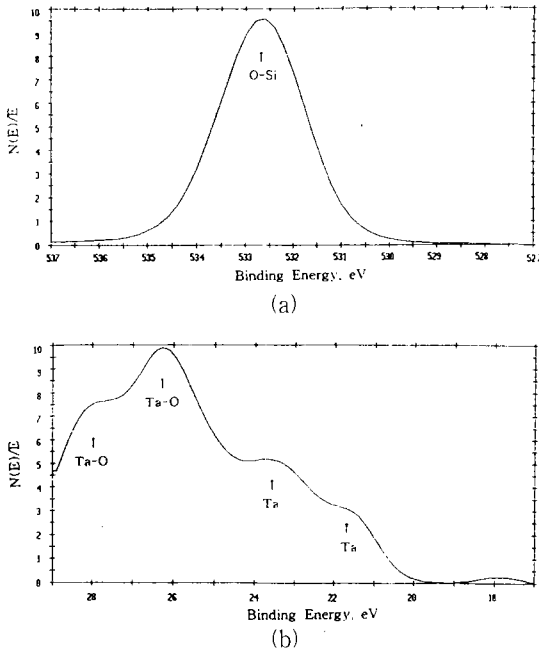


그림 4. TiW위에 형성된 (a) SiO<sub>2</sub>와 (b) Ta<sub>2</sub>O<sub>5</sub>의 XPS 분석  
Fig. 4. XPS analysis of (a) SiO<sub>2</sub> and (b) Ta<sub>2</sub>O<sub>5</sub> films on TiW

그림 5는 그림 4에서 분석된 SiO<sub>2</sub>와 Ta<sub>2</sub>O<sub>5</sub>위에 Al을 각각 증착시킨후, 각 시료에 대한 전류-전압특성을 나타낸다. 각 절연막의 두께는 약 230Å으로 동일하였다. SiO<sub>2</sub>의 절연과피는 약 22.6V에서 발생하여

9.0MV/cm의 절연과피 전계강도를 가지며 절연과피전의 누설전류는 nA이하의 범위에서 매우 적게 흘렀다. 그러나 Ta<sub>2</sub>O<sub>5</sub>의 경우 절연과피는 약 9V에서 발생하였으므로 막은 3.6 MV/cm의 절연과피 전계강도를 가졌다. 그리고 절연과피 이전의 소자를 통해 흐르는 누설전류는 수 μA을 나타냈다.

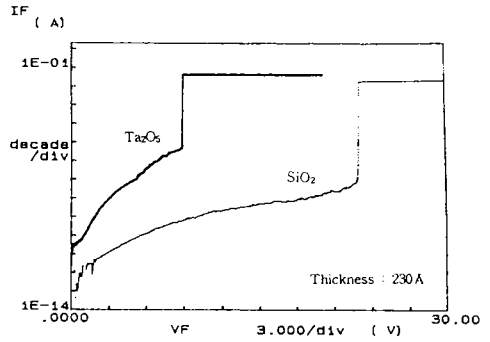


그림 5. Al/SiO<sub>2</sub>/TiW 구조와 Al/Ta<sub>2</sub>O<sub>5</sub>/TiW 구조의 전류-전압 특성  
Fig. 5. Current-voltage characteristics of Al/SiO<sub>2</sub>/TiW and Al/Ta<sub>2</sub>O<sub>5</sub>/TiW structure

표 1은 SiO<sub>2</sub> 및 Ta<sub>2</sub>O<sub>5</sub>로 구성된 단층 및 이층 절연물에 대한 전기적 특성을 비교 조사하기 위해 제조된 각 구조들을 나타내고 있다. 단층 및 이층절연물의 두께는 약 300Å으로 동일하였다. 이층 절연물에서 Ta<sub>2</sub>O<sub>5</sub>와 SiO<sub>2</sub>는 각각 150Å의 두께를 가졌다.

표 1. 제조된 금속층간 절연물의 구조  
Table 1. Structures of fabricated intermetallic insulator.

Samples	Structures
I	Al/SiO <sub>2</sub> (300Å)/TiW
II	Al/Ta <sub>2</sub> O <sub>5</sub> (300Å)/TiW
III	Al/SiO <sub>2</sub> (150Å)/Ta <sub>2</sub> O <sub>5</sub> (150Å)/TiW
IV	Al/Ta <sub>2</sub> O <sub>5</sub> (150Å)/SiO <sub>2</sub> (150Å)/TiW

그림 6은 표 1의 각 시료에 대한 누설전류값을 0-8V 인가전압범위에서 각각 나타내고 있다. 시료 I의 단층 SiO<sub>2</sub>에서는 매우 적은 누설전류가 흐르는 반면, 시료 II의 단층 Ta<sub>2</sub>O<sub>5</sub>에서는 매우 많은 누설전류

가 흐르고 있다. 두 절연물의 배열을 다르게 구성한 시료 III과 IV에서 누설전류 경향은 많은 차이가 발생한다. 즉, 시료 IV인 Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub> 경우에는 시료 I과 비슷한 범위의 적은 누설전류가 나타났으며, 시료 III인 SiO<sub>2</sub>/Ta<sub>2</sub>O<sub>5</sub> 경우에는 시료 IV에 비해 많은 누설전류가 나타났다. 이러한 소자의 구조 배열변화에 따른 전기적 특성변화는 금속과 절연막의 계면상태에 의존하게 된다. 하층금속인 TiW는 용점이 높고, 열팽창계수가 낮아 절연물과의 계면상태가 안정된 반면 상층금속인 Al은 용점이 낮고 절연물로의 확산이 쉽게 일어나기 때문에 절연물과의 계면상태가 불안정하게 된다[9]. 시료 III의 경우에는 SiO<sub>2</sub>와 Al의 계면 상태의 불안정으로 인해 금속층간 이층 절연물의 물성은 악화되어 제조된 소자의 누설 전류가 많이 나타났다. 표 2에 제조된 각 시료에 대한 비유전율 및 절연과피 전개강도값을 나타냈다. Ta<sub>2</sub>O<sub>5</sub>는 SiO<sub>2</sub>에 비해 약 4배정도의 비유전율을

가졌다. 일반적으로 알려진 Ta<sub>2</sub>O<sub>5</sub>의 비유전율은 22-28로 매우 높다[7]. 시료 III과 시료 IV는 상·하층 절연물의 배치에 상관없이 거의 비슷한 비유전율을 가졌다. 안티휴즈는 신호지연이 없는 빠른 구동을 위해 커패시턴스가 낮아야 하므로 층간절연물은 비유전율이 낮은 것이 바람직하다. 시료 III 및 IV의 평균 절연과피 전개강도는 시료 I인 SiO<sub>2</sub> 보다는 낮게 나타났으나 시료 II인 Ta<sub>2</sub>O<sub>5</sub> 보다는 높게 나타났다.

그림 7은 제조된 각 시료에 대한 프로그래밍(절연과피)전압의 분포를 histodigram으로 나타냈다. 그림 7a), 7b), 7c) 및 7d)는 시료 I, II, III 및 IV에 대한 각각의 결과이다. 시료 IV의 경우 다른 시료에 비해 분산값이 작은 안정된 분포를 보이고 있다. 그러므로 시료 IV의 배열인 Al/Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW가 가장 재현성이 뛰어난 안티휴즈소자의 특성을 나타낸다.

그림 8은 시료 IV를 구성하는 Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW 구조의 각 원소에 대한 AES 깊이방향 분석이다. 표면근

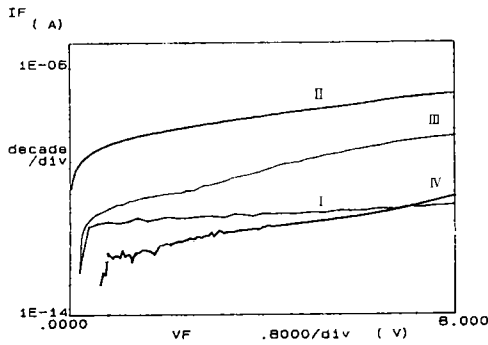


그림 6. 각 시료에 대한 누설 전류의 비교

Fig. 6. Comparisons of leakage current for various samples

표 2. 각 시료에 대한 비유전율과 절연과피 전개강도

Table. 2. Dielectric constant and dielectric breakdown field strength for various samples

Samples	Dielectric constant	Dielectric breakdown field strength(MV/cm)
I	3.72	9.44
II	15.41	4.01
III	7.74	5.20
IV	7.55	5.78

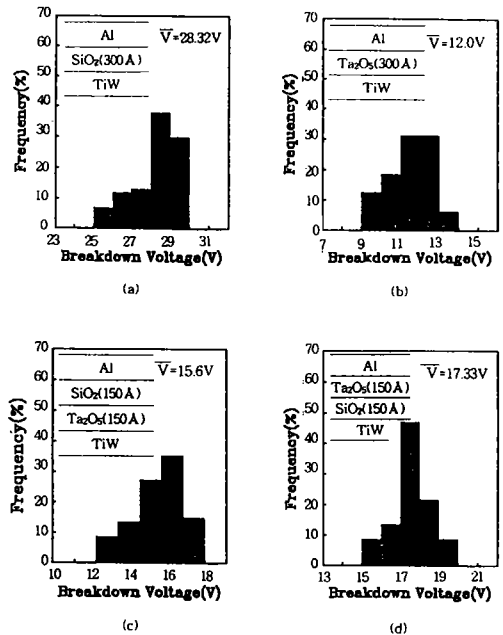


그림 7. 각 시료에 대한 프로그래밍 전압의 분포

- a) 시료 I      b) 시료 II
- c) 시료 III    d) 시료 IV

Fig. 7. Distributions of programming voltages for various samples

- a) sample I    b) sample II
- c) sample III   d) sample IV

처에서의 Ta와 O의 성분비는 약 2:5로 나타났으나 SiO<sub>2</sub>층과 접한 계면쪽의 내부에서는 Ta의 양이 증가된 형태로 나타나고 있다. 이러한 결과로부터 이층 절연물은 Ta<sub>2</sub>O<sub>5</sub>/Ta-아산화막(Ta-suboxide)/SiO<sub>2</sub>의 구성을 나타내고 있다. SiO<sub>2</sub>막내에서 Si와 O의 성분비는 약 1:2 이었다.

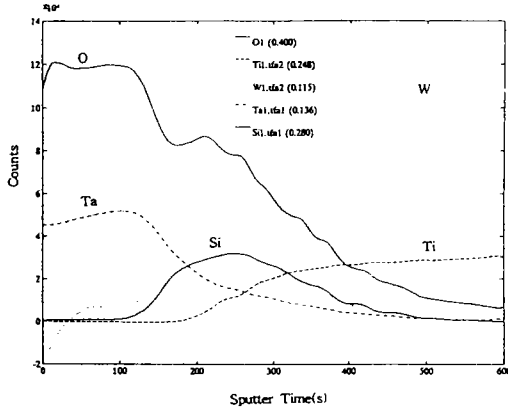


그림 8. Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW의 AES깊이 방향 분석  
Fig. 8. AES depth profile of Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW layers

그림 9는 Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub> 구조의 이층 절연물에서 SiO<sub>2</sub>의 두께의 변화에 따른 전류-전압 특성을 나타내고 있다. 삽입한 그림은 전류의 범위를 확장한 것이다. Ta<sub>2</sub>O<sub>5</sub>의 두께는 100Å로 일정하게 유지시키면서 SiO<sub>2</sub>의 두께는 a) 50Å, b) 70Å, c) 100Å, 및 d) 150Å으로 각각 변화시켰다. 표 3은 그림 9의 각 특성 곡선들로부터 얻어진 결과를 요약한 것이다. SiO<sub>2</sub>의 두께가 증가함에 따라 절연과피전압의 증가뿐 아니라 절연과피 전계강도도 증가하고 있다. 즉, SiO<sub>2</sub>가 50Å인 곡선 a)에서는 약 3.5MV/cm였으나 SiO<sub>2</sub>가 150Å인 곡선 d)에서는 약 6.9MV/cm로 증가하였다. 이러한 결과들은

Ta<sub>2</sub>O<sub>5</sub> 두께에 비해 SiO<sub>2</sub>의 두께가 증가할수록 이층 절연물이 SiO<sub>2</sub>의 절연과피 특성을 갖는다는 것을 의미하고 있다. 1/2V<sub>p</sub>에서 측정된 각 시료의 누설 전류 특성에서 곡선 a)경우에는 1nA이상의 많은 누설 전류가 흘렀으나 그 이외의 곡선에서는 1nA이하의 적은 누설 전류가 흘렀다. 곡선 a)에서의 이러한 특성은 SiO<sub>2</sub>의 두께가 너무 얇아 Ta<sub>2</sub>O<sub>5</sub>의 물성이 금속층간 절연물의 특성에 두드러지게 나타나기 때문이다.

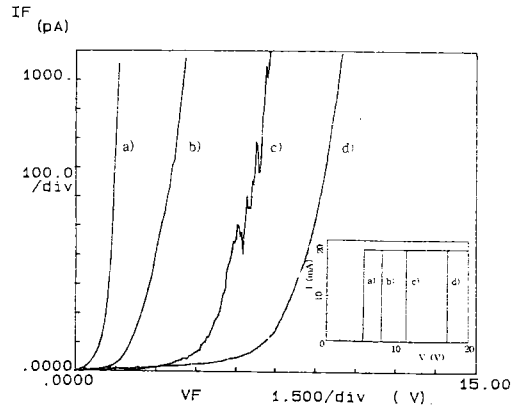


그림 9. Al/Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW 구조에서 SiO<sub>2</sub>의 두께 변화에 따른 전류-전압 특성(Ta<sub>2</sub>O<sub>5</sub> : 100Å)  
a) 50Å b) 70Å c) 100Å d) 150Å  
Fig. 9. Current-voltage characteristics of Al/Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW structure depending on SiO<sub>2</sub> thickness(Ta<sub>2</sub>O<sub>5</sub> : 100Å)  
a) 50Å b) 70Å c) 100Å d) 150Å

그림 10은 SiO<sub>2</sub>의 두께가 100Å로 고정된 이층 절연막인 Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>에서 Ta<sub>2</sub>O<sub>5</sub> 두께의 변화에 대한 시간의존성 절연과피특성을 나타내고 있다. Ta<sub>2</sub>O<sub>5</sub>는 a) 100Å, b) 170Å 및 c) 230Å으로 각각 변화시켰다.

표 3. SiO<sub>2</sub> 두께 변화에 따른 Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub> 절연물의 전기적 특성

Table 3. Electrical properties of Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub> layers depending on the thickness of SiO<sub>2</sub> layer

Samples	SiO <sub>2</sub> thickness(Å) (Ta <sub>2</sub> O <sub>5</sub> :100Å)	Breakdown voltage:V <sub>p</sub> (V)	Breakdown strength (MV/cm)	Leakage current @ 1/2V <sub>p</sub>
a	50	5.1	3.5	over 1nA
b	70	7.7	4.5	about 1nA
c	100	11.0	5.5	about 500pA
d	150	17.2	6.9	about 400pA

인가된 전압 펄스의 크기는 10V였다. Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub> 절연물에서 Ta<sub>2</sub>O<sub>5</sub>는 전체 절연물의 절연파괴전압을 낮추어 주므로 Ta<sub>2</sub>O<sub>5</sub>의 두께의 변화에 따라 이층절연막의 절연파괴시간을 조절할 수 있다. 특성 곡선 4a), 4b), 및 4c)의 각 시료에서 절연파괴가 일어나는 시간은 1.2초, 4초 및 6초였다. 금속층간 절연물의 절연파괴전압이 제조된 소자의 프로그래밍전압을 나타내므로 낮은 프로그래밍전압을 얻기 위해서는 Ta<sub>2</sub>O<sub>5</sub>의 두께를 낮추어야 하지만 Ta<sub>2</sub>O<sub>5</sub>의 두께가 SiO<sub>2</sub>의 두께보다 얇게 되면 금속층간 절연물이 SiO<sub>2</sub>의 절연파괴특성을 따르게 된다. 그리고 금속층간 절연물의 누설전류를 감소시키기 위해서는 Ta<sub>2</sub>O<sub>5</sub>가 SiO<sub>2</sub>막을 보호하면서 어느 정도의 두께를 유지하고 있어야 한다. 그러므로 효과적인 프로그래밍 동작을 수행하는 안티퓨즈소자를 구성하기 위해서는 금속층간 각 절연물의 형성두께에 대한 상호고려가 필요하다.

들로부터 100Å의 Ta<sub>2</sub>O<sub>5</sub>와 100Å의 SiO<sub>2</sub>의 이층절연물을 금속층간 절연물로 사용하였다. 이와 같은 구조에서 전기적 특성은 앞의 그림 9의 특성 곡선 c)와 그림 10의 특성 곡선 a)와 동일하다. 그림 11은 Al/Ta<sub>2</sub>O<sub>5</sub>(100Å)/SiO<sub>2</sub>(100Å)/TiW 구조의 안티퓨즈소자의 프로그래밍전압 분포이다. 결과는 약 30개의 시료로부터 조사되었다. 평균 프로그래밍전압은 약 9.13V로 낮게 나타났다. 그리고 프로그래밍전압의 분포는 거의 정규분포의 특징을 보이며 분산은 작게 나타났다. 각 시료에서 나타난 누설전류는 약 400-900pA의 범위를 가졌다. 그림 12는 제조된 안티퓨즈 소자의 a) OFF 저항 및 b) ON 저항 분포를 각각 나타내고 있다. 프로그램 전의 소자가 갖는 OFF 저항의 평균값은 3.67MΩ으로 매우 높게 나타났으며, 프로그램이 진행된 후 소자가 갖는 ON 저항의 평균값은 7.26Ω으로 매우 낮게 나타났다.

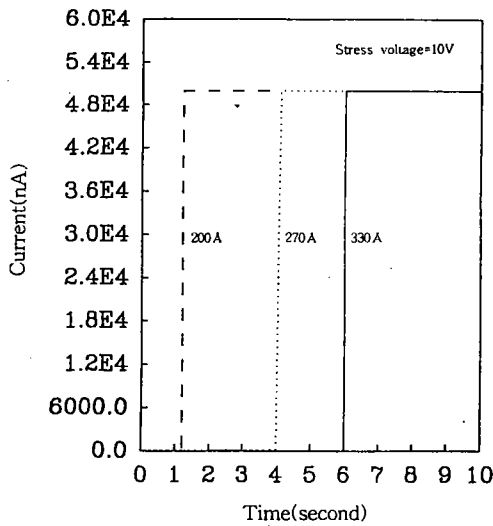


그림 10. Al/Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW 구조에서 Ta<sub>2</sub>O<sub>5</sub>의 두께 변화에 대한 시간 의존성 절연파괴 특성 (SiO<sub>2</sub> : 100Å)

a) 100Å b) 170Å c) 230Å

Fig. 10. Time dependent dielectric breakdown of Al/Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW structure depending on Ta<sub>2</sub>O<sub>5</sub> thickness (SiO<sub>2</sub> : 100Å)

a) 100Å b) 170Å c) 230Å

따라서 본 연구에서는 최종적으로 10V미만의 프로그래밍전압과 1nA이하의 낮은 누설전류특성을 갖는 안티퓨즈소자의 제조를 위하여 앞에서 언급된 여러 결과

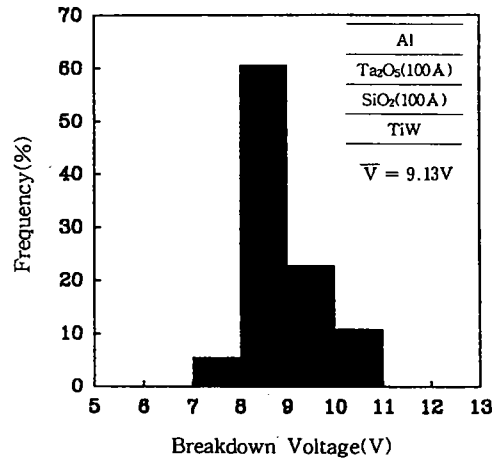
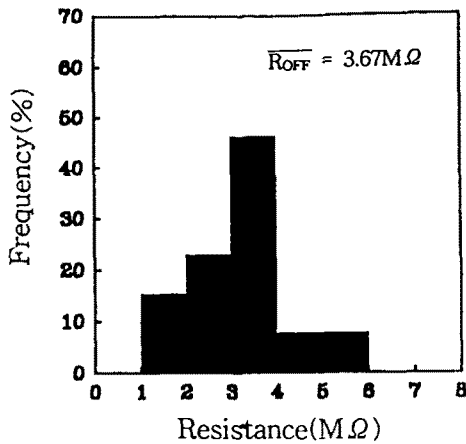


그림 11. 제조된 안티퓨즈 소자의 프로그래밍 전압의 분포

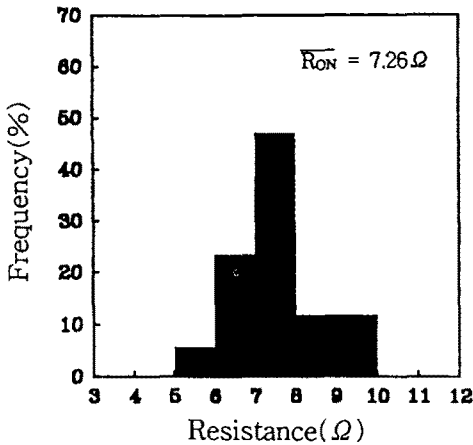
Fig. 11. Distribution of programming voltage for manufactured antifuse device

#### IV. 결 론

10 V이하의 프로그래밍전압과 1nA이하의 낮은 누설전류가 흐르는 금속-절연물-금속형태의 안티퓨즈소자를 제조하였다. 금속층간절연물로는 Ta<sub>2</sub>O<sub>5</sub>와 SiO<sub>2</sub>로 구성된 이층절연물을 사용하였으며 전극으로는 Al과 TiW를 각각 사용하여 Al/Ta<sub>2</sub>O<sub>5</sub>/SiO<sub>2</sub>/TiW 구조를 완성하였다. 하층전극인 TiW의 표면은 매우 평탄하여



(a)



(b)

그림 12. 제조된 안티퓨즈 소자의 (a) OFF 저항 및 (b) ON 저항 분포

Fig. 12. Distributions of (a) OFF and (b) ON resistance of manufactured antifuse devices

12Å의 평균 거칠기를 가졌다. SiO<sub>2</sub>는 이층절연물의 누설전류를 최대한 억제하기 위해 양질의 물성을 갖도록 하였으며 Ta<sub>2</sub>O<sub>5</sub>는 이층절연물의 절연과괴강도를 낮추고 SiO<sub>2</sub>박막을 Al로부터 보호하기 위하여 사용되었다. 제조된 안티퓨즈 소자에서 Ta<sub>2</sub>O<sub>5</sub> 및 SiO<sub>2</sub>는 각각 100 Å의 두께로 구성되었다. 이와 같은 구조에서 프로그래밍 전압은 약 9.1V였으며, 인가 프로그래밍 전압에 대해 프로그램동작은 2 초내에서 이루어졌다. 또한 소자

를 통해 흐르는 누설 전류는 nA이하로 매우 적었다. 소자의 OFF 저항은 3.67MΩ으로 매우 높게 나타났으며, ON 저항은 7.26Ω으로 매우 낮았다. 이와 같은 구조의 안티퓨즈를 고집적회로에 사용하게되면 특정 전압에 민감한 프로그램가능 안티퓨즈소자를 효과적으로 제조할 수 있을 것으로 기대한다.

## 참고 문헌

- [1] T. Fukushima, M. Ueno, T. Matsuzaki, and K. Tanaka, "A 40ns 94kbit junction-shorting PROM," *IEEE J. Solid-State Circuits*, vol. 19, no. 2, pp.187-194, 1984.
- [2] S. Shiang, "Oxide-nitride-oxide antifuse reliability," *IEEE IRPS*, pp.186-192, 1990.
- [3] M. Tanimoto, "A novel 14V programmable 4kbit MOS PROM using a poly-Si resistor application to on-chip programmable devices," *IEEE J. Solid-State Circuit*, vol.17, no. 1, pp.62-68, 1982.
- [4] B. Cook and S. Keller, "Amorphous silicon antifuse technology for bipolar PROMs," *IEEE Bipolar Circuit Technol. Meet.*, pp.99-100, 1986.
- [5] K. Cho and C. O. Ku, "Most promising metal-to-metal antifuse based 10nm-thick p-SiNx films for high density and high speed FPGA application," *IEDM 94*, pp.285-288, 1994.
- [6] David K.Y, "Scaled dielectric antifuse structure for field-programmable gate array applications", *IEEE Electron Device Lett.*, vol. 32, no. 4, pp.151-153, 1991.
- [7] Simon S. C. and J. I. Raffel, "A novel double-metal structure for voltage-programmable links", *IEEE Electron Device Lett.*, vol. 13, no. 9, pp. 488-490, 1992.
- [8] 이용현, "특정 전압에 민감한 antifuse 소자의 개발", *센서기술연구소 연구보고서*, pp. 40, 센서기술연구소, 1995.
- [9] *Handbook of chemistry and physics 74th ed.* pp.12-134, CRC Press, 1993.
- [10] A. Muto, F. Yano, Y. Sugawara, and S. Ilima,



" The study of ultra tantalum oxide films before and after annealing with X-ray photoelectron spectroscopy," Jpn. J.Appl. Phys., vol. 33, no. 5A, 1994.

著 者 紹 介

李 在 成

『센서학회지 제1권 제1호』 논문 92-08, p.67 참조.  
현재 경북대학교 전자공학과 박사과정



吳 世 喆

1969년 12월 21일생, 1992년 경북대학교 전자공학과 졸업(공학사), 1995년 경북대학교 전자공학과 석사졸업(공학석사), 현재 LG전자(주) TFT 개발팀 근무



柳 呂 明

1969년 12월 7일생, 1994년 경북대학교 전자공학과 졸업(공학사), 현재 경북대학교 전자공학과 석사과정. 주관심분야 : 온도센서 및 강유전체 박막 제조기술

李 龍 洙

『센서학회지 제1권 제1호』 논문 92-08, p.67 참조.  
현재 경북대학교 전자공학과 박사과정

李 龍 鉉

『센서학회지 제1권 제1호』 논문 92-08, p.67 참조.  
현재 경북대학교 전자공학과 교수