

논문 95-4-4-05

靜電誘導 포토 트랜지스터의 雜音 原因 分析 (1) - 雜音 原因 分析을 위한 SIPT 等價回路 -

金 鍾 和

Analysis on the Noise Factors of Static Induction Photo-Transistor (SIPT) (1) - The SIPT's Equivalent Circuits for the Analysis on the Noise Factors -

Jong-Hwa Kim

要 約

本論文에서는 靜電誘導 트랜지스터의 雜音原因分析을 위하여 直流 및 雜音特性, 殘存成分, 入力容量等の 定式化에 必要한 雜音 等價回路를 提案하였다. 가장 單純한 雜音 等價回路는 靜電誘導 트랜지스터의 動作原理에 의한 모델이며, 이 모델에 의한 實測値가 산탄(shot) 雜音보다 작게 나타났다. 소스 抵抗이 挿入된 等價回路에서는 소스 抵抗의 負饋還效果에 의하여 산탄 雜音が 低減됨을 確認하였다. 正確한 雜音低減原因을 分析하기 위하여 소스 抵抗과 드레인 抵抗의 計算式을 誘導하기 위한 等價回路를 提案하였다. 等價回路 確認 實驗에서는 殘存成分에 대한 信號源抵抗과 出力負荷抵抗의 影響은 작으며, 殘存成分은 入力換算等價雜音抵抗으로 나타낼 수 있다. 또한, 入力容量은 負荷抵抗이 0Ω일 때 13.6pF이며, 게이트 配線等 靜電誘導 트랜지스터 動作에 直接 關與하지 않는 容量은 10pF程度이다.

Abstract

In this paper, the noise equivalent circuits that is necessary to the formulation of D.C. and noise characteristics, residual component and input capacitance so as to analyze on the noise factors of the SIT is proposed. The simplest noise equivalent circuit is the model representing the mechanism of the SIT and the measured values in this model were found as small as the values of the shot-noise. In the source resistance inserted equivalent circuit is conformed that the shot-noise will be reduced by the negative-feedback effect of the source resistance. In order to analyze the correct noise reduction factor, I proposed the equivalent circuit which the formulas of the source and drain resistance was induced. In the experiment which affirm the equivalent circuits, the influence of the signal source resistance and output load resistance on the residual component is small and the residual component can be expressed by the equivalent input noise resistance. Moreover, the input capacitance is 13.6 pF when the load resistance is 0Ω and the capacitance which does not concern with the SIT operation directly, that is, gate wire etc, is 10pF or so.

1. 序 論

1977년에 提案된 靜電誘導 포토 트랜지스터 (static induction photo transistor; SIPT)는 1950년에 西澤潤^[1]에 의해 提案된 靜電誘導 트랜지스터 (static induction transistor; SIT)의 패밀리 소자로서 베이스 抵抗을 無視可能한 바이폴라 接合 트랜지스터의 펀치 스루 狀態 및 電界效果 트랜지스터의 단채널 제한 등이 考慮된 電壓制御 多數 캐리어 素子이며, 또한 채널에서

木浦大學校 computer 工學科
(Dept. of Computer Eng., Mokpo Nat'l Univ.)
<접수일자 : 1995년 6월 22일>

※ 本論文은 1993年度 韓國學術振興財團의 公募課題 研究費에 의하여 研究되었음.

의 電位 障壁 (即, 障壁의 높이가 게이트와 드레인 電壓에 의하여 制御되는)에 의해 캐리어의 注入을 制御 하므로서, 電流의 흐름을 制御하는데 소자이다^[2].

靜電誘導 트랜지스터는 高電壓, 高周波數, 大電流 등의 特性을 갖는 素子임이 實驗적으로 確認되었으며, 아날로그 및 스위칭 分野에서도 高速, 高效率 素子임이 確認되었다^[1,3,4]. 그리고, 靜電誘導 다이리스터를 包含한 靜電誘導트랜지스터 패밀리 素子は dc로부터 10GHz까지의 周波數 領域에 걸쳐서, 10kHz에서는 1MW, 10GHz에서는 10W까지의 功率 領域을 制御할 수 있는 電力制御用 素子로서 有用할 뿐만 아니라^[5-7] 低雜音 素子로서도 期待되고 있다. 實際, 靜電誘導 트랜지스터는 SIT logic IC's, MOSSIT's, CMOSSIT와 같은 低 에너지, 高速, 高密度 패킹 回路에 使用可能하며^[8-11], 高感度 固體 撮像素子 (SIT imagers)등에도 使用되고 있다.

現在 CCD形이 主種을 이루고 있는 固體撮像素子의 問題點인 製造 공정, 그리고 素子의 小型化, 多畫素化에 따른 出力信號의 S/N 劣化 등의 缺點을 解決하기 위한 手段으로, 또한 光電荷信號를 低雜音으로 增幅시켜서 高感度化, 高 S/N化 撮像 素子의 開發의 一環으로 推進되고 있는 內部 增幅形 撮像 素子^[12, 33]의 하나인 靜電誘導 트랜지스터 활상소자는 各 畫素가 增幅素子인 靜電誘導 포토 트랜지스터로 構成되어 있어 各 畫素마다 理想的인 信號 增幅을 얻을 수 있어 高 S/N을 얻을 수 있으며, 1 個의 素子로서 光電 變換, 增幅, 記憶, 處理할 수 있는 인텔리전트 센서로의 實現 또한 可能하리라 생각된다.

이와 같은 一連의 過程에 비추어 볼 때 低雜音으로 光電荷信號를 增幅하여 高感度化, 高 S/N化를 꾀하고 있는 次世代의 固體 撮像 素子인 內部增幅型 固體 撮像 素子 (즉, SIT image sensor; 1 SIPT/cell)로의 利用 可能性 및 光通信用 受光素子 등에 使用할 수 있는 低雜音, 高解像도의 光 增幅用 素子로서, 또한 비디오 周波數 領域에서의 前段 增幅器 (pre-amplifier) 回路에의 利用 可能性을 確認, 撮像素子와의 one chip化 可能性을 提示하는데 있어서 靜電誘導 포토 트랜지스터의 直流 特性과 諸搬 雜音 特性에 대한 研究 調査는 低 雜音素子로의 靜電誘導 포토 트랜지스터를 開發하는 것은 매우 重要한 作業이라고 생각된다. 따라서, 本論文은 비디오 周波數 領域에서 前段 增幅器回路에 使用될 수 있는 靜電誘導 트랜지스터의 直流 및 雜音

特性, 殘存成分, 入力 容量 등의 定式化를 위하여 지금까지 體系적으로 研究되어 오지 않았던 靜電誘導 포토 트랜지스터의 雜音 等價回路에 대하여 提案하고자 한다.

II. 디바이스의 構造

解析에 使用된 素子は 縱形 接合 게이트 構造의 靜電誘導 포토 트랜지스터로서, 그림 1은 圖式的인 斷面圖이고, 그 構造는 에피택셜層上에 擴散으로 形成된 n^+ 소스 領域, 소스 領域으로 둘러싸여 있는 p^+ 게이트 領域, 그리고 n^+ 基板의 드레인 領域으로 이루어져 있다. 靜電誘導 트랜지스터의 치수는 n^+ 에피택셜 層의 두께는 $30\mu\text{m}$, p^+ 게이트 領域의 接合의 깊이는 約 $2.7\mu\text{m}$, n^+ 소스 領域의 接合 깊이는 約 $0.7\mu\text{m}$ 이고, 全 소스의 길이 W 는 約 6.3mm 정도이다.

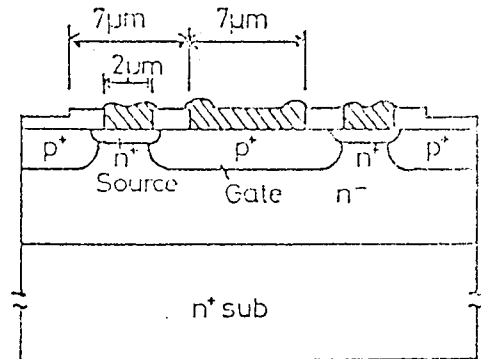


그림 1. 解析에 使用한 靜電誘導 포토 트랜지스터의 圖式的인 斷面圖

Fig 1. Schematical cross sectional view of the analyzed SIPT.

III. 雜音 原因 分析을 위한 等價回路 解析

素子의 低雜音化 檢討에는 雜音 모델의 解析이 先行되어야 한다. 靜電誘導 트랜지스터에는 3가지 動作 mode가 있으며, 各 動作 모드에 따라 雜音 모델의 解析이 다르게 되는데, 本論文에서는 주로 三極管形 中心으로 檢討하고자 한다.

1. 動作原理에 依據한 等價回路

靜電誘導 트랜지스터의 動作原理는 게이트 周邊의 空乏層에 의하여 形成된 障壁을 넘어 소스에서 드레인 으로 흘러 들어가는 캐리어의 흐름을 制御하는데 있으므로^[6], 이 動作原理로 부터 豫想되는 가장 單純한 雜音 等價回路는 그림 2와 같다. 즉, 雜音源은 드레인 電流 I_D 의 산탄(shot) 雜音이고, 드레인 - 소스 間에 電流源의 形態로 挿入된 것이다.

表 1은 그림 2의 모델 回路下에서 雜音의 實測值로 부터 求한 雜音 電流源의 크기와 드레인 電流 I_D 로 부터 求한 산탄 雜音 레벨을 比較한 것으로, 實測值가 산탄 雜音보다 매우 작음을 알 수 있다. 따라서, 靜電誘導 트랜지스터는 알 수 없는 負歸還 效果에 의하여 산탄 雜音이 低減됨을 알 수 있으며, 산탄 雜音의 低減의 原因을 糾明하기 위한 雜音 等價回路의 再檢討가 必要하다.

表 1. 靜電誘導 트랜지스터 雜音과 산탄 雜音
Table 1. The noise of the SIT and the shot-noise.

		三極管形	中間形
出力雜音	實測值	16.6 pA rms/(Hz) ^{1/2}	22.5
電流源換算值	計算值	54.7	51.6
R_D		~1.2 K Ω	~1.5 K Ω
$I_L = I_D \{R_D / (R_D + R_L)\}$		5.1 mA	5.0 mA

* f = 1 MHz

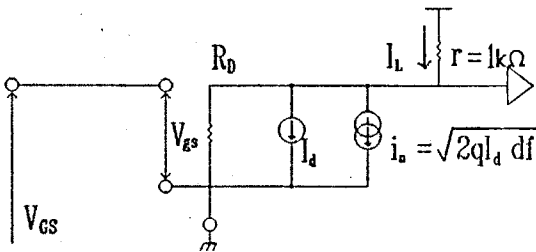


그림 2. 靜電誘導 트랜지스터의 動作原理에 의한 等價回路

Fig 2. The equivalent circuit by the mechanism of the SIT.

2. 산탄 雜音 低減 原因 解析을 위한 等價回路^[35]

산탄 雜音의 低減原因을 糾明하기 위한 一連의 作業中, 歸還의 可能性이 있는 소스 抵抗 r_s 에 따른 산탄 雜音에 대한 影響을 考慮한 等價回路를 그림 3에 나타냈다. 또한, 그림 3은 持田氏의 論文^[34]에서의 等價

回路를 簡略化하는 한편, 雜音電流源 i_n 을 附加한 等價回路로서, 그림 2의 等價回路와는 소스 抵抗 r_s 가 添加된 點이 다르다. 그림 3의 等價回路로부터 負荷 抵抗 i_L 은

$$i_L = \frac{r_d(g_m V_{GS} + i_n)}{R_L + r_d + r_s(1 + g_m r_d)} = \frac{R_D}{R_L + R_D} [g_m V_{GS} + \frac{r_d}{R_D} i_n] \quad (1)$$

로 구하여 진다.

다음으로 소스 抵抗 r_s 에 의한 산탄 雜音 레벨의 影響을 해석할 때, 直流 바이어스 電流는 그림 3의 破線으로 나타낸 電流源 I_{D0} 로 생각할 수 있다. 여기서, 산탄 雜音 i_n 은 電流 I_{D0} 에 의하여 生成되므로, 산탄 雜音 i_n 은

$$i_n = \sqrt{2qI_{D0}df} = \sqrt{2q \frac{r_d + (r_s + R_L)}{r_d} I_{D0}df} \quad (2)$$

로 나타낼 수 있다. 但,

$$I_{L0} = \frac{r_d}{r_d + (r_s + R)} \text{이다.}$$

또한, 雜音電流를 그림 4의 等價回路를 使用하여 表現하면, 負荷電流 I_L 은

$$i_L = \frac{R_D}{R_L + R_D} (g_m V_{GS} + i_N) \quad (3)$$

이며, i_N 은 그림 4에서 並列 雜音電流源이다. 그러므로, 式(1)과 式(3)에서 i_N 은

$$i_N = \frac{r_d}{R_D} I_N \quad (4)$$

로 얻어진다.

한편, I_{D0} 는 負荷抵抗을 흐르는 바이어스 電流 I_{L0} 로부터

$$I_{D0} = \frac{R_D + R_L}{R_D} I_{L0} \quad (5)$$

로 求할 수 있다. 따라서, 雜音 電流源 i_N 은 式(2), (4), (5)에 의해

$$i_N = \sqrt{\frac{r_d(r_d + r_s + R_L)}{R_D(R_D + R_L)}} \sqrt{2qI_{D0}df} \quad (6)$$

로 된다. 즉, 그림 4의 等價回路에 의하면, 산탄 雜音은 바이어스 電流 I_{D0} 로 부터 豫想되는 값 $\sqrt{2qI_{D0}df}$ 의

$$\sqrt{\frac{r_d(r_d + r_s + R_L)}{R_D(R_D + R_L)}} \quad (7)$$

배로 작게 된다.

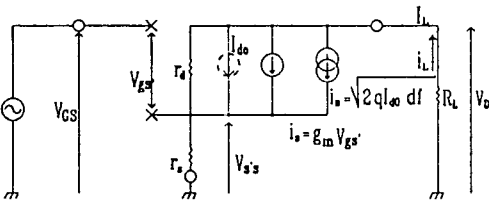


그림 3. 산탄 雜音 低減 原因 解析을 위한 等價回路
Fig 3. The equivalent circuit for the analyzing of the shot-noise reduction factors.

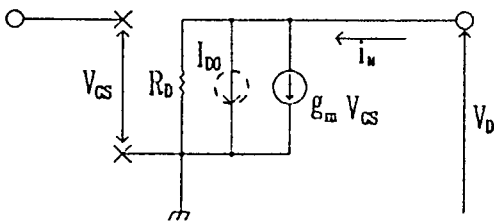


그림 4. 電流-電壓 特性을 利用한 等價回路
Fig 4. The equivalent circuit in the characteristics of the I-V characteristics.

산탄 雜音의 低減率(式(7))을 計算하는 데는, r_d 와 r_s 의 比 (= r_d/r_s)로서 求하여지는 r_d 와 r_s 값이 必要하다. 靜電誘導 트랜지스터는 드레인 側의 空乏層은 充分히 두텁고, 거의 드레인 領域까지 이르고 있으므로, r_d 는 充分히 작다고 取扱되고 있다. 여기서, $r_d \sim 0$ 으로 式(7)

을 計算하면 산탄 雜音은 0배로 되어, 전혀 檢出되지 않는다. 萬若 $r_d \sim r_s$ 이고, 例를 들어 $I_{D0} = 5[mA]$, $V_{GS} = 0[V]$ 이면, $\mu = 22$, $R_D = 1.8[k\Omega]$, $R_L = 1.0[k\Omega]$ 으로 되고, $r_s = r_d = 75[\Omega]$ 로 된다. 그리고, 倍率이 0.13배로 되므로 산탄 雜音은 充分히 低減되어 다른 雜音中에 숨겨져, 測定되지 않는다고 豫想할 수 있다.

따라서, 그림 3의 等價回路에 의한 소스 抵抗 r_s 의 歸還效果로 因하여 산탄 雜音은

$$\sqrt{\frac{r_d(r_d + r_s + R_L)}{R_D(R_D + R_L)}}$$

배로 低減된다.

3. 靜電誘導 포토 트랜지스터의 内部抵抗 r_s, r_d 의 測定을 위한 等價回路^[35]

靜電誘導 트랜지스터 소스 抵抗 r_s 에 의한 歸還效果에 因하여 산탄 雜音이 低減되어 얻어지는데, 보다 더 正確한 산탄 雜音의 低減率 計算에는 소스 抵抗 r_s 와 드레인 抵抗 r_d 의 값이 必要하다. 이들 값의 測定法으로 I-V指數函數則으로 부터의 離脫을 利用하는 方法이 있으며, 이 方法은 $r_d = 0$ 에 近似할 경우의 값밖에 얻을 수 없으며, r_s, r_d 를 나누어서 測定하는 것은 不可能하였다. 그리고, 소스 接地의 入力 어드미턴스로 求하는 方法이 있는데, 이 方法은 高周波數에서의 測定이 不可缺하는데, 入力 어드미턴스가 거의 容量性이며, r_s 에 關한 實數部가 매우 작아 測定上의 困難이 豫想되므로 可能한 한 低周波數에서 測定하는 것이 바람직하다. 다음으로, 直流特性을 利用하는 方法이 있는데, 소스 폴로워 (드레인 接地), 게이트 接地, 소스 接地의 出力 利得 또는 出力抵抗으로 부터는 r_s 를 分離하여 測定한다는 것이 不可能함을 알 수 있었다. 따라서, 本論文에서는 바이폴라 트랜지스터 등에서 回路定數를 求할 때 使用되고 있는 소스 接地의 入力 어드미턴스로 부터 구하는 方法에 대하여 檢討하고자 한다.

그림 5는 소스 抵抗 r_s 를 갖는 等價回路에 게이트-소스間 容量 C_{gs} 와 드레인-게이트間 容量 C_{gd} 를 加한 것이다. 이 等價回路는 近似的으로 그림 6과 같이 簡略化할 수가 있다. 그리고, 그림 5와 6의 等價回路를 利用하여 r_s, r_d ^[35]를 구하면 다음과 같이 구할 수 있다.

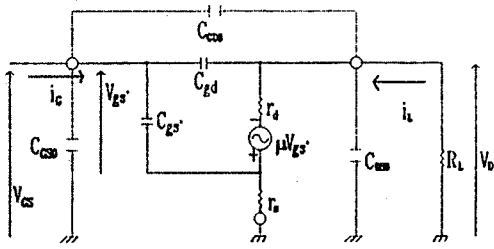


그림 5. 靜電誘導 포토 트랜지스터의 內部 抵抗 r_s , r_d 解析을 위한 等價回路

Fig 5. The equivalent circuit for the analyzing of the internal resistance r_s , r_d of the SIPT.

$$r_s = \frac{1}{2}(A - \sqrt{A^2 - 4B}) \quad (8)$$

단, $A = \frac{1}{\mu} \left(\frac{1 + \mu}{R - ipw^2(C_1 - C_2)^2} + R_D \right)$

$$B = \frac{R_D}{\mu R_{ip} w^2 (C_1 - C_2)^2} \quad (9)$$

여기서, $C_1 = \frac{r_s + r_d}{R_D} C_{gs} + C_{gd}$

$$C_2 = \frac{r_s}{R_D} C_{gs} + C_{gd}$$

$$r_d = R_D - (1 + \mu)r_s \quad (r_d > 0) \quad (10)$$

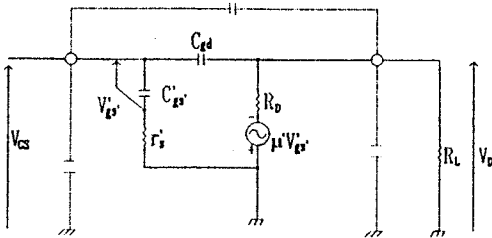


그림 6. 그림 5의 簡略한 等價回路

Fig 6. The simple equivalent circuit of Fig 5.

4. 靜電誘導 포토 트랜지스터 雜音源 解析을 위한 等價回路

산탄 雜音은 소스 抵抗 r_s 에 의하여 負歸還이 作用하여 低減된다고 생각된다. 實測한 雜音의 主된 要因에 대하여 考察하는데 必要한 等價回路에 대하여 論議하고자 한다.

산탄 雜音이 低減될 때, 가장 可能性이 높은 雜音源은 산탄 雜音 低減의 原因으로 되었던 소스 抵抗 r_s 의 熱雜音源이다. 이 抵抗 r_s 의 熱雜音外에 게이트 抵抗 r_g 의 熱雜音에 대하여서도 同時에 計算하였다. 또한, 抵抗 r_d 는 抵抗 r_s 보다 充分히 작다는 것이 豫想되지만, 同一한 方法으로 구하도록 하였다.

i_L 은

$$i_L = \frac{\mu}{R_L + R_D} [V_{GS} - \left\{ n_g + (1 + \frac{1}{\mu})n_s + \frac{1}{\mu} n_d \right\}] \quad (11)$$

로 구할 수 있다. 但, R_D 는 出力抵抗으로 $R_D = r_d + (1 + \mu)r_s$ 이다.

抵抗 r_s , r_d , r_g 의 熱雜音은 모두 게이트 入力의 等價雜音源 n_G 로 表現할 수 있으며, 그 크기는

$$\begin{aligned} \sqrt{|n_G|^2} &= \sqrt{|n_g + (1 + \frac{1}{\mu})n_s + (\frac{1}{\mu})n_d|^2} \\ &= \sqrt{4kT \left\{ r_g + (1 + \frac{1}{\mu})^2 r_s + \frac{r_d}{\mu^2} \right\} df} \end{aligned}$$

$$\approx \sqrt{4kT \left\{ r_g + \frac{(1 + \mu)R_D}{\mu^2} \right\} df}$$

if, $R_D \sim (1 + \mu)r_s$

$$\approx \sqrt{4kT \left\{ r_g + \frac{(1 + \mu)R_D}{\mu^2} \right\} df}$$

if, $R_D = \frac{\mu}{g_M}$, $r_d \ll r_s, 0$ (12)

JFET의 雜音特性은 게이트 入力抵抗 r_g 를 包含하는 경우, 一般적으로 게이트 入力部에 雜音電壓源

$$\sqrt{|n|^2} = \sqrt{4kT \left(r_g + \frac{\alpha}{g_M} \right) df} \quad (13)$$

이 있는 것으로 近似될 수 있다. 但, 이 때 α 値는

JFET가 飽和領域에서 動作할 때와 非飽和領域에서 動作할 때가 다르게 되고, 理論적으로는 α 는 非飽和의 경우는 1, 飽和의 경우는 0.7로 된다. 그러나, 飽和領域의 경우, 實際로는 $\alpha \sim 0.7$ 은 드물고, 大部分은 1~1.5이며, 좋지 못한 경우에는 2 이상이다.

靜電誘導 트랜지스터의 雜音源에 대한 近似式(12), (14)를 比較하면 알 수 있는 것처럼, 靜電誘導 트랜지스터의 熱雜音은 JFET와 同一한 式으로 나타내며, 그 α 値는 $\alpha = 1 + 1/\mu > 1$ 로 JFET와 같게 됨을 알 수 있었다.

靜電誘導 트랜지스터의 雜音이 게이트 抵抗 r_g 와 소스 抵抗 r_s 의 熱雜音源에 의한 것이라 할 경우(드레인 抵抗 r_d 는 매우 작으므로 無視한다), 그 雜音特性은 JFET와 같이 게이트 入力端에 雜音電壓源

$$\sqrt{|n_G|^2} = \sqrt{4kT(r_g + \frac{\alpha}{g_M})df} \quad (15)$$

여기서, g_M 은 靜電誘導 트랜지스터의 g_m 값

이 있는 것으로 나타낼 수 있다. 但, α 값은 JFET의 飽和領域에서의 理論값이 0.7인 것에 대하여, 靜電誘導 트랜지스터에서는 $\alpha = 1 + \frac{1}{\mu} > 1$ 로 되어, 약간 크게 되는 것이 豫想된다.

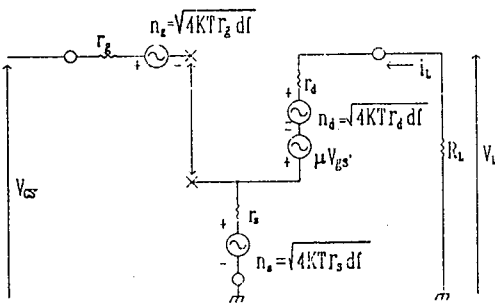


그림 7. 靜電誘導 포토 트랜지스터 雜音源 解析을 위한 等價回路

Fig 7. The equivalent circuit for the analyzing the noise component of the SIPT.

IV. 等價回路의 確認 實驗

1. 靜電誘導 트랜지스터 雜音 殘存成分의 出力 負荷依存性的의 檢討와 雜音源에 관한 考察

靜電誘導 트랜지스터를 初段 트랜지스터로서 使用할 경우, 信號源 抵抗 또는 出力負荷抵抗에 의하여 雜音 레벨이 어떻게 變化하는가가 回路設計上 重要하게 된다. 또한, 이들 抵抗値에 의한 雜音 레벨의 依存性으로부터 그 雜音源의 種類(電壓源인가, 電流源인가)나 그의 位置(게이트 側인가 드레인側인가)에 관한 情報가 얻어진다. 따라서, 雜音殘存成分의 雜音源의 種類等을 檢討하기 위하여, 특히 드레인 側에 있는 경우를 들어 考察하고자 한다.

그림 8에는 靜電誘導 트랜지스터의 等價回路에서의 드레인 側으로 雜音源이 混入될 수 있는 位置를 (a)~(e)로 나타냈다. 여기서, (a)는 信號電壓源 μV_{GS} 에 直列로 電壓源을 挿入한 것으로, 드레인 抵抗 r_d 의 熱雜音과 同一한 動作을 하며, (b)는 소스 抵抗 r_s 에 直列로 電壓源을 넣은 것으로 역시 r_s 의 熱雜音과 同一한 動作을, (c)의 位置에는 電壓源이 位置할 수 없다는 것은 明白하며, 電流源이 있다고 할 경우 이는 鳳-테브닌의 정리에 의하여 (a)의 位置에 있는 電壓源으로 置換可能하다. 따라서, (c)의 경우는 (a)의 경우와 等價이다. 또한, (d)의 位置는 雜音源이 있을 때는 (c)의 경우와 同一한 電流源이고, (b)의 位置에 電壓源이 있을 경우와 等價이다. 그런데, 그림 8의 等價回路는 그림 9와 같이 簡略化할 수 있으며, 그림 8 또는 9에서 (e)의 位置에 있는 雜音 電流源은 鳳-테브닌(Ho-Thevenin's theorem, 또는 等價電壓源의 定理)^[36]의 정리에 의해서 (e')의 位置에 있는 電壓源과 等價이다. 따라서, 그림 8과 9의 比較에서 알 수 있는 것처럼, (e)의 電流源은 (a)의 電壓源으로 나타낼 수 있다.

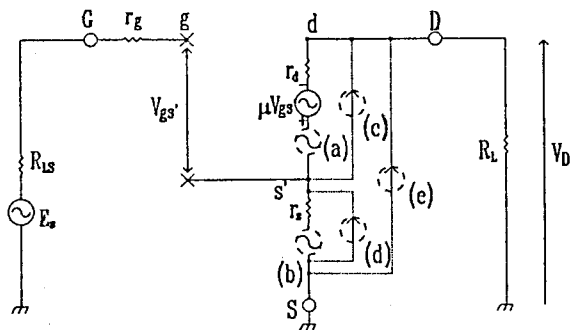


그림 8. 靜電誘導 포토 트랜지스터의 等價回路와 雜音源의 位置 (1)

Fig 8. The equivalent circuit the SIPT and the locations of the noise component (1).

以上 (a)~(e)의 各種의 경우에 대하여 考察하였지만, 어느것도 (a) 또는 (b)의 드레인 抵抗의 熱雜音과 同一하게 動作하는 雜音電壓源으로 나타낼 수 있다. 또한, 그 結果 雜音은 入力換算의 等價雜音抵抗으로 나타낼 수 있고, 出力負荷抵抗 R_L 의 크기에 따르지 않는다는 것을 豫想할 수 있다. 따라서, 殘存成分에 대한 出力負荷抵抗 R_L 의 影響은 작으며, 殘存成分의 雜音源이 드레인 側에 있다면, 드레인 抵抗 또는 소스 抵抗에 直列 電壓源으로서 挿入되어 그들의 熱雜音과 同一한 動作을 할 것으로 생각된다.

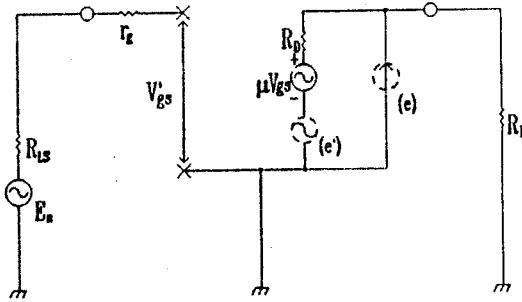


그림 9. 그림 8의 簡略한 等價回路
Fig. 9. The simple equivalent circuit of Fig 8.

2. 靜電誘導 트랜지스터 雜音 殘存成分에 있어서의 信號源 抵抗의 影響

靜電誘導 트랜지스터 雜音殘存成分의 原因을 考察할 뿐만 아니라, 靜電誘導 트랜지스터를 初段 트랜지스터로 使用할 경우에 있어서도, 이 殘存成分의 雜音源이 어떠한 形態 (電壓源인가, 電流源인가)로, 어디에 (게이트 側인가, 드레인 側인가) 있는가가 重要하게 된다. 本節에서는 殘存成分의 雜音源이 게이트 側에 있는 경우에 대하여 考察하고 信號源 入力피던스 R_{LS} 의 影響에 대하여 檢討한다.

그림 10에 나타낸 靜電誘導 트랜지스터의 等價回路에 있어서 게이트 側으로 雜音源이 混入되리라 생각되어 지는 位置를 (a)~(d)로 나타냈다.

- (a) 게이트 直列電壓源
이 경우는 等價雜音抵抗으로 信號源 抵抗 R_{LS} 의 크기에 따른 影響은 없다.
- (b) g - s 間 電流源
雜音電流를 i_n 이라 하면, 端子 g로 부터 左편의 回路를 鳳-테브닌의 정리에 의하면, (b)의 電流源은 마치 (a)의 位置에 크기

$$v_n = (r_r + R_{LS}) \times i_n \tag{16}$$

의 雜音電壓源이 있는 것과 같이 보인다. 따라서, 等價雜音抵抗을 r_{eq} '라 하면

$$\begin{aligned} r_{eq}(R_{LS})' &= \frac{1}{4kTdf} \times (r_g + R_{LS})^2 \times \overline{i_n^2} df \\ &= \frac{\overline{i_n^2}}{4kT} \times (r_g + R_{LS})^2 \end{aligned} \tag{17}$$

로 된다. 卽, 이 경우의 等價雜音抵抗值 r_{eq}' 는 信號源 抵抗 R_{LS} 에 따라 變化한다.

一般的인 雜音測定에서는 게이트 端子를 交流的으로 접지에 쇼트하고, $R_{LS}=0$ 으로 하여 測定한다. 따라서, 게이트 抵抗 r_g 가 작고, i_n 는 크지 않으며, 通常 이 雜音은 充分히 작아 測定되지 않는다. 그런데, 測定한 試料의 配線抵抗은 10Ω 以下라고 생각되므로 게이트 抵抗을 $r_g \approx 10\Omega$ 로 하여, 信號源 抵抗 R_{LS} 가 0Ω 일 때와 $1.2\text{ k}\Omega$ 일 때의 等價雜音值 r_{eq}' ($0\text{ k}\Omega$), r_{eq}' ($1.2\text{ k}\Omega$)를 비교하면

$$\frac{r_{eq}'(1.2\text{ K})}{r_{eq}'(0)} = \frac{(10 + 1.2\text{ K})^2}{10^2} = 1.5 \times 10^4 \text{ 배} \tag{18}$$

로 된다.

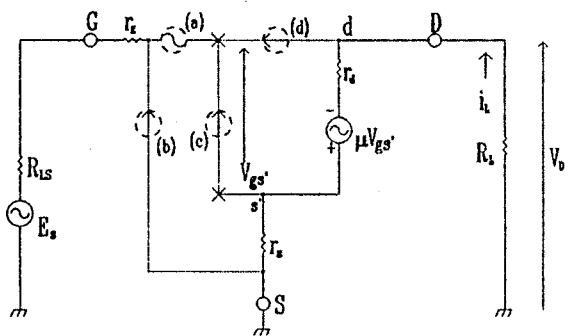


그림 10. 靜電誘導 트랜지스터의 等價回路와 雜音源의 位置 (2)

Fig 10. The equivalent circuit the SIPT and the locations of the noise component (2).

- (c) g - s' 間 電流源
雜音電流를 i_n 이라 하면 이 雜音電流에 관한 各 回路點에서의 電流와 電壓間에 다음의 方程式이 成立

한다.

$$\begin{aligned} \Delta v_{gs}' &= (r_g + R_{LS}) \times i_n + r_s(i_n - \Delta i_L) \\ \mu \times \Delta v_{gs}' &= r_s(\Delta i_L - i_n) + (R_L + r_d) \times \Delta i_L \end{aligned} \quad (19)$$

式(21)에서 R_L 間 電壓變化 Δv_D 는

$$\begin{aligned} \Delta v_D &= -R_L \times \Delta i_L \\ &= -R_L \times \frac{\mu(r_g + R_{LS}) + r_s(1 + \mu)}{r_L + r_d + r_s(1 + \mu)} \times i_n \end{aligned} \quad (20)$$

로 된다.

한편, 그림 10의 回路에서 Δv_D 의 入力換算等價 雜音抵抗值 r_{eq}' 는 $\mu \gg 1$, $r_d \ll r_s \ll R_L$ 일 경우

$$r_{eq}' \approx \frac{|i|_n^2}{4kT} \times (r_g + R_{LS} + r_s)^2 \quad (21)$$

로 되고, 信號源 抵抗值 R_{LS} 에 따라 變化한다.

(d) g - d 間 電流源

雜音電流을 i_n 라 하면, 이 雜音電流에 관한 各回路 點에서의 電流와 電壓의 사이에는 다음 方程式이 成立한다.

$$\begin{aligned} \Delta v_{gs}' &= (r_g + R_{LS}) \times i_n + r_s(i_n - \Delta i_L) \\ \mu \times \Delta v_{gs}' &= r_s(\Delta i_L - i_n) + R_L \times \Delta i_L + r_d(\Delta i_L - i_n) \end{aligned} \quad (22)$$

式(24)에서 R_L 間 電壓變化 Δv_D 는

$$\begin{aligned} \Delta v_D &= -R_L \times \Delta i_L \\ &= -R_L \times \frac{\mu(r_g + R_{LS}) + R_D}{r_D + R_L} i_n \end{aligned} \quad (23)$$

단, $R_D = r_d + (1 + \mu)r_s$ 를 使用하였다.

따라서, 入力換算等價雜音抵抗值 r_{eq}' 는

$$r_{eq}' = \frac{|i|_n^2}{4kT} \left(r_g + R_{LS} + \frac{R_D}{\mu} \right)^2 \quad (24)$$

로 나타낼 수 있다. 따라서, r_{eq}' 는 信號源抵抗 R_{LS} 에 따라 變化한다.

以上에서 처럼 殘存成分에 대한 信號源抵抗 R_{LS} , 出力負荷抵抗 R_L 의 影響은 작다. 殘存成分의 雜音源은 게이트 抵抗 r_g , 소스 抵抗 r_s 또는 드레인 抵抗 r_d 에 直列로 插入된 雜音電壓源으로 나타낸다고 생각되어진다. 또한, 殘存成分은 r_s 의 熱雜音과 같이, 入力換算等價雜音抵抗으로 나타낼 수 있다.

3. 靜電誘導 포토 트랜지스터의 入力 容量

撮像管 또는 MOS形 撮像素子の TV 카메라에 있어서 初段에 使用하는 JFET의 性能은 $(C_{ip} 2 \times r_{eq})^{-1}$ 로 比較된다. 3 極管 特性의 靜電誘導 트랜지스터에 있어서도 雜音 레벨은 等價雜音抵抗 r_{eq} 로 나타낼 수 있으므로, JFET와 同--하게 $C_{ip} 2 \times r_{eq}$ 로 比較 可能하다. 따라서, 이 比較 파라메터에 必要한 靜電誘導 트랜지스터의 入力容量 C_{ip} 와 入力抵抗 R_{ip} 의 電壓增幅率依存性을 테스트 時 周波數는 1MHz로 固定하고, 그림 11의 測定回路을 使用하여 $V_{GS}=0.0V$, $I_D=3mA$ 의 바이어스 條件으로 測定한 結果를 그림 12과 13에 나타냈다.

어드미턴스의 容量 C_{ip} 와 抵抗 R_{ip} 는 電壓增幅率 G 와 함께 거의

$$C_{ip}(1MHz) = 13.6pF + 3.11pF \times G \text{ 倍} \quad (25)$$

$$\frac{1}{R_{ip}}(1MHz) = \frac{1}{98K\Omega} + \frac{1}{290K\Omega} \times G \text{ 倍} \quad (26)$$

에 따라 變化하며, 이들의 式은 그림 14로 부터 구할 수 있다. 實際, R_{ip} 는 周波數特性을 갖는다고 생각되지만, 測定에 使用한 裝置에서는 $f=1MHz$ 固定으로 周波數特性은 測定할 수 없었다

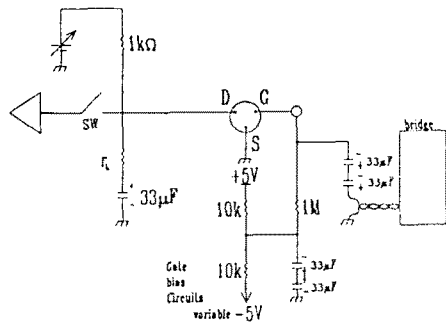


그림 11. 入力容量 測定回路

Fig. 11. The measurement circuit for the input conductance.

다음으로 드레인 抵抗 r_d 의 測定時 測定周波數는 1MHz 1點이지만, 그림 6의 等價回路的 값을 測定한다고 생각하면, 音聲用 靜電誘導 트랜지스터^[34]와 같이 r_s, r_d 가 各各 96.4Ω, 41.Ω이다. 그러나, 測定素子에 대하여서도 그림 15의 用量 C_{gs}', C_{gd} 를 구하면, 音聲用 靜電誘導 트랜지스터와 같이 C_{gd} 가 負로 된다고 하는 矛盾이 생긴다.

$$C_{ip} = C_1 + C_2 \times G \quad (27)$$

단, G 는 電壓增幅率

라 할 때, C_{gs}', C_{gd} 가 함께 正으로 되기 위하여서는

$$C_1 > C_2 > \frac{r_s}{r_s + r_d} C_1 \quad (28)$$

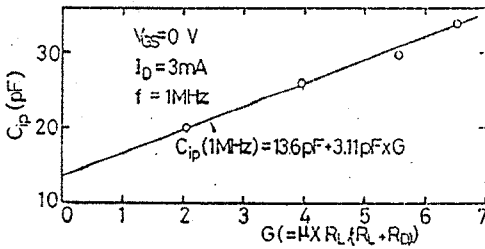


그림 12. 入力容量 C_{ip} 의 電壓增幅率 依存性
Fig 12. The dependence of the voltage amplification factor of the input conductance C_{ip} .

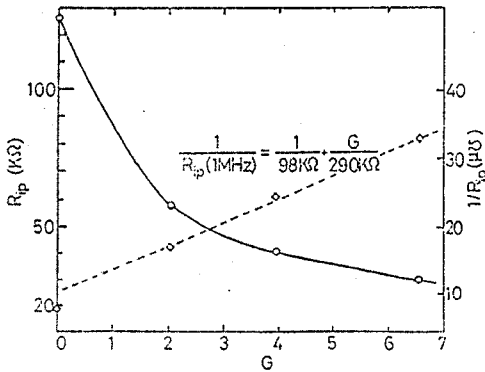


그림 13. 入力抵抗 R_{ip} 의 電壓增幅率 依存性
Fig 13. The dependence of the voltage amplification factor of the input resistance R_{ip} .

成立하지 않으면 안된다. r_s, r_d 값을 利用하면 式(30)은 $C_1 > C_2 > 0.96 \times C_1$ 로 되고, $C_2 \approx C_1$ 가 成立하지 않으면 안된다. 따라서, $C_1 - C_2 = 13.6pF - 3.11pF = 10.49pF$ 은 게이트의 配線容量等 靜電誘導 트랜지스터 動作에는 直接 關與하지 않는 容量成分이 주어지고 있다고 생각된다.

結局, 入力容量 C_{ip} (1MHz)은 $R_L=0\Omega$ ($V_{GS}=0V$, $I_D=3mA$, 1MHz)일 때 13.6pF이며, 게이트 配線等 靜電誘導 트랜지스터 動作에 直接 關與하지 않는 用量이 約 10pF이라고 생각되어 진다. 또한, 入力 콘덕턴스는 $R_L=0\Omega$, 1MHz일 때 約 1/98kΩ이며, 드레인-게이트間에도 約 1/290kΩ의 콘덕턴스 ($R_L=0\Omega$, 1MHz)가 있는 것처럼 보인다.

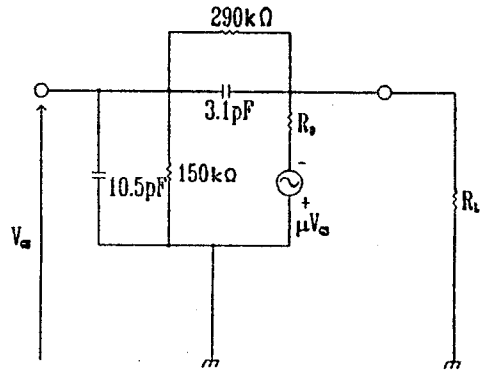


그림 14. 靜電誘導 포토 트랜지스터 入力 어드미턴스 等價回路

Fig 14. The equivalent circuit of the input admittance of the SIPT.

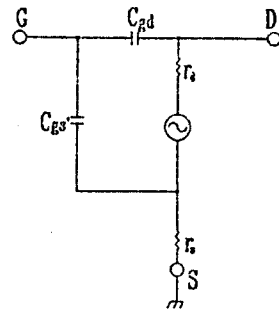


그림 15. 容量成分 解析을 위한 等價回路
Fig 15. The equivalent circuit for the analyzing of the conductance component.

V. 結論

靜電誘導 포토 트랜지스터의 低雜音化를 檢討하기 위하여서는 그 雜音 모델이 重要하게 되는데, 가장 單純한 雜音 等價回路는 動作原理에서 豫想되는 것으로 雜音源은 드레인 電流 I_D 의 산탄 雜音이고, 드레인-소스間에 電流源의 形態로 挿入된 形態이다. 그리고, 靜電誘導 트랜지스터 動作原理에 의한 雜音 모델에서 測定한 雜音의 實測値에서 구한 雜音 電流源의 크기와 드레인 電流 I_D 로 부터 구한 산탄 雜音 레벨을 比較하면 實測値는 산탄 雜音보다 相當히 작게 되어 測定에서의 動作點은 本來의 靜電誘導 트랜지스터 動作을 하는 領域으로 부터 離脫되어 있으며, 正體 不明의 負歸還 效果에 의하여 산탄 雜音이 低減되고 있었다.

산탄 雜音低減原因 解析을 위한 소스 抵抗 r_s 가 添加된 等價回路에서는 소스 抵抗 r_s 의 歸還效果로 因하여 산탄 雜音은 $\sqrt{r_d(r_d + r_s + R_L) / R_D(R_D + R_L)}$ 倍로 低減되며, 內部抵抗 r_s, r_d 의 測定을 위한 等價回路에서는 소스 接地 靜電誘導 트랜지스터의 入力 어드미턴스 $Y_{ip} = (1/R_{ip}) + j\omega C_{ip}$ 로 부터 소스 抵抗 r_s 와 드레인 抵抗 r_d 를 구하는 計算式을 誘導하였다.

靜電誘導 포토 트랜지스터 雜音解析을 위한 等價回路에서는 靜電誘導 트랜지스터의 雜音이 게이트 抵抗 r_g 와 소스 抵抗 r_s 의 熱雜音源에 의한 것이라 할 경우 (드레인 抵抗 r_d 는 매우 작으므로 無視한다), 그 雜音特性은 JFET와 같이 게이트 入力端에 雜音電壓源이 있는 것으로 나타낼 수 있으며, α 값은 JFET의 飽和 領域에서의 理論값이 0.7인 것에 대하여, 靜電誘導 트랜지스터에서는 이보다 若干 크게 되는 것이 豫想된다.

等價回路의 確認 實驗에서 殘存成分에 대한 出力 負荷抵抗 R_L 의 影響은 작으며, 殘存成分의 雜音源이 드레인側에 있다고 하면, 드레인 抵抗 또는 소스 抵抗에 直列 電壓源으로서 挿入되어 그들의 熱雜音과 同-한 動作을 할 것으로 생각되므로, 殘存成分에 대한 信號源抵抗 $R_{L,S}$, 出力負荷抵抗 R_L 의 影響은 작으며, 殘存成分의 雜音源은 게이트 抵抗 r_g , 소스 抵抗 r_s 또는 드레인 抵抗 r_d 에 直列로 넣은 雜音電壓源으로 나타낼 수 있어, r_s 의 熱雜音과 같이 入力換算等價雜音抵抗으로 表現할 수 있다.

入力容量 C_{ip} (1MHz)은 $R_L=0\Omega$ ($V_{GS}=0V, I_D=3mA, 1MHz$)일 때 13.6pF이며, 게이트 配線等 靜電誘導 트랜지스터 動作에 直接 關與하지 않는 用量이 約 10pF이

라고 생각되어 지며, 入力 콘덕턴스는 $R_L=0\Omega, 1MHz$ 일 때 約 $1/98K\Omega$ 이며, 드레인-게이트間에도 約 $1/290K\Omega$ 의 콘덕턴스 ($R_L=0\Omega, 1MHz$)가 있는 것처럼 보인다.

VI. 參考文獻

- [1] Y. Watanabe and J. Nishizawa, Japanese Patent 205 068, published no. 28-6077, Dec.20, 1950.
- [2] J. Nishizawa, T. Terasaki, and J. Shibata, "Field Effect Transistor vs Analog transistor(Static Induction Transistor)," IEEE Trans. on Electron Devices, vol. ED-22, No.4, pp.185-197, 1975.
- [3] J. Nishizawa and K. Nakamura, "Characteristics of new thyristor," Proc. 8th Conf. on Solid State Devices(Tokyo, 1976) pp.193-194, 1976.
- [4] Y. Mochida, J. Nishizawa, T. Ohmi, and R.K. Gupta, "Characteristics of Static Induction Transistors: Effects of Series Resistance," IEEE Trans. on Electron Devices, vol. ED-25, No.7, pp.761-767, 1978.
- [5] I. Bencuya, A. I. Cogan, S. J. Butler, and R.J. Regan, "Static induction transistors optimized for high voltage operation and high microwave power output," IEEE Trans. on Electron Devices, vol. ED-32, pp.1321-1327, 1985.
- [6] M. Kotani, Y. Higaki, M. kato, and Y. Yukimoto, "Characteristics of high-power and high-breakdown voltage static induction transistors with the high maximum frequency of operation," IEEE Trans. on Electron Devices, vol. ED-29, no.2, pp.194-198, 1982.
- [7] J. Nishizawa, "Static induction transistor," in Semiconductor Science and Technology, vol.13. Tokyo: Kogyo Chosakai, ch. 6, pp.137-157, 1975.
- [8] J. Nishizawa and B. M. Wilamowski, "Static induction logic-A single structure with very low switching energy and very high packing density," Proc. 8th Conf. on Solid State Devices (Tokyo, 1976), pp.53-54, 1976.
- [9] J. Nishizawa, N. Takeda, and T. Ohmi, "High Speed Mode Logic of Static Induction

- Transistor - SITCML," IEEE MTT First Specialty Conf. on Gigabit Logic for Microwave Systems, Orlando, USA, pp.65-72, 1979.
- [10] J. Nishizawa, T. Tamamushi, Y. Mochida, and T. Nonaka, "High Speed and High Density Static Induction Transistor Memory," IEEE J. Solid-State Circuits, vol. SC-13, pp. 622-633, 1978.
- [11] J. Nishizawa: Pending US Patent Application serial No. 878441(Feb.1978) correspondig to 6 Japanese Patent Application (Feb. to July,1977).
- [12] N. Koike, I. Takemoto, K. Satoh, S. Hanamura, S. Nagahara, and M. Kubo, "MOS area sensor: Part I -Design consideration and performance of an n-p-n structure 484×384 element color MOS imager," IEEE Trans. on Electron Devices, vol. ED-27, No.8, pp.1676-1681, 1980.
- [13] A.Yusa, "高感度固體撮像技術," テレビジョン學會誌, vol.42, No.8, pp.787-793, 1988.
- [14] 安藤文彦ほか, "増幅形固體撮像素子," テレビジョン學會, 技術報告 ED1005, pp.55-60, 1986.
- [15] 安藤文彦ほか, "増幅形高感度固體撮像素子AMI," NHK 技報 R&D, No.1, pp.8-15, 1988 5月.
- [16] 安藤文彦ほか, "増幅形固體撮像素子AMIの諸特性," テレビジョン學會, 全國大會 4-3, 1987.
- [17] 安藤文彦ほか, "増幅形固體撮像素子AMI," テレビジョン學會誌, vol.41, No.11, pp.95-102, 1987.
- [18] 安藤文彦ほか, "増幅形固體撮像素子AMIのFPN解析," テレビジョン學會, 技術報告 12, pp.55-60, 1986.
- [19] 安藤文彦ほか, "25萬畫素増幅形素子," 昭63信學春全大, o-137, 1988.
- [20] Y. Watanabe and J. Nishizawa, Japanese Patent 205 068, published no. 28-6077, Dec.20, 1950.
- [21] J. Nishizawa, "Static induction transistor," in Semiconductor Science and Technology, vol. 13, Tokyo: Kogyo Chosakai, ch.6, pp.137-157, 1975.
- [22] S. Gustafsson, R. Sundblad, and C. Svensson, "Noise behavior of a static induction transistor between 77K and 300K," Solid-State Electron, vol.30, NO.4, pp.439-443, 1987.
- [23] J. Nishizawa, "Static induction transistor," in Japan Annual Reviews in Electronics, Computers and Telecommunications(JARECT), Semiconductor Technologies. New York: OHM and North Holland, pp.201-219, 1982.
- [24] J. Nishizawa, T. Tamamushi, and S. Suzuki, "SIT image converter," JARECT, Semiconductor Technologies, vol.8, New York: OHM and North Holland, pp.219-243, 1983.
- [25] A. Yusa, J. Nishizawa, M. Imai, H. Yamada, J. Nakamura, T. Mizoguchi, Y. Ohat, and M. Takayama, "The operational characteristics of a static induction transistor(SIT) image sensor," in IEDM Tech. Dig., pp.440-443, 1985
- [26] T. Nakamura, K. Matsumoto, K. Satoh, S. Hanamura, and A. Yusa, "A new MOS image sensor operating in a nondestructive readout mode," in IEDM Tech. Dig., pp.353-356, 1986.
- [27] 中村ほか, "ゲート蓄積形 MOS phototransistor image sensor," テレビジョン學會, 全國大會 3-7, 1986.
- [28] T. Yamamoto, T. Nakamura, and Y. Oh-ishi, "Analysis of MOS Phototransistor Operation by 2-D simulation Using Cylindrical Coordinates," in IEDM Tech. Dig., pp.644-647, 1987.
- [29] 中村ほか, "10 μ m畫素CMDイメージャ," テレビジョン學會, 全國大會 4-4, pp.69-70, 1987.
- [30] 森田ほか, "CMDの高速驅動化検討," テレビジョン學會技術報告, vol.11, no.28, pp.7-12, 1987.
- [31] J. Nishizawa, T. Tamamushi, and T. Ohmi, "Static Induction Transistor Image Sensors," IEEE Trans. on Electron Devices, vol. ED-26, No.12, pp.1970-1977, 1979.
- [32] T. Ohmi, T. Tamamushi, and J. Nishizawa, "Non-Destructive Image Sensor," in IEDM Tech. Dig., pp.350-354, 1980.
- [33] 木内雄二, イメージセンサの基礎と應用, 日刊工業新聞社, 東京, 1991.
- [34] 持田, 東北大學 博士學位論文, 音聲増幅器用靜電誘導トランジスタに關する 研究
- [35] 金鍾和, '93 공모과제 최종보고서, 靜電誘導 포토

트랜지스터의 雜音原因分析, 1995.2.

- [36] 田中勝廣, 提坂秀樹, 回路技術者のための等價回路,
日本理工出版會, 東京, p.23, 1984.

著 者 紹 介



김종화

1958년 3월 7일생. 1983년 조선대학교 전자공학과 졸업(학사). 1985년 조선대학교 대학원 전자공학과 졸업(석사). 1989년 일본 동북대학교 대학원 공학연구과 전자공학전공(박사). 1991년~현재 목포대학교

공과대학 컴퓨터공학과 조교수. 주관심분야 : 광소자, 저온물리, 파워 소자, 마이크로파 소자, 마이크로프로세서 설계 및 응용.