

## 대역통과여파기 특성을 갖는 통신위성중계기용 Ku-Band 저잡음증폭기의 설계 및 제작

正會員 林 鍾 植\* 正會員 金 南 泰\* 正會員 朴 光 亮\* 正會員 金 在 明\*

### Design of Ku-Band Low Noise Amplifiers including Band Pass Filter Characteristics for Communication Satellite Transponders

Jong Sik Lim\*, Nam Tae Kim\*, Kwang Ryang Park\*,  
Jae Moung Kim\* *Regular Members*

#### 要 約

본 논문에서는 통신위성중계기의 송, 수신 신호의 크기에 따른 안테나부의 시스템 특성을 고려하여 대역통과여파기 형태의 이득특성을 갖는 저잡음증폭기를 설계, 제작하였다. 한 예로써, 위성통신용 수신주파수인 14.0~14.5GHz에서 2단 저잡음증폭기와 4단 증폭기를 설계, 제작하였다. 제작된 2단 저잡음증폭기는 대역내에서  $20.3\text{dB} \pm 0.1\text{dB}$ 의 이득,  $1.44\text{dB} \pm 0.04\text{dB}$ 의 잡음지수, 송신주파수 대역(12.25~12.75 GHz)에서 14dB의 Rejection을 보여주었다. 이 저잡음증폭기는 이득, 잡음지수, 군지연 특성면에서 모두 설계치와 잘 일치하였다. 또한 제작된 4단 증폭기는 42dB 이상의 이득에  $\pm 0.25\text{dB}$  이내의 평탄도를 보여주었고, 송신주파수 대역에서의 Rejection은 28dB로 측정되었다.

본 논문에서 제작된 협대역 저잡음증폭기는 위와 같은 송신대역 Rejection 특성으로 인하여 중계기의 수신부 입력여파기와 주파수변환부내의 여파기의 설계 사양을 완화시키고 설계 및 제작비용을 낮출 수 있다.

#### ABSTRACT

In this paper, the Low Noise Amplifier(LNA) is designed and fabricated to include a band pass filter characteristics considering the antenna system characteristics according to the transmitting and receiving signal level of communication satellite transponder. As an example, a 2-stage low noise amplifier and a 4-stage amplifier are designed, fabricated and measured at 14.0~14.5GHz of receiving frequency band. This fabricated LNA has shown the gain with very good flatness within pass-band, and its gain decreases rapidly out of band resulting in suppression of the transmitting

\*韓國電子通信研究所

Electronics And Telecommunications Research Institute

論文番號 : 93245

接受日字 : 1993年 12月 17日

signal power leakage. It has shown the  $20.3\text{dB} \pm 0.1\text{dB}$  of pass-band gain, the  $1.44\text{dB} \pm 0.04\text{dB}$  of noise figure and the  $14\text{dB}$  rejection out of band( $12.25\sim 12.75\text{GHz}$ ). The gain, flatness, noise figure and group delay of this 2-stage LNA satisfactorily met the simulation results. And the fabricated 4-stage amplifier has shown the more than  $42\text{dB}$  of pass-band gain, the  $\pm 0.25\text{dB}$  of flatness and the  $28\text{dB}$  of the rejection effect for transmitting power leakage.

The 2-stage LNA and 4-stage amplifier, in this paper, will bring a design margin for the input filter and also result in the system cost reduction.

## I. 머리말

통신수요가 날로 증가함에 따라서 위성을 이용한衛星, 방송도 갈수록 중요성이 커지고 있다. 위성은衛星, 방송 목적외에도 과학 실험, 탐사, 기상, 군사 목적등에서 비교될 수 없는 중요성을 지니고 있기 때문에, 선진국은 물론 몇몇 종, 후진국에서 조차 위성을 보유하고 있다. 우리나라로 1995년에 무궁화 위성을 발사함으로써 위성을 이용하여 필요한 통신 및 방송서비스를하게 된다. 통신, 방송 복합위성인 무궁화호는 상향(Uplink)  $14\text{GHz}$ 대, 하향(Downlink)  $12\text{GHz}$ 대에 통신용(FSS)  $500\text{MHz}$ , 방송용(DBS)  $300\text{MHz}$ 의 대역폭(BandWidth)을 갖는다.

저잡음증폭기는 수신시스템의 앞부분에 위치하여 신호를 증폭시키면서 동시에 시스템에서 부가되는 잡음을 최소로 하는 역할을 한다. 특히 인접한 주파수 대역의 다수의 신호가 인가될 수 있는 시스템에서 저잡음증폭기의 이득 특성은 매우 중요한 역할을 한다. 만약 저잡음증폭기의 이득이 넓은 주파수 대역에 걸쳐서 나타난다면(광대역 이득 특성), 원하는 통과 대역 이외의 신호도 증폭된다. 물론 증폭기 전후에 위치한 여파기들이 원하는 통과대역의 신호만을 걸러주겠으나 근접주파수에 대한 Rejection특성이 매우 급격해야만 한다는 제약이 뒤따르게 된다.

대부분의 위성중계기에는 송, 수신단이 같이 연결되어 있는 디아플렉서(Diplexer)가 있다. 디아플렉서를 통과하는 수신출력은 극히 적은 반면에 송신출력은 매우 크다. 그런데 디아플렉서의 격리특성(Isolation)이 이상적이지 못함으로 인하여, 수신단으로 누출되는 송신신호의 크기가 수신신호에 비하여 매우 크다. 누출되는 송신신호를 억압하기 위하여 수신단의 저잡음증폭기 전후 또는 주파수변환부에 위치한 여파기들은 매우 큰 Rejection 특성을 가져야 한다. 이것은 여파기의 단수를 증가시켜서 해결할 수

있지만, 이렇게 했을 경우 설계 및 제작 비용의 증가는 물론이고, 여파기의 설계시 Trade-Off로 인한 삽입손실이 커지므로 시스템의 잡음지수가 나빠지는 결과를 가져온다.[15]

본 논문에서는 이런 문제의 해결책의 하나로 저잡음증폭기의 이득특성이 대역통과여파기의 통과특성 형태와 같도록 설계하였다. 만약에 저잡음증폭기가 원하는 통과대역( $14.0\sim 14.5\text{GHz}$ )에서만 평탄한 이득특성을 내어주고 통과대역외에서는 급격히 이득이 줄어드는 대역통과여파기의 특성을 지닌다면, 송신주파수대역( $12.25\sim 12.75\text{GHz}$ )에서 저잡음증폭기 전후의 여파기의 Rejection 사양이 그만큼 완화될 수 있고 손실도 줄일 수 있을 것이다.

본 논문에서는 통신위성 중계기 시스템에서 송, 수신 출력의 크기에 대한 시스템의 특성을 분석하고 대역통과여파기 형태의 통과특성을 갖는 저잡음증폭기가 시스템에서 갖는 효과를 살펴 보았다. 그리고 실제로 저잡음증폭기를 설계 및 제작하여 대역통과여파기 형태의 이득을 얻었다. 본 연구에서 설계, 제작된 저잡음증폭기는 대역외에서의 불요파 차단효과와 대역내에서의 우수한 이득 및 평탄도를 얻음으로써 중계기시스템 성능의 효율을 높이고, 시스템내의 다른 부품을 설계할 때 설계사양을 완화시키고 Margin을 높이는데 기여한다. 또한 설계 사양과 요구되는 신뢰도(Reliability)가 까다로운 위성중계기의 부품을 설계하는데 있어서 실험 결과와 설계 결과와의 오차를 최소로 함으로써 Tuning의 간소화 또는 불필요화를 통한 비용의 절감에 목적이 있기도 하다.

## II. 위성중계기의 안테나부와 신호의 크기

지구국 장비나 또는 일반적으로 지상에서 이용되

는 여러가지 통신시스템의 경우 질량에 대한 제한조건이 심하지 않으나 위성체 및 위성의 탑재장치를 설계, 제작하는데 있어서 가장 중요하게 고려하여야 할 사항중 하나가 질량이다. 동일한 성능을 지닌다면 가벼울수록 발사비용이나 위성체 운용에 있어서 유리하다. 따라서 대부분의 위성중계기는 하나의 안테나가 송, 수신 겸용으로 쓰이고 있으며 이를 위해 안테나부에 송, 수신 신호의 경로를 분리시켜 주는 디플렉서(Diplexer)가 있다.

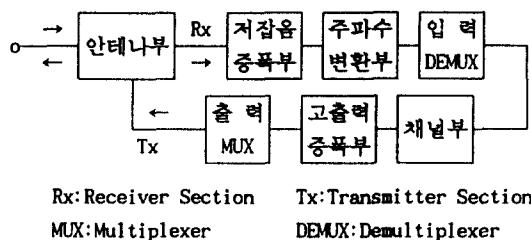


그림 1. 위성중계기의 구성도

Fig. 1. Block diagram of satellite transponder

〈그림 1〉은 일반적인 위성중계기의 구성을 간략히 나타낸 것이다. 이 그림에서 알 수 있듯이 안테나부에 수신부와 송신부가 같이 연결되어 있다. 안테나에서 수신된 상향 신호는 저잡음증폭부와 주파수변환부를 거쳐서 하향주파수 신호로 바뀐다. 멀티플렉싱(Multiplexing)된 여러 채널의 신호가 같이 수신되므로 디멀티플렉싱(Demultiplexing)한 채널부에서 각각의 채널로 분리한다. 그 다음에 송신을 위한 고출력증폭부를 통과하게 되고 다시 멀티플렉싱(Multiplexing)된 후에 안테나부에 신호가 가해진다. 따라서 안테나부는 항상 송수신 신호가 같이 가해질 수 있으므로 이 두신호의 분리를 위한 디플렉서를 필요로 한다.

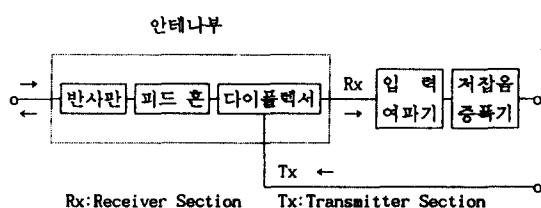


그림 2. 위성중계기의 안테나부에 대한 구성도

Fig. 2. Block diagram of trasponder antenna system

〈그림 2〉는 안테나부를 구성하는 부품들을 더 자세히 나타낸 그림이다. 반사판(Reflector)을 통해서 들어온 수신신호는 피드 혼(Feed horn)을 거친 후에 송, 수신 경로를 분리해주는 디플렉서를 통과하게 된다. 동시에 고출력 증폭부와 출력 MUX부를 통과한 송신 신호도 디플렉서와 피드 혼을 거친 후에 공간상에 전파된다.

자유 공간에서 송신과 수신의 두 지점간의 경로 손실  $L_s$ 는 식 (1)과 같이 나타낼 수 있다. 여기서  $\lambda$ 는 1파장의 길이이고,  $d$ 는 두 지점간의 거리이다. 정지위성과 지구국간의 거리가 약 36,000km이므로 위성통신용 주파수인 14/12GHz대에서 두 지점간의 경로손실을 식 (1)을 이용하여 계산해보면 약 206dB정도이다.[1]

$$L_s = \left( \frac{4\pi d}{\lambda} \right)^2 \quad (1)$$

지구국에서의 출력 전력과 자유공간에서의 경로손실 및 송수신 안테나의 이득을 고려할 때 중계기에서 들어가는 수신신호의 크기는 약 -60dBm ~ -80dBm 정도이다. 동시에 디플렉서에 인가되는 송신출력은, 고출력 증폭부의 출력 용량에 따라 다르겠으나, 통신중계기의 경우에 약 40dBm정도이다. 안테나부에서 각 위치에서의 송, 수신 신호의 크기 비교를 위

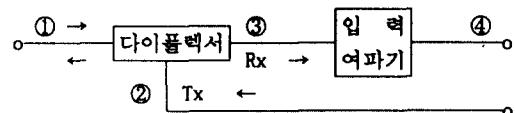


그림 3. 송, 수신 신호의 크기 비교를 위한 구성도

Fig. 3. Block diagram for comparing input and output power level in antenna system

표 1. 안테나부의 각 위치에서의 송, 수신 신호의 크기(dBm)  
 Table 1. Input and output power level (dBm) at each point in antenna system

	다이플렉서 수신입력단	다이플렉서 송신입력단	다이플렉서 수신출력단	입력여파기 출력단
Port 번호	①	②	③	④
14GHz대 수신신호	-80~-60	-	-80~-60	-80~-60
12GHz대 송신신호	-	40	-40	-120

하여 <그림 3>에 ①부터 ④까지 네 개의 위치가 표시되어 있다. 그리고 이에 대한 송, 수신 신호의 크기가 <표 1>에 정리되어 있다.

이상적인ダイオーディオ라면 송, 수신 신호가 완벽하게 분리되겠으나 실제로는 그렇지 못하다.ダイオーディオ의 송, 수신 격리도(Isolation)가 매우 우수해야만 한다는 사양(Specification)이 만족될 때 80dB정도 이므로 최소한  $-40\text{dB}$  이상의 송신출력이 수신단으로 인가된다는 것을 의미한다. 이때ダイオーディオ의 송신단에 미치는 수신신호의 영향은 그 크기가 비교될 수 없을만큼 작으므로 별다른 의미가 없다.ダイオーディオ를 통하여 수신단으로 건너온 송신신호(약  $-40\text{dBm}$ )는 아직도 수신신호에 비하여 엄청나게 커다란 신호이다. 이 문제를 해결하기 위하여 위성중계기에서는 저잡음 증폭기 앞에 있는 입력여파기(Input Filter)나 주파수변환부내의 대역통과여파기를 이용한다. 따라서 수신단에 쓰이는 여파기들은 송신주파수에서 최소한  $40\text{dB}$ 보다 훨씬 큰 Rejection 특성을 가져야 한다. 하지만 더욱 커다란 Rejection 특성을 가질수록 여파기의 단수가 증가하기 때문에 설계 및 제작 비용이 많이 들고, 동시에 입력여파기 및ダイオーディオ 설계시 Trade-Off로 인한 손실이 증가하여 수신단의 잡음 지수에 그대로 반영되므로 시스템의 잡음지수가 증가하는 단점을 안게 된다. 위성중계기의 경우 대개  $80\text{dB}$ 의 Rejection을 갖도록 규정되는데, 이 때 6단 이상의 Chebyshev 여파기를 설계하면  $1\text{dB}$ 에 달하는 손실이 생겨서 잡음지수에 커다란 손해를 준다.

또한ダイオーディオ나 입력 여파기의 특성이 좋지 못하여 수신 신호의 크기가 송신 신호보다 비슷하거나 조금밖에 크지 못할 경우, 통과대역 이외의 주파수 대역의 캐리어(Carrier)가 증폭되어 저잡음증폭기의 동작점이 포화점에 조금이라도 가까워지고, 또 저잡음증폭기 뒷단에서 혼합기를 거친후 커다란 신호의 스파리어스(Spurious) 성분이 중간주파수(IF) 근처에 생길 수도 있다. 따라서 원하는 통과대역에서만 이득을 갖고, 통과대역 밖에서는 급격히 이득이 감소하는 특성을 지닌 증폭기는 중계기 시스템 구성에서 다른 부품의 설계 사양을 완화시키면서 비용을 내릴 수 있을 뿐만 아니라, 원하는 대역에서만 이득을 가지므로 시스템의 효율을 높이는데 매우 유용하다고 할 수 있다.

### III. 저잡음증폭기의 설계

#### 1. 소자 선정 및 정합회로의 설계

통신 시스템에서 신호대 잡음비(SNR)를 개선하는 방법중 하나가 저잡음증폭기에서 부가되는 잡음을 최소로 하는 방법이다. 저잡음 특성을 얻기 위해서는 증폭기의 첫째단을 설계할 때 저잡음 특성이 우수한 소자를 사용해야 한다. 최근에 널리 사용되는 소자들은  $14\text{GHz}$ 대에서 잡음지수  $1\text{dB}$  미만의 우수한 특성을 지닌 것들이 많다. 본 논문에서는 첫째 단에 저잡음 소자로 널리 사용되고 있는 Fujitsu사(社)의 FHX04LG를 사용하고, 둘째 단에 저잡음 및 일반목 적용으로 많이 쓰이는 FHX35LG를 이용하여 2단 증폭기를 설계하였다. 이 소자들은 이미 우주비행증명된(Space-Qualified) FHX04FA 및 FHX35FA와 특성이 같으면서 상업용으로(Commercially) 판매되고 있는 것들이므로 본 논문의 저잡음증폭기용으로 선택되었다. 이 소자들의 S-파라미터와 잡음 파라미터들은 그간의 실험경험들을 통하여 신뢰성이 높다고 판단되었으므로 data sheet에 주어진 것을 그대로 이용하였다.

<그림 4>는 2단 저잡음증폭기의 구성도를 보여주고 있다. 정합회로를 위치한 순서대로  $M_1$ ,  $M_2$ ,  $M_3$ , 각 단의 이득과 잡음지수를 각각  $G_1$ ,  $G_2$ ,  $F_1$ ,  $F_2$ , 각 단자에서 바라본 반사계수를 각각  $\Gamma_{s1}$ ,  $\Gamma_{L1}$ ,  $\Gamma_{s2}$ ,  $\Gamma_{L2}$ 라 표시하였다.

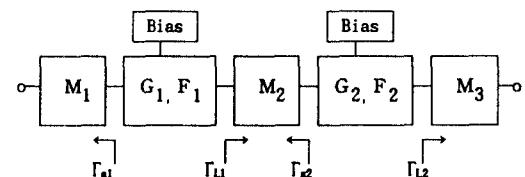


그림 4. 2단 저잡음증폭기의 구성도

Fig. 4. Block diagram of 2-stage low noise amplifier

<그림 4>에서 입력 정합회로  $M_1$ 은 저잡음을 위하여 설계된다. 대부분의 GaAs FET나 HEMT 소자의 경우, Smith Chart상에 가용 이득원과 잡음지수원을 그리면 중심이 일치하지 않는다. <그림 5>는 FHX04LG의 이득원과 잡음지수원을  $14.25\text{GHz}$ 에서 Smith 도표에 그려놓은 그림이다. 이 그림에서 최소잡음과 최대이득을 낼 수 있는 정합점(Matching Point)의 위

치가 서로 다름을 알 수 있다. 따라서 첫째 단의 입력 측에서 저잡음만을 위하여 정합회로를 꾸밀 경우에 이득과 입력 반사계수에서 손해를 보게 된다.

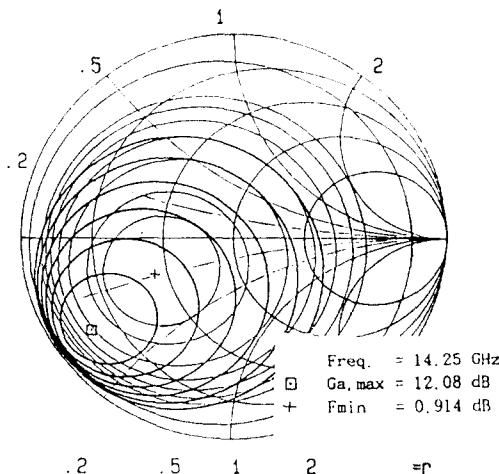


그림 5. 14.25GHz에서 FHX04LG의 이득원과 잡음지수원  
Fig. 5. Gain circles and noise figure circles of FHX04LG at 14.25GHz

입력 정합회로  $M_1$ 은 잡음 지수와 이득의 형태를 결정하는데 매우 중요하다. 먼저 대역내에서 이득원과 잡음지수원을 Smith 도표에 그린다. 그 다음에 적절한 정합점( $\Gamma_{sl}$ )을 선택한 후에 Smith도표의 중심으로부터 이 곳까지 정합회로를 꾸며 준다. 첫째 단의 입력측 정합회로에서의 손실은 꼰 잡음지수의 증가와 직결되므로 회로의 복잡함을 피하기 위하여 본 논문에서는 단일 Stub를 이용하였다.

$M_2$ 는 단간(Interstage) 정합회로인데  $\Gamma_{sl}$ 과 S-파라미터의 관계로부터 계산된  $\Gamma_{L1}$ 과  $\Gamma_{s2}$ 를 이용하여 설계하게 된다.[2-5]  $M_2$ 는  $M_1$ 과 함께 이득의 형태를 결정하는데 중요하므로 설계시 Tuning 및 Optimization을 할 때 충분히 고려되어야 한다. 제 2단의 입력측 정합회로는 잡음지수에 대한 기억이 첫단보다 낮으므로 높은 이득을 얻도록 설계한다.

S-파라미터에 의하여 계산되는 FET나 HEMT의 이득은 주파수가 높아질수록 낮아지는 것이 일반적이다. 대역내에서 평탄한 이득을 얻을려면 대역내에서 필요한 각 주파수에 대한 일정이득곡선(Constant Gain Circles)을 그려서 적합한 점을 취하여 정합회로를 꾸며주어야 한다. 정합회로를 꾸밀 때는 Short

Stub보다는 Open Stub를 이용하는 것이 제작이 쉽고, 필요할 때 Tuning을 쉽게 할 수 있어서 본 논문의 저잡음증폭기를 설계할 때도 Open Stub를 이용하였다.

단일 Stub를 사용하면 중심주파수에서 정합회로를 꾸몄다 하더라도 정합을 이루는 주파수의 범위가 다소 넓어지는 경향이 있다. 다시 말하면 Smith 도표에서 통과 대역을 벗어나면서 부정합(Mismatching)이 쉬워지 않고 완만하다는 것을 뜻한다. 따라서 통신위상 중계기의 14GHz대 수신대역은 물론이고 12GHz 대 송신대역에서도 상당히 큰 이득을 갖게 된다.  $M_2$ 를 단일 Stub로 설계하였을 때 2단 증폭기에 대한 시뮬레이션 결과를 <그림 6>에 나타내었다. 12.5GHz에서의 이득이 14.25GHz에서의 이득과 5dB 정도의 차이가 있으나, 본 논문에서 요구하는 대역통과여파기의 통과특성과 같은 형태의 이득특성에는 미치지 못하고 있다.

단일 Stub로 만족한 결과를 얻지 못하였으므로 본 논문에서는 원하는 통과대역에서만 정합이 이루어지고 대역밖에서는 급격한 부정합이 이루어지도록 하기 위하여  $M_2$ 를 이중 Stub로 설계하였다. 이중 Stub를 사용한 정합회로는 단일 Stub를 사용한 경우에 비하여 대역밖에서는 급격한 부정합을 유발할 수 있으므로 이득이 급격히 떨어지도록 할 수 있다.  $M_2$ 를 이중 Stub로 설계하였을 때 2단 증폭기에 대한 시뮬레이션 결과를 역시 그림 <그림 6>에 나타내었다. 단일 Smith로 했을 때보다 이득 특성의 형태가 크게 개선되었음을 알 수 있다.

정합회로를 설계할 때는 수시로 Smith 도표를 그려서 통과대역에서 증폭소자의 잡음지수원과 이득원, 그리고 현재 정합회로에 의한 반사계수를 확인해야 한다. 그래야만 정합회로를 설계하는 도중에 이득 및 잡음지수의 예측과 설계시 Tuning이 가능하여, 설계 후에 최적화 작업(Optimization)이 불필요하거나 또는 필요하더라도 매우 간단하게 되기 때문이다.

출력 정합회로  $M_3$ 는  $\Gamma_{L2}$ 를 이용하여 설계한다. 전체 잡음지수에 끼치는  $M_3$ 의 영향은 거의 없으므로 둘째 단의 높은 이득을 보장하기 위하여 정합회로를 설계하여야 한다.  $M_3$ 는  $M_1$ 과 같이 단일 Stub로 설계하였다.

## 2. 적류 차단회로(DC Blocking)

증폭기를 제작할 때는 단과 단 사이의 바이어스(Bias) 분리 및 RF신호의 결합을 위해서 캐패시터

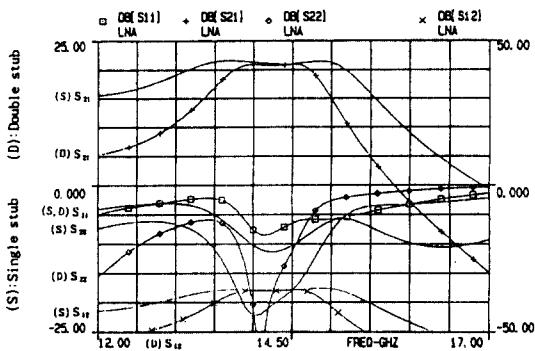


그림 6.  $M_2$ 의 Stub에 따른 증폭기의 시뮬레이션 특성  
No marking : 단일 stub, Marking : 2중 stub  
Fig. 6. Performances of amplifier according to the stub of  $M_2$   
No marking : Single stub, Marking : Double stub

(Capacitor)를 사용한다. 그러나 고주파에서 이에 대한 정확한 등가회로 모델링이 이루어지지 않은 상태에서는 기생성분의 영향을 예측하기가 어렵고, 손실도 커지므로 본 논문에서는 캐패시터 대신에 <그림 7>과 같은 Coupled Microstrip DC Block을 이용하였다.[8-12] Coupled Microstrip DC Block은 DC 차단이 완벽하고 기생성분의 영향을 고려할 필요가 없을 뿐만 아니라 회로의 구현이 캐패시터를 사용할 때보다 간단하다는 장점이 있다. 이 회로를 설계할 때는 Finger의 넓이 W와 두 Finger의 사이 S, 그리고 Finger의 끝과 특성 임피던스가  $Z_0$ 인 마이크로스트립 선로와의 사이 G의 여러가지 조합중에서 가장 우수한 특성을 보이면서 구현가능한 조합을 선택한다. 본 논문에서는 G의 크기가 DC Block의 특성에 미치는 영향이 크지 않으므로 G를 S와 같다고 고정시키고 W와 S를 설계하였다. 만약에 W와 S가 너무 좁아서 구현이 불가능할 때는  $Z_0$ 를 달리하면서 우수한 특성을 내어주는 조합을 찾아야 한다. <표 2>에 몇 가지 설계된 예와 그 특성을 보였다. 이 중에서 3번째 조합에 대한 실험결과가 <그림 8>에 나타나 있다. 두 개의 Finger가 나란히 있는 결합부분(Coupling Section)만 따로 떼어 측정하기가 어려우므로, 측정을 할 때는 측정단자와의 연결을 고려하여 특성 임피던스가  $Z_0$ 인 마이크로스트립 선로를 길게 연결해야 한다. 이렇게 했을때 제작한 DC Block은 14GHz대에서 1dB 미만의 손실을 가지면서  $S_{11}$ 은  $-20\text{dB}$  미만으로 우수한 특성을 보여주고 있다. 결합부분에서만의 손실

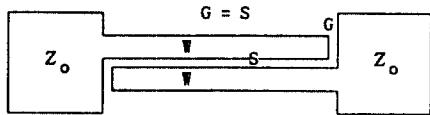


그림 7. Coupled microstrip DC Block 회로  
Fig. 7. Coupled microstrip DC Block circuit

표 2. 설계된 DC Block의 몇 가지 조합과 실험 결과

Table 2. Designed DC Block and its measured results

	경우 1	경우 2	경우 3	경우 4
W (mm)	0.14	0.16	0.24	0.30
S (mm)	0.11	0.15	0.16	0.18
$Z_0$ ( $\Omega$ )	50	40	30	25
$S_{11}$ (dB)	$\leq -23.5$	$\leq -22.0$	$\leq -23.0$	$\leq -18.0$
$S_{21}$ (dB)	$\geq -1.1$	$\geq -1.08$	$\geq -0.96$	$\geq -1.08$

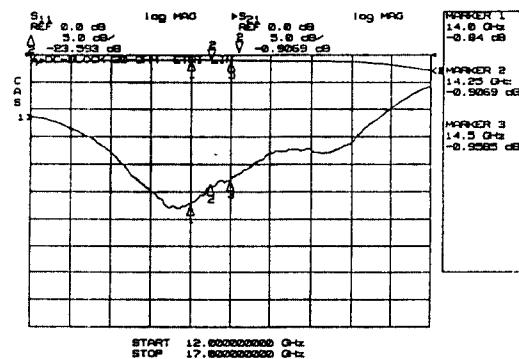


그림 8. 측정된 DC Block의 특성  
Fig. 8. Measured characteristics of DC Block

은  $0.1\text{dB} \sim 0.15\text{dB}$  정도로 계산된다.

### 3. 기생 인덕턴스 효과

고주파에서 FET나 HEMT를 이용하여 증폭기를 제작할 때 반드시 제기되는 문제가 소오스(Source)의 접지(Grounding)상태와 기생 인덕턴스(Parasitic Inductance)에 관한 것이다. 접지가 완벽하지 못할 경우에는 쉽게 발진할 우려가 있으므로 접지는 반드시 완벽하게 해줘야 한다. 그런데 접지를 위하여 솔더링(Solderinb)을 하면 이것에 의한 기생 인덕턴스 성분이 생긴다. <그림 9>의 (a)에서 처음 이용하고자 하는 S-파라미터를  $(S)_\text{original}$ 로, 기생 인덕턴스를  $L_s$

로 나타내었다.  $L_s$ 에 의한 직렬 케환(Feedback) 효과에 의하여 HEMT의 S-파라미터와 잡음 파라미터가 변하게 된다. 새로운 S-파라미터를 <그림 9>의 (b)에서 (S) modified로 나타내었다. 이 새로운 파라미터들은 회로망 합성과정을 통하여 구할 수도 있고[3,5, 13,14], 아니면 이미 이 결과들을 지니고 있는 Simulator를 이용해서 구할 수도 있다.

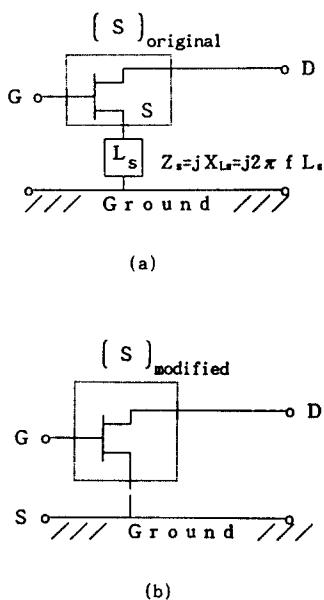


그림 9. 기생 인덕턴스를 외부소자로 가정한 HEMT와 등가회로

Fig. 9. Schematic and its equivalent diagram of HEMT with parasitic source inductance

<그림 9>을 이용할 때는  $L_s$ 의 값을 알아야만 하는데 고주파에서 이 값은 정확한 소자값 추출이나 모델링이 어려우므로, 본 논문에서는 Simulator(Libra V3.0)가 지원할 수 있는 Via-Hole 처리를 하였다.[6] Via-Hole에 의한  $L_s$  성분이 약 0.01nH 정도임을 시뮬레이터로 계산하였다.  $L_s$  성분을 고려하여 새로운 파라미터를 구해보면 일반적으로 최소 잡음지수(Minimum Noise Figure,  $NF_{min}$ )는 약간 증가하는 쪽으로 변한다. <표 3>에 Via-Hole처리에 따른 FHX04LG의 파라미터들의 변화를 나타내었다.

표 3. Via-Hole 효과를 고려했을 때 파라미터들의 변화  
Table 3. Parameter variations with Via-Hole effect

	주어진 Parameters	변화한 parameters
$S_{11}$	$0.556 \angle 158.1^\circ$	$0.564 \angle 158.4^\circ$
$S_{21}$	$2.049 \angle -34.5^\circ$	$2.055 \angle -34.7^\circ$
$S_{12}$	$0.078 \angle -30.7^\circ$	$0.072 \angle -20.8^\circ$
$S_{22}$	$0.652 \angle -167.8^\circ$	$0.665 \angle -167.8^\circ$
K	1.124	1.109
$F_{min}$	0.914 dB	0.919 dB
$\Gamma_{opt}$	$0.413 \angle -154.0^\circ$	$0.416 \angle -152.9^\circ$
$R_n/Z_0 (= 50\Omega)$	0.079	0.080
Via Hole의 크기	지름 0.8 mm, 높이 0.364 mm	
중심주파수	$F_o = 14.25 \text{ GHz}$	
Bias 조건	$V_{ds} = 2 \text{ [V]}, I_{ds} = 10 \text{ [mA]}$	

#### IV. 저잡음증폭기의 제작 및 측정결과

저잡음증폭기의 제작을 위하여 유전율( $\epsilon_r$ ) = 2.6, 유전체 두께(H) = 0.364mm, 동판 두께(T) = 0.018 mm,  $\tan \delta = 0.0022$ 인 마이크로스트립 기판을 이용하였다. 설계주파수로는 무궁화위성의 통신용 주파수인 14.0 ~ 14.5GHz를 선택하였다.

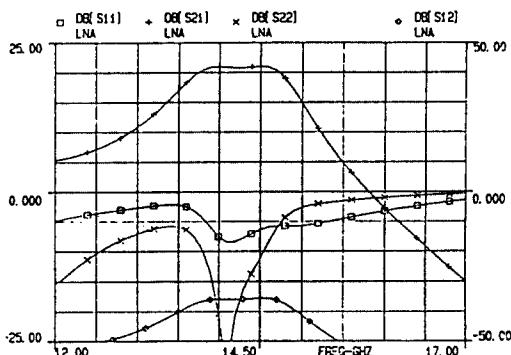
정신과 DC전압에 민감한 HEMT소자의 보호 및 안정적인 바이어스 공급을 위하여 능동 바이어스 회로를 채택하였다.[7] 능동 바이어스 회로에는 PNP 트랜지스터가 사용된다. HEMT의 동작에 필요한  $V_{DS}$ 와  $I_{DS}$ 를 맞추어 주기 위하여 저항값들을 적절히 사용하여 회로를 꾸미도록 한다.

설계된 저잡음증폭기와 제작, 실험된 저잡음증폭기의 대역내에서의 특성을 <표 4>에 정리하였다. 중세기의 저잡음증폭기의 사양은 Link Analysis에 의하여 결정되므로 잡음지수가 무조건 낮아야만 하는 것은 아니어서, 본 논문에서는 잡음지수와 함께 원하는 통과대역내에서 20dB 이상의 평탄한 이득의 보장에 가중치를 함께 두고 있기 때문에 잡음지수가 다소 높게 설계되었다. 측정된 결과는 설계된 특성과 매우 잘 일치함을 보이고 있는데 이를 <그림 10>부터 <그림 12>까지 나타내 보았다. <그림 10>은 이득과 반사계수를 동시에 나타낸 것이다. 이 그림에서 대역 밖의 이득 특성이 급격히 감소함을 알 수 있다. <그림 11>은 저잡음증폭기의 잡음지수를 보여주고 있다. 설계치와의 오차는 약 0.14 ~ 0.16dB 정도로 나타났다. <그림 12>는 저잡음증폭기의 군지연(Group Delay) 특성

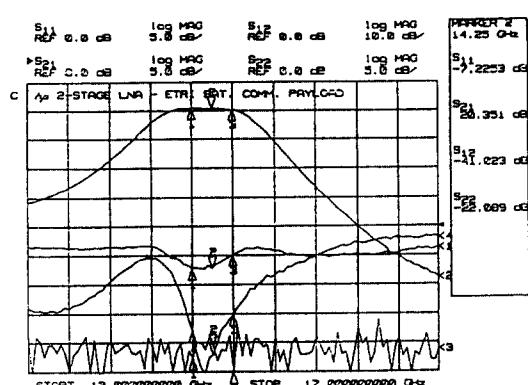
표 4. 저잡음증폭기의 대역내에서의 동작 특성

Table 4. Performances of designed and fabricated LNA

	설계된 LNA의 특성	제작된 LNA의 특성
주파수 대역	14.0~14.5 GHz	
이득	20.71~20.94 dB	20.24~20.39 dB
평탄도	±0.115 dB	±0.075 dB
Rejection (at 12.5GHz)	14 dB	14 dB
입력 반사계수	-6.46~-8.60 dB	-5.0~-7.30 dB
출력 반사계수	-11.35~-30.45 dB	-15.30~30.0 dB
군지연 특성	1.03~1.14 nS	1.03~1.08 nS
잡음 지수	1.27~1.32 dB	1.41~1.48 dB



(a)



(b)

그림 10. 저잡음증폭기의 S-파라미터 특성

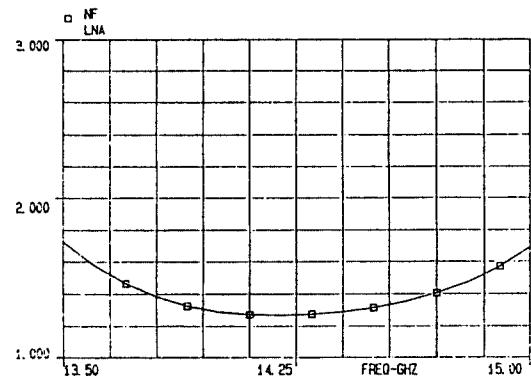
(a) 시뮬레이션 결과 (b) 측정 결과

Fig. 10. S-parameters of Low Noise Amplifier

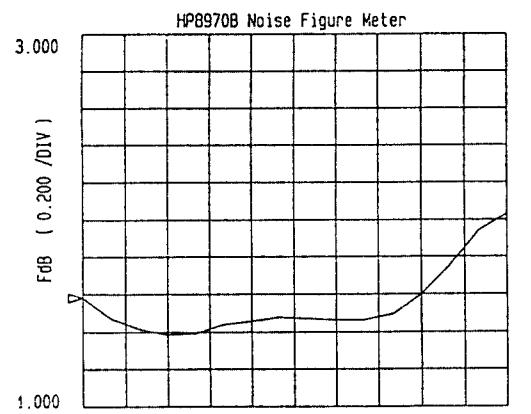
(a) Simulation results (b) Measured results

을 보이고 있다. 무궁화 위성의 경우 한 채널(36MHz BW)에서의 군지연 특성으로 Peak-Peak 0.2n 이내의 사양이 요구되는데, 본 논문에서 설계한 저잡음증폭기의 특성은 이보다 양호하다.

실제로 위성중계기나 시험장치에 탑재되는 저잡음증폭기는 입출력 반사계수가 최소한 -18dB 혹은 -20dB 이하가 요구되므로 반드시 Isolator를 사용해야 한다. 본 연구에서의 2단 저잡음증폭기는 Isolator를 사용하지 않은 상태에서 설계 및 실험되었기 때문에 설계시부터 입력 반사 손실이 6.4dB 이상밖에 되지 않았다. 실제로 탑재될 때는 입, 출력에 Isolator가



(a)



(b)

그림 11. 저잡음증폭기의 잡음지수 특성

(a) 시뮬레이션 결과 (b) 측정 결과

Fig. 11. Noise Figure of LNA

(a) Simulation results (b) Measured results

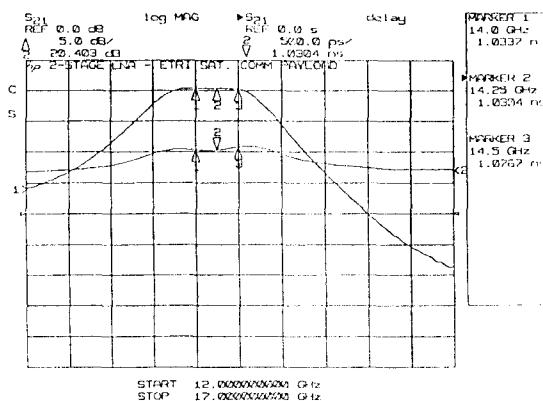
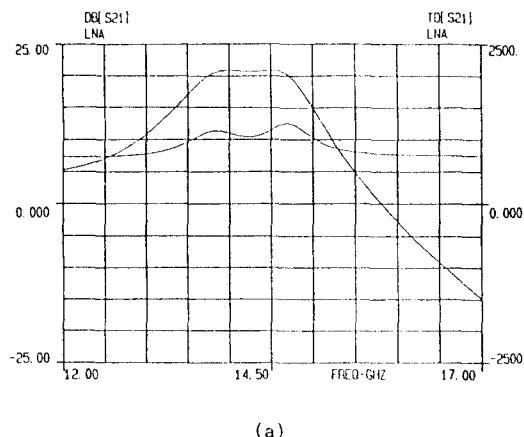


그림 12. 저잡음증폭기의 군지연 특성

(a) 시뮬레이션 결과 (b) 측정 결과

Fig. 12. Group Delay of LNA

(a) Simulation results (b) Measured results

삽입되어 반사계수가  $-20\text{dB}$  이하가 되므로 설계시에 입출력 반사계수는 크게 가중치를 두지 않아도 된다.

<그림 10>에서 알 수 있듯이 본 논문에서 설계 빛 제작된 2단 저잡음증폭기는 송신대역의 중심 주파수에서  $14\text{dB}$ 의 Rejection특성을 가지고 있다. 무궁화 위성이나 또는 다른 위성의 중계기에서 2단 저잡음 증폭기만으로 수신신호를 충분히 증폭시키지 못할 경우 3단 또는 4단의 증폭기를 주파수변환부 앞단에 둔다. 위에서 설계한 2단 저잡음증폭기를 이용하여 <그림 13>과 같은 4단 증폭기를 제작하였다.  $40\text{dB}$  이

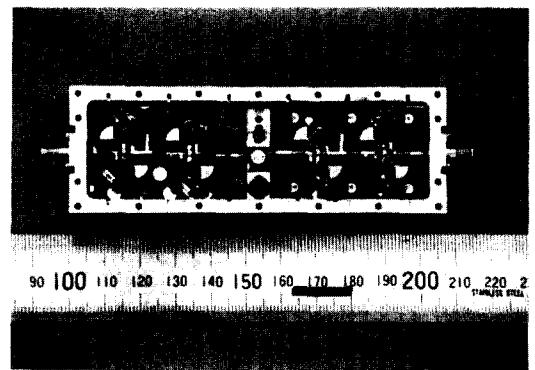


그림 13. 제작된 4단 증폭기

Fig. 13. Fabricated 4-stage amplifier

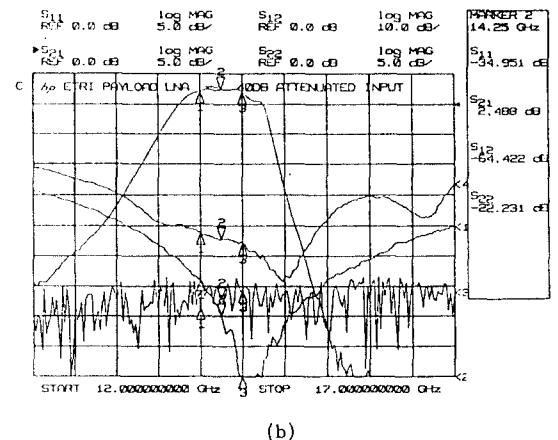
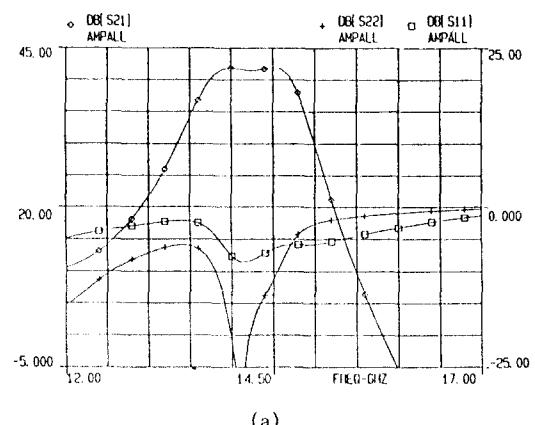


그림 14. 4단 증폭기의 이득 특성

(a) 시뮬레이션 결과 (b) 측정 결과

Fig. 14. Gain of 4-stage Amplifier

(a) Simulation results (b) Measured results

상의 증폭기의 이득측정에 따른 회로망 분석기(Network Analyzer)의 보호를 위하여 이득을 측정할 때 입력단에 40dB 감쇄기(Attenuator)를 사용하였다. <그림 14>는 4단 증폭기가 수신주파수 대역에서만 42dB 이상의 이득과  $\pm 0.25$ dB 이내의 평탄도를 지니고 있음을 보여준다. 증폭기의 입, 출력단에 위치한 2개의 SMA형태의 Isolator와 입력측의 40dB 감쇄기에서의 손실을 고려한다면 이득은 최소한 43dB 이상이다. <그림 14>에서 이 증폭기는 송신주파수에서의 신호의 크기가 수신주파수에서의 이득보다 28dB 이상 Rejection됨을 알 수 있다. 실험시 실제적인 연결을 고려하여 SMA 형태의 고립기(Isolator)를 입, 출력단에 연결하였기 때문에 입, 출력 반사계수는 모두 -20dB 이하로 매우 우수하게 나타난다. 대부분의 위성중계기의 수신부에는 4단 증폭기가 쓰이고 있고, 무궁화 위성에는 약간 변형된 구조로 안테나부에 2단 저잡음증폭기와 주파수변환부 앞단에 3단 증폭기가 쓰이고 있는데, 모두 주파수 변환 이전에 40dB의 이득을 내주고 있다. 본 논문에서 보여준 대역통과여파기의 특성을 지난 증폭기들이 위성중계기에 쓰인다면 수신시스템의 증폭부분에서만 최소한 28dB 이상의 송신신호 차단 효과가 있다. 따라서 <표 1>에서 입력여파기의 송신 대역 Rejection이 60dB 정도만 되어도 만족스러운 결과를 얻을 수 있기 때문에 입력여파기의 Rejection 사양에 20dB의 Margin을 얻을 수 있고 손실도 줄일 수 있다.

## V. 맷음말

위성 중계기에서 12GHz대 송신신호는 206dB 정도의 경로손실이 있음에도 불구하고 지구국의 안테나에 신호가 잡혀야 하므로 40dBm 이상의 매우 큰 출력으로 송신된다. 이때 80dB정도의 우수한 격리도(Isolation)를 지난 디아플렉서를 거치더라도, 수신신호가 매우 미약하므로, 아직도 수신신호보다 훨씬 큰 신호이다. 중계기에서는 이 문제를 해결하기 위하여 입력 여파기의 설계사양에서 송신주파수 대역에서의 Rejection특성을 매우 크게 두지만, 이는 여파기 손실의 증가로 인한 전체시스템의 잡음지수의 악화 및 제작비용의 증가를 가져온다. 본 논문에서는 이에 대한 해결책의 하나로 2단 저잡음증폭기의 송신주파수 대역(12.25~12.75GHz)에서의 이득특성이 수신주파수 대역(14.0~14.5GHz)에서의 이득특성에 비해 14dB정도의 상대적인 Rejection을 갖도록 하였

다. 또한 4단 증폭기의 경우에 28dB 이상의 Rejection을 갖도록 함으로써, 입력여파기 설계시 송신주파수대역에서의 Rejection 사양에 20dB 이상의 Margin을 얻어 손실과 제작 비용을 낮출 수 있도록 하였다.

제작된 2단 저잡음증폭기는 원하는 대역폭 내에서만 20dB 이상의 매우 평탄한 이득을 보이고, 잡음 지수도 1.48dB 미만으로 설계치와 유사한 특성을 보여주고 있다. 또한 4단 증폭기는 42dB 이상의 이득에  $\pm 0.25$ dB 이내의 평탄도를 보여주고 있다. 수신주파수 대역내에서만 평탄한 이득을 갖고 송신주파수 대역에서는 이득이 급격히 감소하는 특성을 보이므로 시스템 내의 다른 부품의 사양을 완화시키고 시스템 성능을 향상시킬 수 있으리라 기대된다.

본 연구에서는 설계주파수를 현재 무궁화 위성에서 통신용으로 채택된 14.0~14.5GHz로 선택하였으나, 연구를 수행하면서 축적한 설계, 제작 및 측정 기술은 방송 중계기용(14.5~14.8GHz) 저잡음증폭기나 기타 목적을 위한 증폭소자를 설계하는데 그대로 적용될 수 있다.

본 논문에서는 실험실에서 접근하기 쉬운 테플론 기판(유전율  $\epsilon_r = 2.6$ )으로 저잡음증폭기를 설계하였으나 향후에는 실제로 위성에 많이 탑재되는 알루미나 기판(유전율  $\epsilon_r = 9.9 \sim 10.0$ )을 이용한 설계 및 제작이 필요하다. 본 연구에서는 저잡음증폭기 성능시험시 Data Sheet에서 제공하는 Bias조건만을 이용하였다. 그러나 더욱 실제적인 동작요건을 만족시키기 위해서는 온도 변화에 따른 이득과 잡음지수의 측정, 진동 시험후의 이득과 잡음지수 측정 등 환경시험에 뒤따라야 할 것이다.

## 참 고 문 현

1. B.Sklar, *DIGITAL COMMUNICATIONS-FUNDAMENTAL AND APPLICATIONS*, Prentice-Hall, pp. 195-202, 1988.
2. G. Gonzalez, *MICROWAVE TRANSISTOR AMPLIFIERS Analysis and Design*, Prentice-Hall, 1984.
3. Tri T. Ha, *Solid-State Microwave Amplifier Design*, John Wiley & Sons, 1981.
4. Samuel Y. Liao, *Microwave circuit analysis and Amplifier design*, Prentice-Hall, 1987.
5. 임종식, HEMT를 이용한 K-Band 저잡음 증폭기의 설계에 관한 연구, 서강대학교 공학석사 논문,

- 1992.
6. Libra V3.0 Reference Manual & Elements Catalogue, EEsof, 1991.
  7. G. D. Vendelin et al., *Microwave Circuit Design Using Linear and Nonlinear Techniques*. John Wiley & Sons, 1990.
  8. Darko Kajfez, B. Sarma Vidula, "Design Equations for Symmetric DC Blocks," *IEEE Trans. Microwave Theory Tech.*, Vol. MTT-28, No.9, pp. 974-981, 1980.
  9. David Lacombe, Jerome Cohen, "Octave-band Microstrip DC Blocks," *IEEE Trans. Microwave Theory Tech.*, Vol. MTT-20, No. 8, pp. 555-556, 1972.
  10. Sina Akhtarzad, Thomas R. Rowbotham, "The Design of Coupled Microstrip" *IEEE Trans. Microwave Theory Tech.*, Vol. MTT-23, No.6, pp. 486-492, 1975.
  11. George I. Zysman, A. Kent Johnson, "Coupled Transmission Line Networks in an Inhomoge-
  - neous Dielectric Medium," *IEEE Trans. Microwave Theory Tech.*, Vol. MTT-17, No. 10, pp. 753-759, 1969.
  12. Chen Y. Ho, "Analysis of DC Blocks Using Coupled Lines," *IEEE Trans. Microwave Theory Tech.*, Vol. MTT-23, No.9, pp. 773-774, 1975.
  13. G. D. Vendelin, "FEEDBACK EFFECTS ON THE NOISE PERFORMANCE OF GaAs MESFETs," *IEEE MTT-S Int. Microwave Symp.*, pp. 324-326, 1975.
  14. P. Bodharamik et al., "Two Scattering matrix Programs for Active Circuit Analysis," *IEEE Trans. Circuit Theory*, Vol. CT-18, No.6, pp. 610-619, 1971.
  15. G. Matthei et al., *MICROWAVE FILTERS, IMPEDANCE MATCHING NETWORKS, AND COUPLING STRUCTURES*. Artech House, pp. 85-95, 1980.



林鍾植(Jong Sik Lim) 정희원  
1968년 11월 17일 생  
1991년 2월 : 서강대학교 전자공학과 졸업(공학사)  
1993년 2월 : 서강대학교 대학원 전자공학과 졸업(공학석사)  
1993년 3월 ~ 현재 : 韓國電子通信研究所 탑재장치연구실 연구원

※주관심분야 : 위성통신 시스템, 마이크로파 회로설계 및 제작



朴光亮(Kwang Ryang Park) 정희원  
1956년 8월 14일 생  
1980년 2월 : 한양대학교 전자통신공학과 졸업(공학사)  
1982년 2월 : 서강대학교 대학원 전자공학과 졸업(공학석사)  
1982년 1월 ~ 1983년 3월 : ADD 근무

1983년 3월 ~ 현재 : 韓國電子通信研究所 탑재장치연구실 선임연구원

※주관심분야 : 위성통신 시스템, 위성중계기 및 부품설계



金南泰(Nam Tae Kim) 정희원  
1964년 9월 18일 생  
1986년 2월 : 한양대학교 전자공학과 졸업(공학사)  
1988년 2월 : 한양대학교 대학원 전자공학과 졸업(공학석사)  
1992년 2월 : 한양대학교 대학원 전자통신공학과 졸업(공학박사)

1992년 6월 ~ 현재 : 韓國電子通信研究所 탑재장치연구실 선임연구원

※주관심분야 : 각종 도파계와 복사계의 전자계해석, 마이크로파 회로설계 및 제작



金在明(Jae Moung Kim) 정희원  
1951년 12월 17일 생  
1974년 : 한양대학교 전자공학과(학사)  
1981년 : 미국 남가주대학교 전기공학과(석사)  
1987년 : 연세대학교 전자공학과(박사)

1974년 2월 ~ 1979년 6월 : KIST, KTRI 근무

1982년 ~ 현재 : 韓國電子通信研究所 위성통신시스템연구부 책임연구원

※주관심분야 : 위성통신시스템, 이동통신시스템