

마이크로프로세서를 이용한 배전자동화용 통신제어 시스템의 실현에 관한 연구

(A Study on the Implementation Communication and
Control System for Distribution Automation using Microprocessor)

吳象基* · 晉達福**
(Sang-Ki Oh · Dal-Bok Chin)

요 약

본 논문에서는 배전계통에서의 통신 환경을 고려하여 개발 사양을 설계하였으며 이러한 기본적인 통신사양을 근거로 배전계통 자동화를 위한 통신제어 시스템을 설계 제작하였다.

그리고, 통신제어 시스템의 성능을 평가하기 위해서 특성시험을 실시한 결과 모뎀의 비트 찌그러짐은 3.6[%]를 나타냈으며 비트 오차율은 약 1×10^{-6} 으로써 통신 신뢰도가 양호한 시스템임을 확인할 수 있었다.

Abstract

In this paper, we design the development specification that consider communication environment on distribution system. And on the basis of communication specification, we manufacture the communication and control system for DAS(Distribution Automation System). So characteristic test is done to evaluate performance of the communication and control system. In result, bit distortion characteristic of modem is presented about 3.6[%] and bit error rate is presented about 1×10^{-6}

1. 서 론

최근 경제 규모가 확대되고, 고도 정보화 시대의 진전으로 전력에 대한 서비스 및 공급 신뢰도의 향상이 절실히 요구되고 있다. 이러한 요구에 대응하기 위해서 전력회사에서는 전력설비들의 감시제어 수단으로 자동화 시스템을 도입하여 운영하고 있다. 그러나 수용가에 직접 연결되어 있

는 배전계통은 공급 신뢰도와 부하관리에 직접적인 영향을 주고 있으며 상위 계층에 비해 복잡하고 감시 제어대상이 광범위하게 분산되어 있기 때문에 배전설비에 대한 감시 제어가 어렵다.¹⁾

외국의 전력회사들은 1970년대부터 배전계통을 자동화하기 위한 원방 감시 제어 시스템을 구성하여 효율적인 운영방법과 통신방식에 대한 연구가 활발하게 진행되어 전력공급의 신뢰도 향상에 크게 이바지하고 있는 실정이다.^{1)~3)}

이와 같은 것을 배경으로 본 논문에서는 배전 자동화 시스템 중에서 정보를 전달하는 기능을 갖고 있는 통신제어 시스템을 개발하기 위해서

* 正會員 : 韓國電氣研究所 電力電子研究部 先任研究員

** 正會員 : 圓光大學校 電子工學科 教授

接受日字 : 1993年 12月 18日

시스템 설계에 관한 각종 파라미터를 도출하고, 요구기능에 부합되는 시스템을 구성 및 제작하여 제반 특성시험을 실시하였다.

2. 대역통과 필터의 설계

2.1 설계 규격의 설정

데이터를 전송하기 위한 FSK(frequency shift keying)용 모뎀에 사용되는 대역통과 필터는 복조기의 입력단에 위치하여 통신신호를 통해 전달되어 온 데이터 신호로부터 각종 잡음 및 의사신호(spurious signal)를 제거하기 때문에 모뎀 성능을 결정하는 중요한 역할을 담당하는 것으로서 신호 저지 영역에서 감쇄가 $6(n-1)$ (dB)만큼 크고, 차단주파수에서의 경사(Slope)가 n^2 에 비례하는 등의 장점을 갖는 체비셰프 대역통과 능동필터가 효과적이다.⁴⁾

본 논문에서 대역통과 필터의 설계 규격을 작성하기 위해서 반송주파수는 Bell 103규격의 상위 주파수 밴드를 이용하여 통과 대역에서 리플, 저지대역에서 감쇄 및 대역폭을 그림 1과 같이 설정하였다.^{4)~6)}

2.2 회로 설계

필터 합성에 있어서는 설계 규격이 주파수에 대한 진폭 특성 및 위상특성에 합당한 함수로 주어지는데 이러한 회로망 함수를 얻는 과정을 근사법이라 하며 저역통과 필터의 경우를 다루고 고역통과 및 대역통과 필터 등의 함수를 얻기 위해서는 저역통과 함수를 주파수 변환하게 된다.⁴⁾

본 논문에서 그림 1에 주어진 대역통과 필터를 설계하기 위해서 저역통과 함수로 주파수 변환을 실시하면 그림 2와 같은 특성곡선으로 주어진다.

그림 2와 같이 주파수 변환된 저역통과 특성으로부터 필터 함수의 차수(n)는 식(1)에 의해 구하게 되는데, 이때 $n=3$ 이다.

$$\begin{aligned}
 n &= \frac{\text{Cosh}^{-1}[10^{\frac{\alpha_{\max}}{10}} - 1]/[10^{\frac{\alpha_{\min}}{10}} - 1]^{1/2}}{\text{Cosh}^{-1}f_s} \\
 &= \frac{\text{Cosh}^{-1}[(10^{3.2} - 1)/(10^{0.1} - 1)]^{1/2}}{\text{Cosh}^{-1}4.275} \quad (1) \\
 &= 2.3698(n=3)
 \end{aligned}$$

이와 같이 1(dB)리플을 갖는 3차 체비셰프 응답의 극의 위치를 특성표⁴⁾로부터 구하면 식(2)와 같이된다.

$$\begin{aligned}
 P_1, P_2 &= -0.2471 \pm j0.966 \\
 P_3 &= -0.49417
 \end{aligned} \quad (2)$$

이상과 같은 저역통과 필터 특성으로부터 대역통과 필터의 극의 위치를 결정하기 위해서는 Gaffe Algorithm⁵⁾을 이용하게 되는데 표 1은 실극(P_3)에 대한 변환 파라미터이고, 표 2는 실극(P_1, P_2)에 대한 변환 파라미터를 나타낸다.

표 1에서 f_0 와 Q 값의 결과는 S평면에서 Q 는

표 1. 실극에 대한 변환 파라미터
Table 1. Transformation parameters Vs. real pole

항 목	변 환 식	변 환 값
α	$S = \alpha \pm j\beta$	0.49417
f_0	$\sqrt{f_3 f_2}$	2115.56
q_c	$W_0/B = f_0/(f_3 - f_2)$	5.2889
Q	q_c/α	10.7

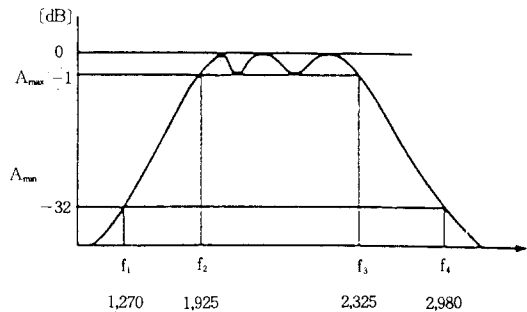


그림 1. 체비셰프 필터의 응답곡선
Fig. 1. Response shape of Chebyshev filter

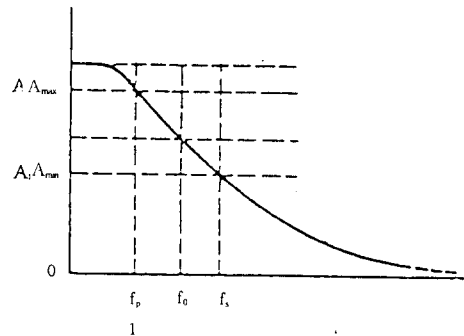


그림 2. 저역통과 필터의 정규화 응답곡선
Fig. 2. Normalized response shape of lowpass filter

두개의 값을 갖고 f_0 은 기시점에서 극까지의 거리로서 대역통과 필터의 극의 위치와 설계 전략은 그림 3과 같다.

그림 3에서 각 단(stage)은 하나의 영점과 쌍극으로 이루어지며 3개의 중속 접속회로의 하나가 되는데 구성상에 있어서 배열순서는 중요하지 않으며, 그림 3(b)와 같은 블록다이어그램을 회로로 실현하기 위해서는 Friend Circuit⁵⁾를 이용하여 각 소자값을 구하고 주파수 스케일링을 하게 된다.

본 논문에서는 이와 같은 것을 배경으로 하여 모든 콘덴서 값을 $0.01(\mu F)$ 로 정하고 저항값을 계산하였으며 그림 4는 설계한 6차 체비셰프 대역통과 필터의 구성도를 나타낸다.

3. 배전자동화용 통신 제어시스템의 설계 및 제작

배전계통 자동화를 실현하기 위해서 각종 데이터를 전송하기 위한 전용선 통신 시스템은 데이터 처리 및 제어를 위한 논리제어부, 데이터 전송을 위한 변복조기로 구성되며, 비트 오류 및 전송특성을 측정하기 위해서 송수신단에 IBM PC와 각종 계측기를 사용한다.

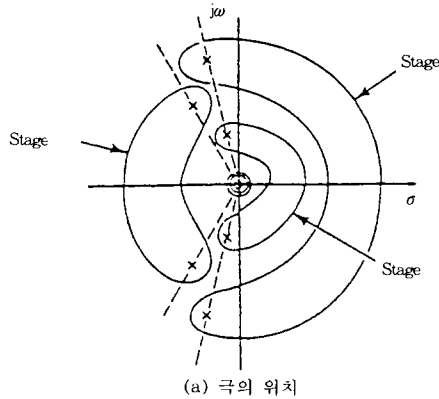
3.1 시스템의 개요

그림 5는 본 논문에서 설계 제작한 배전자동화용 통신시스템의 구성도로 정보를 전송하는 중계 기능, 개폐기의 상태 및 전압, 전류량을 일정 시간마다 계측 및 보관 기능을 갖는다. 이와 같은 데이터 중계 및 계측 기능을 수행할 수 있도록

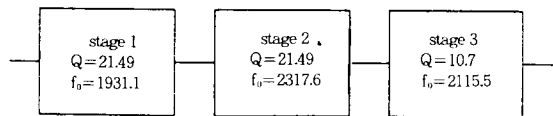
표 2. 복소극에 대한 변환 파라미터

Table 2. Transformation parameter Vs. complex pole

항 목	변 환 식	변 환 값
α_2	$S = \alpha \pm j\beta$	0.2471
β_2		0.9660
C	$\alpha^2 + \beta^2$	10.530
D	$2\alpha^2/q_c$	0.09344
E	$4 + c/q_c^2$	4.0357
G	$\sqrt{E^2 - 4D^2}$	4.0314
Q	$1/D\sqrt{T/2(E+G)}$	21.493
K	$\alpha Q/q_c$	1.00416
W	$K + \sqrt{K^2 - 1}$	1.0955
f_{01}	f_0/W	1931.1
f_{02}	$f_0 W$	2317.6



(a) 극의 위치



(b) 중속 접속

그림 3. 대역통과 필터에 대한 극의 위치와 설계 전략
Fig. 3. Pole location and design strategy on the band pass filter

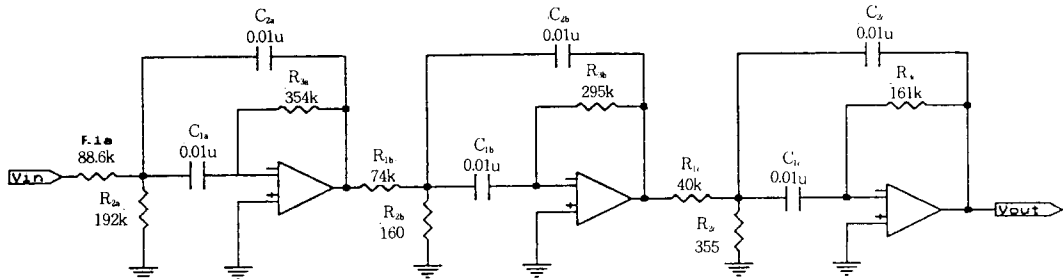


그림 4. 대역통과 필터의 회로도
Fig. 4. Circuit-diagram of band pass filter

16비트 마이크로 프로세서를 채용하여 시스템의 소형화 및 신뢰도를 향상시켰으며, 기능 블록은 데이터 처리를 담당하는 논리부와 데이터를 장거리에 전송하기 위한 모뎀부로 구성된다.

3.2 모뎀부⁶⁾

데이터를 장거리에 전송하기 위해서 사용되는 통신선 모뎀은 전송 속도가 300[bps]인 FSK방식으로 주요 부분은 변조부, 복조부, 필터부, 인터페이스부, 하이브리드 결합부로 구성되며 그림 6은 통신선 모뎀의 블록다이어그램을 나타낸다.

3.3 논리제어부

그림 7은 논리제어부 블록다이어그램으로 Intel 80186 16비트 마이크로프로세서를 중심으로 RAM 및 ROM, 모뎀회로와 결합용인 직렬 데이터 입출력 장치가 4개, 내외부의 시간 관리를 하기 위한 타이머, 그리고 시스템이 신뢰성을 향상시키기 위해서 자동 리셋 기능을 갖는 Watch-Dog-Timer로 구성하였다.^{7), 8)}

마이크로프로세서는 처리 시간이 1[μ s]이하로 데이터 처리 시간이 짧으며, 직렬 데이터 입출력 포트(SIO)를 중심으로 하는 송수신 인터페이스

는 각 회선에 대응하는 8개의 RS-232C포트를 갖도록 구성하였으며, 테이블(Table) 및 고정 파라미터를 포함한 처리 프로그램은 ROM화하여 동작 신뢰도를 향상시켰다.

3.4 소프트웨어의 구성

그림 8은 소프트웨어에 대한 흐름도로써 중앙 제어장치로부터 명령을 수신하여 명령 데이터의 형태에 따라 데이터를 처리하는 부분과 임의의 시간이 경과하면 자신의 모든 통신회선에 연결되어 있는 단말장치의 계측 데이터 및 상태를 주기적으로 계측하여 메모리에 저장하는 부분으로 구성되어지며 항상 중앙제어장치로부터 명령을 수신대기하는 상태로 동작한다.

4. 시험 및 결과 고찰

4.1 실험 시스템의 규격

본 논문에서 설계 제작한 통신제어 시스템의 규격은 표 3과 같으며, 여기서 동기방식은 구성이 비교적 간단한 비동기 방식을 채택하였다.

그리고 변조방식은 임펄스 잡음 제거특성이 우수하고 일반 데이터 통신 영역에서 쉽게 응용할 수 있는 FSK방식을 사용하였다.

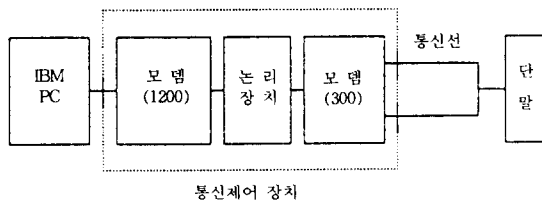


그림 5. 통신제어 시스템의 블록선도
Fig. 5. Blockdiagram of communication and control system

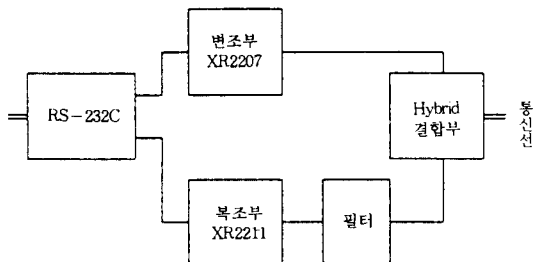


그림 6. 통신선 모뎀의 블록선도
Fig. 6. Blockdiagram of communication line modem

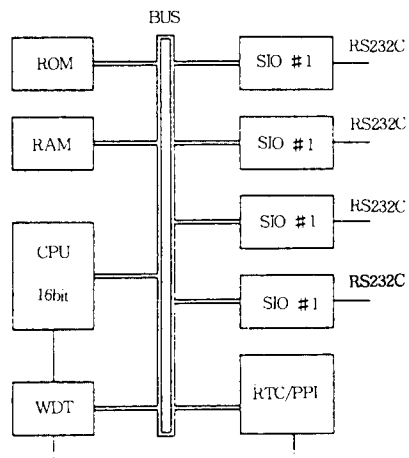


그림 7. 논리제어부의 블록선도
Fig. 7. Block diagram of Logic Control

4.2 전송 특성 시험

전송 특성 시험은 전송로 및 통신장치를 포함한 통신성능을 평가하기 위한 것으로 각종 단말 장치가 하나의 전송로에 멀티드롭(multidrop) 형태로 연결된 시험선로를 구성하여 측정하였다.

표 3. 통신 시스템의 설계 규격

Table 3. Design specification of communication system

항 목	내 용
변조 방식	주파수 편이 방식(FSK)
전송 방식	반이중 방식
제어 방식	폴링(Polling)방식
회선 형태	멀티드롭(Multi-drop)
에러 검출	패리티 검출, BCH
반송주파수	2,150±125(Hz)
	- 마 크 : 2,025(Hz) - 스페이스 : 2,225(Hz)
송신 레벨	0[dBm]
수신 레벨	0~40[bps]
전송 속도	300[bps]
동기 방식	비동기 방식

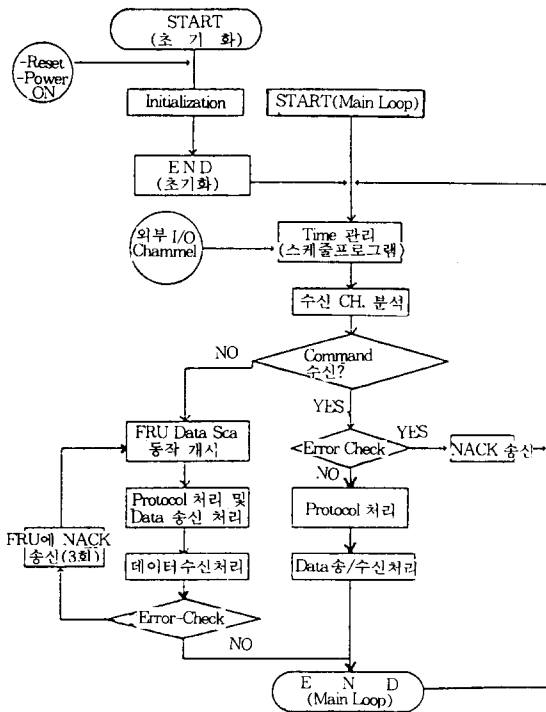


그림 8. 소프트웨어의 흐름도
Fig. 8. Flowchart of software

그림 9는 모뎀의 XR 2207의 8, 9편에 하단의 구형파를 입력시켜 통신선로에 전송하였을 때 신호 결합회로에 나타나는 FSK 신호와 데이터 파형을 나타냈다.

그리고 그림 10은 송신 데이터인 구형파가 논리부 및 변조기를 통해 복조기 XR 2211의 7편에서 복조된 데이터 출력 파형으로 상단의 송신 데이터와 하단의 복조 데이터는 1/3 bit 정도의 지연시간이 생기는데 이것을 복조부 PLL IC의 조정시간과 통신선로에 의한 지연에 의한 것이다.

일반적으로 데이터 통신용 모뎀을 0~16 [dBm]의 송신레벨로 설계되나 본 논문에서는 전송 규격에서 정한 것과 같이 네트워크 설계 등을 고려해서 0[dBm]으로 설계하였다.

4.3 부호 왜

부호 왜 특성은 FSK 모뎀 성능 및 통신 네트워크를 포함한 통신 시스템의 성능을 평가하기

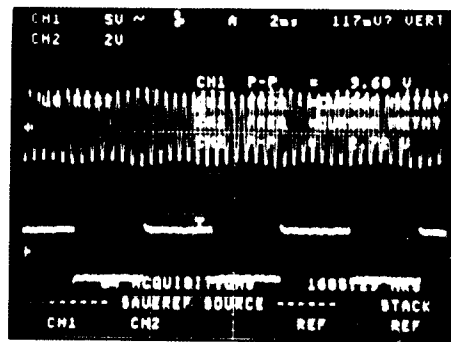


그림 9. 데이터 신호와 FSK 신호 파형
Fig. 9. Waveform of data signal and FSK signal

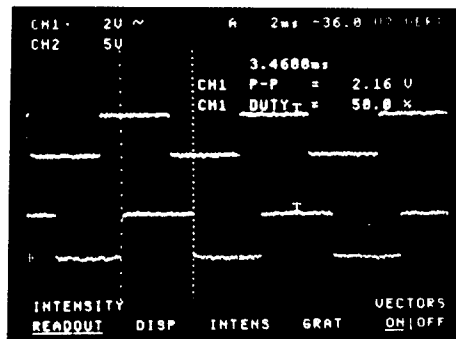


그림 10. 송신 데이터와 복조 데이터 출력 파형
Fig. 10. Output waveform of transmission data and demodulation data

위한 것으로 복조부에서 복원된 수신 데이터를 기준 데이터와 비교해서 왜곡의 정도를 %로 나타낸다. 일반적으로 사용되는 전화회선용 데이터 모뎀을 40~45[%]정도를 부호왜 허용치로 정하고 있다.

그림 11은 데이터 모뎀을 Self Loop방식으로 측정된 파형으로 기준 파형과 수신 파형을 비교한 결과 3.5[%]로 아주 양호한 특성을 나타낸다.

4.4 데이터 오차율 측정

비트 오차율 측정은 보통 10^6 개의 마크와 스페이스로 구성된 도트 형태를 보내 수신측에서 에러 유무를 판단하게 되는데 이때 사용되는 블록의 크기는 CCITT에서 권장하는 511 비트가 주로 사용되며, 511 비트 중 한 비트의 에러가 발생한 경우도 그 블록은 에러 블록으로 계산된다.

측정 결과 비트 오차율은 10^{-6} 정도로서 CCITT 권고안과 국내 채신부 규격(1×10^{-5} 이하)에 만족함을 알 수 있었다.

5. 결 론

본 논문은 배전자동화용 통신제어 시스템에 대한 개발 연구로서 각종 특성을 측정하고 파라미터를 도출하여 개발 사양을 작성했다. 그리고, 이러한 개발 규격을 근거하여 통신제어 장치를 설계 제작하였으며 동작 시험 및 현장 실증 시험을 실시하였다.

시험 결과, 모뎀 특성에서 3.6[%] 정도의 부호

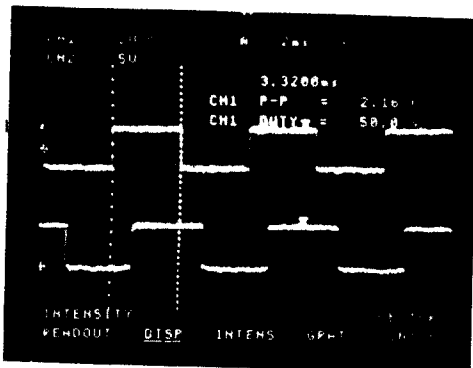


그림 11. 부호 왜 측정 파형
Fig. 11. Waveform of bit distortion

왜 특성을 나타냈으며, 비트 오차율은 1×10^{-6} 이하이며, 신호전송 특성은 모의 부하 20개와 선로 길이가 200m인 시험선로에서 송신 데이터가 찌그러짐이 없이 복조되는 것을 확인할 수 있었다.

그리고 통신제어 시스템의 기능 시험에서 제어 및 상태 표시를 PC를 이용하여 실행해 본 결과 개폐기 ON/OFF 제어, 전력량의 원격검침 및 부하제어 기능을 원활하게 수행할 수 있었다.

참 고 문 헌

- 1) 配電自動化研究會編, "配電自動化 시스템入門", 오름사 pp. 42~76, pp. 107~127
- 2) 김관호, 오상기의, "배전계통 자동화를 위한 원방감시 제어에 관한 연구", 한국전기연구소 및 한국전력공사 공동연구 보고서, 10, 1988.
- 3) 김호용, 오상기의, "KODAS개발연구 사업보고서", 한국전기연구소 연구보고서, pp. 171~261, 1993
- 4) 金炯甲, "回路網 分析 및 合成(電氣電子필터 設計)", 大韓電氣協會, pp. 119~218, 1992
- 5) M. E. Van Valkenburg, "Analog Filter Design" Holt, Rinehart and Winston, pp. 157~259, 1982.
- 6) Exar "CMOS DATA BOOK" 1992
- 7) 九川電力, "Pulse Code 遠制裝置開發 について", 九州電力 配電自動化 資料, 8, 1983
- 8) Intel "IAPX 86, 186 AND 188 User Manual" 1985

◇ 著 者 紹 介 ◇



오 상 기(吳象基)

1953년 4월 26日生. 1977년 朝鮮大學校 電子工學科卒, 1979년 朝鮮大學校 大學院卒(碩士), 1994년 圓光大學校 大學院 卒(博士), 現代 韓國電氣研究所 前任研究員



진 달 복(晉達福)

1939년 7월 2日生. 1962년 朝鮮大學校 電氣工學科卒, 1972년 朝鮮大學院 卒(碩士), 1985년 全南大學校 大學院 卒(博士), '70년~'82년 朝鮮大 工大 助教授, '82년~現在 圓光大 工科大学 教授, '83년~'87년 圓光大 電子計算所長, '87년~'91년 圓光大 工大 學長, '91년~'93년 圓光大學校 企劃處長.