

고체유전체의 장벽과 도전성 파티클이 섬락전압에 미치는 영향

(Influence of Flash-over Voltage on Conductive Particle-Initiated and Solid Dielectric Barrier)

李龍吉* · 金東義* · 李世薰* · 金在浩** · 金正達***
(Yong-Gil Lee · Dong-Eui Kim · Sae-Hun Lee · Jae-Ho Kim · Jung-Dal Kim)

요 약

본 연구에서는 판상스페이서 위에 침전극을 고정하고 gap간격 40(mm)에 평판전극을 설치한 gap 간에 10(mm)간격으로 나누어 각 구간내에 스페이서와 같은 재질의 Barrier를 설치하고 파티클을 두었을 때 AC 및 정극성 DC 전압에서의 방전로와 FOV에 대해 연구한 결과 다음과 같은 결론을 얻었다.

- 1) Barrier가 고전위측에 위치한 경우와 파티클이 Barrier뒤에 은폐된 경우가 FOV가 높다.
- 2) 침전극 선단에 파티클 위치할 때 심한 FOV의 감소가 있다.
- 3) 파티클이 전극간에 게재되면 방전로는 파티클을 경유하므로 FOV는 감소한다.

Abstract

In this paper, we fixed to the needle electrode on the plate spacer fabricated the plate electrode of the gap interval 40(mm)and divided into the interval 10(mm)in the gap. When set up the particle and barrier on the material as well as spacer in the each interval. We investigated that FOV and discharge path to AC, DC positive polarity. The results are as follow.

- 1) When the barrier is settled on the high potential side and the particle is hidden on the back of barrier, FOV has been increased.
- 2) When the particle is located on the tip of needle electrode, FOV has been decreased considerably.
- 3) When the particle is between electrodes, FOV has been decreased because discharge path through the particle.

1. 서 론

*正會員：慶南大學校 電氣工學科 博士課程

**正會員：慶南大學校 電氣工學科 碩士課程

***正會員：慶南大學校 電氣工學科 教授

接受日字：1994年 2月 18日

고전압계에서 사용되는 각종기기의 전기적 절연은 기체 액체, 고체 또는 복합유전체가 사용되며 특히 도체를 고정시키고 지지하기 위해서 고

체유전체(이하 스페이서라 함)는 필수적인 물질이다. GIS등 기기 내부의 지지절연물이나 송배전선로의 애자, 배전 및 분전반 절연물 등으로도 이용된다. 스페이서가 전극간에 게재되면 복합유전체로 되어 기체만의 경우보다 복잡한 현상이 일어나고 또한 스페이스 효과로 절연상 가장 취약한 부분이 되어 파괴전압 저하가 일어나게 된다. 이와같은 현상은 유전체의 유전율, 표면상태, 전극간 접촉불량, 하전입자의 부착 및 스페이서 형태에 따른 전계분포 변화 등에 의하며 특히 금속파티클이 스페이서 표면에 부착되면 고전계가 발생되어 심각한 파괴전압의 감소를 초래하게 된다. 따라서 이러한 현상을 방지하여 파괴전압의 향상을 도모하기 위하여 많은 연구가 진행되어 왔다.^{1)~7)} 그러나 이들 연구의 대부분은 단순구조에 관한 것이며 복합적인 경우에 관한 연구는 드물다.

본 연구에서는 SF₆등 압축가스에서 스페이서 및 파티클이 파괴전압에 미치는 영향에 대한 연구에 앞서 공기중 AC전압 및 DC정극성 전압을 인가하여 스페이서의 barrier와 파티클의 위치를 변화 시켰을때 파괴전압의 크기를 계수화하고 이때 발생하는 방전의 발생 및 진전이 파괴전압에 미치는 영향에 대해서 연구했다.

2. 실험장치 및 실험방법

전압공급 장치는 일본 Pulse사 제품으로 정격

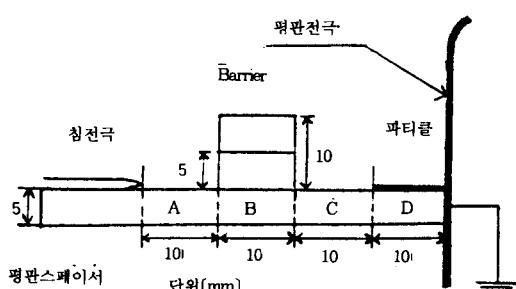


그림 1. 스페이서 및 전극구성

(스페이서 위치 B, 파티클 위치 D)

Fig. 1. Construction of Electrodes and Spacer
(Spacer position B, Particle position D)

이 AC 100kV, DC±100kV, 전류용량 5(mA)인 것을 사용 하였으며 그림 1에 스페이서 및 전극 구성을 나타냈다. 침전극은 길이 20[mm], 직경 2[mm], 침단곡률반경 0.2[mm]이며 평판전극의 직경은 120[mm]로 재료는 탄소강이다. 스페이서의 재료는 Plaxiglas, 유전율 3.6, 고유저항 $10^{12} \sim 10^{16} (\Omega \cdot m)$ 이며 이것을 높이 5[mm], 폭50[mm], 길이 100[mm]의 판상으로 제작하여 그 위에 스페이서와 같은 재료의 Barrier 높이 5[mm], 폭 10[mm], 길이 50[mm] (이하 Barrier 1단이라 함)와 높이 10[mm], 폭 10[mm], 길이 50[mm] (이하 Barrier 2단이라 함)를 침전극에서부터 10[mm]간격으로 차례로 이동하여 설치하며 총전극간의 거리는 40[mm]이다. 파티클은 직경 0.35[mm], 길이 0.9[mm]의 동선을 사용하여 전극간 A, B, C, D의 어느 한 위치에 설치된다. 실험방법은 평판 스페이서에 Barrier가 없는 경우의 기본 실험후 스페이서 위에 스페이서와 동일 물질의 Barrier 1단과 2단을 A, B, C, D의 위치로 이동했을때 격벽 높이의 영향과 위치에 관한 파괴전압(이하 FOV라 함)의 변화를 구함과 동시에 정지 카메라로 방전로의 진전을 관측 촬영했다. 다음으로 파티클을 이들 시험 중 A, B, C, D 어느 한

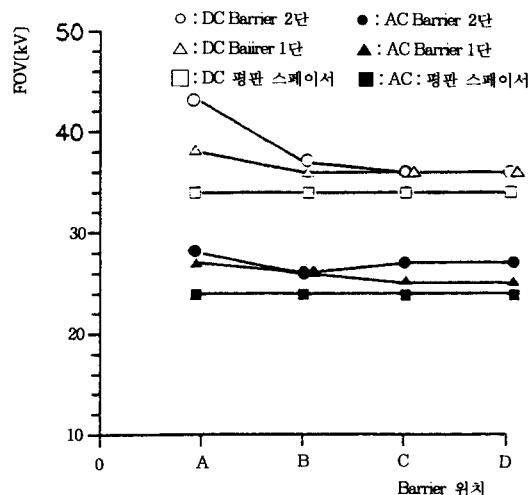


그림 2. 파티클 없는 경우 Barrier 위치에 따른 FOV

Fig. 2. Result of FOV for varying barrier location without particle

위치에 설치 했을때 파티클이 FOV와 방전로에 미치는 영향에 관해서 실험 및 관측을 했다. 측정된 전압은 실효치이며 전압상승은 직선상승법으로 예상 파괴전압의 70%까지 상승시키고, 이후 파괴까지 계단상승법(1kV/s)으로 상승시켰다. FOV의 값은 5회 시험중 최소, 최대치를 제외한 평균값으로 나타내었다.

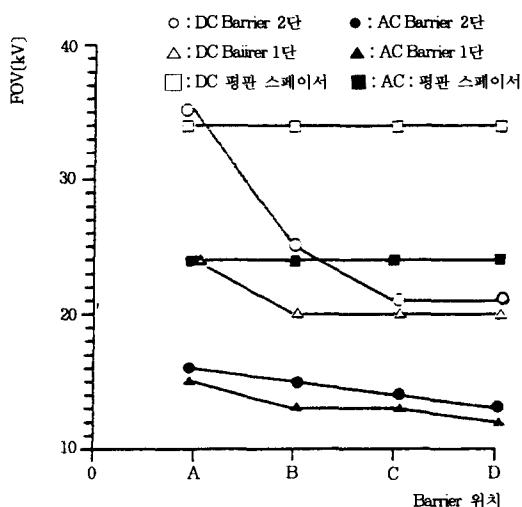


그림 3. 파티클 A에서 Barrier 위치에 따른 FOV

Fig. 3. Result of Fov for varying barrier location with particle position A

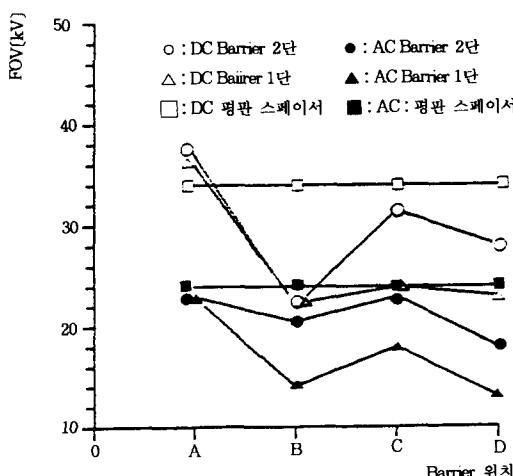


그림 4. 파티클 B에서 Barrier 위치에 따른 FOV

Fig. 4. Result of Fov for varying barrier location with particle position B

3. 실험결과 및 고찰

3.1 스페이서 Barrier 효과

그림 2는 AC 및 정극성 DC 전압으로 평활 스페이서와 그 표면에 Barrier 1단 및 2단이 위치 A, B, C, D로 이동할 때의 FOV를 나타내고 있다.

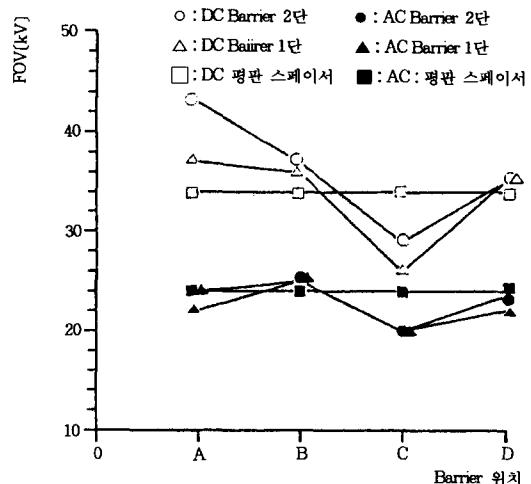


그림 5. 파티클 C에서 Barrier 위치에 따른 FOV

Fig. 5. Result of Fov for varying barrier location with particle position C

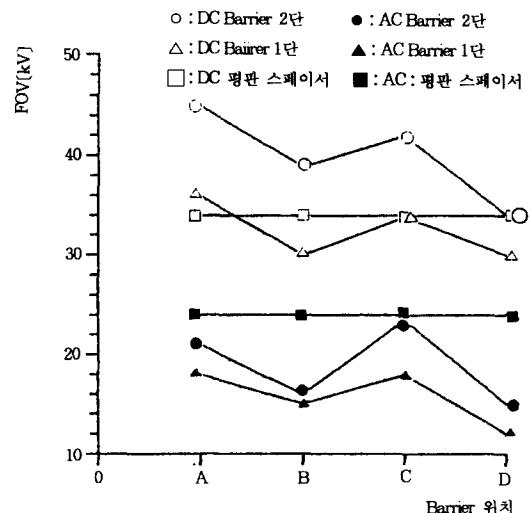


그림 6. 파티클 D에서 Barrier 위치에 따른 FOV

Fig. 6. Result of Fov for varying barrier location with particle position D

그림에서 보면 모든 경우에 DC 정극성 FOV가 AC의 FOV에 비해 높으며 Barrier 2단이 1단보다 높게 나타났다. 특히 침전극측, 즉 위치 A에 Barrier가 있는 경우 대부분 높은 FOV값을 나타내고 있으며 특히 정극성 DC에서 Barrier가 B위치로 이동할 때 FOV감소가 심하게 나타나고 있다. Barrier가 낮은 경우에는 AC 파괴전압의 변화는 큰 영향을 주지 않는다. 이는 침전극 선단 코로나에 의해 발생되는 전하의 Barrier에 의해 저지되는 결과로 생각된다. Barrier가 평판전극, 즉 접지측으로 이동됨에 따라 FOV는 감소된다. 이러한 현상은 침단에 발생한 코로나에 의한 전하가 전속밀도가 큰 Barrier상단에 축적하게 되어 방전 진전을 용이하게 하기 때문이라 생각된다.

3.2 파티클 위치 A에서 Barrier 위치별 FOV

그림 3은 파티클 위치가 침단에 근접한 위치 A에 있는 경우 Barrier 1단 및 2단이 A, B, C, D로 이동하는 경우의 FOV를 나타내고 있다. 파티클이 재생된 경우는 Barrier가 존재해도 FOV는 매우 낮아짐을 전체적으로 보여주며 파티클이 침단에 근접한 경우의 FOV는 그림 4, 5, 6의 모든 경우와 비교해 볼 때 가장 낮은 값으로 나타나고 있다. 이는 침단에서 발생된 코로나에 의해 파티클이 침전극으로 작용되어 전극간 갭이 축소된 것과 같이 적용되기 때문이라 생각된다. Barrier 위치별로 보면 A에 있는 경우가 가장 높은 FOV를 나타내고 있다. 이와 같은 결과는 파티클이 A 위치의 스페이서 상부에 있기 때문에 침단과 파티클의 간격이 길어져 파티클이 침전극으로 작용하지 않고 고전부위에 위치된 Barrier에 의해 효과가 크게 나타나고 있다고 생각된다. 정극성 DC인 경우가 FOV 감소가 현저히 나타나고 Barrier가 높은 경우의 감소 폭이 크다. 또한 침단에서 멀어짐에 따라 FOV가 낮아지는 현상이 나타나고 있는데 이러한 경향은 AC인 경우와 유사한 특성을 나타낸다.

3.3 파티클 위치 B에서 Barrier 위치별 FOV

그림 4는 파티클 위치가 B에, 즉 침단에서 10

(mm)떨어진 위치에 있는 경우로서 역시 침단측에 Barrier가 있는 경우가 FOV가 높고 Barrier 위에 파티클이 놓여진 경우는 심한 FOV의 감소가 있음을 보여 주며 Barrier 위치 C의 FOV는 아주 높게 나타나며 Barrier가 평판 전극에 접촉된 경우에는 FOV의 감소를 나타내고 있어 파티클이 Barrier상단에 부착되어 방전 진전을 용이하게 하면 FOV가 감소하고 파티클 후단에 Barrier가 존재하여 방전을 저지하면 상승되며 평판 전극측에 접촉된 경우에는 전하운집에 따른 FOV감소로 사료된다.

3.4 파티클 위치 C에서 Barrier 위치별 FOV

그림 5는 파티클의 위치가 C, 즉 침단에서 20 (mm)떨어진 경우로서 파티클위치가 침단에서 멀어질 수록 그림 2, 3, 4, 5와 비교해 볼 때 FOV는 높게 나타나며 특히 Barrier위치 C인 경우 즉 파티클이 Barrier위에 위치한 경우는 큰폭의 FOV의 감소가 있다. 또한 Barrier가 평판전극측에 위치한 경우의 FOV는 Barrier 위치 B인 경우와 그의 동등한 FOV를 나타내고 있어 파티클이 고전위측에 Barrier로 은폐된 경우나 접지측에 의해 은폐된 경우 거의 비슷한 성질이 있음을 보여 주고 있다.

3.5 파티클 위치 D에서 Barrier 위치별 FOV

그림 6은 파티클이 평판전극에 근접해서 위치 한 경우로서 정극성 DC전압에서의 전체적인 FOV는 높게 나타나고 있으나 AC인 경우에는 큰 차이가 없다. 파티클위치 D인 경우, 즉 Barrier위에 파티클이 위치할 때 역시 FOV가 가장 낮게 나타나고 있다. 또한 Barrier가 고전위측 침전극 선단에 근접한 경우가 대체적으로 FOV가 높으나 Barrier C인 경우에도 Barrier B와 Barrier D 보다 상당히 높게 나타나고 있어 Barrier에 의해 차단효과가 크게 작용하여 방전로에 영향을 미치고 있음을 알 수 있다.

3.6 방전현상

실험결과의 고찰을 위해 평판 스페이서만의 경우와 Barrier만이 1단 2단으로 존재하는 경우, 파

터클이 평판 스페이서 위 A, B, C, D에 위치하는 경우, 그리고 Barrier 1,2단이 A, B, C, D의 위치로 이동할 때 파티클도 A, B, C, D로 이동하는 경우의 방전로를 관찰하였다. 사진 1은 평판 스페이서 만을 전극간에 게재한 경우 AC 및 정극성 DC 전 압하에서의 방전로이며 사진 2는 AC전압하에서 Barrier 및 파티클을 이동시켰을 경우로 그림의 좌측은 Barrier 1단이며 우측은 Barrier 2단이며, 사진은 3은 정극성 DC전압하에서 Barrier 및 파티클을 이동시켰을 경우로 그림의 좌측은 Barrier 1단이며 우측은 Barrier 2단에서의 방전현상을 촬영한 방전로로서 그 대표적인 것을 보여준다.

사진 1,2,3에서 보면 주 방전로의 분명한 차이점을 볼 수 있다. AC인 경우의 주방전로는 방전지로가 많이 생성되며 지그재그 방전을 함을 볼 수 있다. 이는 본실험 조건에서와 같이 전극간 캡이 를 경우 주방전로는 Streamer→Corona→Leader를 거친 후 형성되므로 Leader가 주파수 반전에 따라 휴지 및 진전이 반복적으로 일어나고

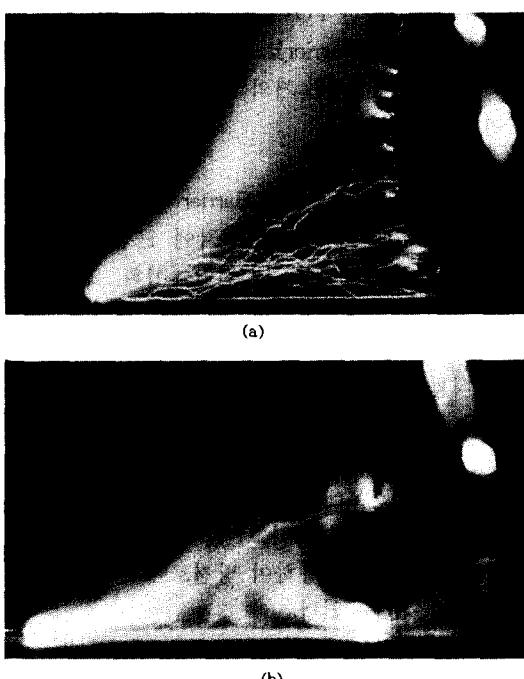


사진 1. 평판스페이서에서 방전로 (a : AC, b : +DC)
Photo. 1. Discharge path of plate spacer (a : AC, b : +DC)

캡 전계는 인가전계와 공간전하군에 의한 전계 및 Streamer 선단전계의 합으로 나타나기 때문이라 생각된다. 정극성 DC전압에서는 주방전로가 단일 혹은 2,3가지 정도로 국한되며 캡간격이 짧을 때는 단일 방전로로, 캡간격이 큰 경우에는 2,3개의 방전로가 AC의 경우보다 축방향에서 벗어나는 특성이 나타난다. 이와 같은 현상은 정극성 DC전압에서는 침단 주변 정전하에 의해 생성되는 축방향 전계와 인가 전계에 의한 그레디언트력으로 방전로는 중심에서 부터 주변으로 이동하면서 진전하는 힘을 저지하면서 정 Leader의 형태로 대향전극으로 진행하게 되는데 스페이서 Barrier가 낮은 경우는 사진 3의(a)에서 보인 것처럼 Barrier를 경유하지 않는 경우도 있어서 DC전압에서는 스페이서 효과를 AC인 경우보다 적게 받음을 보여준다.

그러나 Barrier가 높은 경유는 Barrier를 경유하게 되며 파티클이 있는 경우는 반드시 파티클을 경유하게 되어 전극간 스페이서 및 파티클이 방전로에 심한 영향을 초래함을 볼 수 있다.

사진 1의(a)는 AC전압 인가시 Barrier가 없는 경우로서 대부분 전속이 스페이서로 통과하고 전극단 전속밀도가 다른 곳에 비해 크기 때문에 이 곳에서 코로나가 발생하고 코로나 진전이 공간에서와 같이 퍼지지 않고 스페이서 표면으로 진전하므로 방전로의 대부분은 유전체 표면 가까이 있게 되며 초기방전후 공간 전하로 인하여 방전로가 공간저항이 저하되면 흘어짐을 보여준다. (b)는 DC정극성 전압하의 평탄 스페이서만 있는 경우로 AC전압의 방전로에 비해 단일 주방전로로 되어 축방향에서 상당히 먼 거리에 방전로를 형성하고 있음을 보여준다. 이는 정Leader가 공간 전계와 인가 전계에 의한 그레디언트력이 유전체로 인한 전속선의 분포에 의한 영향보다 크게 작용됨을 보여준다.

사진 2는 AC 전압에서의 방전로며 (a), (a')는 그림 2의 실험 중 대표적인 방전로를 나타낸다. (a)는 침단에 근접해 Barrier 1단이 있는 경우로 침단에서 부터 스페이서 선단을 경유하여 방전로가 대향전극으로 이행하며 Barrier에서 부터 평판전극까지의 캡간격이 크기 때문에 방전로는 하전입자 및 전속분포의 영향으로 평판 스페이서

고체유전체의 장벽과 도전성 파티클이 섭락전압에 미치는 영향

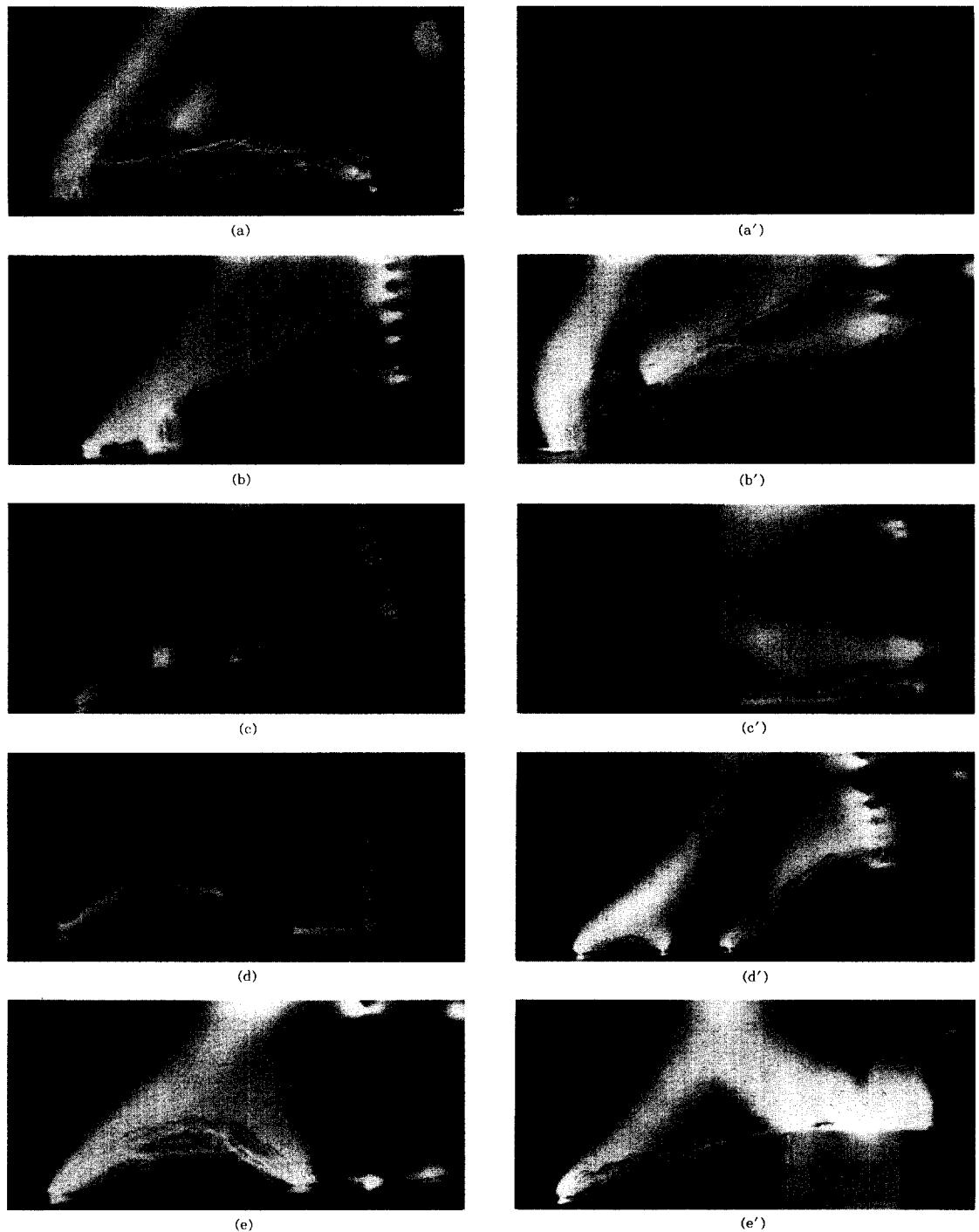


사진 2. AC 전압에서의 방전로
Photo. 2. Discharge path of AC voltage

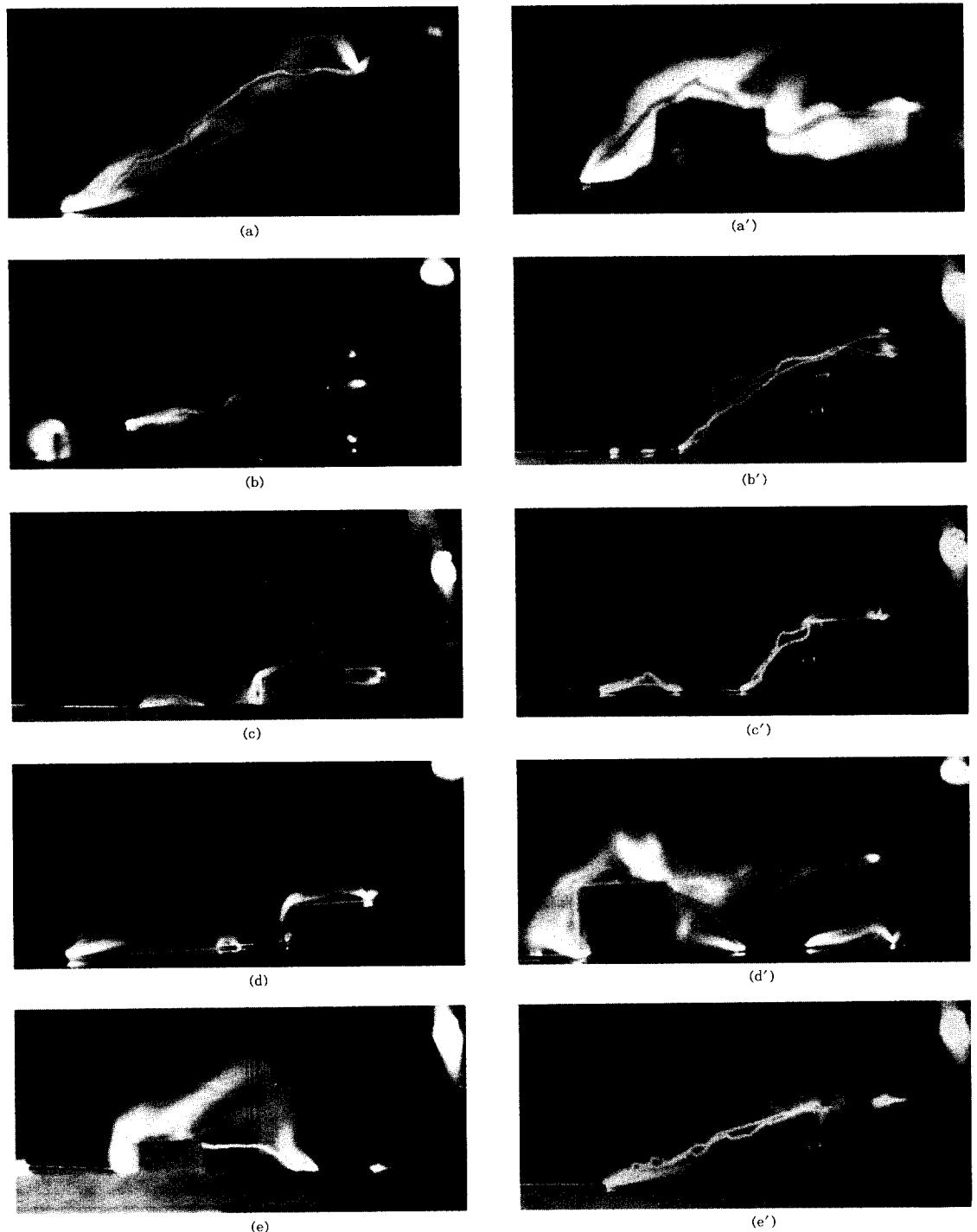


사진 3. 정극성 DC 전압에서의 방전로

Photo. 3. Discharge path of DC voltage positive polarity

표면쪽으로 치우치는 경향을 보여 주고 있다. (a')는 Barrier 2단 이 평판전극에 밀착된 경우로 주방전로가 스페이서 윗부분을 경유해서 평판전극으로 진전함을 보여준다. (a), (a')는 교류방전시 많은 방전로가 지그재그 형으로 형성되어 진전하고 유전체 영향이 크게 작용됨을 볼 수 있다.

사진 (b), (b')는 그림 3의 AC전압에서 실험하는 경우의 대표적인 방전로로서 (b)는 파티클이 침전극 직전에 위치하고 B위치에 Barrier가 있는 경우로 침전극선단에 코로나가 발생한 후 micro discharge가 침전극과 파티클 사이에서 발생되고 파티클이 전극화 된후 파티클 선단에서 코로나가 발생하여 전속분포가 많고 전하운집이 많은 Barrier상단을 통하여 평판 전극으로 파티클 아크가 진전함을 보여준다. Barrier와 평판 전극 사이의 간격이 20[mm]로 좁기 때문에 인가 전계의 영향이 크게 작용하므로 평판 스페이서의 영향은 거의 나타나지 않고 공간에서 대향전극으로 진전됨을 볼 수 있다. 이 경우 FOV는 매우 낮게 된다고 생각된다. (b')는 Barrier 2단이 침단 직전에 있고 그 위에 파티클이 위치한 경우로 침단 코로나에 의한 전하가 Barrier에 운집하게 되어 방전로는 Barrier를 타고 파티클로 이행하여 파티클이 전극화 된 후에 평판 전극으로 이행된다. 이 경우에도 평판 전극까지 거리가 30[mm]로 비교적 크기 때문에 초기에는 평판스페이서 표면부근으로 주방전로가 이행되고 이때 발생된 공간 전하 및 전자에 의해 공간저항이 감소하면 방전로는 공간으로 진행됨을 알 수 있다.

사진(c), (c')는 그림 4의 AC 전압에서 실험하는 경우의 대표적인 방전로로서 (c)는 B위치에 Barrier가 있고 그위에 파티클이 있는 경우로 주방전로는 파티클을 경유하여 평판전극으로 진전됨을 볼 수 있고 파티클 선단 좌우에 밝은 발광의 좌측은 micro discharge이며 우측은 코로나로서 파티클이 전극화 됨을 볼 수 있고 Barrier와 평판전극간 거리가 20[mm]로 좁아지므로 인하여 방전로가 인가전계에 지배되어 공간을 통하여 직진됨을 볼 수 있다. (c')는 높은 Barrier뒤에 은폐된 장소에 파티클이 위치한 경우로 이 경우

에도 barrier효과가 크게 작용하여 FOV는 높으나 역시 방전로는 파티클을 경유함을 볼 수 있다.

사진(d), (d')는 그림 5의 AC 전압에서 실험하는 경우의 대표적인 방전로로서 (d)는 Barrier1 단이 B위치에 있고 C위치에 파티클이 있는 경우로 파티클이 계제되었기 때문에 방전로는 Barrier상단을 경유하여 파티클을 통한 후 대향 전극으로 이행되고 있다. (d')는 전극에서부터 20 [mm]떨어져 파티클이 있고 평판전극에 밀착된 위치에 Barrier 2단이 있는 경우로 초기방전로는 침전극과 파티클사이에서 발생한 후 Barrier 2단이 있는 경우로 초기방전로는 침전극과 파티클 사이에서 발생한 후 Barrier 상단에 연하여 진전하나 시간경과에 따라 공간으로 이동하여 평판전극으로 이행됨을 보여준다.

사진(e), (e')는 그림 6의 AC 전압에서 실험하는 경우의 대표적인 방전로로서 (e)와 (e')는 파티클 위치가 평판전극에서 미소간격 떨어져 있는 경우로 주방전로는 모두 파티클과 Barrier상단부를 경유함을 나타내고 있다. 사진 3은 정극성 DC전압에서의 방전로가 파티클 및 Barrier 위치에 따른 영향의 사진으로 (a), (a')는 파티클이 없이 Barrier만 이동되는 경우의 그림 2 실험의 대표적인 정극성 DC 방전로로서 Barrier 1단이 이동할 때의 방전로에서는 침전극 가까이에 Barrier가 있으면 Barrier를 경유하나 사진(a)와 같이 C위치에 Barrier가 있는 경우는 방전로가 스페이서 상단을 경유하지 않음을 보여 주고 있는데 이는 스페이서 전하에 의한 전계보다 내부전계가 강하게 작용하기 때문이라고 생각된다. (a')는 B 위치에 2단 Barrier가 있는 경우로 장벽이 높으면 상단을 경유하여 진전되고 있다. 이 경우에는 Barrier 효과로 인해 FOV가 높음을 볼 수 있다.

(b)와 (b')는 파티클 위치 A인 경우로 그림 3 실험의 대표적인 정극성 DC방전로이다. 어떤 경우에도 방전로는 파티클을 경유하며 3가닥의 방전로가 형성됨을 보여준다. 이때(b')와 같은 높은 Barrier가 있지만 Barrier상단을 거치지 않음도 볼 수 있어 정 Leader진전 특성을 잘 나타내고 있다. 이 경우 파티클이 계제됨으로 FOV의 감소와 파티클 위치 A, B, C, D중 가장 낮은값을

나타내게 된다고 생각된다.

(c)와 (c')는 파티클이 B위치인 경우로 그림 4 실험의 대표적인 정극성 DC방전로이다. 어떤 경우에도 방전로는 파티클을 거쳐 Barrier상단을 경유하여 진전됨을 보여 준다.

(d)와 (d')는 그림 4실험의 대표적인 정극성 DC방전로이다. 이 경우에도 파티클을 경유하여 방전로가 형성되지만 특히 (d')와 같이 Barrier와 평판전극간 거리가 큰 경우 파티클을 통해 방전한 후 공간저항이 감소하면 공간으로 방전되는 2중 방전로를 나타내고 있다.

(e)와 (e')는 파티클이 평판전극에 미소간격으로 밀착된 경우로 그림 5실험의 대표적인 정극성 DC방전로이다. 이때에도 역시 파티클을 통하여 방전로가 형성되며 파티클 좌우 선단의 발광은 파티클의 침전극으로 작용됨을 알 수 있다. 사진 2, 3에서 알 수 있는 것과 같이 파티클이 침전극 가까이 위치할 때 파티클과 침전극 사이에 micro discharge가 발생하여 파티클이 전극화되어 캡 간격이 10[mm]만큼 단축된 것과 같이 가장 낮은 FOV를 나타내며 파티클이 Barrier상단에 놓여진 경우에도 큰 FOV감소를 나타내고 있다. 또한 높은 Barrier가 침전극 선단에 위치한 경우가 가장 FOV가 높으므로 그림 3, 4, 5, 6으로부터 알 수 있는 것처럼 침전극측 즉 고전위부에 Barrier가 있고 파티클이 Barrier에 은폐된 경우가 FOV가 높게 나타나고 있어 이와 같은 결과는 사진에서 보여진 방전의 발행과 방전의 진전으로부터 확인 할 수 있었다. 또한 파티클이 계재되지 않으면 Barrier의 효과가 크게 작용 하지만 파티클이 계재되면 Barrier 존재에도 불구하고 매우 낮은 FOV의 값을 나타내고 있음을 방전으로 확인할 수 있었다.

4. 결 론

공기중에서 침대 평판 전극 구성으로 AC 및 정극성 DC 전압 인가시 스페이서 표면 위에서 Barrier 높이와 위치 그리고 파티클의 위치를 변경하였을 때의 FOV특성과 방전경로를 관찰한 결과 다음과 같은 결론을 얻었다.

- 1) Barrier가 고전위 측에 위치한 경우와 파티클이 Barrier뒤에 은폐된 경우가 FOV가 높다.
- 2) 침전극 선단 가까이에 파티클이 위치하면 심각한 FOV의 감소를 초래한다.
- 3) 파티클이 전극간에 존재하면 반드시 방전경로는 파티클을 경유하므로 FOV는 감소한다.
- 4) 교류 전압의 주 방전로는 여려가닥이 지그재그로 얹혀 진전하고 정극성 직류인 경우에는 1~3개의 주 방전로가 발생되며 스페이서 영향 보다 그래디언트력에 크게 지배된다.

참 고 문 헌

- 1) 豊福 正治 外, “氣中 針對針ギヤツが間にバリアガ存在する場合の放電過程”. 日本 ED-92-5. PP 39~48, 1992.
- 2) 大森一史外, “高分子フィルム上の帶電電荷による沿面放電開始電界”. 日本 ED-93-19. PP 47~53, 1993.
- 3) 千葉政邦, “大氣中沿面ストリマの基礎特性”.
 - (I) 日本 ED-90-47.PP 71~77, 1990.
 - (II) 日本 ED-91-86.PP 87~96, 1991.
 - (III) 日本 ED-92-114.PP 61~69, 1992.
- 4) 奥村典男, “準平等電界のバリア効果”. 日本 ED-92-4. PP 29~37, 1992.
- 5) 大重力 外, “高電壓現象”. 森北出版社, pp 75~77
- 6) M. Hara, et al, “Effect of Electrode Shape on Particle-initiate Break down in SF₆ Gas under dc Voltage”. IEEE Vol. 26 No.1, PP 156~170, 1991.
- 7) R.E.Wootton, et al, “Influence of Particles on ac and dc Electrical performance of Gas Insulated Systems at Extra High Voltage”, et al, IEEE Trans.PAS.Vol.96.No.3.
- 8) M. Hara, et al, “Particle-Insulated Brakedown characteristic of Conical Insulator in N₂ gas and N₂/O₂ Mixture Under dc Voltage”. IEEE Vol.22, PP 87~96, 1987.

◇ 著者紹介 ◇

이 용 길 (李龍吉)

1947年 1月 1日生. 1970年 嶺南大 工大 電氣工學科 卒. 1981年 嶺南大 大學院 電氣工學科 卒(碩士). 1991年 慶南大 大學院 電氣工學科 博士課程. 現在 東義工業專門大 副教授.

김 동 익 (金東義)

1951年 4月 1日生. 1981年 嶺南大 工大 電氣工學科 卒. 1983年 嶺南大 大學院 電氣工學科 卒(碩士). 1991年 慶南大 大學院 電氣工學科 博士課程. 現在 永進專門大 電氣科 專任講師.

이 세 희 (李世薰)

1955年 8月 15日生. 1982年 崇實大 工大 電子工學科 卒. 1987年 建國大 大學院 電子工學科 卒(碩士). 1992年 慶南大 大學院 電氣工學科 博士課程. 現在 忠州產業大 電氣科

김 재 호 (金在浩)

1968年 4月 20日生. 1993年 慶南大 工大 電氣工學科 卒. 現在 慶南大 大學院 電氣工學科 碩士課程.

김 정 달 (金正達)

1947年 1月 6日生. 1970年 嶺南大 工大 電氣工學科 卒. 1982年 嶺南大 大學院 電氣工學科 卒(碩士). 1987年 中央大 大學院 電氣工學科 卒(博士). 現在 慶南大 工大 電氣工學科 副教授.