

논문 94-3-1-07

고주파 발진형 근접 센서 시스템의 집적화를 위한 CMOS 회로 설계

成政祐*, 崔 坪**

CMOS Circuit Designs for High Frequency Oscillation Proximity Sensor IC System

Jung Woo Sung, Pyung Choi

요 약

본 논문에서는 FA용 센서 중의 하나인 고주파 발진형 근접 센서 시스템을 CMOS를 이용하여 설계하였다. 금속 물체의 원근에 따라 발생하는 크기가 다른 두 정현파를 전파정류부와 평활회로부를 통하여 DC 전압으로 전환하여 정전류회로의 출력단에 전류를 흐르게 한다. 슈미트 트리거를 사용하여 전압 레벨의 노이즈를 제거한다. 이를 통하여 고주파 발진형 근접 센서 시스템이 소형, 경량화, 저 소비 전력의 이점을 갖도록 하였다.

Abstract

In the following paper, the high frequency oscillation proximity sensor system, one of the sensor systems used in FA, is designed using CMOS. According to the proximity of metal objects, two differing amplitudes of sinusoidal waves are set, and by using rectifiers, dc voltages, which determine the constant current source circuit's output current levels, can be abstracted from these waves. To remove any disturbances in the dc voltage levels, a schmitt trigger is used. Some advantages of this CMOS high frequency oscillation proximity sensor are miniturization, light weight and low power dissipation.

I. 서 론

FA용 센서 중의 하나인 고주파 발진형 근접 센서 시스템은 고속 응답성, 긴 수명, 고 신뢰성과 내 환경성이 우수하며, 비접촉 검출이 가능하고, 기름, 물이 있는 장소, 먼지 등이 많은 장소에서도 전혀 영향받지 않으며, 무 토우크로 동작한다는 많은 장점을 가지고 있어 1960년 초 우리 나라에서 제품화되기 시작하여 현재 국내 여러 회사에서 생산하고 있다.^[1,2,3] 또한 그 사용 분야는 더욱더 광범위해져 현재 자동 창고 및 물류 시스템, 로봇 산업 기계, 섬유 및 목공 기계, 공작 기계, 포장 및 플라스틱 가공 기계, 수송과 콘베

어 시스템 등에 사용되어 지고 있다.^[4,5] 그러나 저항, 콘덴서와 같은 개별 소자를 사용하여 근접 센서 시스템을 구현(12[mm]이상)함으로써 소형화가 불가능하며, 이로 인해 선진 여러 나라에서 생산되는 초소형 근접 센서 시스템(최소 5[mm])과는 경쟁할 수 없는 실정이다. 이러한 문제를 해결하기 위해서 CMOS 트랜지스터를 사용하여 집적화함으로써 소형, 경량화, 저 소비 전력의 이점을 얻을 수 있다. 또한 DC 2선식의 출력 방식을 택함으로써 배선 절감이 되어 프로그래머블 컨트롤러 등에 직접 접속이 가능하게 하였다.

II. 본 론

1. 고주파 발진형 근접 센서 시스템의 내부 구조

고주파 발진형 근접 센서 시스템은 그림 1에서 보여 주는 바와 같이 고주파 발진부, AC TO DC 변환기, 슈미트 트리거, 정전류원과 출력단으로 구성되어 있다.

* 慶北大學校 電子工學科
(Dept. of Electronics, Kyungpook Nat'l Univ.)

** 正會員 : 慶北大學校 電子工學科
(Dept. of Electronics, Kyungpook Nat'l Univ.)

<접수일자 : 1994년 1월 10일>

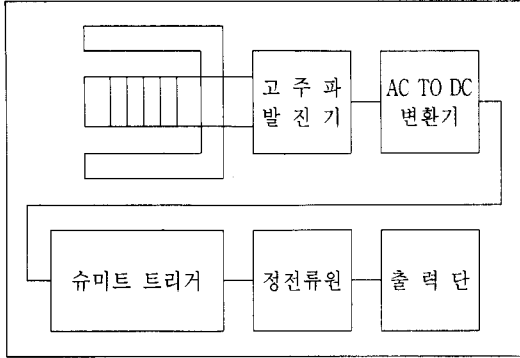


그림 1. 근접센서의 기능별 블록 다이어그램
Fig. 1. Functional block diagram of proximity sensor system.

고주파 발진부는 금속 물체의 원근에 따라 발진 주파수는 일정하고 크기가 다른 정현파를 만든다. 고주파 발진부로부터 나온 정현파는 AC TO DC 변환기를 통하여 전파 정류된 후 맥동 전압이 포함된 DC 값으로 바뀐다. 슈미트 트리거는 직류 전압에 포함된 맥동 전압, 잡음 등 여러 가지 외부 요인의 영향을 없애 주고, 금속 물체의 원근에 따른 두가지의 전압 레벨을 갖게 한다. 정전류원은 슈미트 트리거의 두가지 전압 레벨을 입력으로 받아 부하에 서로 구별될 수 있는 두 종류의 전류를 흐르게 한다.

2. 고주파 발진부

CMOS OP AMP을 이용하여 고주파 발진부를 구성한 회로는 그림 2와 같다.^[6]

발진 주파수는 Colpitts 형태의 LC 피드백 회로에 의해 설정되어지는 반면, OP AMP, 저항 R1과 R2는 발진 정현파의 크기를 조절하는 기능을 가지고 있다. 이 때의 발진 주파수는 식 (1)과 같다.

$$f_o = \frac{1}{2\pi\sqrt{LC_{eq}}} \quad (1)$$

여기서

$$C_{eq} = \frac{C_1 C_2}{C_1 + C_2} \quad (2)$$

고주파 발진부가 발진을 계속하여 고주파 자계를 만들었을 때 금속 물체가 접근하면 고주파 자계를 받은 금속에 유도 전류가 흐른다. 그러면 코일 주위에 역 자계가 발생하여 발진 진폭이 감소하거나 고주파 발진이 멈추게 된다.^[7] PCB 상에서 회로를 구성한 후 오실로스코프로 파형을 관찰한 결과 금속 물체가 접근하지 않았을 때 $\pm 3[V]$ 로 발진하다가 금속 물체를

10[mm]정도로 접근하였을 경우 발진 진폭이 $\pm 1[V]$ 로 감소함을 확인할 수 있었다. 이 원리를 이용하면 금속 물체의 접근 유무를 알 수 있다. 이 때 사용된 코일 L의 인덕턴스를 354[μH]로, 커패시턴스 C1과 C2의 정전 용량을 동일하게 330[nF]로 하여 발진 주파수 $f_o \approx 20[KHz]$ 가 되도록 하였다.

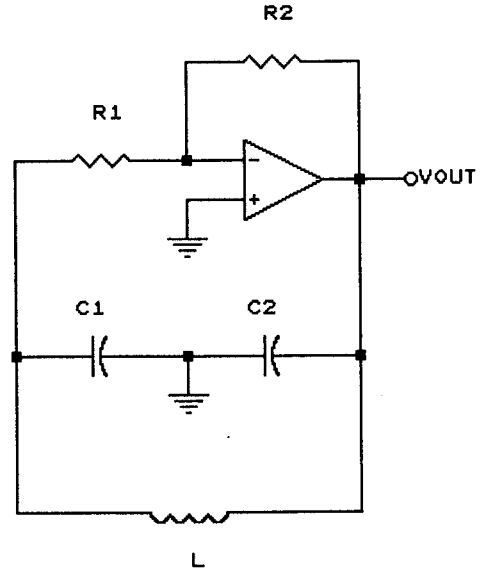


그림 2. CMOS OP AMP를 사용한 고주파발진기
Fig. 2. High frequency oscillator with CMOS OP AMP.

3. AC TO DC 변환기

AC TO DC 변환기 회로는 그림 3과 같으며, 이 회로는 크게 전파정류부와 평활회로부로 구성되어 있다.^[8] 양의 전압이 VIN 단자에 인가되면 M1의 VGS는 양의 값이 되어 도통 상태가 되며, OP AMP A1은 전압 이득이 1인 위상 반전 증폭기이므로, M2의 게이트에 음의 전압이 인가된다. 이로 인해 M2의 VGS는 음의 값이 되어 차단 상태가 된다. 전원 전압 VDD와 정전류원에 의해 M3이 도통 상태가 되어, OP AMP A2는 음 변환 형태의 전압 팔로우를 구성한다. 이로 인해 비 반전 입력 단자와 반전 입력 단자는 가상 접지가 되어 같은 크기의 전압을 가진다. 이때 M1의 VGS의 전압 강하가 M3에 의해 보상되어 출력은 입력 전압의 크기와 같은 전압을 가지게 된다. 음의 전압이 VIN 단자에 인가되면 M1의 VGS는 음의 값이 되어 차단 상태가 되며, OP AMP A1의 위상 반전 증폭기 역할 때문에 M2의 게이트에 양의 전압이 인가되어

M2는 도통 상태가 된다. 이는 VIN 단자에 양의 전압이 인가된 경우와 동일한 상태이므로 OP AMP A2의 출력단은 M3에 의해 보상되어 입력 전압과 크기는 같고 위상이 반전된 양의 전압을 갖게 된다. 이 결과로서 입력이 정현파일 때 출력은 전파 정류된 파형이 된다. 이 전파 정류된 신호를 커패시터로 평활하면 맥동 전압이 포함된 DC 값을 얻을 수 있다. 사용된 커패시터의 정전용량 값은 100[nF]이며, IC화 할 경우 외부에서 연결하도록 하였다. PSPICE^[9]을 이용한 검증 결과가 그림 4에 나타나 있다.

그리고 M11, M12와 M13 그리고 M21, M22와 M23

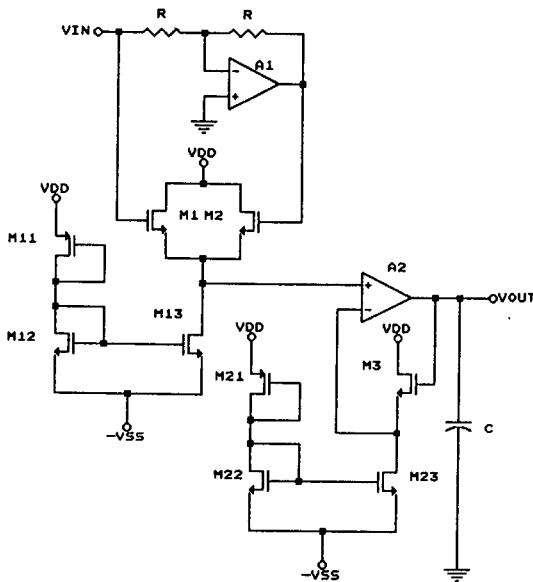
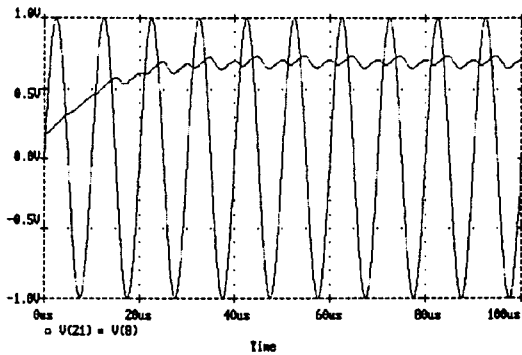


그림 3. AC TO DC 변환기
Fig. 3. AC TO DC converter.



3)Exit 1)Add Trace 2)Remove Trace 3)X Axis 4)Y Axis 5)Plot Control
3)Hard Copy A)Cursor : 1

그림 4. AC TO DC 변환기의 입력 및 출력파형
Fig. 4. Input & output waveform of AC TO DC converter.

은 정전류원으로써 M1, M2와 M3에 동일한 바이어스 전류가 흐르도록 설계되어 있다.

4. 슈미트 트리거

슈미트 트리거는 AC TO DC 변환기의 맥동 전압이 포함된 두가지의 DC값, 즉 금속 물체가 접근하지 않았을 때의 높은 직류 전압 값과 금속 물체가 접근했을 때의 낮은 직류 전압 값을 입력으로 받아 출력이 각각 +V_{SAT}과 -V_{SAT}의 전압을 갖도록 설계하였으며, CMOS 슈미트 트리거 회로는 그림 5와 같다.

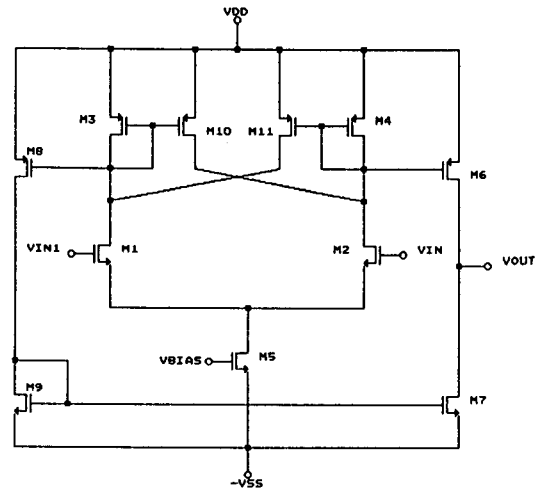


그림 5. 슈미트 트리거
Fig. 5. Schmitt trigger.

슈미트 트리거는 히스테리시스 특성을 갖는 비교기, 위상 반전 및 이상적인 전달 특성을 갖게 하기 위한 인버터, 사용된 소자들의 바이어스를 잡아 주는 정전류원 회로로 구성되어 있다. 그림 5에서 M7, M8과 M9는 정전류원을 구성하고 있어 M8과 M9에 의해 형성되는 전류로 인해 부하에 관계없이 M7의 드레인 전류는 일정하다. 전력 손실을 줄이기 위해서 M8의 width W=5[μm], length L=20[μm], M9의 W=5[μm], L=50[μm] 그리고 M7의 W=5[μm], L=50[μm]로 하였다. 이 때의 전력 손실은 0.4[mW]이다. 전력 손실을 더 줄이기 위해서 M8과 M9에 흐르는 전류를 줄이면 되나, 이를 경우 MOS의 L이 증가하므로, 소비 전력과 사용 면적을 절충하여야 한다. 그림 5에서 M1, M2, M3, M4, M5, M10과 M11은 히스테리시스를 갖는 비교기를 구성하고 있으며, 이 구조는 두가지의 피드백을 갖고 있다. 즉 M1과 M2의 소오스 공통 노드

를 통한 전류-직렬 음의 피드백, M10과 M11의 게이트-드레인 접속을 통한 전압-병렬 양의 피드백이 존재한다. 히스테리시스 특성은 양의 피드백을 이용하는 것이므로 음의 피드백에 의해서 형성되는 전류보다 양의 피드백에 의해서 형성되는 전류가 더 많아야 한다. 즉 $\beta_{10} > \beta_3$ 을 만족해야 한다. 그 결과 히스테리시스 특성이 이 구조에 나타나게 된다.

다음으로 UTP(Upper Trigger Point)를 계산하기 위해 $\pm 5[V]$ 의 전원 전압을 사용하고 M1의 게이트를 접지 한다고 가정하자. M2의 게이트에 들어오는 입력 전압이 큰 음의 값을 가진다면 M1이 도통, M2가 차단, M3과 M10이 도통, M4와 M11이 차단 상태가 된다. 입력 전압이 증가함에 따라 M2에 전류가 흐르기 시작하고 입력 전압이 증가하여 $i_2 = i_{10}$ 이 되면 비교기의 출력 상태가 바뀌게 되고, M1은 차단, M2는 도통 상태가 된다. 이 때의 입력 전압이 UTP이며, 다음 식들이 성립한다.

$$i_{10} = \frac{(W/L)_{10}}{(W/L)_3} i_3 \quad (3)$$

$$i_2 = i_{10} \quad (4)$$

$$i_5 = i_2 + i_1 \quad (i_1 = i_3) \quad (5)$$

그러므로,

$$i_3 = \frac{i_5}{1 + [(W/L)_{10}/(W/L)_3]} = i_1 \quad (6)$$

$$i_2 = i_5 - i_1 \quad (7)$$

이고,

$$V_{GS1} = \sqrt{\frac{2i_1}{\beta_1}} + V_{T1} \quad (8)$$

$$V_{GS2} = \sqrt{\frac{2i_2}{\beta_2}} + V_{T2} \quad (9)$$

이며, M2의 게이트로부터 M1의 게이트까지 KVL을 쓰면,

$$V_{UTP} = V_{GS2} - V_{GS1} \quad (10)$$

가 되고, 식 (8)와 식 (9)에서 M1과 M2는 같은 NMOS 이므로 $V_{T1} = V_{T2}$ 이다. 따라서,

$$V_{UTP} = \sqrt{\frac{2i_2}{\beta_2}} - \sqrt{\frac{2i_1}{\beta_1}} \quad (11)$$

가 된다.
여기서,

$$\beta_1 = \mu_n C_{ox} \frac{W_1}{L_1}$$

$$\beta_2 = \mu_n C_{ox} \frac{W_2}{L_2}$$

μ_n : NMOS 전류 운반자의 채널 표면 이동도

C_{ox} : GATE OXIDE의 단위 면적당 커패시턴스

W : 채널의 폭

L : 채널의 길이

V_{GS} : 게이트와 소오스 사이의 전압

V_T : 문턱전압

이다.

같은 방법으로 LTP(Lower Trigger Point)를 계산할 수 있다. 비교기의 상태가 high에서 입력 전압이 감소하면 M1에 전류가 흐르기 시작하고 $i_1 = i_{11}$ 되는 순간 M2가 차단, M1이 도통 상태가 되어 비교기의 출력 상태가 변한다. 이 때의 입력 전압이 LTP가 되며, 다음 식들이 성립한다.

$$i_{11} = \frac{(W/L)_{11}}{(W/L)_4} i_4 \quad (12)$$

$$i_1 = i_{11} \quad (13)$$

$$i_5 = i_2 + i_1 \quad (i_2 = i_4) \quad (14)$$

그러므로,

$$i_4 = \frac{i_5}{1 + [(W/L)_{11}/(W/L)_4]} = i_2 \quad (15)$$

$$i_1 = i_5 - i_2 \quad (16)$$

이고,

M2의 게이트로부터 M1의 게이트까지 KVL을 쓰면,

$$V_{LTP} = V_{GS2} - V_{GS1} \quad (17)$$

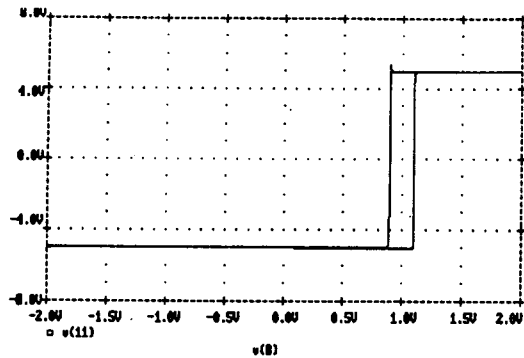
가 되고, 식(8)와 식(9)에서 M1과 M2는 같은 NMOS 이므로 $V_{T1} = V_{T2}$ 이다. 따라서,

$$V_{LTP} = \sqrt{\frac{2i_2}{\beta_2}} - \sqrt{\frac{2i_1}{\beta_1}} \quad (18)$$

가 된다.

그림 6은 UTP와 LTP를 각각 1.1[V], 0.9[V]로 했을 때의 입력 전압과 출력 전압의 전달 특성을 나타낸 것이다. 또한, M1의 게이트에 임의의 전압(VIN1)을 가함으로써 센터 전압 V_{CTR} 을 조정할 수 있다. 그리고 M10의 W를 조절하여 UTP를, M11의 W를 조절하여 LTP를 가변시킬 수 있고, VBIAS 전압을 가함으로써 UTP와 LTP의 미세 조정이 가능하다. 슈미트

트리거의 인버터에서 M6와 M7의 게이트는 같은 전압 레벨을 갖는다.



3)Exit 1)Add Trace 2)Remove Trace 3)X Axis 4)Y Axis 5)Plot Control
3)Hard Copy A)Cursor : 1

그림 6. 슈미트 트리거의 입력에 대한 출력의 전달특성
Fig. 6. Transfer characteristic of Schmitt trigger.

먼저 M6과 M7의 게이트에 높은 전압이 인가되면 M6은 차단, M7은 도통 상태가 되어 출력 전압은 low가 되고 M6과 M7의 게이트에 낮은 전압이 인가되면 M6은 도통, M7은 차단 상태가 되어 출력 전압은 high가 된다.

5. 정전류원

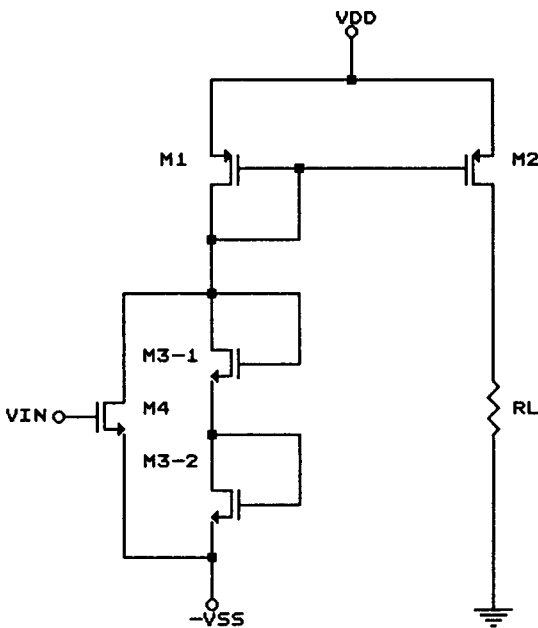
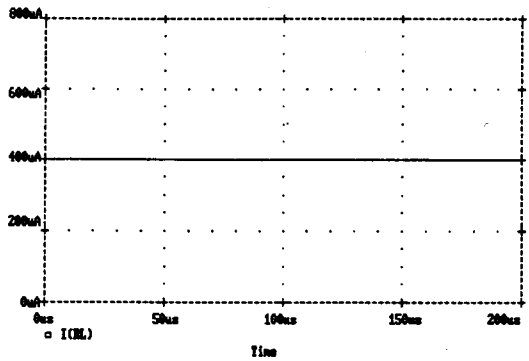


그림 7. 정전류원
Fig. 7. Constant current circuit.

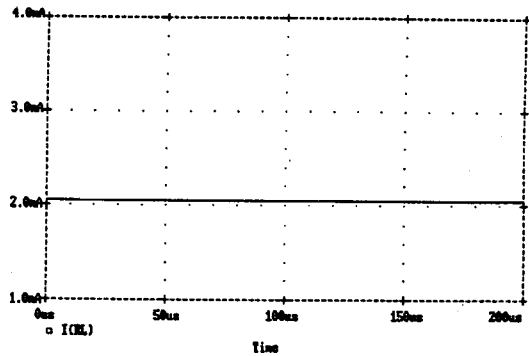
금속 물체가 근접했을 때와 하지 않았을 때의 두 상태로 인해 슈미트 트리거의 출력이 각각 $+V_{SAT}$ 과 $-V_{SAT}$ 로 되며, 이 출력이 그림 7의 정전류원의 입력이 되어 두 가지의 전류 레벨로 만들어 준다.

먼저 M4의 게이트에 $-V_{SAT}$ 전압이 인가되어 M4가 차단 상태가 되면, M1, M3-1과 M3-2에 각각 직류전압이 인가되고, M1의 $W=42[\mu\text{m}]$, $L=5[\mu\text{m}]$, M3-1의 $W=28[\mu\text{m}]$, $L=5[\mu\text{m}]$, M3-2의 $W=28[\mu\text{m}]$, $L=5[\mu\text{m}]$, M2의 $W=42[\mu\text{m}]$, $L=5[\mu\text{m}]$ 로 할 경우 부하 RL에 $400[\mu\text{A}]$ 의 전류가 흐르게 된다. 검증 결과가 그림 8에 나타나 있다.



3)Exit 1)Add Trace 2)Remove Trace 3)X Axis 4)Y Axis 5)Plot Control
3)Hard Copy A)Cursor : 1

그림 8. 입력전압이 -5[V]일 때 RL에 흐르는 전류
Fig. 8. When $V_{IN} = -5[V]$, current of RL.



3)Exit 1)Add Trace 2)Remove Trace 3)X Axis 4)Y Axis 5)Plot Control
3)Hard Copy A)Cursor : 1

그림 9. 입력전압이 +5[V]일 때 RL에 흐르는 전류
Fig. 9. When $V_{IN} = +5[V]$, current of RL.

M4의 게이트에 $+V_{SAT}$ 전압이 인가되어 M4가 도통이 되면 M4의 게이트와 소오스 사이의 전압 차가 매우 커져 M4가 선형 영역에 놓이게 된다. 이 경우 대부분의 공급 전압이 M1의 게이트와 소오스 사이에

인가되어 2[mA]의 전류가 흐르게 된다. 또한, 정전류원 구조에 의해 부하 RL에 2[mA]의 전류가 흐르게 된다. 그림 9는 이를 검증 결과이다.

그림 10과 같이 M2와 병렬로 PMOS를 계속 연결함으로써 부하에 흐르는 전류를 변화시킬 수 있다.

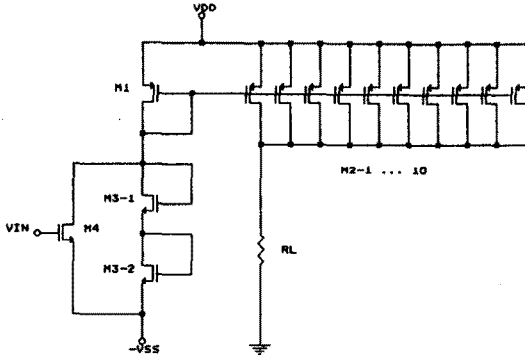
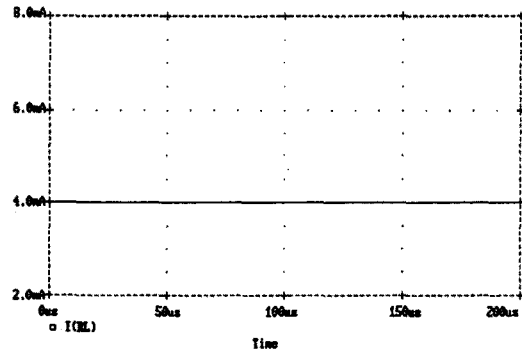
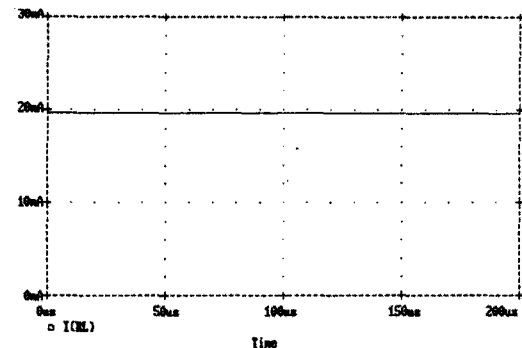


그림 10. 부하전류를 증가시키기 위한 정전류원
Fig. 10. Constant current circuit to boost load current.



1)Exit 1)Add Trace 2)Remove Trace 3)X Axis 4)Y Axis 5)Plot Control
3)Hard Copy A)Cursor : 1

그림 11. VIN = -5[V]시 부하전류
Fig. 11. When VIN = -5[V], current of RL.



1)Exit 1)Add Trace 2)Remove Trace 3)X Axis 4)Y Axis 5)Plot Control
3)Hard Copy A)Cursor : 1

그림 12. VIN = +5[V]시 부하전류
Fig. 12. When VIN = +5[V], current of RL.

하나를 연결하면 입력 전압이 $-V_{SAT}$ 일 때 800[μ A], 입력 전압이 $+V_{SAT}$ 일 때 4[mA]의 전류가 흐르며, 두 개를 연결할 경우 입력 전압이 $-V_{SAT}$ 일 때 1200[μ A], 입력 전압이 $+V_{SAT}$ 이면 6[mA]의 전류가 흐르게 된다. 이러한 원리를 이용할 경우 임의의 전류도 설정 가능하다. 그림 11과 그림 12는 입력 전압이 $-V_{SAT}$ 일 때 4[mA], 입력 전압이 $+V_{SAT}$ 일 때 20[mA]의 전류가 흐르도록 10개의 PMOS를 병렬로 연결하여 검증한 결과이다.

6. 전체 회로 및 검증

제안된 고주파 발진형 근접 센서 시스템의 IC 내부와 주변 회로를 그림 13에서 보였고, 고주파 발진부의 동작을 PCB 상에서 실험적으로 검증한 후 PSPICE의 명령어를 이용하여 검증된 결과와 동일하게 구성한 다음, 전체 회로를 IBM PC/486 상에서 검증하였다. 본 검증은 미국 Orbit 사에서 제공하는 CMOS 공정 파라미터(표 1참고)를 이용하였으며, 그 결과를 그림 14에서 보였다.

발진 고주파의 진폭이 +3[V]와 -3[V]로 정상 상태를 유지하고 있을 때, 즉 물체가 접근하지 않았을 때, 출력단의 RL에 흐르는 전류가 20[mA]이며, 물체가 근접하여 발진 고주파의 진폭이 +1[V]와 -1[V] 형태로 감소하였을 경우 4[mA]의 전류가 흐른다는 것을 알 수 있다. 이를 통해서 금속 물체의 접근 유무를 알 수 있다.

표 1. CMOS 공정 파라미터

Table 1. CMOS process parameters

| |
|--|
| <p>NMOS (LEVEL=2 UO=619.4 VTO=792.3E-3 NFS=543.9E+9 TPG=1 TOX=41.6E-9 NSUB=3.632E+16 UCRIT=149.6E+3 UEXP=199.4E-3 VMAX=44.88E+3 RSH=27.02 XJ=475.0E-9 LD=135.3E-9 DELTA=1.713 PB=759.4E-3 JS=10.0E-6 NEFF=5.491 WD=400.0E-9 CJ=25.8E-6 MJ=191.8E-3 CJSW=117.3E-12 MJSW=990E-3 CGSO=1.999E-10 CGDO=1.999E-10 CGBO=4.980E-10 FC=500.0E-3 XQC=1.000)</p> <p>PMOS (LEVEL=2 UO=237.8 VTO=-787.9E-3 NFS=307.0E+9 TPG=-1 TOX=41.6E-9 NSUB=8.461E+15 UCRIT=114.4E+3 UEXP=308.6E-3 VMAX=32.95E+3 RSH=80.41 XJ=582.5E-9 LD=240.9E-9 DELTA=1.000 PB=1.18E-3 JS=10.0E-6 NEFF=2.763 WD=600.0E-9 CJ=278.6E-6 MJ=416.0E-3 CJSW=45.9E-12 MJSW=990.0E-3 CGSO=1.123E-10 CGDO=1.123E-10 CGBO=3.320E-10 FC=500.0E-3 XQC=1.000)</p> |
|--|

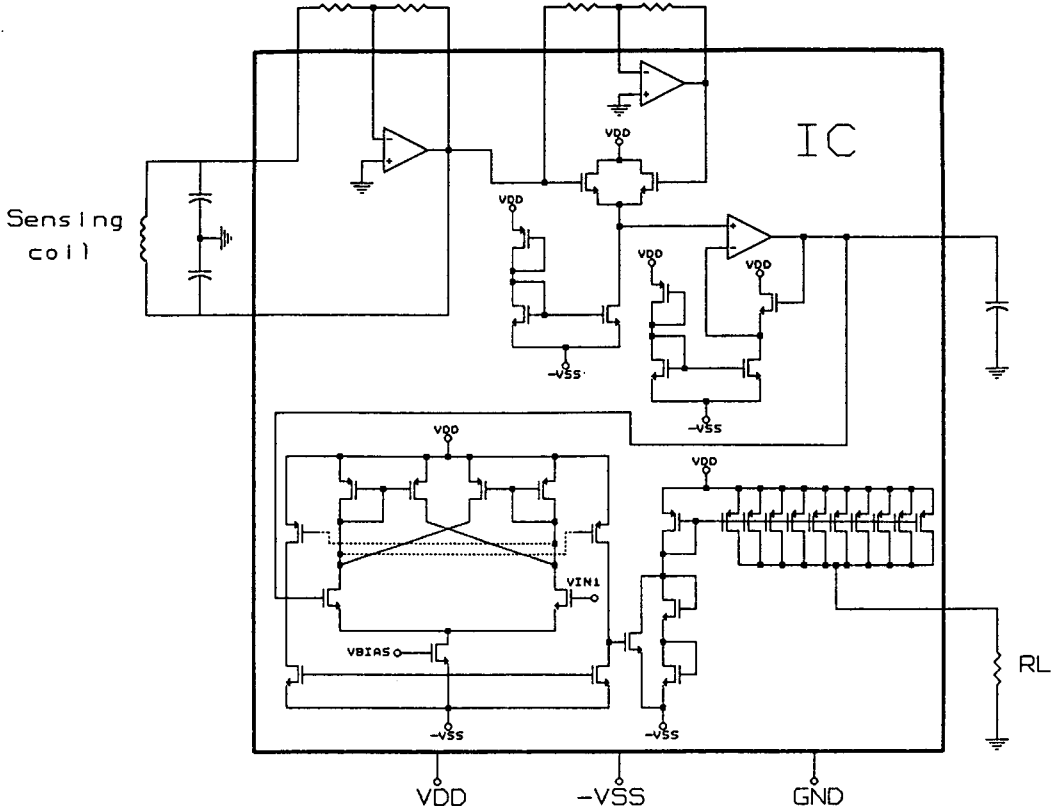


그림 13. CMOS 근접센서 시스템의 전체회로도
 Fig. 13. Full circuit of CMOS proximity sensor system.

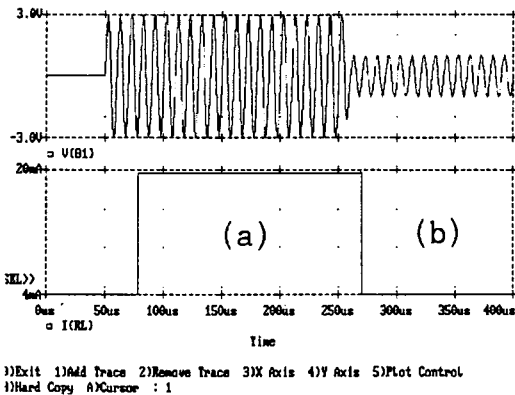


그림 14. 금속물체의 원근에 따른 근접센서 시스템의 동작상태
 (a) 금속 물체가 접근 하지 않았을 때
 (b) 금속 물체가 접근 했을 때
 Fig. 14. According to the closeness of metal objects, operation of proximity sensor system.
 (a) When metal object is not closed.
 (b) When metal object is closed.

III. 결 론

본 논문은 제안된 새로운 고주파 발진형 근접 센서 시스템을 CMOS로 설계하여 소형, 경량화, 저 소비전력의 이점을 얻을 수 있도록 하였고, 슈미트 트리거 사용하여 잡음에도 강하게 하였으며, 부하를 단상 2선식으로 연결할 수 있도록 하였다. IC화 할 경우 2[mm]×2[mm]의 크기의 칩으로 제작 할 수 있으며, 설계시 제약으로는 칩 외부에 커패시터를 달아야 한다는 점을 들 수 있다. 앞으로 온도 변화 및 전원 전압의 가변에 따른 보상 회로를 첨가한 성능이 개선된 CMOS 고주파 발진형 근접 센서 시스템 개발을 연구 과제로 하고 있다.

참 고 문 헌

[1] 김희식, FA용 센서 활용 기술, 도서출판 기술.
 [2] 김성배, 위치검출장치, 제어계측, 1993.
 [3] 장순일, 근접센서의 이론 및 적용, 제어계측, 1993.
 [4] 박경근, 자동화를 위한 센서의 응용, 제어계측,

- 1992.
- [5] 박경근, 자동화를 위한 센서의 응용, 제어계측, 1993.
- [6] Savant, Roden, and Carpenter, *Electronic Design Circuit and Systems*, 2nd, Benjamin/Cummings Publishing Company, Inc.
- [7] 박경근, 근접스위치의 일반적 특징 및 사용상 주의사항, 제어계측, 1992.
- [8] Allen, P. E., and Holberg, D. R., *CMOS Analog Circuit Design*, Saunders, College Publishing, Orlando, 1987.
- [9] *PSPICE*, MicroSim Corporation, January, 1989.

 著 者 紹 介



成政祐

1968년 11월 25일생. 1992년 대구대학교 공과대학 전자공학과 졸업(공학사). 1993년~현재 경북대학교 대학원 전자공학과 석사과정 재학중. 주관심 분야 : CMOS analog 회로설계, ASIC 설계등임.



崔坪

1980년 연세대학교 전자공학과 졸업(공학사). 1985년 Ohio State Univ. Dept. of Electrical Eng. 졸업(공학석사). 1990년 Georgia Institute of Tech. Dept. of Electrical Eng. 졸업(공학박사). 1990년~현재 경북대학교 전자공학과 조교수. 주관심 분야 : ASIC 설계 및 CAD, Device and System Modeling.