

전류운송기를 이용한 비접지 L과 FDNR의 새로운 실현 회로

박 종 연* · 이 명 기**

New Realization Circuits of Floating L and FDNR by Using Current Conveyors

Chong-Yeun Park * · Myong-Ki Lee **

ABSTRACT

Using two current conveyors with the grounded capacitors and resistors, this paper proposed equivalent circuits which can realize the floating L and the floating FDNR. To find out their characteristics, we experiment with these circuits instead of the floating L of the low-pass filter and the floating FDNR of the high-pass filter respectively.

Comparing theoretical values with experimental ones, values of the proposed floating L represent the error of 5 percents in the frequency range from 5 KHz to 25 KHz, and values of the floating FDNR represent the error of 5 percents in the range from 8 KHz to 25 KHz. So the proposed floating L and the FDNR circuits are expected to be implemented with current conveyors of an IC.

I. 서 론

수동소자인 R과 C를 제외한 L과 FDNR (frequency dependent negative resistance) 등은 제작하기 어려우며 또한 이상적인

특성을 갖지 않는다. 따라서 능동소자를 이용하여 L과 FDNR (frequency dependent negative resistance)을 실현하는 방법이 연구되어 오고 있으며 이 경우에 L과 FDNR은 접지 (grounding)인 경우와 비접지 (floating)인 경우로 구분된다. 접지된 L과 FDNR의 실현 방법은 연산증폭기 (op-amp)를 이용한 GIC (generalized impedance

* 강원대학교 전기공학과 교수

** 강원대학교 산업대학원 전기공학과 석사과정

converter) 회로⁽¹⁾가 개발된 이후, 많은 실현 방법⁽²⁾⁻⁽³⁾이 연구되었으며 필터의 L을 대치하여 사용되었다.⁽³⁾ 또한 전류운송기 (current conveyor : CC)⁽⁴⁾는 1종 전류운송기 (first generation CC : CC I) 및 2종 전류운송기 (second generation CC : CC II)로 구분되며, 또한 각각 양방향성 전류운송기 (CCI⊕, CC II⊕)와 역방향성 전류운송기 (CCI⊖, CC II⊖)로 나누어 진다. 이러한 전류운송기를 활용하여 접지된 L 및 FDNR을 실현하는 방법 및 응용분야⁽⁵⁾⁻⁽⁶⁾는 광범위하다. 그리고 비접지된 L과 FDNR의 실현방법은 접지된 경우보다 복잡한 편이며 연산증폭기를 이용한 경우⁽⁸⁾와 2종의 역방향성인 CC II⊖를 이용한 연구결과⁽⁶⁾⁻⁽⁷⁾가 발표되었다.

이와같은 L과 FDNR을 CC II를 이용하여 실현할 때는 CC II 주변에 연결되는 캐패시턴스 C와 저항 R이 접지될 경우에 IC제작이 용이한 것으로 밝혀졌다. 그러나 기존의 대부분의 연구는 CC II에 연결되는 C 및 R이 비접지인 상태에서 CC II를 2개 사용하는 경우⁽⁸⁾, 3개 사용하는 경우⁽⁷⁾ 및 4개 사용하는 방법⁽¹¹⁾등으로 분류된다. 또한 CC II 자체의 실현 방법에 관한 연구도 연산증폭기 4개를 이용하는 방법, 연산증폭기와 트랜지스터를 이용하는 방법⁽¹⁰⁾ 및 연산증폭기 2개를 이용하는 방법⁽¹²⁾등이 있다.

본 연구에서는 CC II에 연결되는 용량 C가 접지되는 회로를 이용하여 비접지 L과 FDNR을 실현하는데 목적이 있다. 따라서 CC II⊕ 및 CC II⊖ 기능을 동시에 수행할 수 있는 새로운 CC II⊕ 회로와 DVCCS (differential voltage controlled current source)로서 동작되는 DVCC II⊕ 회로를 제안하였다. 그리고 제안된 CC II⊕ 및 DVCC II⊕를 이용한 비접지 L 및 FDNR회로의 실현방법과 제안된 회로의 이론이 타당함을 확인하기 위해서 실험을 통하여 얻은 값과 이론치를 비교평가 하였다.

II. CC II⊕회로 및 DVCC II⊕회로

1. 전류운송기의 개요

전류운송기는 1종 및 2종 전류운송기로 구분되며 현재는 주로 2종 전류운송기가 사용되며, 본 논문에서 사용된 2종 전류운송기는 3-단자 소자로써 Fig. 1과 같이 표현한다.

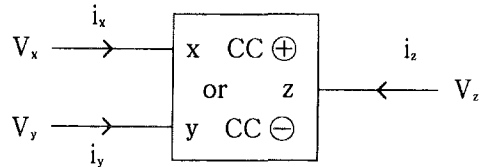


Fig. 1. Block-diagram of current conveyor

Fig. 1로부터 각 단자의 전압 및 전류는 각각 V_x , i_x , V_y , i_y , V_z , i_z 이다. 여기서 CC II는 식(1)을 만족하는 능동소자이다.

$$\begin{bmatrix} i_x \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm h & 0 \end{bmatrix} \cdot \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad \dots (1)$$

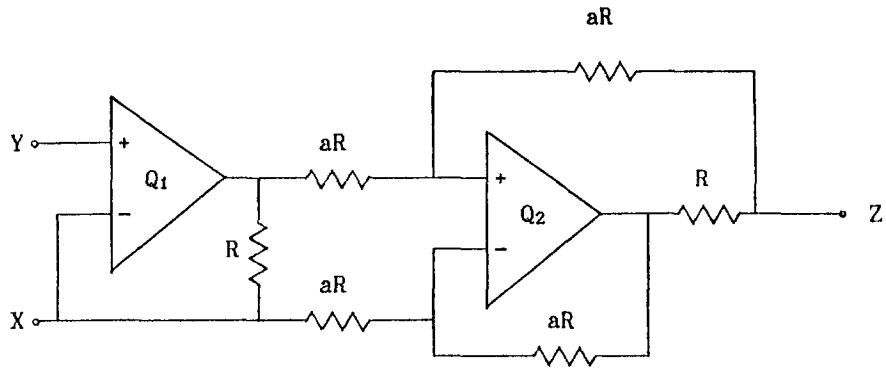
식(1)에서 CC II⊕는 입력단자의 유입전류 i_z 와 출력단자 전류 i_x 가 동위상 ($i_x = h \cdot i_z$)이며, $h=1.0$ 이 되는 CC II⊕ 실현회로⁽¹²⁾는 Fig. 2(a)에 있고 입력단자 및 출력단자의 전압 전류 관계식은 다음과 같이 표시된다.

$$\begin{aligned} i_y &= 0 \\ V_x &= V_y & \dots \dots \dots (2) \\ i_z &= i_x \end{aligned}$$

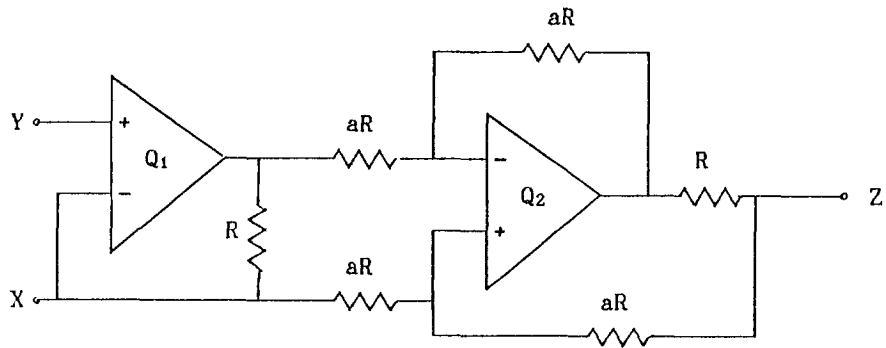
또한 CC II⊖는 입력단자의 유입전류 i_x 와 출력단자 i_z 의 전류가 역위상 ($i_z = -h \cdot i_x$)인 경우이며, $h=1.0$ 이 되는 CC II⊖ 실현회로는 Fig. 2(b)로 표시되고 입력단자 및 출력단자의 전압 전류 관계식은 다음과 같이 표시된다.

$$\begin{aligned} i_y &= 0 \\ V_x &= V_y & \dots \dots \dots (3) \\ i_z &= -i_x \end{aligned}$$

따라서 식(2) 및 식(3)에서 입력단자의 전류 i_x 에 의해서 출력단 전류 i_z 가 결정되므로 전류운송기 (current conveyor)라는 명칭을 갖는다.



(a) CC II ⊕ 회로



(b) CC II ⊖ 회로

Fig. 2. Realization of current conveyor circuit

2. 제안된 CC II ⊕의 회로

본 연구에서 4단자 전류 운송기 CC II ⊕를 얻기 위해서 식 (1)을 식 (4)와 같이 변형한다.

$$\begin{bmatrix} i_y \\ v_x \\ i_z \\ i_{\bar{z}} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & h & 0 \\ 0 & -h & 0 \end{bmatrix} \cdot \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \dots (1)$$

그리고 CC II ⊕의 블록도는 Fig. 3 과 같이 표시하였다.

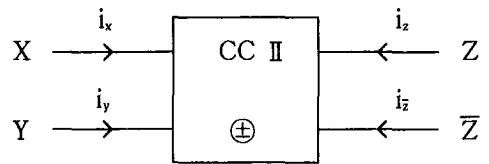


Fig. 3. Block diagram of CC II ⊕

따라서 본 연구에서는 기존의 CC II ⊕회로⁽⁴⁾를 변경시켜 CC II ⊕와 CC II ⊖의 기능을 동시에 수행할 수 있는 CC II ⊕회로를 Fig. 4 와 같이 구성하였다.

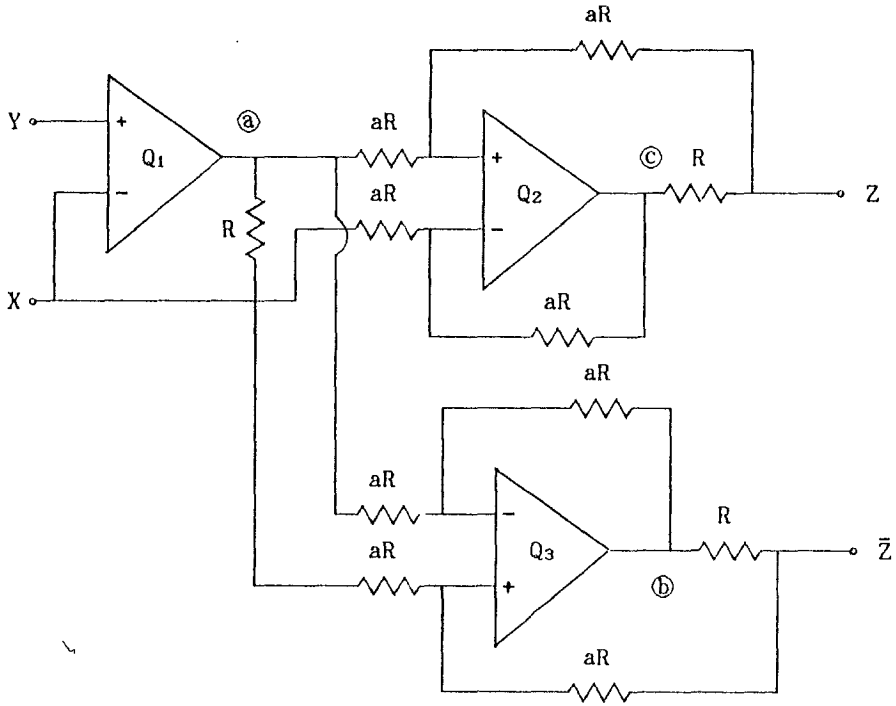


Fig. 4. Proposed CC II ⊕ circuit

이러한 Fig. 4의 CC II ⊕ 회로를 해석하기 위해서 절점 ①, ②, ③의 전압을 V_a, V_b, V_c 라고 하고 단자 X, Z의 전압, 전류를 각각 V_x, i_x, V_z, i_z 로 하고 이상적인 연산증폭기를 가정하면 다음 식을 얻을 수 있다.

$$i_x = \frac{1}{2a \cdot R} \{2(a+1) \cdot V_x - 2a \cdot V_a - V_c - V_z\} \quad \dots \dots \dots (5)$$

$$i_z = \frac{1}{2a \cdot R} \{2(a+1) \cdot V_x - 2a \cdot V_c - V_a\} \quad \dots \dots \dots (6)$$

$$i_z = \frac{1}{2a \cdot R} \{2(a+1) \cdot V_z - 2a \cdot V_b - V_x\} \quad \dots \dots \dots (7)$$

여기서 연산증폭기 Q2, Q3의 입력단에 Millman의 정리⁽¹⁴⁾를 이용하면 다음 식을 얻을 수 있다.

$$V_a + V_b = V_x + V_z \quad \dots \dots \dots (8)$$

$$V_a + V_z = V_x + V_c \quad \dots \dots \dots (9)$$

식 (5)-(9)에서

$$i_z = (1 + \epsilon_1) \cdot i_x \quad \dots \dots \dots (10)$$

$$i_z = -(1 + \epsilon_1) \cdot i_x \quad \dots \dots \dots (11)$$

단,

$$\epsilon_1 = \frac{2 \cdot (V_c - V_a) + (V_z - V_x)}{2(a+1)V_x - 2a \cdot V_a - V_c - V_z} \quad \dots \dots \dots (12)$$

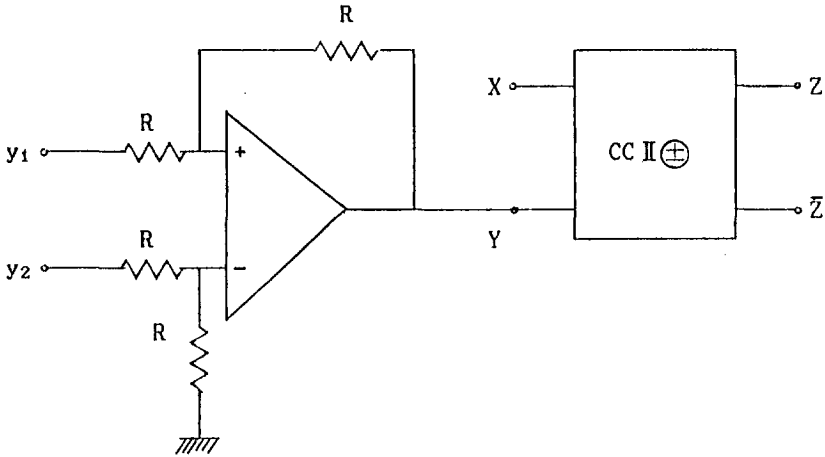
$$\epsilon_2 = \frac{V_x - V_c}{2(a+1)V_x - 2a \cdot V_a - V_c - V_z} \quad \dots \dots \dots (13)$$

그러므로 식(4)와 비교할 때 식(12)와 (13)의 $\epsilon_1 \cong 0, \epsilon_2 \cong 0$ 가 되어야만 Fig. 4의 CC II ⊕ 회로는 이상적이다.

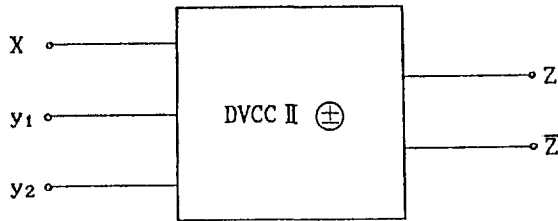
3. 제안된 DVCC II ⊕의 회로

DVCC II ⊕의 회로는 CC II ⊕의 입력 Y에 차분 입력 $Y = Y_1 - Y_2$ 를 활용하는 것으로

Fig. 5(a)는 Fig. 3의 CC II ⊕ 회로를 이용하여 표시했고, Fig. 5(b)는 DVCC II ⊕의 블록도이다.



(a)



(b)

Fig. 5. DVCC II ⊕ (a) Representation with CC II ⊕

(b) Block-diagram of DVCC II ⊕

이러한 Fig. 5(b)의 DVCC II ⊕ 내부회로는 Fig. 5(a)에 의하여 실현할 수 있다. 이러한 CC II ⊕ 회로는 Bakhtiar⁽¹³⁾에 의한 CC II ⊖ 회로를 Huertas⁽¹²⁾가 발전시키고 Svododa⁽⁹⁾에 의하여 해석되었는데 모두 CC II ⊖ 혹은 CC II ⊕에 국한되어 있다. 본 연구에서는 기존의 CC II ⊕ 회로를 변경시켜 CC II ⊕와 CC II ⊖를 동시에 수행할 수 있

는 CC II ⊕ 회로와 DVCC II ⊕ 회로를 제안하였다.

III. 비접지 L과 FDNR의 실현회로

1. CC II ⊕에 의한 실현

본 연구에서 제안된 Fig. 4의 CC II ⊕를 이용하여 비접지 L과 FDNR을 실현하기 위해서는 Fig. 6의 회로를 이용한다.

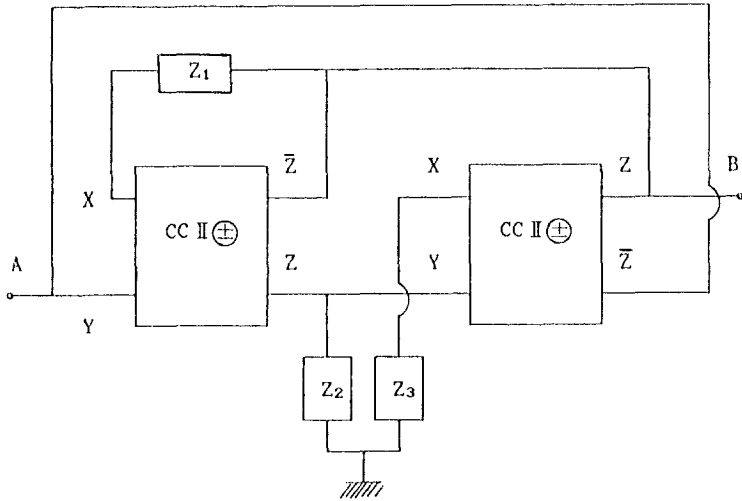


Fig. 6. Realization circuits of the floating L and the FDNR by CC II ⊕

여기서 CC II ⊕의 정의식 (4)로부터 $h_1 = h_2 = 1$ 이라면 Fig. 6 에서 4단자망의 Y-파라미터를 구할 수 있다.

즉,

$$Y = \frac{Z_2(s)}{Z_1(s) \cdot Z_3(s)} \cdot \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \dots (14)$$

그러므로 $Z_2(s) = 1/sC_2$, $Z_1(s) = R_1$, $Z_3(s) = R_3$ 일 때 비접지 L의 Y-파라미터와 일치하여 그 값은 $L = C_2 \cdot R_1 \cdot R_3(H)$ 이다. 이러한 방법은 기존의 연구에서 비접지된 C를 이용한 회로⁽⁷⁾⁻⁽¹¹⁾보다 IC제작에서 용이하도록

접지된 C를 사용할 수 있는 장점이 있다. 그리고 $Z_1(s) = 1/sC_1$, $Z_2(s) = R_2$, $Z_3(s) = 1/sC_3$ 일 때 비접지 FDNR의 Y-파라미터와 일치하여 그 값은 $D = C_1 \cdot C_3 \cdot R_2$ 이다. 이러한 방법은 $Z_1(s) = 1/sC_1$ 이 접지되지 못하는 결함이 있다.

2. DVCC II ⊕ 회로에 의한 실현회로

제안된 Fig. 4 의 CC II ⊕ 회로를 적용하여 얻은 Fig. 5(a)의 DVCC II ⊕ 회로를 이용하여, 비접지 L과 FDNR을 실현시키기 위한 회로는 Fig. 7 과 같다.

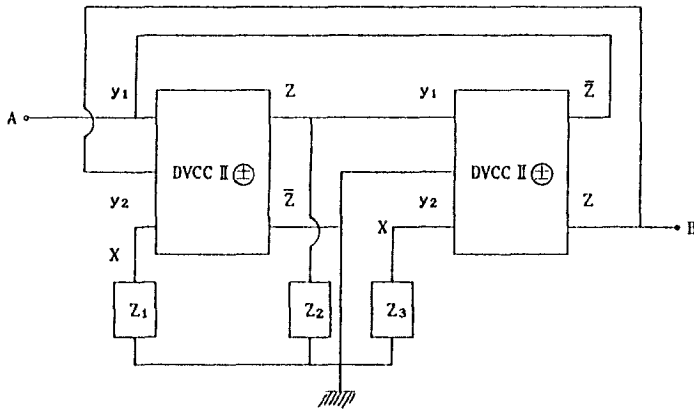


Fig. 7. Circuit of floating L and FNDR realized by DVCC II ⊕

여기서 DVCC II ⊕ 성질과 Fig. 7 로 부터 Y-파라미터를 구하면 식 (14) 와 일치한다. 따라서 $Z_1(s) = R_1$, $Z_2(s) = 1/sC_2$, $Z_3(s) = R_3$ 일때 비접지 인덕턴스는 $L = C_2 \cdot R_1 \cdot R_3$ 가 되며 모든 수동소자를 접지시킬 수 있기 때문에 IC제작에 용이하다. 그리고 Fig. 7에 의한 비접지 FDNR을 실현하기 위해서 $Z_1(s) = 1/sC_1$, $Z_2(s) = R_2$, $Z_3(s) = 1/sC_3$ 일때 비접지 FDNR의 Y-파라미터와 일치하며 그 값은 $D=C_1 \cdot C_3 \cdot R_2$ 이다. 또한 Fig. 6로서 실현하는 비접지 FDNR회로의 $Z_1(s) = 1/sC_1$ 이 접지 되지 못하는 단점을 Fig. 7에서는 DVCC II ⊕의 외부에 연결되어 모든 수동소자를 접지시킬 수 있는 장점이 있다.

IV. 실험 및 결과

1. CC II ⊕를 이용한 증폭기

제안된 CC II ⊕ 회로 Fig. 4 를 이용하여 Fig. 8 과 같은 증폭 특성을 실험하였다.

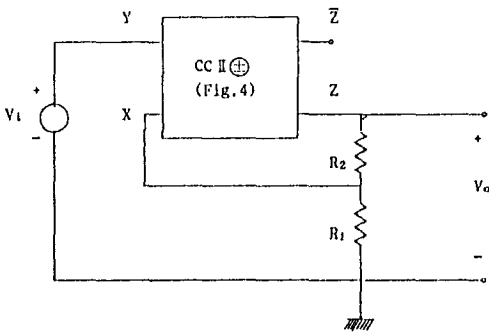


Fig. 8. Voltage amplifier using CC II ⊕

이러한 Fig. 8로부터 CC II ⊕가 이상적 이라면 전압이득

$$G_v = \frac{V_o}{V_i} = 1 + \frac{R_2}{R_1} \dots\dots\dots (15)$$

이다. 따라서 Table 1의 측정조건에 의하여 Fig. 8로부터 구한 전압이득은 Fig. 9 와 같다.

Tabel. 1. Measurement conditions for the amplifier Fig. 8

Fig. 4	$Q_1, Q_2, Q_3 : \mu A741$
	$R = 1.2 K\Omega$
	$a \cdot R = 100 K\Omega$
	$D \cdot C : \pm 15V$
Fig. 8	$R_1 = 1.2 K\Omega, R_2 = 470\Omega$
	Function Gen. : 0-30KHz
	OSC : Oscilloscope

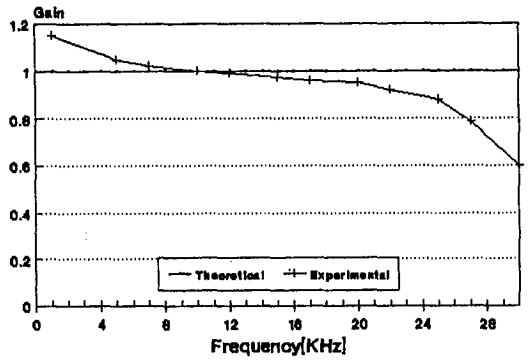


Fig. 9. Magnitude response of the amplifier (Fig. 8)

이러한 Fig. 9의 증폭기의 주파수 특성은 CC II의 실현에서 필요한 연산증폭기의 주파수 특성에 의존하며 본 연구에서는 CC II의 동작 영역으로 약 5KHz~25KHz범위를 사용 가능 영역으로 취급하였다.

2. 비접지 L의 실험 및 결과

비접지 L을 실현할 수 있는 Fig. 7을 이용하여 LPF기능을 하는 Fig. 10의 L대신 제안된 등가회로를 사용하여 이론치와 실험치를 비교하였다.

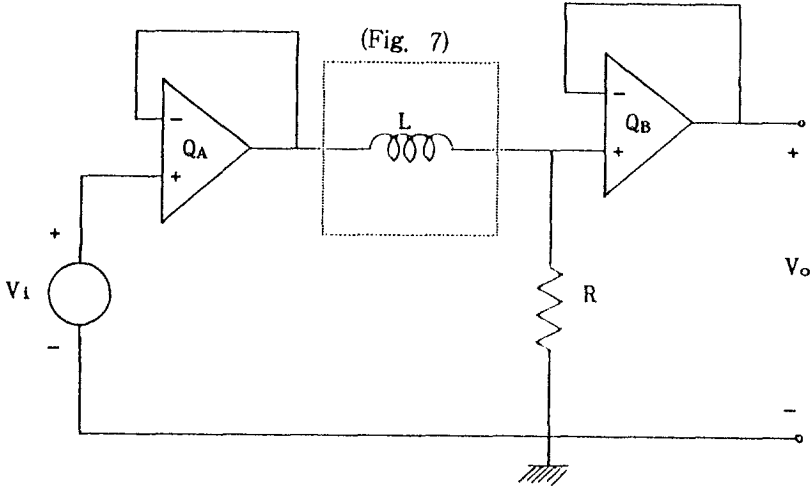


Fig. 10. LPF circuit to evaluate floating L.

Fig. 10의 전달함수는

$$H_1(s) = \frac{V_o(s)}{V_i(s)} = \frac{R}{sL + R} \quad \dots\dots\dots (16)$$

이다.

실험을 위한 측정조건은 Table 2와 같다.

Table 2. Measurement conditions for elements of Fig. 10

Fig. 7	Fig. 10
$Z_1 = R_1 = 1 [K\Omega]$	$R = 2.2 [K\Omega]$
$Z_2 = C_2 = 0.01 [\mu F]$	$L = 50 [mH]$
$Z_3 = R_3 = 5 [K\Omega]$	$f_c = 7 [KHz]$

또한 전달함수 식 (16) 으로부터 $s = j\omega$, $|H_1(j\omega)| = H_1$ 로 표현하면

$$L = \frac{1}{\omega} \cdot \sqrt{\left(\frac{R}{H_1}\right)^2 - R^2} \quad \dots\dots\dots (17)$$

을 구할수 있다. $L = C_1 \cdot R_2 \cdot C_3$ 으로부터 L의 이론값을 구할 수 있고, 실험 으로부터 입력 출력 전압을 측정하여 역으로 L값을 식 (17)로부터 계산할 수 있다.

Table 2의 측정조건에 의해서 Fig. 10의 비접지 L에 대한 실험결과는 Fig. 11(a)와

같으며 식 (17)에 의해서 얻은 L값은 Fig. 11(b)와 같다. 따라서 주파수 $4KHz \leq f \leq 25KHz$ 범위에서는 비접지 L값의 이론치와 실험치가 5%이내로 접근함을 확인 하였다.

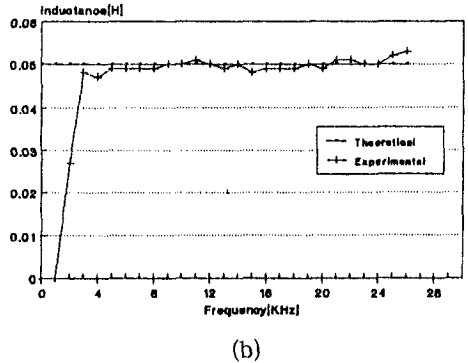
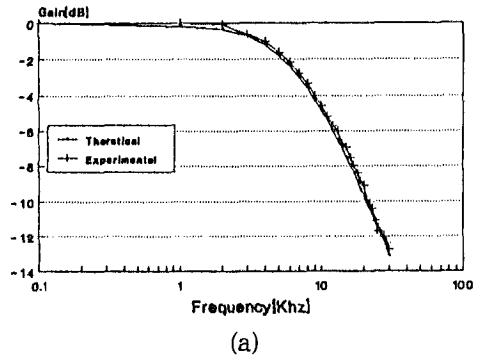


Fig. 11. (a) Magnitude response, (b) value of the floating L

3. 비접지 FDNR의 실험 및 결과

제안된 비접지 FDNR을 확인하기 위하여 HPF (high pass filter) 기능을 하는 Fig. 12

의 FDNR대신 비접지 FDNR을 실현할 수 있는 Fig. 7을 사용하여 이론치와 실험치를 비교하였다.

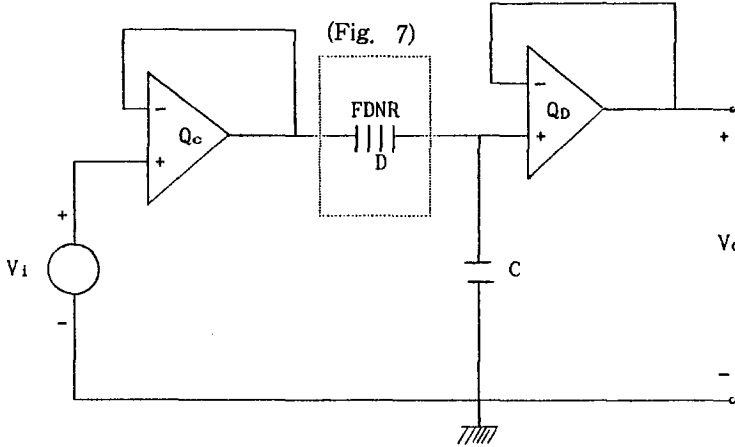


Fig. 12. HPF circuit to evaluate the floating FDNR

Fig. 12의 전달함수는

$$H_2(s) = \frac{V_o(s)}{V_i(s)} = \frac{s \cdot \frac{D}{C}}{s \cdot \frac{D}{C} + 1} \dots\dots\dots (18)$$

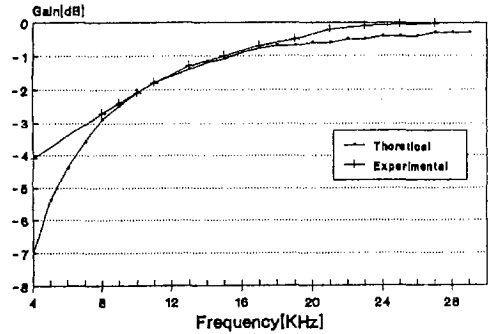
이다. 실험을 하기 위한 측정조건은 Table 3과 같다.

Tabel. 3. Measurement conditions for FDNR Fig. 12

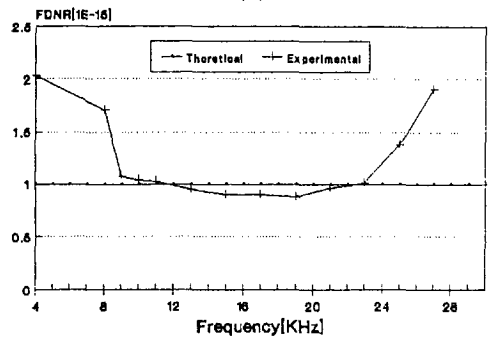
Fig. 7	Fig. 12
$Z_1=C_1=0.001(\mu F)$	$C=50(pF)$
$Z_2=R_2=1 [K\Omega]$	$FDNR=0.1E-14$
$Z_3=C_3=0.001(\mu F)$	$f_c=8(KHz)$

전달함수 식 (18) 으로부터 $s=j\omega$, $|H_2(j\omega)| = H_2$ 로 표현하면

$$D = \frac{C \cdot |H_2|}{\omega \cdot \sqrt{1-|H_2|^2}} \dots\dots\dots (19)$$



(a)



(b)

Fig. 13. (a) Magnitude response, (b) value of the floating L

을 구할수 있다. $D=C_1 \cdot R_2 \cdot C_3$ 으로부터 이론값을 계산할 수 있고, 실험을 통하여 측정

한 값을 식 (19)로부터 역으로 계산하여 D값을 계산한다.

Table 3의 측정조건으로 Fig. 12의 비접지 FDNR 값을 실험한 결과는 Fig. 12(a)와 같으며 식 (19)에 의해서 얻은 FDNR 값은 Fig. 12(b)와 같다. 따라서 주파수 $9\text{KHz} \leq f \leq 24\text{KHz}$ 범위에서는 이론치와 오차값이 5% 이내로 접근함을 확인 할 수 있다.

V. 결 론

새로운 전류 운송기와 접지된 캐패시턴스 및 저항을 이용하여, 비접지 L과 FDNR을 실현할 수 있는 회로를 제안하였다. 제안된 회로의 이론을 확인하기 위하여 LPF기능을 하는 L 대신 본 연구에서 제안된 회로를 사용하여 이론치와 실험치를 비교하였고, 또한 HPF기능을 하는 FDNR대신 제안된 회로를 사용하여 이론치와 실험치를 비교하였다. 실험결과 능동소자로 구성된 전류 운송기와 접지된 C와 R을 사용하여 비접지 L과 FDNR을 실현할 수 있음을 확인하였으나, 능동소자의 동작영역에 의하여 사용제한 영역이 존재하였다. HPF회로에서의 비접지 FDNR은 8KHz-24KHz 범위내에서는 5%의 오차를 나타냈고, LPF 회로에서의 비접지 L은 5KHz-25KHz의 범위에서 5%의 오차로 접근하였다. 그러므로 본 연구에서 제안된 전류운송기를 이용하여 비접지 L과 FDNR이 실현가능하고 전류운송기를 IC화 하여 L과 FDNR회로를 간단한 회로로 구성하여 활용할 수 있을 것으로 기대된다.

참 고 문 헌

- [1]. A. Antoniou, Digital filters : Analysis and design, 339-348, McGraw-hill, (1979.)
- [2]. A. Antoniou, "Realization of gyrators using operational amplifiers and their use in RC-active network synthesis," Proc. IEEE, vol. 116, PP. 1838-1850, (1969.)
- [3]. A. Antoniou, "Novel RC-active network synthesis using generalized immittance converter," IEEE Trans. Circuit theory, vol. CT-17, PP. 212-217, May (1970.)
- [4]. Adel S. Sedra, "THE CURRENT CONVEYOR : HISTORY AND PRO-GRESS" IEEE ISCAS, PP. 1567-1570, (1989.)
- [5]. Akinori HIMURA, "Immittance Function Simulator Using a Single Current Conveyor," THE TRANSACTIONS OF THE IEICE, vol. E72, PP. 1279-1284, NO. 12 DECEMBER, (1989.)
- [6]. J. A. SVOBODA, "Analysing networks Containing current conveyors," INT. J. ELECTRONICS, Vol. 67, NO. 6, PP. 899-906, (1989.)
- [7]. R. NANDI, "Novel Floating Ideal Tunable FDNR Simulation Using Current Conveyors," IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS, CAS-31, NO. 4, APRIL, (1984.)
- [8]. MASAMI HIGASHIMURA, "Simulation of lossless floating inductance using two current conveyors and an operational transconductance amplifier," INT. J. ELECTRONICS, vol. 66, NO. 4, 633-638. (1989.)
- [9]. J. A. SVOBODA, "Analysing networks Containing Current Conveyors," INT. J. ELECTRONICS,

- vol. 67, NO. 6, 899-906. (1989.)
- [10]. Shen-Iuanliu, "the single CC2 Biquads with high-Input Input Impedance" IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS, Vol. 38, NO. 4, (1991.)
- [11]. SINANI, R, "Novel active-RC circuit for floating inductor Simulation", Electron. Lett, PP. 679-680. (1979.)
- [12]. J. L. HUERTAS, "Circuit implementation of current conveyor." Electronics Letters, vol. 16, PP. 225-227, March (1980.)
- [13]. M Bakhtiar and P. Aronhime, "Current conveyor Implementation using operational amplifiers" Int. J. Electron, vol. 45, PP. 283-288, Sept. (1978.)
- [14]. J. Millman, "MICROELECTRONICS : Digital and Analog Circuits and Systems," Int. student Edition. by McGraw-Hill, PP. 728-729. (1979)