論文93-30B-9-6

전압 변환 GIC에 의한 WDF의 설계방법 및 특성

(Design Method and Characteristics of WDF based on VGIC)

朴 鍾 演*, 張 牧 淳*

(Chong Yeun Park and Mog Soon Jang)

要 約

본 연구에서는 전압변환 임미턴스 변환기를 폿트 콘덕턴스가 독립인 경우와 종속인 경우로 구분하여 이용함으로써 9종류의 웨이브 디지탈 필터 구조를 밝히고 예로써 웨이브 디지탈 저역통과 필터를 설계하는 방법을 제시하였다. 밝혀진 웨이브 디지탈 필터의 하드웨어의 복잡성 및 진폭특성은 기존의 웨이브 디지탈 필터 특성과 유사 하였으나, 계수의 양자화 과정에서 발생하는 진폭오차는 기존구조의 경우에 발생하는 오차의 약 5%로 감소하였다. 또한 필터 출력단의 잡음 특성을 해석한 결과 제안된 9종의 웨이브 디지탈 필터 구조 가운데 4종의 구조를 6빗트 - 20빗트 범위에서 사용할 때 기존방법보다 약 10dB 적은 상대전력밀도를 갖는 것으로 밝혀졌다.

Abstract

In this paper the voltage controlled GIC is classified into two structures, one has the dependent port conductance and the other has the independent port conductance. Nine kinds of configuration for the WDF with two voltage controlled GICs have been found and the design method for WD-LPF has been shown as an example. Their hardware complexity and amplitude characteristics are nearly same as the existing ones, but amplitude error according to coefficient quantization is reduced to about 5% of the error in existing structures. As the result of the numerical analysis of the RPSD to check up the product quantization effect at the WDF output, four kinds of proposed structures have about 10dB less RPSD than existed ones for 6 bits ≤B ≤20 bits.

Ⅰ. 서론

WDF를 실현하는 방법으로 첫째 수동필터로부터 네 종류의 Adaptor를 이용하여 실현하는 방법, 둘째로 Active-RC 필터에 분산 메트릭스를 적용하여 실현하는 방법, 셋째로 GIC(Generalized Immittance Converter)[1]를 이용하여 실현하는 방법으로 구분된다. 첫째 방법은 아날로그 회로의 소자를 네 종류의 디지탈 Adaptor로 직접 실현할 수 있는 장점이 있으나 아날로그 회로가 복잡할 경우 디지탈 구조가 복잡한 단점이 있다. 둘째 방법은 분산 메트릭스에 의해 디지탈의 변환이 가능하므로 하드웨어의 실현이 다른 방법보다 단순한 장점이 있는 반면 능동회로 자체가 감도특성이 우수해야 한다. 셋째 방법은 아날로그 회로의 전달함수를 2차 또는 1차함수로 나누어 실현할 수 있고 한 개의 구조에서 입,출력의 위

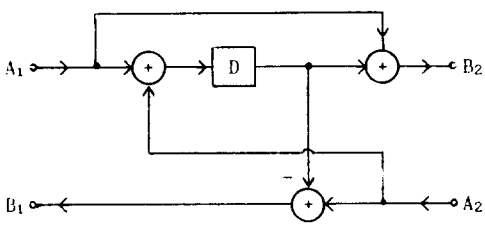
* 正會員, 江原大學校 電氣工學科
(Dept. of Electrical Eng., Kangwon Univ.)
接受日字: 1992年 10月 15日

치를 달리하여 저역통과 필터, 고역통과 필터, 대역통과 필터, 대역제거 필터를 모두 실현할 수 있는 장점이 있으나, 실현방법이 용이하지 않은 단점이 있다.

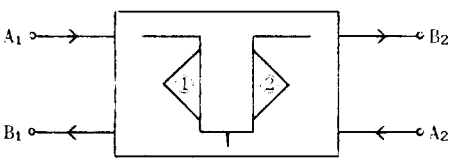
GIC는 VGIC(Voltage-conversion GIC)[2]와 CGIC(Current-conversion GIC)[3]로 구분된다. 그런데 WDF(Wave Digital Filter)의 설계에 많이 이용되어 온 것은 CGIC로써 그것의 구조 및 응용방법[1, 4, 5]은 광범위하지만 VGIC를 이용한 WDF에 관한 사항은 찾기 힘들다.

본 연구에서는 이러한 VGIC(전압 변환 GIC)의 디지탈 구조을 이용하여 폿트 콘덕턴스가 종속인 VGIC와 폿트 콘덕턴스가 독립인 VGIC를 혼용함으로 모두 9종류의 WDF의 유용한 디지탈 구조가 밝혀졌다. 이러한 9종의 WDF 구조를 활용하여 LPF, HPF, BPF 및 BRF를 모두 설계할 수 있음을 밝혔으며 본 연구에서는 설계방법을 설명하기 위한 예로써 WD-LPF를 설계하고 9종의 WD-LPF 각각에 대하여 계수의 양자화로 인한 진폭오차, 곱셈계수의 곱셈결과 값의 양자화로 나타나는 출력단 잡음 해석을 위한 상대 전력밀도, 및 하드웨어의 관점에서 특성을 비교 하였다.

Ⅱ. VGIC에 의한 WDF의 구조



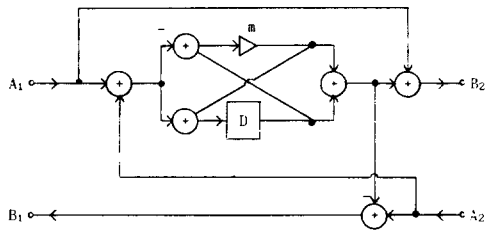
(a)



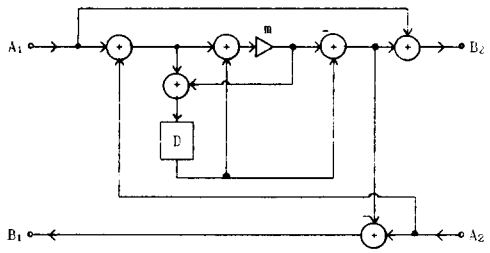
(b)

그림 1. 종속폿트를 갖는 VGIC
(a) 디지탈 구조 (b) 기호
Fig. 1. VGIC with dependent-ports.
(a) digital structure. (b) notation.

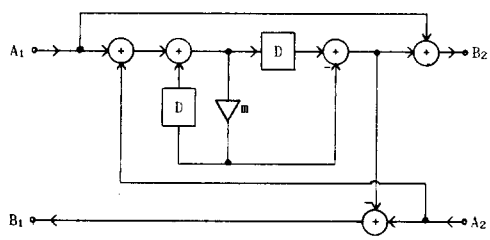
종속폿트 VGIC(폿트 콘덕턴스가 종속적으로 결정되는 VGIC)와 독립폿트 VGIC(폿트콘덕턴스가 서로 독립적으로 결정되는 VGIC)의 디지탈 구조는 APF의 구조[6, 7, 8]를 이용하여 표시하면 모두 종류이며 각각 그림 1 및 그림 2와 같다.



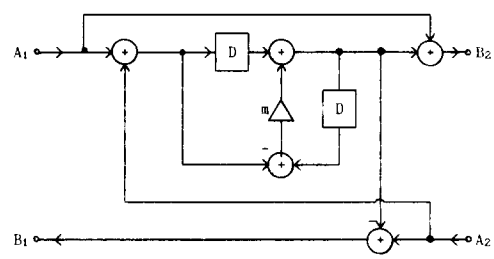
(a)



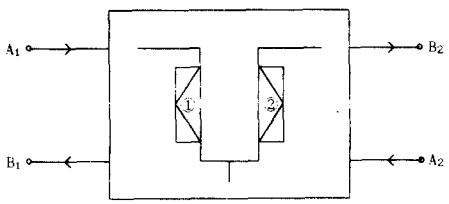
(b)



(c)



(d)



(e)

그림 2. 독립폿트를 갖는 VGIC의 디지탈 구조
(a) VGIC-A (b) VGIC-B (c) VGIC-C
(d) VGIC-D (e) 기호

Fig. 2. Digital configurations of VGIC with independent ports.
(a)VGIC-A, (b)VGIC-B, (c)VGIC-C, (d) VGIC-D, (e) notation.

VGIC를 아날로그 회로에 적용한 그림 3과 같은 회로를 생각할 때 능동회로에 의한 실현방법은 매우 어려우나 WDF이론을 적용하면 각종 디지탈 필터를 용이하게 실현할 수 있다. 그림 3에서 R_0, R_1, R_2는 폿트저항을 나타내며 VGIC의 성질을 적용하면

$$\frac{I_0(s)}{I_i(s)} = \frac{k_2R_2s^2 + k_1R_1s + k_0R_0}{R_2s^2 + R_1S + R_0}$$

$$= \frac{G_2s^2 + C_1s + C_0}{R_2s^2 + R_1S + R_0} \qquad C_i = k_iR_i(i = 0,1,2) \qquad (1)$$

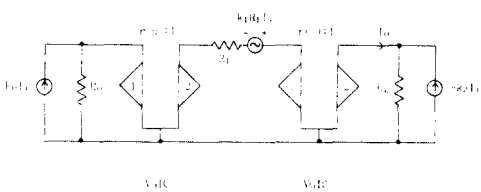


그림 3. VGIC를 이용한 아날로그 필터 회로.
Fig. 3. VGIC-based active analog Circuit.

이되며 식(1)에서 C_0, C_1, C_2의 값에 따라서 모든 종류의 필터를 실현할 수 있다. 즉 식(1)에서 $C_1 = C_2 = 0$인 경우의 LPF, $C_0 = C_1 = 0$인 경우의 HPF, $C_0 = C_2 = 0$인 경우의 BPF 및 $C_1 = 0$인 BRF를 모두 설계할 수 있다.

1. 두 개의 종속폿트 VGIC에 의한 WDF의 구조

종속폿트 VGIC를 이용한 WDF는 그림 4와 같이 표현되며 반드시 S-2(Series 2-multipliers) Adaptor [9, 10]를 활용해야 한다.

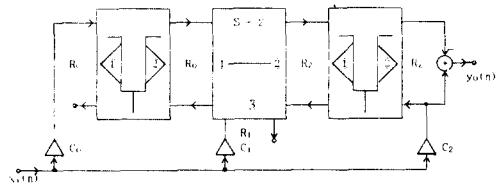


그림 4. 종속폿트를 갖는 VGIC를 이용한 WDF
Fig. 4. Structure of WDF based on VGIC with dependent ports.

이러한 그림 4에서 표본화 시간을 T 라고 한뒤 쌍선형변환을 이용하여 식(1)의 H(s)를 H(z)로 변형하여 S-2 adaptor의 곱셈계수 m_1, m_2를 구하면 다음과 같다.

$$m_1 = \frac{2R}{R_0 + R_1\left(\frac{2}{T}\right) + R_2\left(\frac{2}{T}\right)^2} \qquad (2)$$

$$m_2 = \frac{2R_2\left(\frac{2}{T}\right)^2}{R_0 + R_1\left(\frac{2}{T}\right) + R_2\left(\frac{2}{T}\right)^2} \qquad (3)$$

이러한 식(2)와 (3)을 이용하여 얻은 WDF의 디지탈 구조는 그림 4의 VGIC 대신에 그림 2의 (a)을 대입하여 얻을 수 있으며 그림 5와 같이 표현된다.

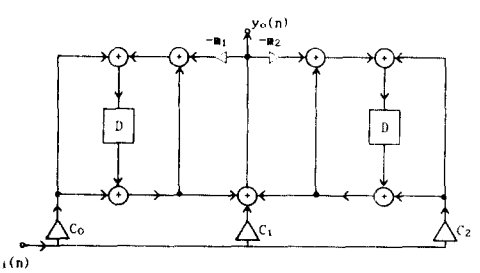
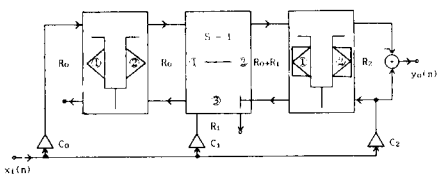


그림 5. 그림 4로부터 유도된 WDF의 디지탈 구조

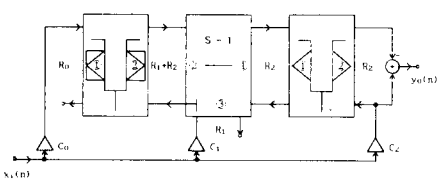
Fig. 5. Digital Configuration for WDF derived from Fig. 4.

2. 한 개의 독립 및 종속폿트 VGIC를 혼용한 WDF의 구조

그림 5와 같은 WDF의 S-2 Adaptor는 그림 5에서 알 수 있듯이 곱셈 계수 m_1, m_2가 필요하다. 따라서 S-2 Adaptor를 S-1(Series 1-multiplier) Adaptor [9] [10] 로 치환하여 사용하면 그 방법은 두 가지로 그림 6과 같으며 (a) 및 (b)에 필요한 곱셈은 각각 m_a, m_b, m_c 및 m_d라고 할때 유도된 결과는 표 1과 같다.



(a)



(b)

그림 6. 독립폿트와 종속폿트 VGIC를 이용한 WDF의 구조

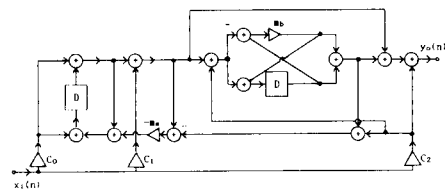
Fig. 6. Structures of WDF based on VGICs with the dependent and the independent port.

표 1. 그림 6의 WDF에서 필요한 곱셈계수

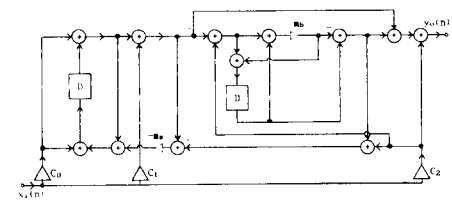
Table 1. Multiplier coefficients necessary to implement WDFs in Fig. 6.

Multiplier	Formula
m_{ai}	$\frac{R_0}{R_0 + (2/T)R_1}$
m_{bi}	$\frac{-R_0 - (2/T)R_1 + (2/T)^2}{R_0 + (2/T)R_1 + (2/T)^2}$
m_{ci}	$\frac{(2/T)R_2}{R_1 + (2/T)R_2}$
m_{di}	$\frac{-R_0 + (2/T)R_1 + (2/T)^2}{R_0 + (2/T)R_1 + (2/T)^2}$

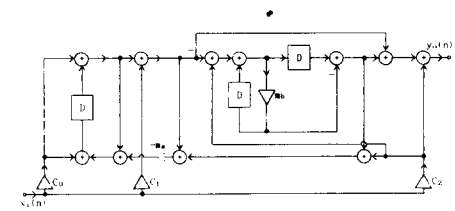
이와같이 그림 6(a), (b)에 그림 2의 VGIC를 나타내는 디지탈 구조와 S-1 Adaptor를 대입하면 그림 7 및 그림 8과 같이 모두 8 종류의 서로 다른 구조를 갖는 WDF를 얻을 수 있다. 여기서 그림 7의 WDF의 구조를 A-1, 2, 3, 4라고 하고 그림 8의 WDF의 구조를 B-1, 2, 3, 4라고 부르기로 한다.



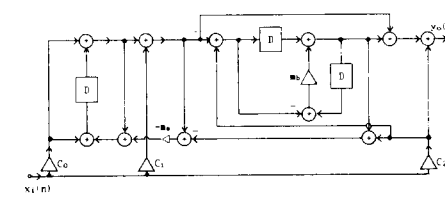
(a)



(b)



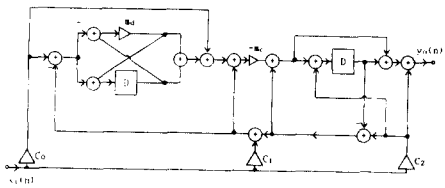
(c)



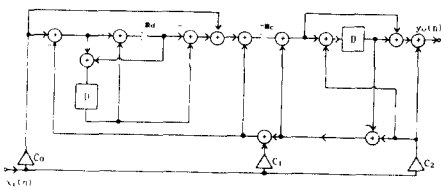
(d)

그림 7. 그림 6(a)로부터 유도된 WDF의 구조 (a) A-1 (b) A-2 (c) A-3 (d) A-4

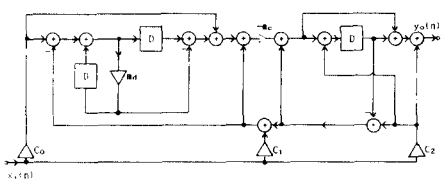
Fig. 7. Digital Configurations of WDF derived from Fig. 6(a). (a) A-1, (b) A-2, (c) A-3, (d) A-4.



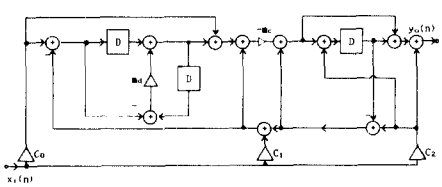
(a)



(b)



(c)



(d)

그림 8. 그림 6(b)로부터 유도된 WDF의 구조
(a) B-1 (b) B-2 (c) B-3 (d) B-4
Fig. 8. Digital Configurations of WDF derived from Fig. 6(b).
(a) B-1, (b) B-2, (c) B-3, (d) B-4.

Ⅲ. VGIC를 이용한 WDF의 설계방법에 관한 예 및 특성 검토

이상과 같은 VGIC WDF의 구조를 활용하는 예로써 종속폿트의 VGIC를 이용한 그림 5와 독립폿트의 VGIC를 이용하여 WD-LPF를 설계하는 방법을 설명하고 그림 7과 그림 8에 대한 특성을 기존의 CGIC를 이용한 경우와 상호 비교하고 검토하였으며 기준 LPF의 규격은 Antoniou[5]가 사용한 Butterworth형을 사용했으며 다음과 같다.

최대통과영역손실 (Maximum passband loss) Ap = 3.0 dB

최소차단영역손실 (Minimum stopband loss) As = 41.94 dB

통과영역각주파수 (Lower passband edge) Wp = 1000.0 rad/sec

차단영역각주파수 (Lower stopband edge) Wa = 2000.0 rad/sec

표본화주파수 (Sampling frequency) Ws = 10000.0 rad/sec

이러한 LPF의 규격에 의하여 표시된 식(1)의 C_1=C_2=0이며 R_0, R_1, R_2와 식(2)의 m_1, m_2 및 표 1의 각 곱셈계수의 값은 표 2와 같다.

표 2. 계수들의 값
Table 2. Values of various coefficients.

Coefficient	First order	second order	third order
C_0	1069676.0	1069676.0	1069676.0
R_1	535.368	1462.653	1998.021
R_2	1.0	1.0	1.0
α_1	0.1657650	0.1349104	0.1218192
α_2	1.5701500	1.2778910	1.1538890
α_a	0.3856348	0.1868284	0.1439754
α_b	0.5701503	0.2778913	0.1538890
α_c	0.8560246	0.6851635	0.6143652
α_d	0.8342350	0.8650895	0.8781808

1. 진폭 특성

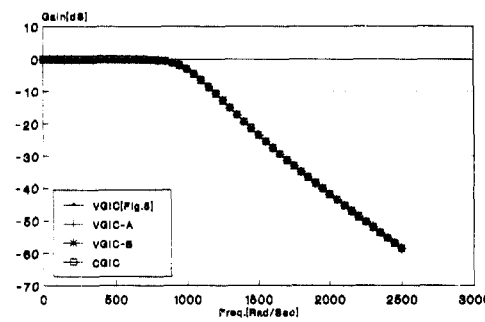


그림 9. WD-LPF 그림 (5, 7, 8)의 진폭특성
Fig. 9. Amplitude characteristics of WD-LPF Fig.(5, 7, 8).

계수를 양자화 시키지 않고 그림 5, 그림 7 및 그림 8에서 유도된 9종의 WD-LPF 각각의 주파수에 관한 이득특성은 그림 9에 나타냈으며, 기존의 CGIC에 의한 실현 방법과 본 연구에서 제안된 9종의 WD-LPF가 모두 일치하였다.

2. 계수의 양자화로 발생하는 통과대역의 진폭오차

곱셈계수의 양자화 오차로 인한 통과대역에서 진폭의 변화를 해석하기 위해서 다음의 기호를 정한다.

M(w) : 양자화 하지 않은 경우의 진폭 이득
$M_Q(w)$: 양자화 시킨 경우의 진폭 이득

$$\Delta M(w) \equiv M(w) - M_Q(w) \tag{4}$$

곱셈계수에 의한 양자화 오차로 인한 진폭 변화량 M(w)는 통과대역에서 중요한 역할을 하므로 통과대역의 주파수를 w_i(i=1,2,3,·····N)에 대해서 M(w_i)를 구한 뒤에

$$\Delta M = \frac{1}{N} \cdot \sum_{i=1}^{N} \Delta M(wi) \tag{5}$$

를 계산하면 된다. 따라서 0≤w≤1000 , N = 250으로하여 사용 빗트 수에 따라 해석한 결과 그림 5, 그림 7 및 그림 8에서 유도된 WD-LPF의 M은 그림 10 이며 기존의 CGIC에 의한 WDF의 특성[4] [5] 도 같이 표시하였다. 이러한 진폭오차는 VGIC의 WD-LPF가 CGIC를 이용한 경우의 약 5%에 불과하다.

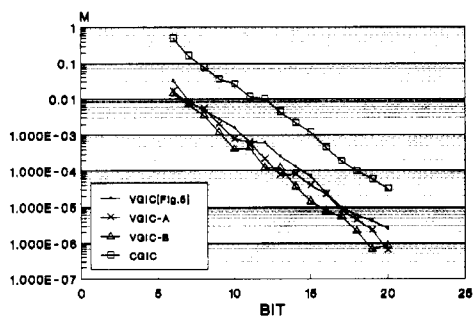


그림 10. 그림 (5, 7, 8)의 WD-LPF에서 사용 빗트에 대한 진폭 오차

Fig. 10. Amplitude gain errors versus bits used in WD-LPF of Fig.(5, 7, 8).

3. 곱셈결과의 양자화로 인한 출력잡음

곱셈결과의 양자화로 발생하는 출력단 잡음은 RPSD(Relative Power Spectral Density)에 의해서 평가 되는데 그 정의는 다음과 같다.

$$RPSD = 10.\log\{S_o(w) / S_m(w)\} \tag{6}$$

여기서 Sm(w)는 곱셈계수에 의해서 만들어지는 PSD(Power Spectral Density)이며 고정점(Fixed - point) 실현방법을 가정할 때 $Q^2/12$ (단 Q : 스텝 size)로 나타난다.

$S_o(w)$는 곱셈결과의 양자화로 인한 출력단 잡음의 PSD로써 다음 식(7)로 계산할 수 있다.[11] [5] [10]

$$S_o(w) = \left[1 + \sum_{j=1}^{L}\left\{|H_{Dj}(w)|^2 + |H_{E1j}(w)|^2 + |H_{E2j}(w)|^2\right\} \cdot \prod_{i=j}^{L} \lambda_i^2 |H_{Di}(w)|^2\right] \cdot S_m(w) \tag{7}$$

여기서 L은 직렬된 2차 필터의 갯수를 나타내며 $H_{E1j}(w)$, $H_{E2j}(w)$, $H_{Dj}(w)$는 그림 11에서 잡음전달 함수이고 λ_i는 각 단의 입력신호를 교정(Scaling) 시키는 값이며 [4] 의 기법을 적용하여 구한 결과를 표 3에 나타내었다. 여기서 λ_{ai} 및 λ_{bi}는 각각 그림 7과 8의 VGIC-A 및 VGIC-B 구조를 사용할 때를 말한다.

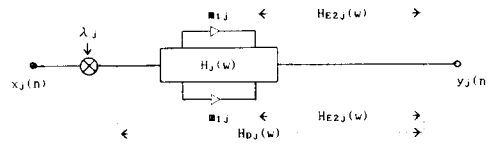


그림 11. j 번째 2차 필터의 잡음 해석을 위한 등가회로

Fig. 11. Equivalence Circuit of j-th second order section for noise analysis.

표 3. 잡음 전달함수

Table 3. Noise transfer function.

Type	$H_{E1}(z)$	$H_{E2}(z)$	$H_D(z)$
그림5	$z + 1 / D_0$	$1 - z / D_0$	$z^2 + 2z + 1 / D_0$
A-1	$(m_b-1)z-1 / D_1$	$z^2 - 1 / D_1$	$(m_b-1)(z^2+2z^2+1) / D_1$
A-2	$(m_b-1)z-1 / D_1$	$-z^2+2z-1 / D_1$	$(m_b-1)(z^2+2z^2+1) / D_1$
A-3	$(m_b-1)z-1 / D_1$	$-z^3+z^2+z-1 / D_1$	$(m_b-1)(z^2+2z^2+1) / D_1$
A-4	$(m_b-1)z-1 / D_1$	$z^2 - z / D_1$	$(m_b-1)(z^2+2z^2+1) / D_1$
B-1	$-m_c(z^2+2z+1) / D_2$	$z^2+(1-m_d)z-m_d / D_2$	$(m_c\ m_d-m_c)(z^2+2z+1) / D_2$
B-2	$m_c(z^2-1) / D_2$	$z^2+(1-m_d)z-m_d / D_2$	$(m_c\ m_d-m_c)(z^2+2z+1) / D_2$
B-3	$m_c(z^3+z^2-z-1) / D_2$	$z^2+(1-m_d)z-m_d / D_2$	$(m_c\ m_d-m_c)(z^2+2z+1) / D_2$
B-4	$-m_c(z^2+1) / D_2$	$z^2+(1-m_d)z-m_d / D_2$	$(m_c\ m_d-m_c)(z^2+2z+1) / D_2$
D_0	$z^2 + (m_1 - m_2)z + (m_1 + m_2 - 1)$		
D_1	$z^2 - (1 - m_a + m_b + m_a m_b)z + (m_a + m_b - m_a m_b)$		
D_2	$z^2 + (1 - m_c - m_d - m_c m_d)z + (m_c - m_d + m_c m_d)$		
λ_{ai}	λ_0=0.09725815, λ_1=0.11959970, λ_2=0.11147080, λ_3=1.0		
λ_{bi}	λ_0=0.07022193, λ_1=0.62344070, λ_2=1.04654600, λ_3=7.57140400		

이러한 표 3의 전달함수 및 λ_i를 이용하여 식(6)의 RPSD를 계산할 수 있다. 그림 5와 그림 7에 대한 RPSD의 주파수에 대한 수치해석 결과는 그림 12과 같으며 그림 8에 대한 결과는 그림 13와 같다.

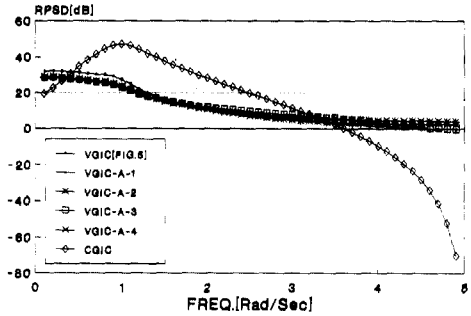


그림 12. 주파수의 변화에 대한 그림 5와 그림 7의 RPSD

Fig. 12. RPSD versus frequency in Fig. 5. and Fig. 7.

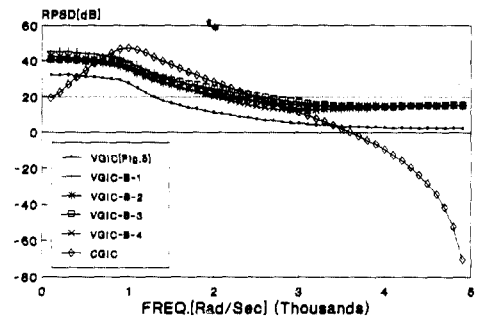


그림 13. 주파수의 변화에 대한 그림 5와 그림 8의 RPSD

Fig. 13. RPSD versus frequency in Fig. 5. and Fig. 8.

이러한 그림 12과 그림 13로부터 RPSD특성이 독립폿트 VGIC-A 구조(그림 7)는 기존[4]의 CGIC에 의한 구조 보다 약 10dB 적은 RPSD값으로 우수한 잡음 특성을 나타내지만 VGIC-B(그림 8)는 종속폿트 VGIC 보다 약 10dB 큰 RPSD를 갖게 됨을 알 수 있으며 CGIC 경우와는 유사한 값을 갖는다. 그러나 이러한 RPSD 특성은 필터의 종류 및 규격에 따라 변화되는 값으로 검토 되었다.

4. 구조의 복잡성 및 적용방법 검토

구조적 특성을 밝히기 위해서 하드웨어 구성에 필요한 곱셈기, 덧셈기 및 지연소자의 갯수가 중요하며 그 예로서 WD-LPF의 하드웨어 구성에 필요한 곱셈기(Multiplier), 덧셈기(Adder) 및 지연소자(Delay)의 수를 그림 5, 그림 7 및 그림 8의 각 경우에 대하여 표 4에 나타내었으며 기존의 CGIC에 의한 구조의 복잡성과 유사하다.

표 4. WD-LPF의 하드웨어 구성요소

Table. 4. Hardware requirements of WD-LPF

WD-LPF	Adders	Multipier	Delay
그림 5	5	2	2
A - 1	8	2	2
A - 1	8	2	2
A - 1	7	2	3
A - 1	7	2	3
B - 2	8	2	2
B - 2	8	2	2
B - 2	7	2	3
B - 2	7	2	3
CGIC[4]	6	2	2

기존의 CGIC의 구조는 종속폿트를 갖는 경우[3][5] 만이 밝혀졌으며 그 구조의 복잡성은 VGIC의 구조 그림 5와 유사하다. 따라서 종속폿트 CGIC를 이용해서 WDF를 설계하는데는 폿트 임피던스의 제약이 따르는 결함이 있다. 이러한 결점을 해결하기 위해서 본 연구의 VGIC는 종속폿트와 독립폿트를 동시에 이용할 수 있는 WDF의 설계 방법이 제안되므로 설계 규격 및 폿트 임피던스에 제한을 받지 않는 장점이 있다.

Ⅳ. 결 론

기존의 종속폿트 CGIC에 의한 WDF를 설계할 때 폿트의 제약조건을 만족시켜야 되는 단점을 보완하여 본 연구에서는 전압변환 GIC를 입,출력측 상호간에 종속폿트와 독립폿트로 구분한 뒤, 각각 디지탈 APF의 구조를 적용함으로써 모두 4종류의 유용한 VGIC에 관한 디지탈 구조를 얻었고, 이것을 응용하여 9종의 WDF 구조를 밝힌뒤 제안된 구조의 활용예로써 WD-LPF의 설계방법 및 특성을 검토하였다.

그 결과 곱셈계수를 양자화하지 않은 필터의 진폭

특성은 기존의 CGIC를 이용한 경우와 일치하였고 6 - 20 bits를 사용하여 계수의 양자화로 발생하는 진폭오차는 기존의 CGIC를 이용한 WD-LPF의 경우에 나타나는 값의 약 5%로 감소하는 효과를 얻었다. 또한 계수의 양자화로 발생되는 출력측 잡음 특성은 제안된 9개의 구조 가운데 4종의 구조는 기존의 구조보다 약 10dB 적은 RPSD를 갖는 것으로 밝혀졌으며 하드웨어 구성에 필요한 지연소자, 덧셈기, 곱셈기는 기존의 경우와 유사하다. 그리고 본 연구에서 제안된 9종의 전압변환 GIC를 이용한 WDF의 구조를 HPF, BPF, BRF에도 확대 적용할 수 있으며 특성은 각 구조별로 서로 다를 것으로 추측된다.

參考文獻

[1] A. Antoniou, "Digital Filter : Analysis and Design," McGraw-Hill, New York, 1979.

[2] R. Senani and D. Bhaskar, "A simple configuration for Realizing Voltage-Controlled Impedances," *IEEE Trans. Circuit and Syst.* vol. 30, no. 1, pp. 52-59, 1992.

[3] A. Antoniou, " Novel RC-active network synthesis using generalized immitance converters," *IEEE Trans. Circuit Theory*, vol.CT-17, pp.212-217, 1970.

[4] A. Antoniou and M.G. Rezk, " Digital filter synthesis using the concept of generalized-immitance converter," *IEE J. Electronic Circuit Syst.* vol.1, pp. 206-216, 1977. (Errata : IEE J Electron, Circuit System, vol.2, p.88, May 1978).

[5] A. Antoniou and M.G. Rezk, " A comparision of cascade and wave fixed-point digital filters," *IEEE Trans. Circuit and Syst.*, vol.CAS-27, pp.1184-1194, 1980.

[6] 박종연, 이민호, " CGIC의 디지탈 구조 및 잡음특성 ", 대한전자공학회지, 제 27 권 11호, pp.1787-1791, 1990.

[7] P. S. Reddy, and etc., "Minimal Realization of 1-D All-Pass Digital Filters," *IEEE Trans. Circuit and Syst.* vol.37, no.1, pp.299-302, 1990.

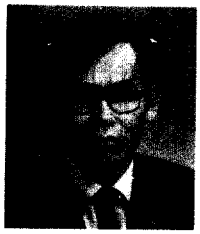
[8] S.K. Mitra and K. Hirano, " Digital all-pass network," *IEEE Trans. Circuit and Syst.* vol.CAS-21, pp.688-700, 1974.

[9] A. Fettweis, " Wave digital filters : theory and practice," *Proc. IEEE*, vol. 74, pp.270-327, 1986.

[10] A. Fettweis, " Digital filters related to classical filter networks," Arch. Elek. bertrag ng, vol.25, pp.79-89, 1971.

[11] B. Liu and R. Ansari, " Quantazation Effects in Computationally Efficient Realization of Recursive Filters," *Proc. IEEE Int. Symp. Circuit and Syst.*, vol.2, pp.716-720, 1982.

著 者 紹 介



朴 鍾 演(正會員)

1951年 2月 13日生. 1973年 2月 고려대학교 전자공학과 졸업(학사). 1980年 2月 경북대학교 대학원 전자공학과 졸업(석사). 1984年 2月 경북대학교 대학원 졸업(공학박사) 1973年 ~ 1977年 울산공과 대학 전기 및 전자공학과.. 1984年 ~ 현재 강원대학교 전기공학과. 1989年 ~1990年 UCLA 연구교환교수 주관심분야는 디지탈 신호처리. A/D변환기 등임.

張 牧 淳(正會員)

1966年 10月 25日生. 1992年 2月 강원대학교 전기공학과 졸업(학사). 1991年 2月 ~ 현재 강원대학교 대학원 석사과정 재학중.