論文93-30A-5-5

Contiguous 대역을 갖는 도파관 Manifold 다이플렉서에 관한 연구

(A Study on the Contiguous-Band Waveguide Manifold Diplexer)

朴 珠 來*, 林 程 洙*, 韓 錫 太**, 朴 東 徹**

(Joo Rae Park, Jeong Soo Lim, Seog Tae Han and Dong Chul Park)

要 約

본 논문에서는 singly terminated 대역통과 여파기의 입력단에 반파장 전송선을 삽입하고 공진슬롯을 통하여결합된 E-면 T-접합을 사용하여 contiguous 대역을 갖는 도파관 manifold 다이플렉서를 간단하게 설계할 수 있는 방법을 제안한다. 이러한 설계방법은 대역통과 여파기의 대역폭이 좁은 경우에 대역통과 여파기의 입력임피던스가 반파장 전송선과 공진슬롯에 의하여 거의 변화하지 않는다는데 근거를 두고 있으며 멀티플렉서를 설계하는데 응용이 가능하다. 포스트 결합 캐비티 여파기를 이용하여 contiguous 대역을 갖는 도파관 manifold 다이플렉서를 설계, 제작 및 실험하였다. 계산결과와 실험결과를 통하여 설계이론의 타당성을 입증하였다.

Abstract

In this paper, a simple design method is represented for a contiguous-band waveguide manifold diplexer which employs a half-wavelength line at the input port of the singly terminated bandpass filterand has resonant-slot coupled E-plane T-junctions. This design method is based on the fact that the input impedance characteristics of the singly terminated bandpass filter are approximately unchanged when a resonant slot and a half-wavelength line at the input port of the filter are employed. This design method is also applicable to the design of the multiplexer. A contiguous-band waveguide manifold diplexer using the post coupled cavity filters is designed, constructed, and tested. The computed and experimental results show the validity of the theory.

I. 서론

들어오는 신호를 알고 있지 않은 상태에서 대역내의 모든 주파수에서 좋은 정합특성을 가진 수신기 설계에서 contiguous 대역을 갖는 멀티플렉서에 대한 필요성이 제안된 이래, 다양한 형태의 설계기술이 제시되어 왔다. 대부분의 설계기술은 채널간의 3 dB 교차점을 초래하는 singly terminated 대역통과 여파기에 바탕을 둔 설계방법을 따르고 있으며 이러한

*正會員, 國防科學硏究所
(Agency Depence Develoment)
**正會員, 天文臺
(Korea Astronomy Observatory)
***正會員, 忠南大學校 電波工學科
(Dept. Radio Sciences and Eng., Chungnam Nat'l Univ.)
接受日字: 1993年 1月 11日

설계방법은 채널 통과대역과 보호대역(guardband)에서 좋은 정합 특성을 나타낸다. [1-10]

최근의 통신위성 및 밀리미터파 시스템에 사용되는 contiguous 대역을 갖는 멀티플렉서는 대역외 차단 특성이 매우 좋고 저 삽입손실을 가지며 열적 변동에 매우 강한 Chebyshev 또는 elliptic 함수 도파관 여파기로 구성하고 있으며 모든 채널들을 단락된 도파관 manifold를 통하여 적은 손실로 결합시킨다. [4-10]

본 논문에서는 singly terminated 대역통과 여파기의 입력단에 반파장 전송선을 삽입하고 대역통과 여파기의 중심주파수에서 공진을 하는 슬롯을 통하여 결합된 E-면 T-접합을 사용하여 contiguous 대역을 갖는 Chebyshev형 도파관 manifold 다이플렉서를 간단하게 설계할 수 있는 방법을 제안한다. 이러한 설계방법은 대역통과 여파기의 대역폭이 좁은 경우에 대역통과 여파기의 입력임피던스가 반파장 전송선과 공진슬롯에 의하여 거의 변화하지 않는다는데 근거를 두고 있으며 멀티플렉서를 설계하는데 응용이 가능하다. 예로서 제작이 쉬운 포스트 결합 캐비티 여파기를 이용하여 그림 1과 같은 형태의 다이플렉서를 설계, 제작하였다. 서로 다른 중심 주파수(f_{01}, f_{02})를 갖고 있는 두개의 대역통과 여파기를 결합슬롯(coupling slot)을 통하여 단락된 도파관 manifold와 연결하였다. 대역통과 여파기의 각 캐비티는 인덕티브 포스트(inductive post)에 의해 결합시켰고 대역통과 여파기 입력임피던스의 변화없이 결합슬롯과 연결시켜 주기 위해 singly terminated 대역통과 여파기의 입력단에 반파장 전송선($\frac{1}{2}\lambda_g$ 길이의 도파관)을 삽입하였으며 결합슬롯의 크기는 각 대역통과 여파기의 중심주파수에서 공진하도록 결정하였다.

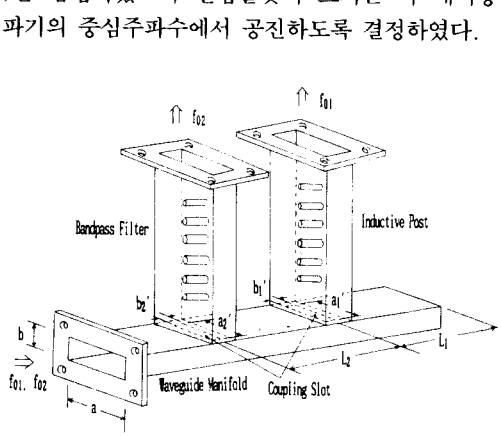


그림 1. Contiguous 대역을 갖는 도파관 manifold 다이플렉서의 형태

Fig. 1. Configuration of contiguous-band waveguide manifold diplexer.

대역통과 여파기의 입력임피던스의 허수부를 보상하기 위해 단락된 도파관 manifold를 보상회로로 이용하였고 또한 컴퓨터 시뮬레이션을 통하여 단락된 도파관 manifold 상에 두개의 대역통과 여파기를 적절히 위치시킴으로써 다이플렉서의 성능을 최적화하였다.

Ⅱ. 설계 이론

1. 포스트 결합 캐비티 대역통과 여파기의 설계

그림 2는 구형 도파관을 이용하여 구현하기가 용이한 임피던스 인버터를 사용한 반파장 여파기를 나타낸것이다. [11]

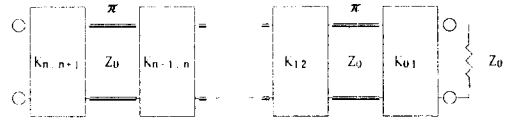


그림 2. 임피던스 인버터를 이용한 반파장 여파기

Fig. 2. Half-wave filter with impedance inverters.

그림 2에서 singly terminated Chebyshev 여파기 [12]인 경우 K값은 다음과 같다.

$$K_{01} = Z_0\sqrt{\frac{\pi}{2}\frac{W_\lambda}{\omega_1' g_0 g_1}} \tag{1}$$

$$K_{k,k+1} = Z_0\frac{\pi}{2}\frac{W_\lambda}{\omega_1'}\frac{1}{\sqrt{g_k g_{k+1}}} \qquad k = 1,2,\cdots,n \tag{2}$$

$$K_{n,n+1} = Z_0\sqrt{\frac{\pi}{2}\frac{W_\lambda}{g_n g_{n+1}\omega_1'}} \tag{3}$$

여기서

$$W_\lambda = \frac{\lambda_{g1}-\lambda_{g2}}{\lambda_{g0}},\quad \lambda_{g0} = \frac{\lambda_{g1}+\lambda_{g2}}{2}$$

n: singly terminated Chebyshev 저역통과 원형 여파기의 리액티브 소자의 갯수

$g_0, g_1, g_3, \cdots, g_n$: singly terminated Chebyshev 저역통과 원형 여파기의 소자값

g_{n+1}: singly terminated Chebyshev 저역통과 원형 여파기의 균일리플 통과대역에서 입력임피던스의 실수부의 기하평균

ω_1': singly terminated Chebyshev 저역통과 원형 여파기의 균일리플 통과대역에서의 각 차단주파수

$\lambda_{g1}, \lambda_{g2}$: 도파관 여파기의 균일리플 통과대역의 차단주파수 f_1, f_2에 대응하는 관내파장(guide wavelength)

λ_{g0}: 중심관내파장

이고, 식 (1), (2), (3)의 K값을 도파관내에서 두께가 무시될 정도로 작은 인덕티브 장애물(inductive obstacle)[13]을 이용하여 구현하기 위해서 그림 3과 같은 회로를 이용할 수 있다.

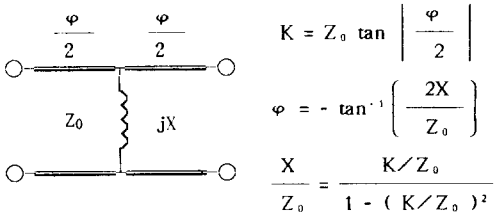


그림 3. 전형적인 임피던스 인버터

Fig. 3. Typical impedance inverter.

이때 인덕티브 장애물과 인덕티브 장애물간의 위상차는

$$\theta_k = \pi + \frac{\varphi_{k-1,k}}{2} + \frac{\varphi_{k,k+1}}{2} \qquad k = 1,2,\cdots,n \tag{4}$$

이고, 이것을 도파관내에서의 실제적인 길이로 변환하면

$$l_k = \frac{\lambda_g}{2\pi}\theta_k \qquad k = 1,2,\cdots,n \tag{5}$$

이다. 그리고 여파기의 입력단으로부터 첫번째 인덕티브 장애물까지의 위상차는 $\varphi_{n,n+1}/2$이다. 그러나 이 길이는 음의 값을 갖고 있어서 실제적으로 구현할 수 없다.

그러나 반파장 공진기를 여파기의 입력단에 삽입함으로써 대역통과 여파기 중심주파수에서의 입력임피던스를 변화시키지 않으면서 여파기의 입력단으로부터 첫번째 인덕티브 장애물까지의 거리가 양의 값을 갖도록 할 수 있어 이러한 방법으로 singly terminated 대역통과 여파기를 실제로 구현할 수 있다.

인덕티브 장애물의 리액턴스 X를 포스트를 이용하여 구현하려고 할 때에는 X값에 대한 적절한 포스트의 직경 결정과 아울러 결정된 포스트의 직경에 따른 기생 커패시턴스의 값을 구해서 보상해 주어야 한다.

그림 4는 직경이 유한한 포스트의 T-등가회로이고 직렬 리액턴스 X_b는 포스트의 기생 커패시턴스이다. 포스트의 X_a값과 포스트의 직경과의 관계와 그 직경과 포스트의 기생 커패시턴스 X_b값과의 관계는 참고문헌 [13] 으로부터 구할 수 있다.

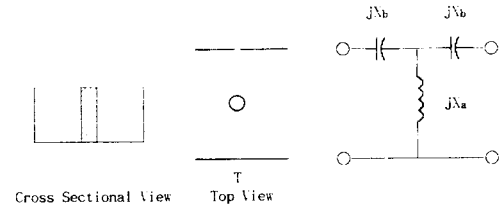


그림 4. 구형 도파관에서 인덕티브 포스트와 그 등가회로

Fig. 4. An inductive post in rectangular waveguide and its equivalent circuit.

포스트의 기생 커패시턴스를 보상해 주기 위해서 그림 5의 등가회로를 이용할 수 있다.[14]

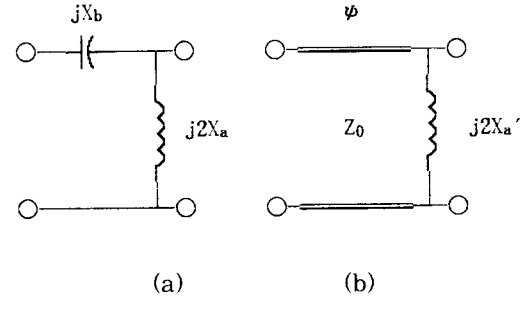


그림 5. 포스트의 기생 커패시턴스를 보상하기 위한 응용회로
(a) 포스트의 T-등가회로의 반쪽
(b) 그림 5(a)와 등가인 직접결합 여파기의 회로

Fig. 5. Application circuit for compensating the fringing capacitance of the post.
(a) A half of the inductive post's equivalent circut.
(b) A circuit of the direct coupled filter equivalent to Fig. 5(a).

그림 5(a)는 포스트의 T-등가회로인 그림 4의 반쪽을 나타낸 것이고 그림 5(b)는 기생 커패시턴스 X_b를 위상차로 변환시켜 주기 위해 그림 5(a)와 등가라고 가정한 직접결합 여파기의 회로이다. 이제 두

회로가 등가라고 가정하고 각각의 단락, 개방 임피던스를 구하면 아래의 식과 같이 된다.

$$Z_{short} = -jX_b = jZ_0 \tan\psi \tag{6}$$

$$Z_{open} = -jX_b + j2X_a = Z_0 \frac{j2X_a' + jZ_0 \tan\psi}{Z_0 - 2X_a' \tan\psi} \tag{7}$$

식 (6)을 식 (7)에 대입하여 X_a'에 대해 정리하면 식 (8)과 같다.

$$X_a' = \frac{Z_0}{Z_0 - \frac{2X_aX_b}{Z_0} + \frac{X_b^2}{Z_0}} X_a \tag{8}$$

식 (6)을 다시 쓰면 식 (9)와 같이 된다

$$\psi = \tan^{-1}\left(-\frac{X_b}{Z_0}\right) \tag{9}$$

기생 커패시턴스의 위상차 ψ는 음의 값을 가지므로 기생 커패시턴스의 영향으로 공진기의 길이를 줄이게 된다. 때문에 실제 제작에 있어서는 미리 공진기의 길이를 | | 만큼 더해 주어 보상해 주어야 한다. 따라서 포스트와 포스트의 위상차는

$$\Theta_k = \pi + \frac{\varphi_{k-1,k}}{2} + \frac{\varphi_{k,k+1}}{2} + |\psi_{k-1,k}| + |\psi_{k,k+1}| \tag{10}$$
$$k = 1,2,\cdots,n$$

이고, 대역통과 여파기의 입력단으로부터 첫번째 포스트까지의 위상차는

$$\Theta_{n+1} = \pi + \frac{\varphi_{n,n+1}}{2} + |\psi_{n,n+1}| \tag{11}$$

이고, 이것들을 도파관내에서의 실제적인 길이로 변환하면

$$L_k = \frac{\lambda_g}{2\pi}\Theta_k \tag{12}$$
$$k = 1,2,\cdots,n,n+1$$

이다.

그림 6은 그림 1의 singly terminated 대역통과 여파기의 입력단에서 본 정규화된 입력임피던스 특성을 나타낸 것이다. 입력 임피던스의 실수부는 균일리플 통과대역에서 1의 값을 가지고 있고 허수부는 대역통과 여파기의 중심주파수를 중심으로 음의 기울기 특성을 가지고 있으며 실수부가 대략 0.5 정도의 값을 가지고 있을 때 최대값을 가지고 있다.

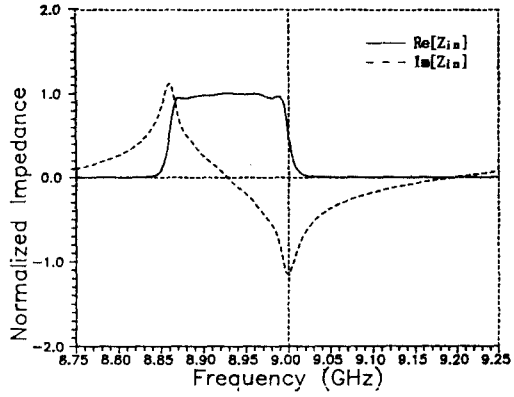


그림 6. Singly terminated 대역통과 여파기의 정규화된 입력임피던스 특성

Fig. 6. Normalized input impedance characteristics of the singly terminated bandpass filter.

2. 결합슬롯의 크기와 대역통과 여파기의 위치 결정 방법

E-면 T-접합의 영향을 무시한다면 입력임피던스의 실수부가 0.5인 주파수에서 교차하도록 설계된 두개의 singly terminated 대역통과 여파기가 도파관 manifold에 $\lambda_g/2$의 간격을 두고 위치한다면 그림 7과 같은 입력임피던스 특성을 나타낸다. 정규화된 입력임피던스의 실수부가 통과대역과 보호대역에서 거의 1의 값을 가지고 있고, 허수부는 교차주파수를 중심으로 음의 기울기 특성을 나타내고 있음을 알 수 있다.

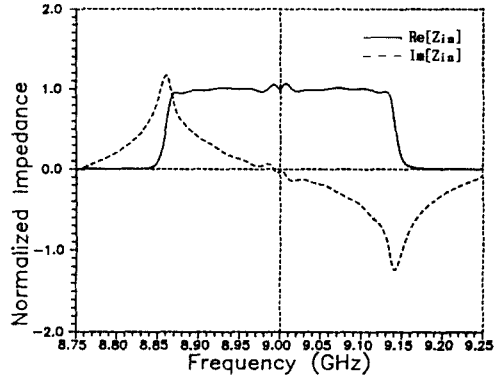


그림 7. 두 singly terminated 대역통과 여파기의 전체적인 입력임피던스 특성

Fig. 7. Total input impedance characteristics of two singly terminated bandpass filters.

또한 3개 이상의 채널인 경우에 있어서도 위와 같은 특성을 나타낸다. 여기서 Foster의 리액턴스 정리(무손실 회로의 리액턴스는 항상 양의 기울기 특성을 갖는다)에 의하여, 교차주파수에서 직렬 공진하는 보상회로를 달아주면 허수부를 쉽게 보상할 수 있고, 허수부가 보상된다면 다이플렉서의 입력단에서 좋은 정합특성을 보일 것임을 알 수 있다.

단락된 구형 도파관의 입력임피던스 특성은 도파관이 무손실이라면 다음과 같이 표현할 수 있다.

$$Z_{in} = jZ_0 \tan\left(\frac{2\pi}{\lambda_g}\right)L \tag{13}$$

그림 8은 식 (13)에서 주파수가 9.0 GHz이고 L이 $\lambda_g/2$의 m배일 때 WR-90 도파관의 정규화된 리액턴스 특성을 나타낸 것이다.

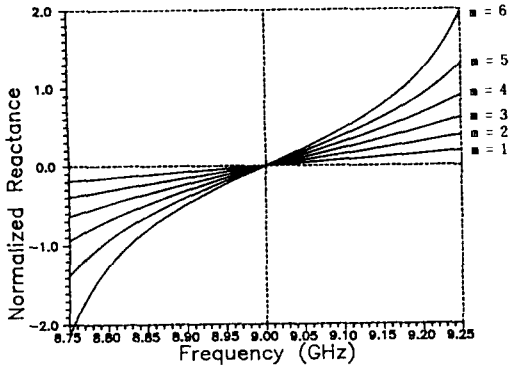


그림 8. 단락된 구형 도파관의 정규화된 리액턴스 특성

Fig. 8. Normalized reactance characteristics of the short-circuited rectangular waveguide.

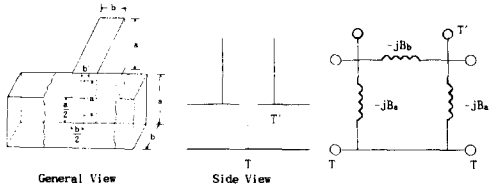


그림 9. 슬롯을 통하여 결합된 E-면 T-접합과 그 등가회로

Fig. 9. A slot coupled E-plane T-junction and its equivalent circuit.

여기서 정규화된 리액턴스가 양의 기울기 특성을 나타내고 있고, m의 값이 증가함에 따라 리액턴스의 기울기 특성이 가파르게 됨을 알 수 있다. 따라서 적절한 m의 값을 선택한다면 그림 7의 입력임피던스의 허수부를 통과대역에서 보상할 수 있음을 알 수가 있다.

그림 1과 같은 형태의 도파관 manifold의 넓은 벽면(broad wall)에서 트랜스버스(transverse) 슬롯을 통하여 연결된 T-접합의 등가회로는 그림 9과 같이 나타낼 수 있다. [13]

그림 9에서

$$\frac{B_b}{Y_0} = \frac{\lambda_g ab}{4\pi M} \tag{14}$$

$$\frac{B_a}{Y_0} = \frac{2\pi\lambda_g P}{ab\lambda^2} \tag{15}$$

이고, 여기서 M은 결합구멍의 magnetic polarizability이고, P는 electric polarizability이다. [15] 그러나 식 (14)는 동작주파수, f가 슬롯의 공진주파수, f_0에 비하여 상당히 작은($f_0 \geq 3f$) 결합구멍을 갖는 경우에 적용되기 때문에 Cohn의 주파수 수정인자(frequency correction factor) [16]를 사용하여 결합구멍이 큰 경우까지 확장하면

$$\frac{B_b}{Y_0} = \frac{\lambda_g ab(1 - f^2/f_0^2)}{4\pi M} \tag{16}$$

이고, 슬롯의 공진주파수와 슬롯의 크기와의 관계는 Slater의 관계식 [17]에 의하여 구형 슬롯인 경우에 다음과 같다.

$$a' = \frac{\lambda_0}{2}\sqrt{1 + \left(\frac{2ab'}{b\lambda_{g0}}\right)^2} \tag{17}$$

아주 크지 않은 B_a값은 도파관 manifold에서 대역통과 여파기의 위치를 조정하여 보상할 수 있으므로 대역통과 여파기의 입력임피던스를 변화시키지 않는 B_b값을 선택하면 된다. 이러한 경우에 가장 적절한 슬롯의 크기는 대역통과 여파기의 중심주파수에서 병렬 공진할 때이다. 그림 10은 식 (17)로부터 슬롯의 폭에 따라 8.9279 GHz인 주파수에서 공진을 하기 위한 슬롯의 길이를 대입하여 계산한 E-면 T-접합의 정규화된 서셉턴스 특성을 나타낸 것이다.

여기서 어떤 한 주파수에서 공진을 하기 위한 a'와 b'의 조합은 무수히 많이 존재하고 슬롯의 크기가 커지면 커질수록 대역통과 여파기의 입력 임피던스에 영향을 적게 주지만 도파관 manifold에서 고려해야 할 B_a값이 커지는 것을 알 수 있다. B_a값이 너

무 커지면 도파관 manifold 상에서 대역통과 여파기의 위치를 조정하여 보상하기 어려워지므로 적절한 크기의 공진슬롯을 선택하여야 한다. 최종적으로 도파관 manifold상에서 대역통과 여파기의 위치와 슬롯의 크기는 컴퓨터 프로그램을 이용하여 다음과 같은 순서로 쉽게 결정할 수 있다.

① 두 채널의 통과대역에서 두 채널만의 입력임피던스의 허수부를 가장 잘 상쇄시킬수 있는 m값을 결정하여 이것으로부터 L_1의 초기값으로 선택한다.

② L_2의 초기값은 교차주파수에서의 1 관내파장($1\lambda_g$)으로 한다.

③ 임의의 공진슬롯의 크기를 선택한다.

④ 다이플렉서의 입력단에서 계산하였을 때 채널의 통과대역에서 반사가 가장 작을 때의 L_1, L_2 값을 초기값으로부터 미세하게 조정하여 구한다.

⑤ 공진슬롯의 크기를 변화시키고 다시 위의 방법(④)을 반복하여 결과가 가장 좋은 공진슬롯의 크기를 결정하고 그때의 L_1, L_2값을 결정한다.

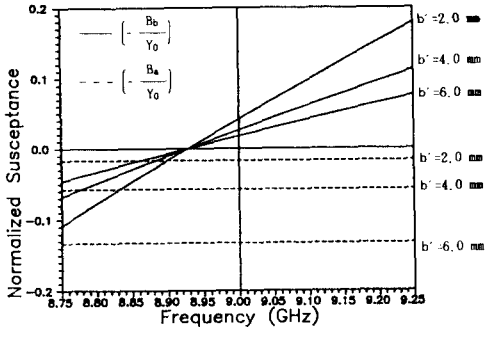


그림 10. 공진슬롯을 통하여 결합된 E-면 T-접합의 정규화된 서셉턴스 특성

Fig. 10. Normalized susceptance characteristics of the resonant slot coupled E-plane T-junction.

Ⅲ. Contiguous 대역을 갖는 도파관 manifold 다이플렉서의 설계

표 1은 2장의 설계이론을 적용하여 구현하고자 하는 다이플렉서의 사양을 나타낸 것이다.

표 1에서 언급한 사양(통과대역폭, 인접채널의 통과대역에서의 삽입손실 특성, 3 dB 교차주파수)을 만족하는 대역통과 여파기는 통과대역 균일리플값이 0.1 dB 인 5-pole singly terminated Chebyshev 여파기를 선택하였다. 이때 균일리플 대역폭은 각각 8.8660~8.9922, 9.0062~9.1340 GHz이었고 중심주파수는 각각 8.9279, 9.0689 GHz이었다. 표 2는 2장 1절의 포스트 결합 캐비티 여파기의 설계이론에 따라 계산한 포스트의 직경과 포스트간의 간격을 나타낸 것이다. 여기서 포스트의 직경, $D_{k,k+1}$의 첨자는 그림 2의 $K_{k,k+1}$의 첨자에 대응한다.

표 1. 다이플렉서의 사양

Table 1. Diplexer specifications.

	채널 #1	채널 #2
통과대역폭	109 ㎒ (8.866~8.975 ㎓)	109 ㎒ (9.025~9.134 ㎓)
통과대역 삽입손실	1 dB 이하	1 dB 이하
인접 채널 통과대역에서의 삽입손실	20 dB 이상	20 dB 이상
보호대역폭	50 ㎒ (8.975~9.025 ㎓)	
3 dB 교차주파수	9.0 ㎓	

표 2. 포스트의 직경과 포스트간의 간격

Table 2. Post diameters and distances between the centers of the posts.

		대역통과 여파기 #1	대역통과 여파기 #2
포스트의 직경 [㎜]	$D_{0,1}$	1.15	1.25
	$D_{1,2}$	4.47	4.63
	$D_{2,3}$	5.38	5.53
	$D_{3,4}$	5.59	5.73
	$D_{4,5}$	5.49	5.63
	$D_{5,6}$	2.04	2.15
포스트간의 간격 [㎜]	L_1	23.31	22.72
	L_2	26.74	26.11
	L_3	27.47	26.83
	L_4	27.54	26.90
	L_5	24.91	24.29
	L_6	23.54	22.84

두 공진 슬롯의 폭($b_1'=b_2'=b'$)이 2.0, 3.0, 4.0, 5.0, 6.0 ㎜인 경우만을 2장 2절의 설계이론에 따라 컴퓨터 시뮬레이션한 결과 가장 적합한 공진슬롯의 폭은 4.0 ㎜이었다. 이때 슬롯의 길이는 각각 a_1' =17.9, a_2'=17.7 mm이었고 L_1과 L_2의 길이는 각각 120.1, 49.9 ㎜이었다.

Ⅳ. 결과 및 고찰

도파관 manifold와 포스트는 황동(brass)을 재료로 하여 제작하였고 첫번째와 여섯번째 포스트를 제외하고는 포스트의 가공오차는 0.01 ㎜ 이하로 하였다. 또 포스트와 도파관의 아래, 윗면과의 완전한 접촉을 위하여 포스트의 높이를 도파관 안쪽의 높이보

다 0.01 ㎜ 정도 크게 가공하였고 포스트의 아래 윗면은 접촉을 좋게하기 위해 홈을 파 주었다. 결합슬롯은 얇은 동판을 사용하여 제작하였다.

그림 11은 다이플렉서의 삽입손실 특성을 나타낸 것이고 그림 12는 그림 11의 확대도이다. 다이플렉서의 손실 이론치를 계산하는데는 황동에 대한 표피깊이(skin depth) δ 로부터 Q_u(unloaded Q) [18] 를 계산하여 적용하였다. 다이플렉서의 삽입손실 특성은 인접채널의 통과대역에서 이론치와 비교적 잘 일치하고 있고 통과대역에서 삽입손실 특성은 이론치가 1 dB 이하이나 실험치는 2.5 dB인 결과를 얻었다.

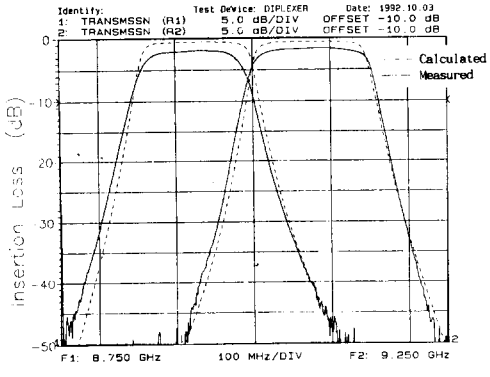


그림 11. 다이플렉서의 삽입손실 특성
Fig. 11. Insertion loss characteristics of the diplexer.

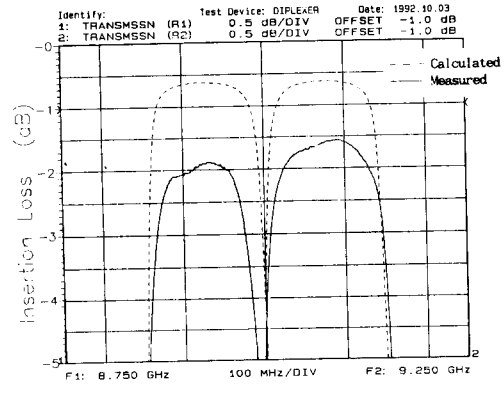


그림 12. 확대된 다이플렉서의 삽입손실 특성
Fig. 12. Enlarged insertion loss characteristics of the diplexer.

그림 13은 다이플렉서의 반사손실 특성을 나타낸 것이다. 반사손실 특성은 이론치가 통과대역과 보호대역에서 20 dB 이하이나 측정치는 통과대역에서는 대략 20 dB 이고 보호대역에서는 10 dB인 결과를 얻었다.

이러한 삽입손실과 반사손실의 오차는 포스트와 결합슬롯의 불완전한 가공, 그리고 도파관 manifold 부분과 대역통과 여파기 부분의 접촉 불량에 기인한다고 생각된다. 특히 교차주파수 근처에서의 삽입손실과 반사손실 오차는 첫번째와 여섯번째 포스트의 직경이 아주 작아서 정밀가공이 어려웠고 따라서 대역통과여파기 #1에서의 포스트가 계산된 값보다 크게 가공되어 대역폭이 작아졌기 때문으로 생각된다.

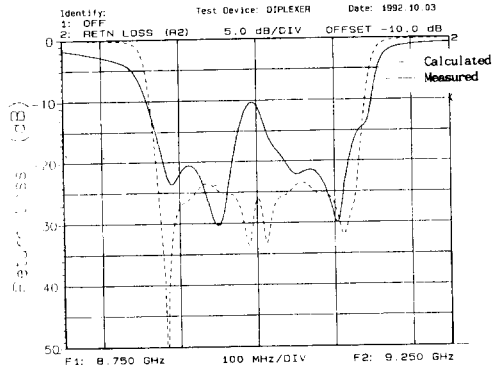


그림 13. 다이플렉서의 반사손실 특성
Fig. 13. Return loss characteristics of the diplexer.

V. 결 론

Singly terminated 대역통과 여파기의 입력단에 반파장 전송선을 삽입하고 공진슬롯을 통하여 결합된 E-면 T-접합을 사용하여 contiguous 대역을 갖는 도파관 manifold 다이플렉서를 간단하게 설계할 수 있는 방법을 제안하였으며 실험을 통하여 설계방법의 타당성을 입증하였다.

측정된 다이플렉서의 특성은 통과대역의 삽입손실에서 약 1.5 dB의 오차를 나타내는 것을 제외하고는 이론치와 비교적 잘 일치함을 알 수 있었다. 이러한 손실 오차는 다이플렉서를 정밀하게 제작하여 구현함으로써 해결될 수 있을 것으로 생각된다.

參 考 文 獻

[1] R. G. Veltrop, R. B. Wilds, "Modified

Tables for the Design of Optimum Diplexers," *The microwave journal*, pp. 76-80, June, 1964.

[2] L. Young, *Advances in Microwaves*, Academic Press, New York, 1962.

[3] E. G. Cristal, G. L. Matthaei, "A Technique for the Design of Multiplexers Having Contiguous Channels," *IEEE Transactions on Microwave Theory and Techniques*, Vol. MTT-12, pp. 88-93, January, 1964.

[4] W. A. Edson, J. Wakabayashi, "Input Manifolds for Microwave Channeling Filters," *IEEE Transactions on Microwave Theory and Techniques*, Vol. MTT-18, pp. 270-276, May 1970.

[5] A. E. Atia, "Computer-Aided Design of Waveguide Multiplexers," *IEEE Transactions on Microwave Theory and Techniques*, Vol. MTT-22, pp. 322-336, March, 1974.

[6] M. H. Chen, F. Assal, and C. Mahle, "A Contiguous Band Multiplexer," *COMSAT Tech. Rev.*, Vol. 6, No. 2, pp. 285-306, Fall, 1976.

[7] Robert Tong, David Smith, "A 12-Channel Contiguous Band Multiplexer for Satellite Application," *IEEE MTT-S Int. Microwave Symposium Digest*, pp. 297-298, 1984.

[8] S. C. Holme, "A 12 GHz 12 Channel Contiguous Multiplexer for Satellite Applications," *IEEE MTT-S Int. Microwave Symposium Digest*, pp. 295-296, 1984.

[9] Yoji Isota, Moriyasu Miyazaki, Osami Ishida, and Fumio Taketa, "An Iris-Type Contiguous-Band Manifold Diplexer with Coupling Slots at Filter Inputs," *The 3rd Asia-Pacific* Microwave Conference Proceedings, pp. 403-405, Tokyo, 1990.

[10] J. D. Rhodes, R. Levy, "Design of General Manifold Multiplexers," IEEE Transactions *on Microwave Theory and Techniques*, Vol. MTT-27, pp. 111-123, February, 1979.

[11] S. B. Cohn, "Direct-Coupled Resonator Filters," *Proc. IRE*, Vol. 45, pp. 189-196, February, 1957.

[12] G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks and Coupling Structures*, New York, MacGraw-Hill Book Co., 1964.

[13] N. Marcuvitz, *Waveguide Handbook*, Radiation Laboratory Series, Vol 10, McGraw-Hill Book Co., New York, 1951.

[14] 홍헌진, "인덕티브 포스트를 이용한 도파관형 대역통과 여파기에 대한 연구," 충남대학교 석사학위논문, 1990년 2월.

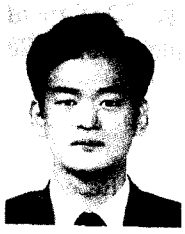
[15] S. B. Cohn, "Determination of Aperture Parameters by Electrolytic Tank Measurements," *Proc. IRE*, Vol. 39, pp.1416-1421, November, 1951.

[16] S. B. Cohn, "Microwave Coupling by Large Apertures," *Proc. IRE*, Vol 40, pp. 696-699, June, 1952.

[17] J. C. Slater, *Microwave Transmission*, McGraw-Hill Book Co., New York, pp. 185-187, 1942.

[18] Simon Ramo, John R. Whinnery, and Theodore Van Duzer, *Fields and Waves in* Communication Electronics, 2nd edition, John Wiley and Sons, New York, pp.492, 1984

著 者 紹 介



朴 株 來(準會員)

1966年 4月 1日生. 1991年 2月 충남대학교 전자공학과 학사. 1993年 2月 충남대학교 대학원 전자공학과 석사. 1993年 2月 ~ 현재 국방과학연구소 연구원.

林 程 洙(正會員)

1951年 3月 18日生. 1973年 2月 경북대학교 전자공학과 학사. 1986年 2月 한국과학기술원 전기 및 전자공학과 석사. 1991年 3月 ~ 현재 충남대학교 대학원 전자공학과 박사과정. 1976年 9月 ~ 현재 국방과학 연구소 선임 연구원.

韓 錫 太(正會員) 第 28卷 A編 第 6號 參照
현재 한국표준과학원 천문대 선임 연구원

朴 東 徹(正會員) 第 30卷 A編 第 4號 參照
현재 충남대학교 전파공학과 교수