

〈연구논문〉

## AlGaAs/InGaAs/GaAs Pseudomorphic 구조의 MOCVD 성장 및 2차원 전자기스의 전송특성

양계모 · 서광석\* · 최병두

서울대학교 자연과학대학 물리학과

\*서울대학교 공과대학 전자공학과

(1993년 6월 25일 접수)

## MOCVD Growth of AlGaAs/InGaAs/GaAs Pseudomorphic Structures and Transport Properties of 2DEG

Gye Mo Yang, Kwang Seok Seo\* and Byung-Doo Choe

Department of Physics, Seoul National University, Seoul 151-742, Korea

\*Department of Electronics Engineering, Seoul National University, Seoul 151-742, Korea

(Received June 25, 1993)

**요약** – 대기압 MOCVD(metalorganic chemical vapor deposition) 방법으로 AlGaAs/InGaAs/GaAs pseudomorphic 구조를 성장하였다. 650°C에서 AlGaAs와 InGaAs를 성장할 때 각각에서 Al과 In의 유입효율은 조성비에 관계없이 일정하였다. 그러나 Al은 Ga보다 약간 큰 유입효율을, In은 Ga보다 다소 작은 유입효율을 보았다. InGaAs/GaAs strain QW(quantum well)을 성장하여 광학적 성질을 알아보았으며, 멜타도핑을 이용한  $\text{Al}_{0.24}\text{Ga}_{0.76}\text{As}/\text{In}_{0.16}\text{Ga}_{0.84}\text{As}$   $p$ -HEMT(pseudomorphic high electron mobility transistor) 구조를 성공적으로 성장하여 Hall 효과와 Shubnikov-de Haas(SdH) 측정 등을 통하여 전기적인 특성을 연구하였다. 자기저항의 SdH 진동과 양자 Hall 저항의 편평대가 확실히 관찰되었으며, 이로부터 이차원 전자기스의 존재와 buffer층을 통한 parallel conduction이 있음을 확인하였다. Buffer층에  $p$ 형 GaAs를 삽입한 구조로 만든 1.5 μm 게이트 길이를 가진  $p$ -HEMT는 200 mS/mm의 transconductance와 좋은 pinch-off 특성을 보였다.

**Abstract** – AlGaAs/InGaAs/GaAs pseudomorphic structures have been grown by atmospheric pressure-MOCVD. The Al incorporation efficiency is constant but slightly exceeds the Ga incorporation during the growth of AlGaAs layers at 650°C. Meanwhile, the In incorporation efficiency is constant but slightly less than the Ga incorporation in InGaAs layers. InGaAs/GaAs QWs were grown and their optical properties were characterized. δ-doped  $\text{Al}_{0.24}\text{Ga}_{0.76}\text{As}/\text{In}_{0.16}\text{Ga}_{0.84}\text{As}$   $p$ -HEMT structures were successfully grown by MOCVD and their transport properties were characterized by Hall effect and SdH measurements. SdH measurements at 3.7 K show clear magnetoresistance oscillations and plateaus in the quantum Hall effect confirming the existence of a two-dimensional electron gas (2DEG) and a parallel conduction through the GaAs buffer layer. The fabricated 1.5 μm gate-length  $p$ -HEMTs having  $p$ -type GaAs in the buffer layer show a high transconductance of 200 mS/mm and a good pinch-off characteristics.

### 1. 서 론

InGaAs층의 두께를 임계두께보다 얇게 할 경우 dislocation이 형성되지 않는 pseudomorphic 구조가 된다.

InGaAs/GaAs계 화합물 반도체는 격자 부정함에 의해 strained layer를 형성하게 되며, 격자상수가 큰

그리고, InGaAs의 In 조성비를 조정함으로써 GaAs/AlGaAs계 반도체 소자의 특성을 개선하는 것이 가

능하여 최근에 pseudomorphic AlGaAs/InGaAs/GaAs계 초고속 전자소자 및 광소자 구조의 성장과 소자 연구에 대한 활발한 연구가 진행 중이다[1, 2].

각자가 부정합 되어있는 이종접합을 사용한 Al-GaAs/InGaAs/GaAs pseudomorphic 고속전자이동도 트랜지스터(hight electron mobility transistor : *p*-HEMT)는 전도대 에너지 밴드 불연속( $\Delta E_C$ )의 증가에 따른 큰 값의 면전자농도와 채널로 사용하는 InGaAs층의 우수한 전자전송 특성에 의하여 기존의 AlGaAs/GaAs HEMT보다 뛰어난 초고주파 특성을 가지고 있다. 그리고 이 소자에서는 AlGaAs의 Al 조성비를 기존의 AlGaAs/GaAs HEMT보다 낮추는 것이 가능하여, n-AlGaAs 전자공급층의 Al 조성비가 0.22 보다 클 때 DX center에 의하여 발생되는 persistent photoconductivity(PPC) 현상, 문턱전압 및 드레인 전류의 은도에 따른 급격한 변화 등과 같은 기존 HEMT의 문제점들을 해결할 수 있다[3].

에피층을 성장하는 도중에 성장을 중지하는 상태에서 불순물을 주입하여 불순물층을 단원자층 정도의 두께로 형성하는 델타도핑 기법을 전자공급층인 Al-GaAs층이 사용한 델타도핑 HEMT 구조는 델타도핑에 의한 전장의 증가 및 quantum size 효과로 인해  $1 \times 10^{12} \text{ cm}^{-2}$  이상의 높은 면전자농도를 가질 수 있다. 또한 델타도핑 영역에서 직접적인 불순물 screening에 의한 2차원 전자기스(2DEG)의 이동도를 증대시키는 효과가 있다[4]. 뿐만 아니라 델타도핑을 사용하면 게이트와 채널층 사이의 거리를 줄일 수 있어 게이트 밑의 공핍영역의 폭을 감소시킬 수 있다. 따라서 공핍영역의 폭에 대한 게이트 길이의 비인 aspect-ratio를 증가시킬 수 있어 높은 전압이들과 소자의 고주파 구동시 안정된 이득을 가능케 할 수 있다. 그리고 보다 높은 aspect-ratio를 유지하면서 게이트 길이를 줄일 수 있어서 우수한 특성의 short 채널 소자를 구현할 수 있다. 델타도핑을 전자공급층에 이용하면 쇼트키 게이트는 도핑하지 않은 층에 형성하기 때문에 누설전류를 줄일 수 있고 문턱전압을 향상시킬 수 있다[5].

델타도핑을 이용한 *p*-HEMT에 관한 많은 결과보고들이 있는데, 대부분의 시료들은 MBE(molecular beam epitaxy) 방법으로 성장된 것이며, 특히 델타도핑할 때 도판트의 확산을 줄이기 위하여 600°C 이하의 낮은 성장온도에서 이루어지고 있다[1, 5-7]. 그러나

양질의 AlGaAs를 얻기 위해서는 성장온도를 높여야 하며, 일반적으로 MOCVD(metalorganic chemical vapor deposition)의 성장온도는 MBE의 성장온도보다 높다. 우리의 기존 연구에서는 MOCVD 방법으로 Si 델타도핑 AlGaAs를 650~700°C 범위의 성장온도에서 성공적으로 성장할 수 있음을 제시하였다[8]. 본 연구에서는 먼저 AlGaAs와 InGaAs를 성장할 때 각각 Al과 In의 조성비를 정확히 조절할 수 있도록 하였으며, InGaAs/GaAs QW(quantum well)를 성장하여 그 특성을 조사하였다. 다음에 변조 델타도핑한 Al-GaAs/InGaAs/GaAs pseudomorphic 구조를 성공적으로 성장하여 Hall 효과와 Shubnikov-de Haas 측정을 통해 전기적인 성질들을 본석하였으며, 성장된 시료를 이용하여 HEMT 소자를 제작하여 그 특성을 연구하였다.

## 2. 결정성장

본 연구에서 사용한 시료들은 수평형 MOCVD 장치를 사용하여 성장하였다. 이 MOCVD 장치는  $10^{-2}$ ~1 기압 범위에서 사용할 수 있는 것으로써, 본 실험에서는 대기압 분위기에서 사용하였다. 급준한 이종접합 계면을 성장하기 위해서는 빠른 기체 교환과 혼합이 필요하다. 이에 따라 본 시스템에서는 선형 RUN-VENT manifold를 채택하였으며, RUN과 VENT 사이에 압력 차를 10 mtorr 이하가 되도록 VENT쪽에 흐르는 수소량을 자동조절하였다. III족 원소의 공급원으로 Trimethylgallium(TMГ), Trimethylaluminum(TMA), 그리고 Trimethylindium(TMI)을 사용하였으며, 이들 각각의 bubbler 온도는 -10, 17, 그리고 15°C로 고정하였다. V족 원소인 As의 공급원으로 100% AsH<sub>3</sub>을 사용하였으며, n형 Si 도핑을 위하여 110 ppm SiH<sub>4</sub>(in H<sub>2</sub>)을 사용하였다. 성장온도는 650°C, 이송기체인 정제된 수소의 총유량은 9 또는 14 l/min이었다. V/III 비율은 GaAs를 기준으로 60이었다. 유기세척한 후 식각용액(H<sub>2</sub>SO<sub>4</sub> : H<sub>2</sub>O<sub>2</sub> : H<sub>2</sub>O = 1 : 1 : 1)으로 에칭한 GaAs 기판의 표면에 생긴 산화막을 제거하기 위하여 AsH<sub>3</sub> 분위기에서 10분간 650~700°C 범위에서 가열한 후 에피층을 성장하였다.

먼저 AlGaAs와 InGaAs에서 조성비를 조절할 수 있도록 하기 위하여 반절연성 GaAs 기판 위에 2~3 μm 정도의 두께로 단층을 성장하였다. 각 층의 조

성비는 photoluminescence(PL)와 double crystal x-ray diffraction(DCXD) 방법으로 결정하였다. InGaAs/GaAs 계면을 조사하기 위하여 20, 40, 80, 120 Å의 두께를 갖는  $In_{0.17}Ga_{0.83}As/GaAs$  QW층을 500 Å 두께의 GaAs barrier층으로 분리시킨 QW 구조의 성장을 650°C에서 수행하였다. 성장한 QW에 대한 PL 측정은 He-Ne 레이저를 여기 광원으로 사용하였으며, 시료에서 나온 luminescence의 분석은 0.75 m spectrometer와 S-1 photomultiplier를 이용하여 photo-counting mode에서 하였다.

변조 델타도핑한 AlGaAs/InGaAs/GaAs pseudomorphic 구조는 반절연성 GaAs 기판 위에 10주기의 (50 Å AlGaAs, 50 Å GaAs) 초격자와 3000 Å GaAs의 buffer층, InGaAs 양자우물, 30~100 Å AlGaAs spacer층, Si 델타도핑층, 300 Å AlGaAs, 그리고 50 Å 두께의 GaAs cap층을 순서대로 성장시켜 형성하였다. 델타도핑은 AlGaAs spacer층을 성장한 후 과다한 As 압력상태에서  $SiH_4$ 를 33초 동안 유입시킴으로써 이루어졌다.  $SiH_4$  유입 전후 성장중지 상태에서 각각 15초 동안 과다한 As 압력상태를 유지하면서  $H_2$ 로 purge하였다. Al 조성비와 In 조성비는 각각 0.24와 0.16이다. 채널층인 InGaAs의 두께는 130 Å으로 임계두께 ( $\sim 250 \text{ \AA}$ )보다 얇다[9]. Hall 효과 측정을 위하여 van der Pauw 패턴을 사용하였으며, Shubnikov-de Haas (SdH) 측정을 위해 표준 Hall bar geometry를 이용하였다.

### 3. 결정성장의 결과 및 토의

#### 3.1. AlGaAs와 InGaAs에서 성분비 결정

3원소 반도체를 성장할 때 반응기내로 유입되는 III족 원소의 공급원인 TMG과 TMA(또는 TMI) 사이의 몰분율의 비에 의해 성장층의 조성비가 결정되는데, 그림 1의 (a)와 (b)는 각각  $Al_xGa_{1-x}As$ 와  $In_xGa_{1-x}As$ 를 MOCVD 성장할 때 고체상태에서의 조성비( $X_s$ )와 기체상태에서의 조성비( $X_g$ )와의 관계를 나타낸 것이다. 반응기내로 유입되는 TMG, TMA, 그리고 TMI의 몰분율([TMG], [TMA], [TMI])은 공급처 (Morton International, Inc.)에서 제시한 각 source의 증기압 자료를 이용하여 계산하였다. 이때 이송기체인  $H_2$ 의 흐름이 bubbler안에서 saturation된다고 가정하였다. 성장속도는 GaAs를 기준으로 500 Å/min였다.

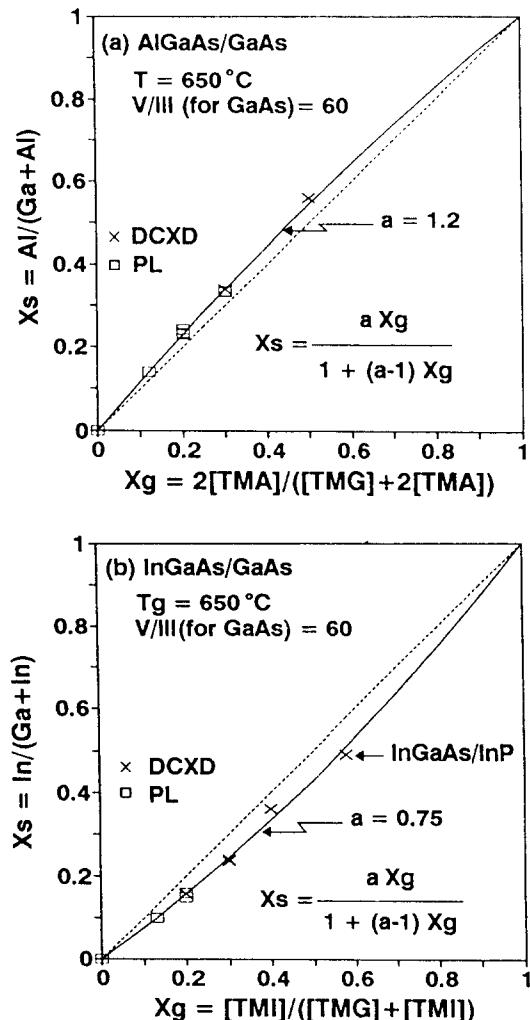


그림 1. (a) AlGaAs와 (b) InGaAs에서 고체상태의 조성비( $X_s$ )와 기체상태의 조성비( $X_g$ )와의 관계. 굵은 곡선은 실험데이터를 이론적으로 fitting한 것으로 AlGaAs 경우  $a=1.2$ , InGaAs 경우  $a=0.75$ 로 하였다. 점선은 Al이나 In의 incorporation of Ga과 같을 때를 나타낸 것이다.

특히 InGaAs에서 In의 성분비가 큰 ( $X_s > 0.25$ ) 경우는 성장층의 두께가 3 μm 이상으로 하여 strain이 거의 없도록 하였으며, 따라서 DCXD로 성분비를 결정할 때 strain에 의한 효과를 최소화하였다. 성장한 층들의 조성비는 기판의 크기인  $2 \times 2 \text{ cm}^2$ 의 면적에서  $\pm 1\%$  내로 균일하였다.

AlGaAs이나 InGaAs를 성장하는 동안 Al이나 In이 성장층내로의 유입효율(incorporation efficiency)이

Ga에 비하여  $a$ 배라고 할 때  $X_s$ 와  $X_g$  사이의 관계는 다음과 같이 주어진다[10].

$$X_s = \frac{a X_g}{1 + (a - 1) X_g} . \quad (1)$$

$$X_g(\text{AlGaAs}) = \frac{2[\text{TMA}]}{2[\text{TMA}] + [\text{TMG}]} \quad (2)$$

InGaAs 경우는 2[TMA] 대신 [TMI]을 대입하면 된다. 2[TMA]에서 계수인 2는 TMA의 dimerization을 고려한 것이다. AlGaAs 경우 Al의 유입효율은 Ga의 유입효율보다 약 1.2배이며, 조성비에 관계없이 거의 일정하였다. InGaAs 경우는 In의 유입효율은 Ga의 유입효율보다 0.75배 정도이며, 역시 조성비에 관계없이 일정하다. 이러한 값들은 기존에 몇 편의 보고된 결과들과 비슷하며[11,12], 격자가 부정합된 InGaAs에서의  $a=0.75$ 는 InP 기판 위에 격자가 정합된 InGaAs와 같은 결과를 얻었다. 따라서 AlGaAs와 InGaAs 성장층의 조성비는 반응기내로 유입되는 III족 원소의 공급원들 사이의 혼합비로서 조절할 수 있었다.

### 3.2. InGaAs/GaAs QW 구조의 PL

에피층의 조성비나 두께 조절, 이종접합 계면의 금준성을 결정하는 것은 소자의 응용면에서 매우 중요하다. 먼저 strain이 없는 두꺼운 InGaAs를 GaAs 기판 위에 성장하여 SEM(scanning electron microscopy) 측정을 통하여 InGaAs의 성장을 결정한 후, 이 성장을 이용하여 QW의 두께를 조절하였다. 그림 2는 15 K에서 측정한 InGaAs/GaAs QW 구조의 PL 스펙트럼이다. 이 스펙트럼은 4개의 QW에서 각각 나온 4개의 peak으로 구성된다. 여기 광의 세기를 0.1~10 W/cm<sup>2</sup> 범위에서 변화시켰을 때 스펙트럼의 모양은 거의 변화가 없었다. 이는 luminescence가 defect나 불순물과 관련되어 있지 않고 free exciton에 의한 것임을 나타낸다. 4.3~7.0 meV의 작은 PL 반치폭은 기존에 발표된 MOCVD의 결과와 비슷하며[13], 따라서 본 연구에서 QW의 두께가 20 Å 정도로 얇은 층도 성장할 수 있음을 확인하였다. 한편 GaAs/Al-GaAs QW에서 PL의 반치폭은 well의 두께가 작을수록 급속히 증가하는 반면, InGaAs/GaAs QW 경우 PL의 반치폭이 well의 두께에 민감하지 않다. 이는 계면의 roughness가 PL의 반치폭에 미치는 중요한

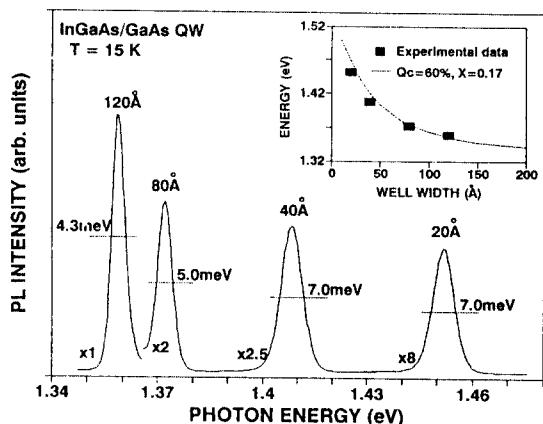


그림 2. 15 K에서 측정한 InGaAs/GaAs QW의 PL 스펙트럼. Inset에서는 PL peak 에너지를 QW의 두께의 함수로 나타내었다. 실선은 실험결과이며, 곡선은  $Q_c=0.60$ 으로 가정하여 계산한 결과이다.

인자가 아님을 의미한다. InGaAs/GaAs QW의 경우 well 부분은 InGaAs alloy로, barrier는 GaAs로 구성되며, well의 두께가 얇아질 수록 exciton의 파동함수가 binary GaAs 장벽에 점점 더 영향을 받으므로 alloy scattering의 기여가 감소하는 효과를 가져오게 된다[13].

그림 2의 내부에 있는 그림에서는 PL peak 에너지와 이론적으로 계산한 exciton 천이에너지를 well 두께의 함수로 나타내었다. QW 내의 subband 에너지의 계산은  $6\times 6$  strain Hamiltonian으로 기술되는 strain에 의한 밴드 끝의 에너지를 고려하여[14], tunneling resonance technique을 이용하여 수행하였다[15]. 전도대의 band offset( $Q_c$ )을 60%로 가정하였으며[16], exciton 효과를 고려하였다[17]. PL 천이에너지는  $Q_c$ 에 큰 영향을 받지 않으며, 오히려 InGaAs의 조성비에 매우 민감하게 변화함을 이론적 계산을 통하여 알 수 있었다. 이는 well의 물질인 InGaAs의 조성비에 따라 밴드갭이 민감하게 변하기 때문이다. 따라서 PL peak 에너지로부터 정확한 well의 두께나  $Q_c$ 를 도출하기 힘들다. 측정된 PL 결과는 계산결과와 약간의 차이가 있음을 알 수 있다. 이는 InGaAs QW에 대하여 strain이 없는 두꺼운 층으로부터 결정된 성장속도와 In의 유입효율을 기준으로 하여 이론적 계산을 수행하였기 때문이며, strain의 영향으로 인하여 실제 well의 두께와 In의 성분비는 이와 같은 예상치로부터 변화할 수 있기 때문이다[18]. 정확한 well의

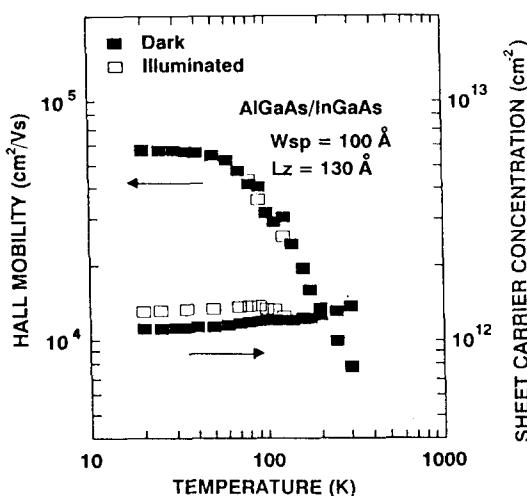


그림 3. 델타도핑 AlGaAs/InGaAs/GaAs pseudomorphic HEMT 구조에서의 온도변화에 따른 Hall 효과 측정 결과. Spacer의 두께는  $100 \text{ \AA}$ 이며, 채널의 두께는  $130 \text{ \AA}$ 이다.

두께를 알기 위하여 투과전자현미경(TEM) 등의 측정이 필요하다.

### 3.3. AlGaAs/InGaAs/GaAs Pseudomorphic 구조의 전기적인 성질

성장온도  $650^\circ\text{C}$ 에서 Si 델타도핑 AlGaAs의 capacitance-voltage profile의 반치폭이  $32\sim39 \text{ \AA}$  정도인 매우 sharp한 도핑 profile을 MOCVD 성장을 통하여 얻을 수 있었다[8]. 이 델타도핑을 이용한 AlGaAs/InGaAs/GaAs psudomorphic HEMT 구조를 성장하여 온도변화에 따른 Hall 효과 측정을 수행한 결과가 그림 3이다. Spacer층의 두께( $W_{sp}$ )는  $100 \text{ \AA}$ , 델타도핑 농도는 약  $4 \times 10^{12} \text{ cm}^{-2}$ ( $\text{SiH}_4$ 의 몰분율이 약  $1.43 \times 10^{-7}$ )이다. 속이 찬 심벌은 어두운 상태에서 측정한 결과이다. 전형적인 2DEG의 이동도 특성이 관찰되었다. 즉, 전자가 그의 모체인 도판트 원자로부터 spacer층에 의하여 공간적으로 떨어져 있기 때문에, 낮은 온도에서 이동도에 우세하게 영향을 주는 이온화된 불순물에 의한 scattering( $\mu_H \sim T^{3/2}$ )이 약해져서 2DEG의 이동도가 증가한다.  $300 \text{ K}$ 에서는 Hall 이동도( $\mu_H$ )가  $7,300 \text{ cm}^2/\text{Vs}$ , 면전자농도( $N_s$ )는  $1.92 \times 10^{12} \text{ cm}^{-2}$ ,  $77 \text{ K}$ 에서는  $40,000 \text{ cm}^2/\text{Vs}$  및  $1.62 \times 10^{12} \text{ cm}^{-2}$ 의 값을 각각 얻었다.

PPC 특성을 조사하기 위하여, 온도를 올리면서 빛

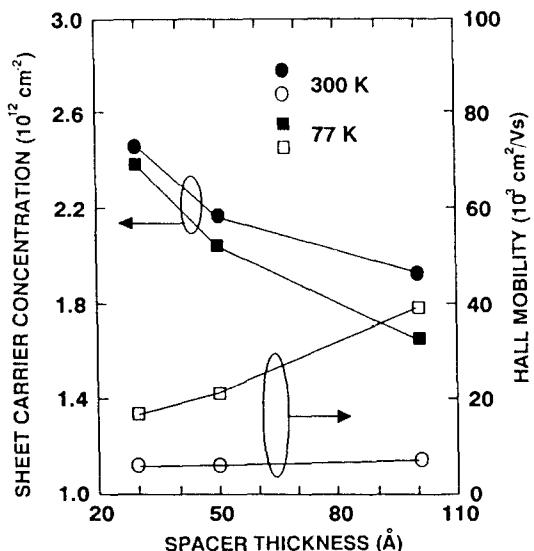


그림 4. Spacer 두께 변화에 따른 상온과  $77 \text{ K}$ 에서 측정한 면전자농도와 Hall 이동도.

(room light)을 비춘 후 어두운 상태에서 약 5분 후에 Hall 효과 측정을 하였다. 이 실험결과를 그림 3에서 속이 찬 심벌로 나타내었다. 사용된 AlGaAs 층은 bulk에서 DX center에 의한 PPC 효과가 나타나기 시작하는 Al 몰분율 0.22보다 약간 높은 0.24이다. 면전자농도는 빛을 비춘 후에 약 15% 정도 증가하나, 전자이동도는 거의 변화가 없었다. 즉, 이 HEMT 구조에서 빛에 의한 변화는 작았으며, 이 사실은 pseudomorphic HEMT 구조에서 AlGaAs의 Al 성분비를 감소시켜 AlGaAs층에서의 trap 효과를 감소시킬 수 있다는 기존 연구결과와 부합된다[4]. 한편, 델타도핑을 이용하면 PPC 효과가 감소한다는 연구결과가 최근 Etienne 등에 의해 발표되었다[19].

AlGaAs spacer의 두께가 Hall 효과에 미치는 효과를 알아보기 위하여,  $W_{sp}$  변화에 따른 상온과  $77 \text{ K}$ 에서의  $N_s$ 와  $\mu_H$ 를 그림 4에 나타내었다.  $\text{SiH}_4$ 의 몰분율은 약  $1.43 \times 10^{-7}$ 이었다.  $W_{sp}$ 가 증가할 수록  $N_s$ 가 감소한다.  $300 \text{ K}$ 에서의 이동도는 spacer 두께 변화에 거의 영향이 없다. 즉, 상온에서의 이동도는 lattice scattering이 우세하며, 이는  $N_s$ 에 대한 의존성이 매우 작기 때문이다. 측정한 이동도는 2DEG 뿐만 아니라 시료의 표면이나 공핍되지 않은 Si 델타도핑층 등에 의한 parallel conduction를 반영하게 된다. 그런데 온도가 내려갈 수록 2DEG의 이동도가 매우 증가되어

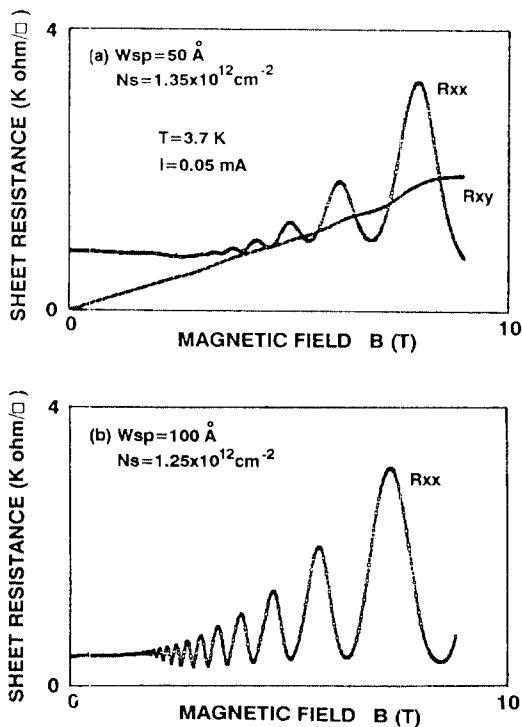


그림 5. Spacer 두께가 (a) 50 Å과 (b) 100 Å인 델타도핑 AlGaAs/InGaAs pseudomorphic HEMT 구조에서 Shubnikov-de Haas 진동( $R_{xx}$ )과 양자 Hall 저항( $R_{xy}$ ) 측정( $W_{sp}=50 \text{ \AA}$ 인 경우만 해당함).

parallel conduction에 의한 효과가 급격히 감소한다. 77 K에서 2DEG의 이동도는  $W_{sp}$ 에 매우 민감하다. 그림 3에 나타낸 77 K에서  $W_{sp}$  증가에 따른  $\mu_H$ 의 증가는 두꺼운 spacer를 사용함으로써 이온화된 불순물에 의한 scattering의 감소로 설명할 수 있다. 그런데 Price에 의하면 공간적으로 떨어진 이온화된 불순물에 의한 scattering이 우세할 때 2DEG의 이동도는 ( $W_{sp}$ )<sup>3</sup>으로 증가한다[20]. 그러나 측정한 이동도는  $W_{sp}$ 에 대하여 선형적 의존성을 나타낸다. 이는  $W_{sp}$ 에 민감하지 않는 다른 scattering 과정이 있음을 의미한다. 본 pseudomorphic 구조의 시료에서 채널층인 In-GaAs는 disordered alloy 반도체이므로, 2DEG의 이동도는 성분비의 비균일성에 의한 alloy scattering 및 cluster scattering과 같은 alloy disorder와 관계된 scattering에 크게 영향을 받은 것으로 여겨진다[21].  $W_{sp}=30 \text{ \AA}$ 인 구조도 좋은 전송 성질을 보여, 77 K에서  $\mu_H=20,300 \text{ cm}^2/\text{Vs}$ ,  $N_s=2.25 \times 10^{12} \text{ cm}^{-2}$ 를 얻을 수

있었다. 이는 곧 델타도핑이 성공적으로 이루어졌음을 의미한다.

Shubnikov-de Haas(SdH) 측정으로부터 2DEG의 특성을 조사하였다. 자기저항(magnetoresistance,  $R_{xx}$ )과 양자 Hall 저항( $R_{xy}$ )을 자기장 세기의 함수로 측정하였다.  $W_{sp}$  가 각각 50과 100 Å인 MOCVD로 성장한 Si 델타도핑 pseudomorphic HEMT 구조에서 측정한  $R_{xx}$ 와  $R_{xy}$ 를 각각 그림 5(a)와 (b)에 나타내었다. 측정온도는 3.7 K이며, 자기장세기는 0에서 9 Tesla 까지 변화시켰다.  $R_{xx}$ 에서의 SdH 진동과  $R_{xy}$ 에서의 편평대(plateau)가 확실히 관찰된다. 강한 자기장에서  $R_{xx}$ 의 극소값은 0이 아니었으며, 낮은 온도와 강한 자기장에서  $R_{xx}$ 의 극소값이 0이 아닌 것은 parallel conduction에 기인한 것으로 여겨진다[22]. SdH 진동 형태는 역자기장( $1/B$ )에 대한 주기함수로 주어지며, 이 주기로부터 전하밀도를 결정할 수 있다. 2DEG의 j-subband occupation은 다음 관계식으로 주어진다[23].

$$N_s = \frac{2q}{h} \frac{1}{(1/B)_j} \\ = 4.836 \times 10^{10} (T^{-1} \text{ cm}^{-2}) \frac{1}{(1/B)_j} \quad (3)$$

여기서  $B$ 는 자기장 세기이며 단위는 Tesla( $T$ )이다.

그림 5에서는 하나의 진동 주기만 관찰되는데, 이는 대부분 2D 전자들이 첫번째 subband에 채워져 있음을 보여준다. 높은 subband에도 전자들이 채워졌다면 진동주기가 다른 것들이 중첩되어 보일 것이다. SdH 진동으로부터 결정한  $N_s$ 는  $W_{sp}=50 \text{ \AA}$ 인 경우는  $1.35 \times 10^{12} \text{ cm}^{-2}$ 이며,  $W_{sp}=100 \text{ \AA}$ 인 경우는  $1.25 \times 10^{12} \text{ cm}^{-2}$ 이다. 같은 시료들에 대한 77 K에서 Hall 효과 측정에 의하면 각각  $2.0 \times 10^{12}$ ,  $1.65 \times 10^{12} \text{ cm}^{-2}$ 의 면전자농도를 보였다. Hall 효과 측정에 의한  $N_s$ 가 더 큰 것은 GaAs buffer 층과 GaAs 기판간의 계면 영역과 GaAs buffer 층에 존재하는 불순물 및 결함에 의해 발생하는 전자들이 의한 parallel conduction에 주로 기인하는 것으로 여겨진다. 이는 표면을 계속적으로 삭각하여 Hall 효과 측정을 반복하는 differential Hall 측정에 의해 확인되었다. GaAs buffer 층과 GaAs 기판간의 계면 영역에서 전하가 존재하는 것이 확인되었으며, 이 계면 전하를 최소화하기 위하여서는 기판 표면의 산화막 제거 공정에 대한 자세한 연구 및 사용 가스

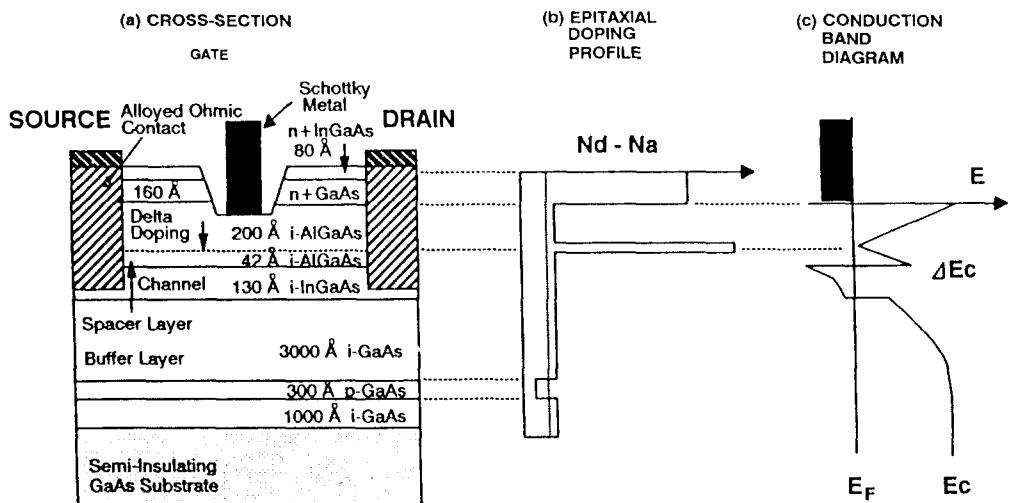


그림 6. 제작한 HEMT 소자의 단면과 도핑 profile, 그리고 전도대 에너지 밴드의 개략도.

들의 고순도화가 필요하다고 여겨진다. HEMT 소자의 제작에 사용한 시료의 성장에서는 GaAs buffer층에 *p*형 불순물을 삽입함으로써, parallel conduction의 영향을 제거하였다.

#### 4. HEMT 소자 제작 및 특성

제작한 HEMT 소자의 단면과 도핑 profile 그리고 전도대 에너지 밴드를 개략적으로 그림 6에 나타내었다. 소자제작을 목적으로 성장한 HEMT 구조는 반절연성 GaAs 기판 위에 1000 Å GaAs, 300 Å *p*-GaAs( $\sim 3 \times 10^{17} \text{ cm}^{-3}$ ), 3000 Å GaAs, 130 Å InGaAs 채널 층, 42 Å AlGaAs spacer 층, Si 델타도핑층( $\sim 6 \times 10^{12} \text{ cm}^{-2}$ ), 200 Å AlGaAs, 그리고 160 Å/80 Å 두께의 *n*<sup>+</sup>-GaAs/*n*<sup>+</sup>-InGaAs( $n \geq 4 \times 10^{18} \text{ cm}^{-3}$ ) cap층을 순서대로 성장시켜 형성하였다. 소자를 위한 좋은 buffer 층은 전기적으로나 광학적으로 inactive해야 한다. 도핑하지 않은 GaAs의 background 도핑은 *n*형으로서 그 농도는 약  $1 \times 10^{15} \text{ cm}^{-3}$ 이다. 따라서 buffer층을 통한 전도를 막기 위하여 buffer층에 낮은 도핑농도의 *p*형 GaAs를 삽입시켜 buffer층내의 전하들을 고갈시켰다. 또한 이는 그림 6(c)에 나타낸 것처럼 전도대 에너지 밴드를 밀어 올려 채널내로의 전하의 구속(confinement)을 증대시키는 효과가 있다. buffer층과 기판사이의 계면 전하는 열적으로 산화막을 제거하는

온도가 낮아짐에 따라 감소하는 것이 확인되었으며, 따라서, *p*-HEMT 소자 구조의 성장시에서는 650°C의 산화막제거 온도를 사용하였다. *p*형 도판트인 Zn의 memory 효과[24]를 감소시키기 위하여 *p*형 GaAs를 성장한 후 30초 동안 과다한 As 압력하에서 수소로 purge하였다. 그런 후 buffer 층인 GaAs를 두껍게 성장하여 Zn의 채널층에 대한 영향을 최소화하려고 하였다. *p*형 도핑농도를 약  $5 \times 10^{17} \text{ cm}^{-3}$ 으로 증가시킬 때에도 2DEG 이동도의 감소는 거의 없었으며, 이는 Zn의 memory 효과에 의한 채널 영역에서의 compensation이 거의 일어나지 않았음을 반영한 것이다. 좋은 ohmic 접촉 및 소오스 저항의 감소를 위하여 heavy 도핑한 밴드갭이 작은 *n*<sup>+</sup>-InGaAs를 cap층에 사용하였다. 성장된 HEMT 구조의 이동도와 면전자 농도의 값은 300 K에서 각각  $3,200 \text{ cm}^2/\text{Vs}$ ,  $4.87 \times 10^{12} \text{ cm}^{-2}$ 이었으며, 77 K에서는 각각  $8,600 \text{ cm}^2/\text{Vs}$ ,  $3.12 \times 10^{12} \text{ cm}^{-2}$ 이었다. 높은 면전자농도와 낮은 이동도는 heavy 도핑한 *n*<sup>+</sup> cap층에 의한 parallel conduction의 큰 영향을 주는 것으로 간주된다.

*p*-HEMT 제작은 성장한 시료에 대하여 photolithography와 lift-off 방법을 이용하여 수행되었다. 먼저 소자들을 전기적으로 격리시키기 위하여 mesa 에칭을 하였다. 사용한 에칭용액은  $\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 1 : 25$ 의 용액이다. 다음 소오스와 드레인을 만들기 위해 캐터를 형성한 후 E-gun evaporator로 Ni/Ge/Au/

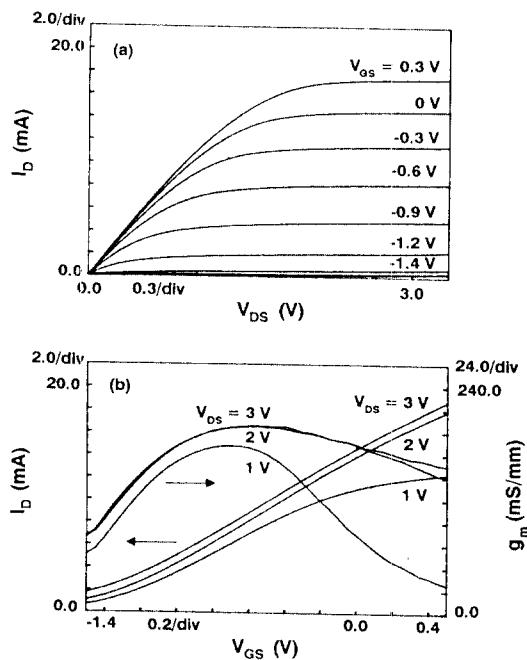


그림 7. 게이트의 길이가  $1.5\ \mu\text{m}$ , 폭이  $50\ \mu\text{m}$ 로 제작한  $p$ -HEMT에서 상온에서 측정한 (a) 드레인 전류-전압( $I_D-V_{DS}$ ) 특성곡선과 (b) 게이트 전압( $V_{GS}$ )의 변화에 따른 드레인 전류( $I_D$ )와 extrinsic transconductance( $g_m$ ).

$\text{Ni}/\text{Ti}/\text{Au}$ 를 증착하여  $440^\circ\text{C}$ 에서 20초간 열처리하였다. 게이트 패턴을 형성한 후 게이트 recess를  $\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 8 : 1000$  용액을 사용하여 형성하였다. 마지막으로 게이트 금속인  $\text{Ti}/\text{Au}$ 를 증착한 후 lift-off하여 소자제작을 마쳤다.

그림 7(a)는 게이트의 길이가  $1.5\ \mu\text{m}$ , 폭이  $50\ \mu\text{m}$ 로 제작한 depletion mode 구동의  $p$ -HEMT 소자에 대하여 상온에서 측정한 드레인 전류-전압( $I_D-V_{DS}$ ) 곡선이다. 우수한 전류포화 특성과 pinch-off 특성을 보인다. 이로부터  $p$ 형 buffer가 buffer 층을 통한 전자 전도를 막는데 효과적임을 확인할 수 있었다. 이 소자의 드레인 output conductance는  $3.1\ \text{mS}/\text{mm}$ , ON resistance는 약  $3.7\ \Omega\text{mm}^2$ 이다. 그림 7(b)에서 드레인 전류( $I_D$ )와 extrinsic transconductance( $g_m = \partial I_D / \partial V_{GS}$ )를 게이트 바이어스( $V_{GS}$ )의 함수로 나타내었다. 문턱 전압( $V_{th} : I_D-V_{GS}$  곡선에서 선형적으로 외삽하여  $I_D$ 가 0일 때의  $V_{GS}$ 로 정의한다.)은  $-1.48\ \text{V}$ 로 측정되었다. 최대 transconductance( $g_{m, max}$ )는  $V_{GS} = -0.6\ \text{V}$ 일 때

$200\ \text{mS}/\text{mm}^2$ 이다. TLM(transmission line method) 패턴을 이용하여 접촉저항을 측정해 본 결과 약  $0.7\ \Omega\text{mm}$  정도로 다소 크게 측정되었다. 접촉저항이 다소 큰 이유는 산화막제거 후 금속막 증착을 시작하기까지의 시간이 3시간 이상으로 길었고, 이로 인해 이 시간 동안 산화막의 성장이 표면에서 발생하였기 때문으로 여겨진다.  $0 \sim -0.9\ \text{V}$ 의 넓은 범위의 게이트 전압에서  $g_m$ 값이  $180\ \text{mS}/\text{mm}$ 를 유지하고 있는데, 이는 델타도핑을 이용한 HEMT 소자의 중요한 특성을 중에 하나이다. 이  $g_m$ 값은  $1.5\ \mu\text{m}$  게이트의 HEMT들과 비교해 볼 때 우수한 결과이다[25].

## 5. 결 론

MOCVD 방법으로 AlGaAs/InGaAs/GaAs pseudomorphic 구조를 성장하여 그 특성을 조사하였다. AlGaAs와 InGaAs 성장층의 조성비는 반응기내로 유입되는 III족 원소의 공급원들 사이의 혼합비로서 정확히 조절할 수 있었다. 또한 우수한 InGaAs/GaAs QW를 성장할 수 있었다. 본 연구에서 성장한 AlGaAs/InGaAs HEMT 구조는 MBE 성장에 의한 구조들과 거의 같은 좋은 전송특성을 나타내었다.  $1 \times 10^{12}\ \text{cm}^{-2}$  이상의 면전자농도를 갖는 델타도핑을 이용한  $p$ -HEMT 구조에서 약한 자기장과 강한 자기장내에서 2DEG의 전송특성을 관찰하였다. 성장한 시료로 만든  $1.5\ \mu\text{m}$  게이트 길이를 가진  $p$ -HEMT는  $200\ \text{mS}/\text{mm}$ 의 transconductance와 좋은 pinch-off 특성을 보여, MOCVD로 우수한 전송특성을 가진  $p$ -HEMT 구조가 성장되었음을 확인하였다.

## 감사의 글

이 연구는 한국통신 장기기초과제와 과학재단 목적기초과제의 지원에 의해 수행되었으며 후원에 깊은 감사를 드립니다.

## 참고문헌

1. L. D. Nguyen, D. C. Radulescu, M. C. Foisy, P. J. Tasker and L. F. Eastman, *IEEE Trans. Electron Devices* **ED-36**, 833 (1989).
2. R. M. Kolbas, N. G. Anderson, W. D. Laidig, Y. Sin,

- Y. C. Lo, K. Y. Hsieh and Y. J. Yang, *IEEE J. Quantum Electron.* **QE-24**, 1605 (1988).
3. A. A. Ketterson, W. T. Masselink, J. S. Gedymin, J. Klem, C. K. Peng, W. F. Kopp, H. Morkoc, and K. R. Gleason, *IEEE Trans. Electron Devices* **ED-33**, 564 (1986).
  4. T. E. Cunningham, A. M. Chang and K. O. Sekyere, *Phys. Rev.* **B37**, 4317 (1988).
  5. P. C. Chao, M. S. Shur, R. C. Tiberio, K. H. G. Duh, P. M. Smith, J. M. Ballingall, P. Ho and A. A. Jabra, *IEEE Trans. Electron Devices* **ED-36**, 461 (1989).
  6. K. L. Tan, R. M. Dia, D. C. Streit, L. K. Shaw, A. C. Han, M. D. Sholley, P. H. Liu, T. Q. Trinh, T. Lin and H. C. Yen, *IEEE Electron Device Lett.* **EDL-12**, 23 (1991).
  7. N. Moll, M. R. Hueschen and A. F. Colbrie, *IEEE Trans. Electron Devices* **ED-35**, 879 (1988).
  8. G. M. Yang, S. G. Park, K. S. Seo, B. D. Choe, *Appl. Phys. Lett.* **60**, 2380 (1992).
  9. J. Matthews and A. Blakeslee, *J. Crystatal Growth* **27**, 118 (1976).
  10. W. G. J. H. M. van Sark, G. J. H. M. Janssen, M. H. J. M. de Croon, X. Tang, L. J. Giling, W. M. A. Bik, C. P. M. Dunselman, F. H. P. M. Habraken and W. F. van der Weg, *J. Appl. Phys.* **64**, 195 (1988).
  11. M. J. Ludowise, *J. Appl. Phys.* **58**, R31 (1985).
  12. A. P. Roth, M. A. Sacilotti, R. A. Masut, A. Machado and P. J. D'Arcy, *J. Appl. Phys.* **60**, 2003 (1986).
  13. D. C. Bertolet, J. K. Hsu, K. M. Lau, E. S. Koteles and D. Owens, *J. Appl. Phys.* **64**, 6562 (1988).
  14. G. J. D. Huang, U. K. Reddy, T. S. Henderson, R. Houdré and H. Morkoé, *J. Appl. Phys.* **62**, 3366 (1987).
  15. D. A. B. miller, D. S. Chemla, T. C. Damen, A. C. Gossard, W. Wiegmann, T. H. Wood and C. A. Burrus, *Phys. Rev.* **B32**, 1043 (1985).
  16. W. J. Schaff, P. J. Tasker, M. C. Foisy and L. F. Eastman, in *Semiconductors and semimetals* Vol. 33, T. P. Pearsall (ed.) (Academi Press, San Diego, 1991), Chap. 2, p. 88.
  17. D. Coffey, *J. Appl. Phys.* **63**, 4626 (1988).
  18. K. J. Monserrat, J. N. Tothill, J. Haigh, R. H. Moss, C. S. Baxter and W. M. Stobbs, *J. Crystal Growth* **93**, 466 (1988).
  19. B. Etienne and V. T. Mieg, *Appl. Phys. Lett.* **52**, 1237 (1988).
  20. P. J. Price, *Surf. Sci.* **113**, 199 (1982).
  21. J. K. Luo, H. Ohno, K. Matsuzaki and H. Hasegawa, *Jpn. J. Appl. Phys.* **27**, 1831 (1988).
  22. F. Scholz, P. Wiedemann, U. Nenz, K. W. Benz, G. Trankle, E. Lach, A. Forchel, G. Laube and J. Wiedlin, *J. Crystal Growth* **77**, 564 (1986).
  23. C. S. Chang, H. R. Fetterman and C. Viswanathan, *J. Appl. Phys.* **66**, 928 (1989).
  24. W. S. Hobson, S. J. Pearton and E. F. Schubert, *Appl. Phys. Lett.* **55**, 1546 (1989).
  25. H. Dambkes, W. Brockerhoff, K. Heime, K. Ploog and G. Weimann, *IEEE Electron Device Lett.* **EDL-20**, 615 (1984).