

Single-Chip 마이크로프로세서를 이용한 UPS용 인버터의 순시전압제어

(Single-Chip Microprocessor Based Instantaneous Voltage Control of Inverter for UPS)

최재호* · 박세현** · 민완기*** · 김재식***

(Jae-Ho Choi · Sei-Hyun Park · Wan-Ki Min · Jae-Sik Kim)

요 약

본 연구에서는 Intel single-chip 마이크로프로세서를 이용한 UPS용 인버터의 순시전압제어 기법이 제안되었다. 3대의 마이크로프로세서를 이용하여 인버터의 출력전압 및 주파수제어, 동기제어, 절환스위치제어 등을 수행하였으며, UPS 계통의 상태 및 동작조건 등을 감지하는 기능을 수행하였다. 부하가 변동하는 과도상태나 정류기 부하와 같은 비선형 부하계통에서 전압파형의 일그러짐을 방지하기 위하여 이중 제어루프를 구성하여 인버터 출력전압을 순시적으로 제어함으로써 제어응답이 개선되었다. 그리고 제어계통의 소프트웨어와 하드웨어를 소개하였으며, 시뮬레이션과 실험을 통하여 제안된 시스템의 우수성을 확인하였다.

Abstract

This paper proposes a Intel 8097 single-chip microprocessor based instantaneous voltage control scheme of inverter for UPS(Uninterruptible Power Supply). Three microprocessors are used to control the output voltage and frequency of the inverter, the synchronization with by-pass, and the switching of the static switch. And the status and operating conditions of UPS systems is monitored by microprocessor. The inverter output voltage is controlled instantaneously with a double regulation loop so that it has very good dynamic response for the varying loads or nonlinear loads as a rectifier. And also, the software and hardware of control system is described. From simulation and experimental results, it is shown that the proposed scheme has very good performance.

*正會員 : 충북대학교 공과대학 전기공학과 교수 · 공박

**正會員 : 안동대학교 자연대학 컴퓨터공학과 교수 · 공박

***正會員 : 충북대학교 대학원 전기공학과 석사과정

接受日字 : 1992年 11月 5日

1. 서 론

무정전전원장치(Uninterruptible Power Supply, UPS)는 전원에서의 순시정전, 전압변동, 주파수변동 및 고조파장애 등에 의한 전원방해의 대책으로서 통신계통, 컴퓨터계통 및 각종 제어계측계통에 이용이 급격하게 증대되고 있다. 근래에 전력용반도체소자 제조기술의 발달과 더불어 새로운 보호기법과 새로운 제어기법을 채택한 UPS의 개발이 시도되고 있다.

UPS의 설계시에 있어서 충전 제어기능, 출력전압 및 주파수 제어기능, 위상의 동기화 기능 및 절환스위치 제어기능 등의 제어기능적 측면 이외에 오동작에 대한 보호 및 감시기능, 동작상태의 표시기능 등 보조기능적 측면이 동시에 고려되어야 한다. 이러한 다양한 요소들을 수용하기 위하여 최근 마이크로프로세서의 도입이 확대되는 추세에 있다.

UPS의 궁극적인 목표는 어떠한 조건하에서도 크기와 주파수가 일정한 정현파 출력전압을 공급하는데 있다. 그러나 부하가 급변하는 과도상태나 정류기 부하와 같은 비선형 부하계통에서 출력전압의 제어응답이 느린 경우에는 출력파형이 일그러져서 총고조파왜율(Total Harmonic Distortion Factor, THD)이 증가한다. 따라서, 빠른 응답특성을 가지도록 출력전압의 순시제어가 요구된다. 그러나 기존의 마이크로프로세서는 연산에 따르는 시간지연이 발생하여 전압제환에 의한 순시제어를 실시간으로 수행하기에는 어려움이 많았고 좋은 특성을 기대하기 어려웠다. 연산속도의 지연에 대한 대책으로서 빠른 연산 속도를 가지는 DSP(Digital Signal Processor)용 프로세서를 이용하여 Dead-beat 제어 또는 Sliding-mode 제어 등에 의한 순시전압제어를 디지털 방식으로 수행하려는 연구가 제시되었다.¹⁾²⁾ 그러나 DSP를 이용한 디지털 제어기법들은 우수한 제어성을 얻을 수 있다는 가능성에도 불구하고 계통이 복잡하고 가격이 높다는 이유로 현재 개발단계의 연구가 수행되고 있는 실정이다. 이러한 측면에서 전체 계통을 디지털 방식으로 수

행하기 보다는 대부분의 제어 및 운전은 마이크로프로세서에 의해 수행하고 최종 순시전압 제어는 아날로그 방식으로 수행하는 복합시스템이 상용모듈로 적합하다고 제시되고 있다.³⁾⁴⁾

본 연구에서는 성능 및 경제성에서 우수한 Intel 8097 single-chip 마이크로프로세서를 이용한 UPS용 인버터의 순시전압제어를 제시하였다. 3대의 병렬구조를 가지는 마이크로프로세서를 이용하여 인버터의 출력전압 및 주파수 제어, 동기제어, 절환스위치제어 등을 수행하며, 오동작에 대한 감시 및 보호, 동작조건의 입력 및 동작상태의 표시기능 등을 수행하도록 하였다. 특히, 출력측 전압제어루프에 필터커패시터 전류제어루프를 내부적으로 가지는 이중제어루프를 구성하여 인버터 출력전압이 순시적으로 제어되도록 함으로써 제어응답특성을 개선하였다. 이에 인버터의 순시전압제어원리와 동작을 해석하고 시뮬레이션을 수행하였으며, 마이크로프로세서 제어계통의 하드웨어와 소프트웨어를 기술하고 실험결과를 제시하였다.

2. 인버터의 순시전압제어

2.1 순시전압제어의 원리

그림1은 단상 인버터의 계통구성도이다. 인버터는 역병렬 다이오드를 가지는 4개의 600[V]~50[A]급 전력용 트랜지스터로 구성되어 있으며, 출력측에 L-C 필터와 절연용 변압기를 가지고 있다. 인버터는 빠른 과도응답특성을 가지도록 이중제어루프에 의하여 출력전압의 순시제어가 수행된다.⁵⁾⁶⁾ 이는 커패시터 양단의 전압과 커패시터에 흐르는 전류사이에는 선형적인 관계가 있으므로, 출력측 커패시터 양단의 전압을 제어함에 있어서 전압제어루프에 커패시터에 흐르는 전류의 제어루프를 내부에 설치함으로써 부하가 변동하는 과도상태나 정류기와 같은 비선형 부하계통에서도 정현파 출력전압파형을 유지할 수 있기 때문이다.

그림2는 인버터 제어계통의 구성도이다. 전압 PI-제어기의 내부에 전류제어기가 설치되

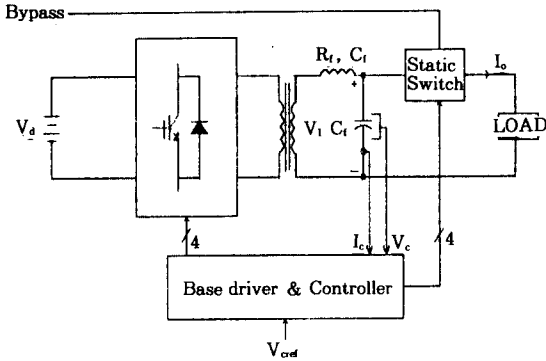


그림 1. 인버터의 전력회로
Fig. 1. Configuration of inverter power circuit.

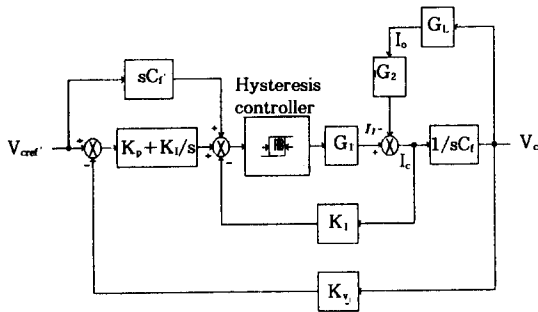


그림 2. 인버터의 제어계통도
Fig. 2. Control block diagram of inverter.

어 있는데, 전류제어기는 전압기준신호를 미분 제어기를 거쳐서 전류기준신호를 발생시키고 실제전류가 기준전류를 추종하도록 제어하는 방식으로서 feedforward 제어동작을 수행한다. 그리고 전압오차와 전류오차의 합성치는 히스테리시스 제어기에 입력되어 제어기의 출력신호에 따라서 인버터 출력전압을 제어하기 위한 스위칭조합을 결정한다.

2.2 계통의 모델링

전력회로의 설계 및 제어동작에 대한 컴퓨터 시뮬레이션을 위하여 계통을 다음과 같이 모델링하였다. 인버터 출력측 전압방정식은,

$$V_1 = L_f \frac{di_1}{dt} + R_f i_1 + V_c \quad (1)$$

$$i_1 = i_c + i_o \quad (2)$$

$$i_c = C_f \frac{dV_c}{dt} \quad (3)$$

식(1), (2), (3)을 라플라스변환하면,

$$V_1(s) = R_f I_1(s) + sL_f I_1(s) + V_c(s) \quad (4)$$

$$I_1(s) = I_c(s) + I_o(s) \quad (5)$$

$$V_c(s) = \frac{1}{sC_f} I_c(s) \quad (6)$$

식(4), (5), (6)을 정리하면,

$$I_c(s) = \frac{sC}{1 + sR_f C_f + s^2 L_f C_f} V_1(s) - \frac{sR_f C_f + s^2 L_f C_f}{1 + sR_f C_f + s^2 L_f C_f} I_o(s) = G_1(s) V_1(s) - G_2(s) I_o(s) \quad (7)$$

$$\text{단, } G_1(s) = \frac{sC_f}{1 + sR_f C_f + s^2 L_f C_f}$$

$$G_2(s) = \frac{sR_f C_f + s^2 L_f C_f}{1 + sR_f C_f + s^2 L_f C_f}$$

그리고, 부하측을 어드미턴스 특성식으로 표현하면 다음과 같다.

$$I_o(s) = G_L(s) V_c(s) \quad (8)$$

만약 R-L의 선형부하인 경우에는 다음 관계가 성립하므로,

$$V_c = R_o i_o + L_o \frac{di_o}{dt} \quad (9)$$

이를 라플라스 변환하여 어드미턴스 특성식을 구할 수 있다.

$$I_o(s) = \frac{1}{R_o + sL_o} V_c(s) = G_L(s) V_c(s) \quad (10)$$

$$\text{단, } G_L(s) = \frac{1}{R_o + sL_o}$$

한편, 정류기부하시는 비선형 부하특성을 가지므로 그림3에 보인 바와 같이 등가적인 표현 방법을 사용하였다. 즉, 정류기 출력측 전압이 일정하다는 가정하에 정·부의 반주기에서 UPS 출력측 커패시터 양단의 전압과 부하전류의 관계를 식(11)과 같이 설정하여 시뮬레이션에 사용하였다.

$$I_o(s) = \frac{V_c(s) - V_d}{R} \quad (V_c \geq V_d) \quad (11-a)$$

$$I_o(s) = 0 \quad (-V_d < V_c < V_d) \quad (11-b)$$

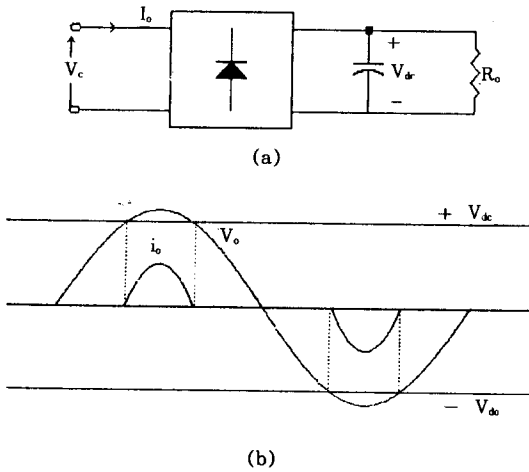


그림 3. (a)정류기부하 (b)동가전류파형
Fig. 3. (a)Rectifier load (b)equivalent current waveform

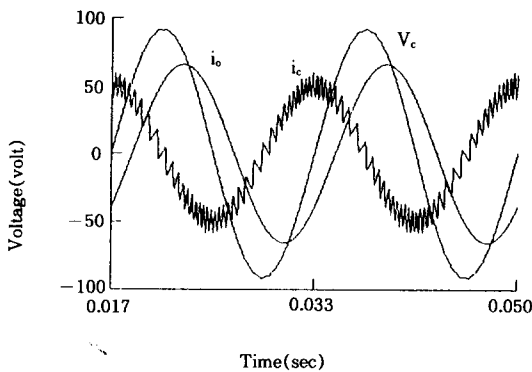


그림 4. R-L 부하시 출력파형의 시뮬레이션 결과
Fig. 4. Simulation result of output waveform with R-L load.

$$I_o(s) = \frac{V_c(s) - V_d}{R} \quad (V_c \leq -V_d) \quad (11-c)$$

단, $V_d = \frac{2V_{cm}}{\pi}$, V_{cm} : UPS 출력전압의 최대치

2.3 시뮬레이션

본 연구에서 제시한 이중제어루프를 가지는 순시전압제어방식의 특성을 검증하기 위하여 ACSL(Advanced Continuous Simulation Language)을 사용하여 디지털 컴퓨터시뮬레이션을 수행하였다. 인버터의 정격출력은 10(kVA)이고 필터 L_f , C_f 는 각각 0.932(mH)와 1,440

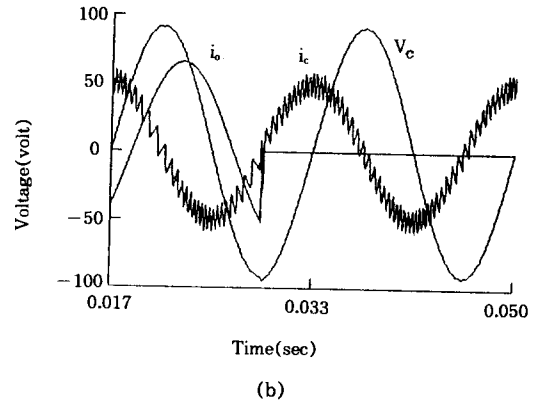
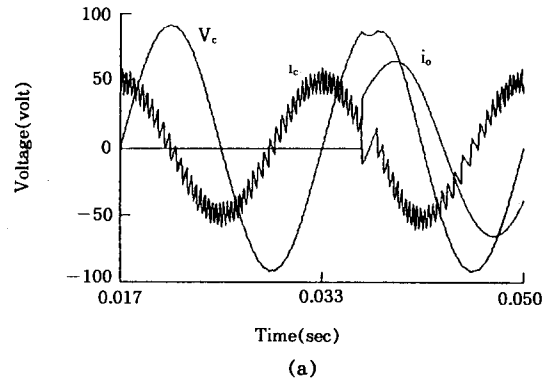


그림 5. R-L 부하에서 부하변동시 출력파형의 시뮬레이션 결과 (a)부하증가(무부하→정격의 60(%)) (b)부하감소(정격의 60(%))→무부하)

Fig. 5. Simulation result of output waveform with R-L load as load variation (a)load increasing(no load→60[%] rated load) (b)load decreasing(60[%] rated load→no load).

[μ F]을 사용하였다. 그리고 시뮬레이션에서 사용한 제어기의 이득은 각각 $P=0.7$, $I=700$, $D=0.001$ 이다. 그림4와 그림5는 80(%) 지연특성을 가지는 R-L 선형부하시 정상상태 및 부하변동의 과도상태에서 출력전압 V_c , 커패시터 전류 i_c 및 부하전류 i_o 의 파형을 보여준다. 부하변동은 무부하 조건에서 정격의 60(%) 수준으로 증가시키거나 이와 반대로 감소시켰는데, 그림에서 알 수 있는 바와 같이 부하변동시에

약 2[ms] 정도의 과도상태 구간을 가지며 기존의 제어기와 비교할때 응답특성이 우수함을 알 수 있다. 그림6은 정류기 부하시의 출력특성을 보여주는데 이중제어루프에 의한 전압순시제어에 의해서 출력전압파형의 일그러짐이 개선되었음을 확인할 수 있었다. 또한 그림7은 정류기 부하시 출력전압파형의 고조파 분석결과를 보여주는데 총고조파왜율은 약 1.02[%]이었다. 이는 동일한 필터조건에서 전압제어루프만 가지는 경우에 총고조파왜율 3[%] 수준이었음을 감안할 때 이중제어루프를 사용함으로써 과도응답특성이 개선되었음을 확인할 수 있었다.

3. 계통의 구성

3.1 Intel 8097BH 마이크로프로세서

그림8은 Intel 8097BH single-chip 마이크로프로세서의 내부 개략도를 보여준다. Intel 8097BH 프로세서는 성능이 매우 우수하고 빠른 실시간 처리를 행할 수 있는 장점을 가지고 있는데, 8K-byte on-chip ROM 및 고속펄스 I/O, 8채널 멀티프렉스를 가진 10비트 A/D 변환기, 8개의 인터럽트 원, PWM 출력, 232 byte register RAM, 5개의 8 비트 I/O 단자 등이 내장된 주요한 기능들이다.

3.2 소프트웨어

본 계통에서는 by-pass 전원의 전압과 주파수를 검출하여 by-pass 전원이 양호할 때에는 무정전절체를 수행하고 전원이 불량할 때에는 800(ms)의 정전절체를 수행한다. 한편, 무정전절체시 전기적인 충격을 완화시키기 위하여 by-pass 전원이 양호할 경우에는 동기제어를 수행하고, by-pass 전원이 불량할 경우에는 자체발진에 의하여 인버터출력이 60[Hz]로 동작하도록 하였다.

그림9는 동기제어프로세서의 주흐름도와 외부 인터럽트를, 그림10은 동기제어 인터럽트 흐름도를 보여준다. 주흐름도에서는 각각의 초기치를 설정하고, ± 1 [Hz]의 주파수오차를 확

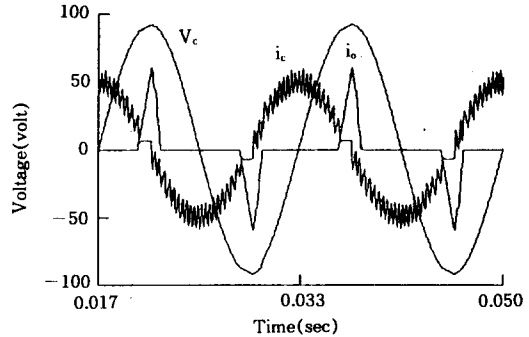


그림 6. 정류기 부하시 출력파형의 시뮬레이션 결과

Fig. 6. Simulation result of output waveform with rectifier load.

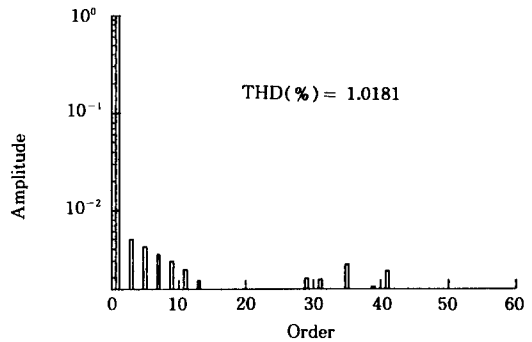


그림 7. 정류기 부하시 시뮬레이션 결과의 고조파 분석

Fig. 7. Harmonic spectrum of simulation result with rectifier load.

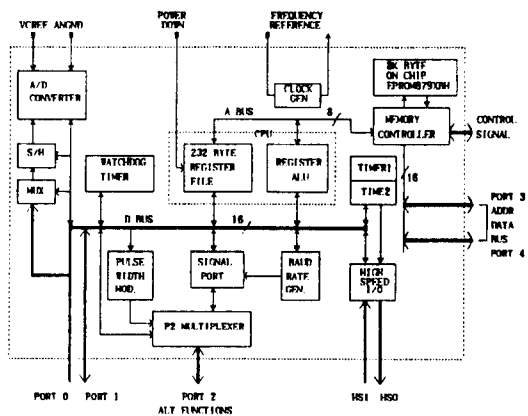


그림 8. Intel 8097 마이크로프로세서의 개략도

Fig. 8. Configuration of Intel 8097 microprocessor.

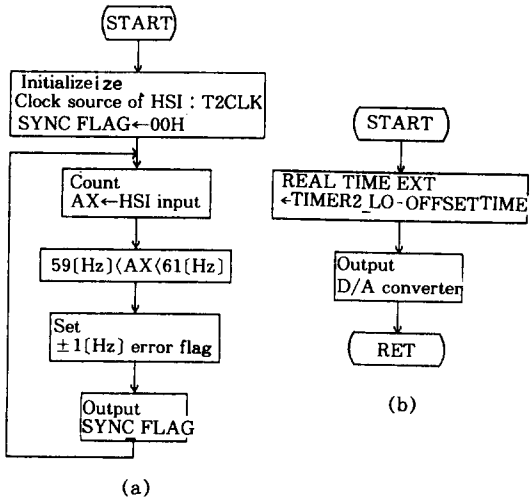


그림 9. 동기제어프로세서의 (a)주흐름도 (b)외부 인터럽트 흐름도
 Fig. 9. Flow chart of synchronizing control processor (a)main (b)external interrupt.

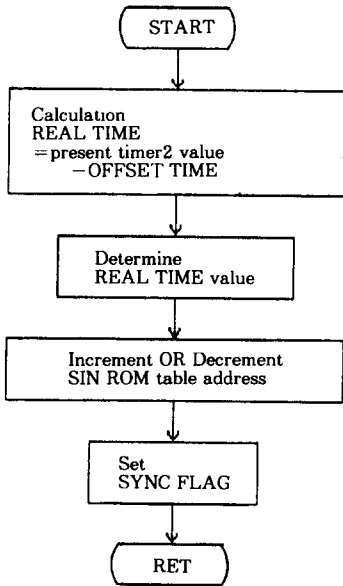


그림 10. 동기제어 인터럽트 흐름도
 Fig. 10. Flow chart of synchronizing control interrupt.

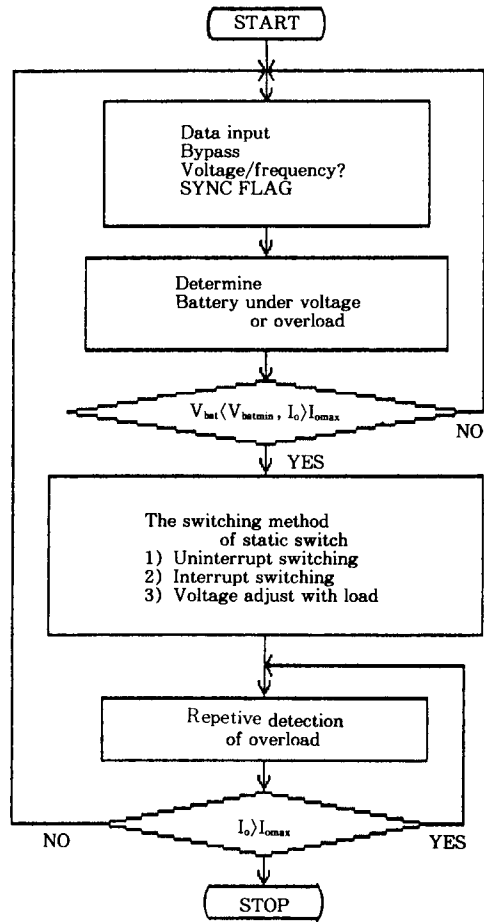


그림 11. 절환제어프로세서의 계통흐름도
 Fig. 11. Flow chart of static switch control processor.

인하여 동기수행여부를 결정한다. 그리고, ± 1 [Hz] 오차와 동기인터럽트 루틴에서 전달받은 동기에 대한 정보를 출력한다. 따라서, 이의 결과에 의하여 출력전압파형을 by-pass 전원과 동기시키든지 아니면 자주발진에 의하여 60 [Hz]로 동작시키든다. 동기제어 인터럽트에서는 1주기 sine ROM-table의 256스텝과 갯수가 같은 클럭의 타이머를 두어 링카운터와 유사하게 연속적으로 동작시키는데, by-pass 전압파형의 영진위를 검출하여 인터럽트 원으로서 동작시켜 매 인터럽트 구간에서의 타이머의 값과 초기화에서 타이머2값을 저장한 offset-time값과 비교하여 60[Hz]에 대한 오차를 계산한다.

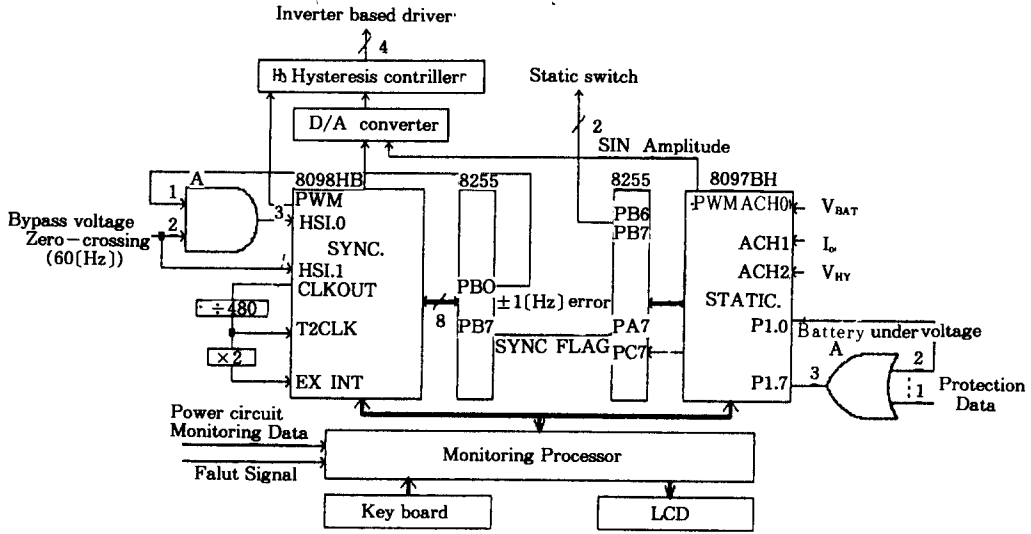


그림 12. 제어계통도의 하드웨어 구성도
 Fig. 12. Hardware configuration of control system.

정전절체를 수행한다. 한편, by-pass 전원이 불량할 때에는 동기여부에 관계없이 정격부하의 1.2배까지는 수하특성을 가지도록하여 출력전압의 기준치를 조절하도록 한다.

그리고 이에 따라서 기준전압파형으로 사용할 sine ROM-table의 시작번지를 새로이 설정하기 위하여 offset-time값을 증가 또는 감소시키고 동작에 대한 결과를 sync.flag에 설정한다. 한편, 동기화 조정은 조정에 따르는 전기적 충격을 완화시키기 위하여 적절한 조정률(slew rate)과 정도를 가지도록 한다. 그리고, 외부 인터럽트에서는 인터럽트시마다 읽혀지는 타이머값에서 offset-time값을 빼서 그 값에 해당하는 sine ROM-table의 정보를 D/A로 출력한다. 이 경우에 offset-time값은 동기인터럽트가 발생하는 경우 즉, 60(Hz) 1주기에서 1번 가변되므로 sine ROM-table 1주기의 정보를 외부 인터럽트에서 D/A로 출력하는 동안은 변화하지 않고 타이머값만 증가하게 되므로 sine ROM-table의 주소를 증가시키는 결과와 같아지게 된다.

그림11은 절환제어 프로세서의 계통흐름도를 보여준다. 절환제어프로세서에서는 부하와 by-pass 전원의 상태를 판단하고 battery보호

를 위해 battery 전압을 감지하여 방전최저전압을 판단하고 시스템을 보호하기 위하여 입력되는 다른 신호들과 함께 by-pass로의 절환동작이 이루어지도록 한다. 절환동작은 먼저 by-pass 전원이 양호한가를 판단한다. 이에 by-pass 전원이 양호한 경우에는 동기여부를 확인하여 동기가 맞을 경우에는 무정전절체를 수행하고 동기가 맞지않을 경우에는 800(ms)의 정전절체를 수행한다. 한편, by-pass 전원이 불량할 때에는 동기여부에 관계없이 정격부하의 1.2배까지는 수하특성을 가지도록하여 출력전압의 기준치를 조절하도록 한다.

3.3 하드웨어

그림12는 제어계통의 하드웨어 구성도를 보여준다. 제어계통은 독립적인 기능을 가지는 3대의 Intel 8097프로세서가 병렬운전구조를 이루는데, 이들은 각각의 기능에 따라서 동기화를 수행하는 동기제어 프로세서, 절환동작을 위해 절환스위치를 제어하는 절환제어 프로세서, 그리고 동작상태를 감지하고 표시하며 동작조건을 외부로 부터 받아들이는 I/O프로세서로 구성되어 있다.

동기제어 프로세서에서는 by-pass 전원의 주파수가 동기기준치로서 적합한가의 여부를

수하여 60[Hz]에 대하여 ± 1 [Hz]의 범위내에 존재하는가를 1/0의 오차신호로(8255 PB0) 출력한다. 그리고 이 신호가 양호한 조건하에서만 동기화를 수행하기 위하여 이 신호와 by-pass 전원의 영전위신호를 AND-gate로 묶어서 60[Hz]의 매 주기마다 동기인터럽트신호(HSI. 0)를 발생하도록 한다. 한편, by-pass 전원의 영전위신호(HSI. 1)를 계수하여 60[Hz]에 대한 ± 1 [Hz]의 오차를 검출하여 앞에서 언급한 오차신호를 발생시키게 되며, 동기제어구간을 만족시킬 경우에는 위상을 검출하여 sine ROM-table의 시작번지를 조정하도록 한다. ROM에는 기준전압파형을 발생시키기 위한 정현파신호가 저장되어 있는데 전압위상의 오차에 따라서 매 동기인터럽트마다 시작번지를 조정한다. 그리고 조정률은 매 인터럽트마다 5.6° 의 범위 내에 있을 때에는 정밀도를 가지도록 1.4° 씩 조정하도록 하였다. 또한 위상오차의 범위가 5.6° 이내일 경우에는 일단 동기조건을 만족시키는 것으로 간주하여 동기신호(8255 PB7)를 출력하도록 하였다.

절환제어 프로세서에서는 by-pass 전원의 안정여부, 동기화의 적정여부 등을 판단하여 인버터와 by-pass의 절환스위치를 선택적으로 동작시키도록 한다. 먼저 battery가 방전최저전압에 도달하게 되면 이에 대한 신호를 발생시키고(8097 P1.0)인버터계통을 보호하기 위한 다른 이상발생신호들과 함께 OR gate로 묶어서 절환스위치 동작신호로 받아들이는데(8097 P1.7), 이 신호를 매사이클마다 1회씩 감지하여 이상유무를 판단하고 절환동작을 수행한다. 그리고 by-pass 전원전압을 검출하여 ± 10 [%]의 만족여부에 대한 양·불량신호를 발생시켜 이에 대한 정보로 다시 읽어들인다(8255 PC7). 이에 절환스위치의 선택신호를 출력시킨다. 한편 부하전류를 감지하여 과부하시 수하특성으로 동작시키기 위하여 과부하의 정도에 따라서 출력전압의 크기에 대한 정보를 PWM 신호로 발생시킨다. 그리고 이를 DAC를 거쳐서 동기제어프로세서의 sine ROM 출력측 DAC의 기준전압으로 사용함으로써 정현파신

호의 크기를 조정할 수 있도록 하였다.

I/O 프로세서는 전체계통의 동작조건에 대한 입력과 동작상태에 대한 출력을 위한 키보드 및 LCD를 주변회로로 가지고 있다. 또한 계통의 구동 초기에 각 프로세서를 집중적으로 제어하는 기능을 가지며, 프로세서 간의 정보전송 및 제어신호 전송기능 등을 수행한다.

3.4 실험 및 검토

그림13(a)는 R-L 부하시 출력측 커패시터 양단의 전압과 커패시터에 흐르는 전류파형을 보여주며 그림13(b)는 이 경우의 고조파 분석 결과를 보여준다. 커패시터전류는 일정한 히스테리시스폭을 가지고 제어되며, 출력전압파

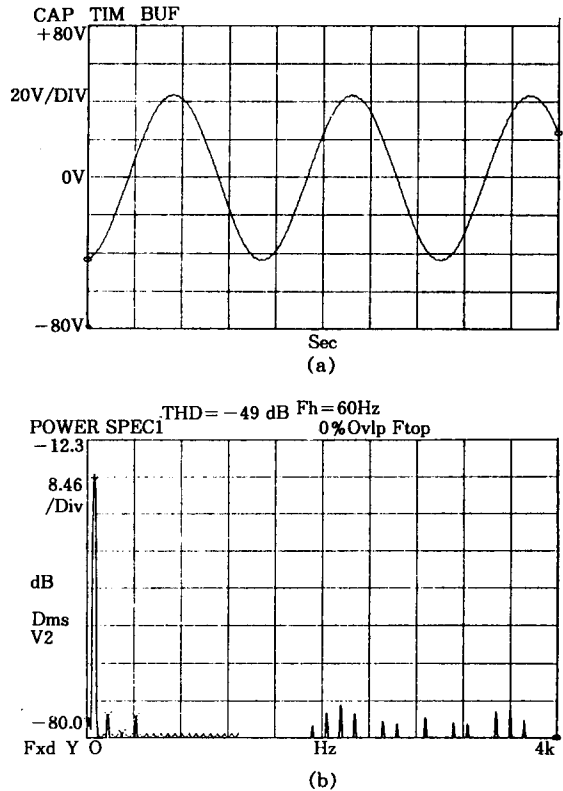


그림 13. 선형부하시 실험결과 (a)출력전압파형 (b)고조파분석

Fig. 13. Experimental results with linear load (a)output voltage waveform (b)harmonic spectrum.

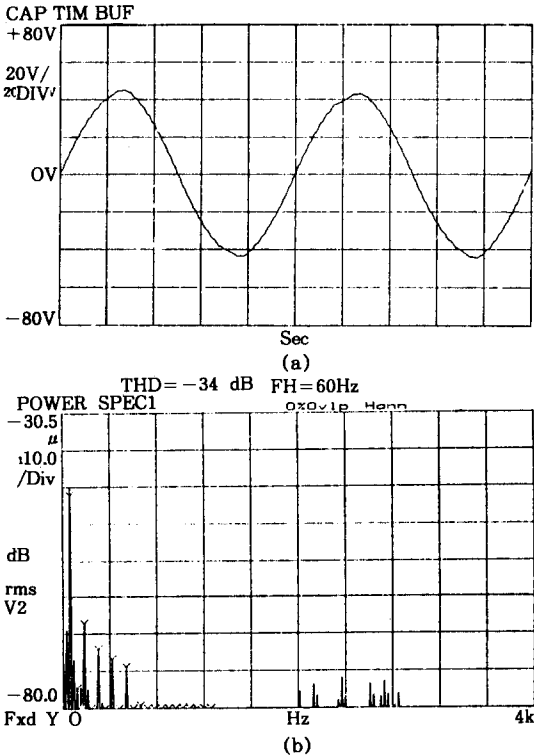


그림 14. 정류기부하시 실험결과 (a)출력전압파형 (b)고조파분석

Fig. 14. Experimental results with rectifier load (a)output voltage waveform (b)harmonic spectrum.

판단하기 위하여 by-pass 전원의 주파수를 계형이 기준전압파형을 추종하여 잘 제어되고 있음을 알 수 있다. 그리고 그림14(a)는 정류기 부하의 경우에 출력전압파형을 보여주며, 그림 14(b)는 이 경우의 고조파 분석 결과를 보여 준다. 기존의 방식들에서 나타나는 문제점이었던 전류도통에 따르는 출력전압의 일그러짐이 현격하게 개선되었음을 알 수 있다. 본 실험에서는 인버터의 평균 스위칭주파수를 2 [kHz] 정도로 유지하였다.

4. 결 론

본 연구에서는 sing-chip 마이크로프로세서를 이용한 무정전전원장치용 인버터의 순시전압제어방식을 제안하였다. 제어회로는 고유한 기능을 수행하는 3대의 프로세서가 병렬운전되는 기본 구조를 가지고 있으며, 프로세서에서

발생되는 동기 기준 전압파형을 실제 출력전압이 추종하여 제어되도록 하였다. 특히 출력측 커패시터전압의 제어루프 내에 커패시터 전류 제어루프를 가지는 이중제어루프를 구성함으로써 과도상태나 정류기 부하와 같은 비선형 부하계통에서 빠른 응답특성을 가질 수 있도록 하였다.

시뮬레이션 및 실험을 통하여 제시한 이론의 타당성을 입증할 수 있었다. 한편, 본 연구에서는 일정한 히스테리시스폭을 부여하고 있는데, 이에 따라서 부하 변동의 과도상태 또는 정류기 부하계통에서와 같이 제어응답을 위한 스위칭 동작이 더욱 요구되는 시점에서 스위칭 동작이 상대적으로 적게 일어남으로써 제어의 정밀도가 떨어지는 문제점이 존재한다. 이러한 관점에서 추후 연구로서 히스테리시스폭 가변 제어기법을 도입하여 제어특성을 개선하고자 한다.

본 논문은 1990년도 교육부지원 학술진흥재단의 지방대학육성 학술연구조성비에 의해 연구되었음.

참 고 문 헌

- 1) T. Kawabata, T. Miyashita, and Y. Yamamoto, "Digital control of three phase PWM inverter with L-C filter," in Conf. Rec. IEEE PESC'88., 1988, pp. 643~643.
- 2) A. Ujii, S. Tanaka, E. Takahata, and A. Miyazaki, "Development of a pulse power converter with a DSP instantaneous current control," in Conf. Rec. IEEE IECON'89., 1989, pp. 143~148.
- 3) Y. Y. Tzou and H. J. Wu, "Design and implementation of a multiprocessor-based uninterruptible power supply," in Conf. Rec. IEEE PESC'88., 1988, pp. 650~657.
- 4) J. Holtz and K. H. Werner, "Multi-inverter UPS system with redundant load sharing control," in Conf. Rec. IEEE IECON'89., 1989, pp. 159~163.
- 5) M. Carpita, M. Mazzucchelli, S. Savio, and G. Sciotto, "A new control system for UPS using hysteresis comparator," in Conf. Rec. IEEE IAS Annu. Meet., 1987, pp. 749~754.
- 6) I. Kibo, Y. Ozawa, R. Nakatsuka, A. Shimizu, and H. Akagi, "A fully digital controlled UPS using IGBT'S in Conf. Rec. IEEE LAS Annu. Meet., 1991, pp. 1042~1046.