

# 형광등용 전자식 안정기의 EMI 대책 기술(Ⅱ)

李 鎮 雨

(세명백트론(株) 研究室長)

## 1. 서 론

## 2. 형광등용 전자식 안정기의 EMI 특성 및 대책

### 2.1 필터기술

### 2.2 노이즈 필터

### 2.3 공통모드 초크코일

### 2.4. 자성재의 특성 (전호에이어 계속)

싱글차트와 코먼모드 초크에 사용하는 자성재의 특성에 대해 간단히 설명한다.

그림14는 대표적인 페라이트자성과 압분자성재(SN더스트)투자율의 주파수 특성을 비교한 것이다. 양 자성재 모두 투자율이 평탄한 주파수는 거의 같지만 투자율의 크기에는 차이가 있다. 페라이트쪽이 약 40배 높은 값을 나타내고 있다. 그림15는 B-H곡선을 나타냈다. 종축은 포화자속밀도[gauss], 횡축은 자계의 강도[Oe]를 나타내고 있다. 페라이트코어가 얼마 안되는 자계의 강도로 포화되는데 비해 더스트코어는 50[Oe]가 되어도 포화되지 않음을 알 수 있다. 앞서 기술했듯이 전원전류를 흐르게 하는 경우도 더스트코어를 사용한 초크는 페라이트코어를 사용한 초크와 비교하여 포화되기 어렵다.

#### 2.4.1. 더스트코어를 사용한 초크

더스트코어를 사용한 초크코일에 SN코일이 있다. 원래는 사이리스터 잡음방지용으로 개발된 것이다. 사이리스터는 스위칭 시 급격한 전류발생 시간에 의해 넓은 주파수대역의 잡음이 발생한다. 이 급격한 전류발생 시간을 완화하면 잡음이 발생하는 주파수대역이 제어된다.

코일은 이 발생시간의 완화에 사용하지만 코일이 갖고 있는 손실이 작으면 전기적인 진동(ringing)이 발생하여 제로크로스 현상을 일으키기도 한다. 이것을 방지하려면 코일의 손실을 크게 하면된다. SN코일은 그림15에서도 알 수 있듯이 손실이 큰 재료이다.

#### 2.4.2. 페라이트코어를 사용한 초크

노이즈대책으로서 비즈코어나 토로이달코어에 전선을 관통시킨 상태로 혹은 몇 번 감은 상태로 사용하는 방법은 상당히 전부터 사용되어 왔다. 그러나 재질이나 형상, 사용법까지 포함하여 뒷받침할 수 있는 데이터가 있는 예는 적고, 가끔 근처에 있는 코어를 사용하여 노이즈가 제거되거나 감소된 경우, 그 코어를 그대로 사용하고 있는 예가 많았던 것 같다. 그에 반해 최근에는 측정기기나 평가기술의 발달, 진보에 따라 여러가지 데이터 수집이나 효과 확인을 비교적 간단히 할 수 있게 되었기 때문에 확실한 데이터를 통하여 아이템 결정을 할 수 있게 되었다.

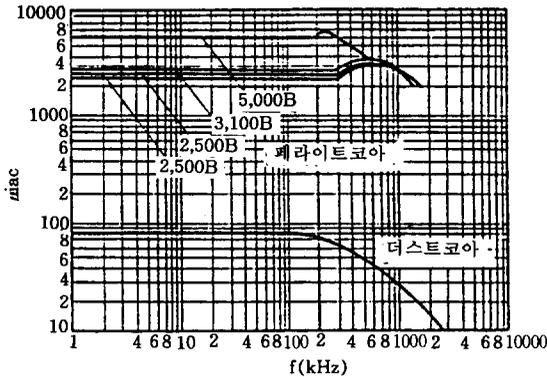


그림 14. 페라이트코아와 SN저스트코아의 투자율비교

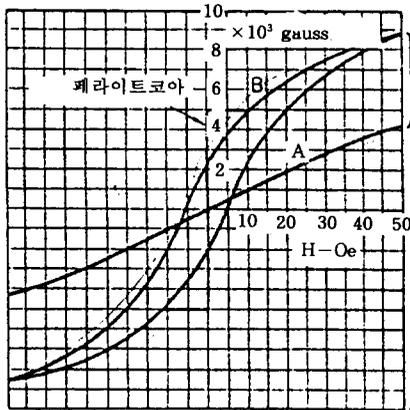


그림 15. 페라이트코아와 SN저스트코아의 B-H곡선 비교

근래 몇 년간의 전자기기의 발달과 채용기기의 보급에 따라 발생하는 여러가지 어려움에 대한 대책용, 또 각종 노이즈 규제에 대한 대응용부품으로서 비즈코아를 비롯한 각종 페라이트코아의 요구가 높아지고 있다. 그것은 취급이 간단하고, 가격도 비교적 싸고, 큰 효과를 얻을 수 있는 경우가 많이 있기 때문이다.

노이즈대책부품으로서 각종 페라이트 코아에 대해 재질면이나 형상면에서 선정의 포인트 등을 간단히 기술해 보겠다. 그러나 대책상 일정한 공식은 없고, 어떻게 효율적으로 검토할 것인가가 문제인 것이다.

#### 2.3.2.1. 검토의 스텝과 그 포인트

(1) 대상 노이즈의 본질(유래)을 잘 조사한다.

한마디로 노이즈라해도 그 성질은 천차만별이고, 각각에 맞는 대책을 강구해야 한다. 따라서 대책은 우선 노이즈를 조사하는 것부터 시작해야 한다.

(a) 그 장소까지 어떤 경로로 전해져 왔는가? 대책의 기본은 발생원(근본)을 막는다. 그 다음에 전달되는 것을 막는다.

(b) 신호 및 노이즈의 주파수는 얼마인가? 이 두개의 주파수가 접근하고 있는 것인가, 떨어져 있는 것인가, 또 어느 포인트(주파수)만의 노이즈인가, 그렇지 않으면 넓은 범위(대역)에 걸친 것인가의 내용에 따라 코아의 재질, 형상, 대책 방법이 달라지기 때문에 특히 필요한 정보이다.

(2) 대책의 방향을 설정한다.

노이즈 그 자체가 단순하지 않기 때문에 그 대책도 확실하게 등식으로 묶을 수 있는 공식은 없고 어느 정도 시행착오식이 되지 않을 수 없다. 재질이나 형상을 수정하여 저감시키는 방법이 문제가 된다.

어느 부위(기판위인가 인터페이스부분인가)에서 대책할 것인가가 정해지면 치수상의 제약 조건이 나온다. 여기에 전항(b)의 정보를 더하면 필요한 코아를 설계할 수도 있고, 방법(통과만 시킬 것인가 감을 것인가)의 방향설정도 가능해진다.

(3) 코아제조메이커의 카타로그에서 검토용 아이템을 선정하여 조달한다.

(4) 실험, 검토와 효과확인

(5) 사용아이템의 결정과 대책실시

#### 2.3.2.2. 재질의 선정

재질선정의 포인트는 감쇄시키고자하는 주파수 또는 주파수 대역에서 임피던스를 높게 하는 것이다. 즉 일반적으로는 임피던스가 높을 만큼 노이즈를 흡수, 소멸(열에너지로 변환)시키는 효율이 높아지기 때문이다.

(1) 임피던스의 계산식

$$Z = \frac{\mu_0 l n^2}{2\pi} \ln \frac{D_0}{D_1} w \mu'' + j \frac{\mu_0 l N^2}{2\pi} \ln \frac{D_0}{D_1} w \mu'$$

$\mu_0$  : 진공의 투자율( $4\pi \times 10^{-7}$  H/m)

$ln$  : 자연대수

## 형광등용 전자식 안정기의 EMI 대책기술(II)

- l : 코아길이
- D<sub>o</sub> : 코아외경
- D<sub>i</sub> : 코아내경
- N : 코일권수

재질면에서는 손실이 큰 것이 좋음을 이 식에서 알 수 있다. 단 이 식에 있는  $\mu'$ 이나  $\mu''$ 은 카타로그에 기재되는 예가 적기 때문에 손실계수( $\tan\delta/\mu$ )의 주파수 특성 등으로 판단하는 것도 하나의 방법이다.

### (2) 재질에 의한 임피던스 특성의 차이

그림16은  $\mu$ (초투자율)의 차이가 임피던스 특성에 어떻게 나타나는지를 나타내고 있다.  $\mu$ 가 낮아짐에 따라 임피던스 발생 주파수가 높아지는 것을 알 수 있다.

그림17과 그림18은 2재질( $\mu$ 가 1500과 100)을 선택하여 R성분과 X성분도 더한 것이다. 그 차이를 확실히 알 수 있으리라 생각한다. 그림16~18은 코아에 전선을 관통시킨(한번감기) 상태에서의 데이터나 감는 수를 늘려가면 그 양상도 달라진다. 그림19 토로이달코아에서의 예이다.

감쇄시키고자 하는 주파수에서 임피던스를 높게 취할 수 있는 재질을 선택하고 형상과 감는 수를 잘 조합시켜 그 효과를 발휘할 수 있다. 다음에 그 사용법(감는 수 등)에 형상효과 등도 부가하여 좀더 자세히 살펴보기로 한다.

형상 및 그 사용법을 살펴보기로 하겠다.

전항(1)의 임피던스 산출식으로부터 임피던스를 올리려면

- ① 코아길이를 길게 한다.
  - ② 외경과 내경의 비(D<sub>o</sub>/D<sub>i</sub>)를 크게 한다.
  - ③ 감는 수를 늘린다.
- 로 하는 방법이 있다.

그림20은 동일 재질, 동일외내경이고 길이만 다른 아이템의 임피던스를 도시한 것이다. 주파수에 따라 다소 차이는 있지만 길이에 비례하는 것을 알 수 있다. 따라서 감쇄량이 불충분한 경우는 코아길이를 길게 하든지 내경은 변경시키지 않고 외경을 크게 하면 된다.

또 하나의 방법인 권선수의 증가는 2승에 비례하기 때문에 그만큼 임피던스도 증가하게 되

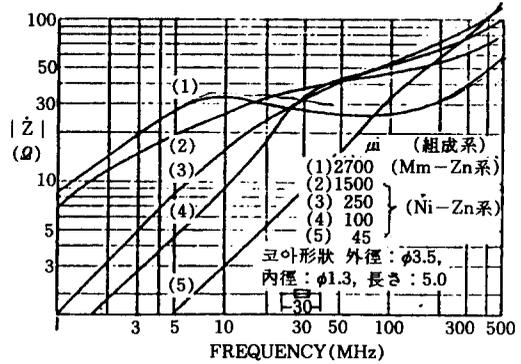


그림 16.  $\mu$ 에 따른 임피던스 특성의 차이(Mn계와 Ni계에서는 그 경향이 전혀 다르다. 또  $\mu$ 가 낮은만큼 임피던스 발생주파수가 높아진다.)

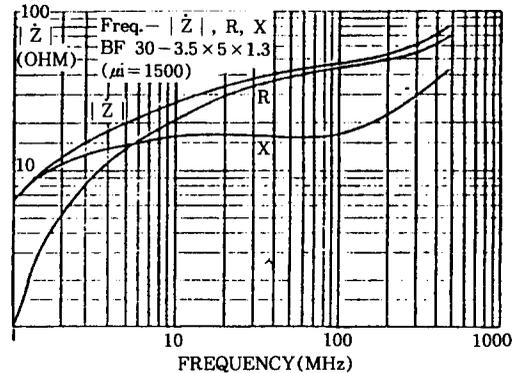


그림 17.  $\mu$ 가 1,500인 소재(R=X인 점이 약 6(MHz))

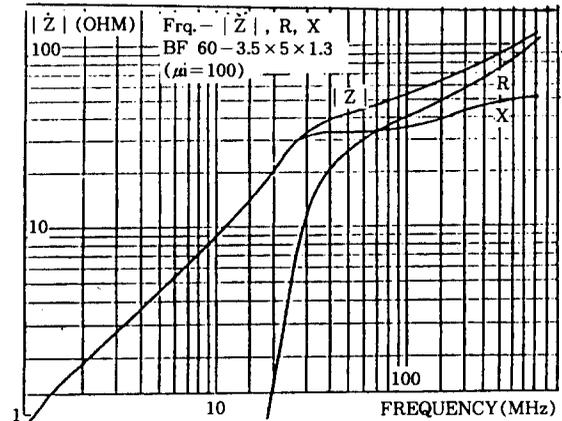


그림 18.  $\mu$ 가 100인 소재(R=X인 점이 약 60(MHz))

는데 당연히 원가상승이 되기 때문에 필요한 감쇄량이나 원가등을 전체적으로 생각하여 정해야 한다.

어쨌든 노이즈의 발생상황과 그 레벨 및 대책 개소와 대책 코스트등 종합적으로 생각하여

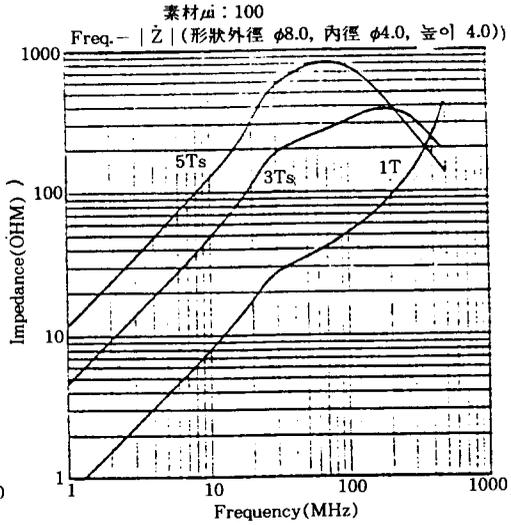
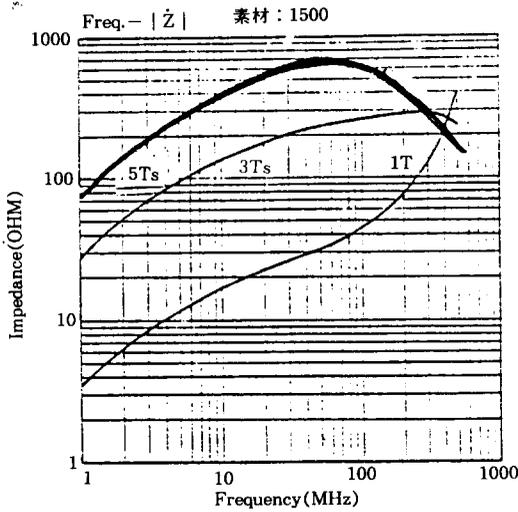


그림 19. 토로이달코아 권수대 임피던스

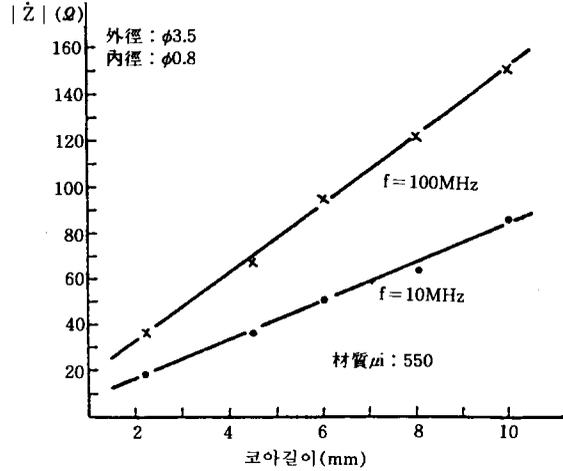
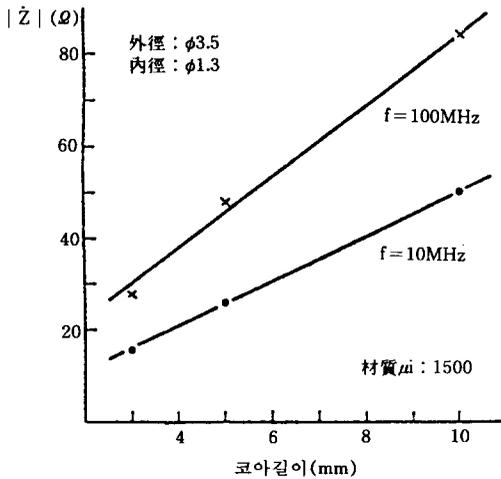


그림 20. 코아길이대 임피던스(임피던스는 코아길이에 비례)

대책부품과 그 방법을 정해야만 한다. 또 대책 부위의 입출력임피던스를 알 수 있는 경우에는 감쇄량을 다음 식으로 구할 수 있다.

$$\text{감쇄량(dB)} = 20 \log \frac{Z_i + Z_o + Z_o}{Z_i + Z_o}$$

$Z_i$  : 입력임피던스

$Z_o$  : 출력임피던스

$Z_c$  : 삽입코아임피던스

이 식으로부터, 회로의 임피던스에 의해 대책효과가 좌우되는 것을 알 수 있다. 이 점도

주의가 필요하다.

2.4.2.3. 노이즈대책용 페라이트코아의 종류와 특징

(1) 칩 타입 비즈코아

소형 박형화시대에 맞게 면실장 부품의 채용이 이루어지고 있다. 이 타입의 포인트는 체적당 임피던스를 증가시키는 방법이고, 그러한 구조설계가 관건이다.

(2) 일반타입 비즈코아

코아 단품 혹은 와이어를 붙인 포밍타입, 아

키셀이나 라지얼의 테이핑타입 등 여러가지 타입이 사용되고 있으며, 형상도 큰 것에서부터 작은 것까지 있다. 또 재질에 있어서는 5재질 전후가 표준재로 사용되고 있다. 따라서 대책 부위와 그 방법, 더욱 필요한 임피던스레벨과 주파수 특성등 각각의 케이스에 따라 재질, 형상, 타입을 선택하여야 한다.

(3) 멀티홀 페라이트판

장방형 페라이트판에 IC나 코넥터의 단자핀과 동일배열인 다수의 관통홀을 설치한 것으로 근년 성형기본체나 금형의 정밀도 상승 및 성형기술의 진보에 따라 일반분말성형이 가능해진 것이다.

(4) 케이블용 각종코아

케이블용에는 등근케이블용의 환형코아와 플랫폼케이블용의 각형코아가 있고, 각각 일체형과 분할타입이 준비되어 있다.

등근형이고 케이블을 통하게 할 뿐인 경우는 비교적 내경이 작은 슬리브상인 것(대형 비즈)을, 감는 경우는 내경 크기의 토로이달코아를 사용하는 것이 보통이다.

2.5. 전도노이즈 대책 예

(1) 최단거리배선

배선이나 프린트기판패턴의 인덕턴스 성분을 줄여 전류변화에 의한 전압의 유도를 저감시킬 수 있다. 따라서 배선이나 프린트기판의 패턴은 두껍고 짧게 하여야 한다. 또 전류가 흐르는 루프가 만드는 면적이 넓게 되지 않도록 전류가 왕복하는 선이 최대한 근접하여 평행하게 한다. 그러나 커패시터를 발열부에 근접시키게 되면 열의 간섭의 문제를 발생시킨다. 따라서 적당한 위치로 하여야 한다.

(2) 평활회로의 쇼크코일의 인덕턴스를 크게 하거나 평활 커패시터의 내부임피던스를 낮은 것으로 한다.

리플전압은 노멀모드 성분이므로 출력 리플 노이즈를 줄이면 노이즈를 줄일 수 있다. 그러나 코먼모드노이즈는 일반적으로 수(MHz)의 고주파 성분이므로 대책으로는 100( $\mu$ H)이하의 작은 임피던스코일과 1( $\mu$ F)이하의 고주파 특

성이 양호한 필름커패시터를 사용한다.

(3) 소프트리커버리 다이오드

다이오드의 역회복 시간 trr이 짧고, di/dt가 작은 소프트리커버리 다이오드를 2차측 정류다이오드로 사용하면 노이즈를 줄일 수 있다.

(4) 직렬 가포화 리액터

정류다이오드는 어느 것을 사용하여도 trr이 0이 아니므로 단락전류가 발생한다. 따라서 2차측 정류다이오드에 직렬로 리액터를 삽입하고, 전류값을 제한하는 방법이 유용하다.

(5) CR 업서버(snubber)

스위칭 트랜지스터나 2차측 정류다이오드에서의 노이즈 발생을 억제하는 방법으로 각각의 전극 사이에 커패시터와 저항을 직렬로 접속한다. 그림 21에 CR 업서버회로를 그림 22에 업서버 삽입시의 파형을 도시하였다. 또 이 CR의 시정수로 전압의 상승률  $dV_{CE}/dt$ 도 억제할 수 있다. 사용하는 저항값은 너무 높거나 낮아도 역할을 달성하지 못하기 때문에 수 십~수 백( $\Omega$ )의 범위에서 실험적으로 최적값을 찾아야 한다. 또 이 저항에 의해 열손실이 발생하기 때문에 큰 용량의 커패시터를 사용할 수 없으므로 수 백~1,000(pF)가 한계이다.

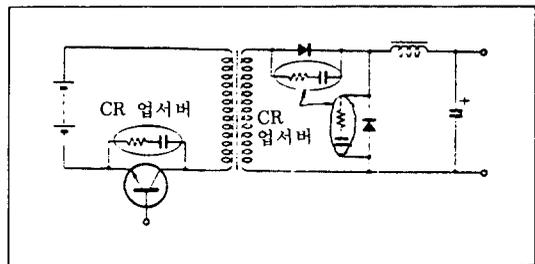


그림 21. CR 업서버

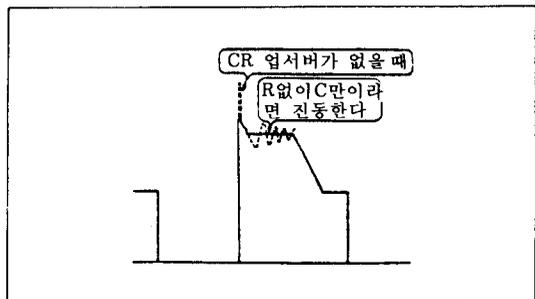


그림 22. 업서버 삽입시의 파형

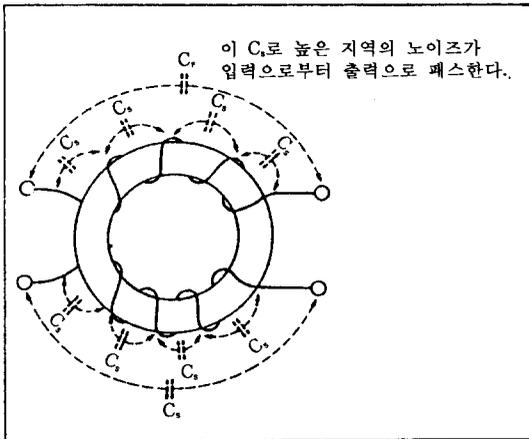


그림 23. 코일의 표유용량

#### (6) 라인필터

필터는 코일에 그림 23과 같이 표유용량  $C_1$ 가 있기 때문에 저역으로부터 고역까지 큰 감쇠비를 나타낼 수 없다. 즉 고역에서는 이 표유용량을 통하여 노이즈가 통과되기 때문이다. 저역의 특성을 개선하려고 코일의 권수를 증가시키면 이와 함께 표유용량도 증가하므로 코일은 가능한한 늘리지 않고 각 층간에 층간지를 넣어 거리를 유지시켜 표유용량을 적게 한다. 또한 큰 인덕턴스의 코일과 작은 인덕턴스의 코일을 조합하여 광대역 필터로 할수도 있다. 사용하는 코아의 형상은 커다란 영향을 미치지 않으나, 재질적으로는 투자율이 크면 주파수 특성이 오히려 나쁜 경우가 많으므로 노이즈 성분이 코아에서 열로 손실되는 특성이 좋은 것을 선택하는 것이 바람직하다. 필터의 설치 위치는 트랜스나 초크코일에 너무 가깝게 하면 자기결합으로 노이즈성분이 코먼모드초크 등에 유도된다. 그러므로 가능한한 최대거리를 유지하고 입력단자에 가까운 곳에 배치하여야 한다.

#### 2.6. AC회로 필터의 동향

이러한 동향에서 보더라도 전원의 AC회로로 사용되는 필터나 이것을 구성하는 코일, 커패시터등의 전자부품의 중요성은 점점 높아지고 있다. 특히 코스트 퍼포먼스를 개선하기 위한

생산기술의 개발도 그러하나, 아몰퍼스등의 신소재의 이용도 본격적으로 검토하기 시작해서 이미 일부에서는 실용화되고 있는 것도 있다.

#### 2.7. 복사노이즈와 대책법

트랜스 및 초크코일 등의 누설자속에 의한 복사노이즈는 투자율이 높은 페라이트코어를 사용하여 누설자속을 매우 작게 하는 경우 하우징 및 커버에 철판 등의 금속자성재를 사용하여 자기차폐를 함으로써 복사노이즈를 저감시키고 있다.

스위칭회로방식은 종래의 정현파에 의한 전력증폭방식에 비해 고조파성분이 다수 포함되어 있으나 기본주파수가 비교적 낮으므로 금속자성재에서 충분히 만족할 수 있는 효과를 얻을 수 있다.

접속케이블은 주파수가 비교적 낮은 경우에는 문제가 없으나 사용주파수가 400(kHz) 이상이 되면 케이블이 안테나가 될 가능성이 있으므로 어떤 조치가 필요하다. 케이블이 긴 경우에는 특히 주의할 필요가 있다. 이러한 경우는 동축케이블을 사용하여 케이블 임피던스와 노이즈발생원의 임피던스정합을 시키고 발진기의 정합회로도 케이블의 커패시턴스분을 고려한 콘주게이트정합을 시키면 케이블의 차폐처리는 충분히 할 수 있으므로 복사노이즈를 저감시킬 수 있다.

안정기 내부에서 발생하는 노이즈를 밖으로 유출시키지 않기 위하여는 부품의 배치, 프린트배선판, 필터, 차폐판 등과 같이 기기 자체에서 노이즈를 차폐하는 것이 필요하다. 금속외함은 차폐효과가 커서 많은 기기에 사용되어 왔다. 그러나 그 후 소형경량화, 염가화라는 시대 흐름에 따라 최근에는 플라스틱외함도 사용되고 있다. 그렇지만 플라스틱으로 차폐하기 곤란한 경우는 바닥만을 금속으로 하고 그 속에 방해파발생부를 넣는 방식도 이용되고 있다.

외함에 사용되는 차폐재료도 기술개발에 따른 성능향상과 저렴화가 이루어지고 있으며, 차폐재료의 분류는 다음과 같다.

1. 금속 : 철판, 알루미늄판 등
2. 플라스틱
  - 1) 표면에 도전층을 형성한 플라스틱
    - ① 도전성도료
    - ② 금속테이프, 금속메시, 금속박
    - ③ 무전해도금
    - ④ 아연용사
    - ⑤ 도전지, 도전성섬유
  - 2) 도전성 충전제를 혼입한 플라스틱
    - ① 금속입자, 카본블록, 금속플레이크
    - ② 금속섬유, 탄소섬유
    - ③ 유리섬유(알루미늄코트)
3. 부품관계 : 개스킷, 핑거, 실드스크린, 전파 흡수체, 케이블, 커넥터 등 무전해도금도의 감쇄율이 우수함.

## 2. 결 론

형광등용 전자식안정기에서 발생하는 EMI에 대한 특색을 살펴보고 이에 대한 대책 기술을 설명하였다. EMI문제는 앞으로 전자식안정기에서 해결하여야하는 커다란 문제점이 되었다.

전자파 노이즈는 여러가지 방법을 사용하여 분명히 저감시킬 수 있으나 문제는 원가상승이다. 기존의 권선형안정기에 비하여 가격이 3~5배 가량되는 현실에 고가의 EMI대책을 사용한다면 경제성이 떨어지게 된다. 또한 큰 인덕터를 사용하면 효율의 감소를 초래한다. 이상의 문제가 다른 전자기기에 사용되는 EMI대책에 비하여 더욱 어려운 점이다.

앞으로의 과제는 저가격, 저손실의 EMI 대책기술의 개발이 될 것이다.

## 참 고 문 헌

- 1) "EMI 대책기술", 삼성전자 품질경영본부
- 2) "EMI 대책기술(Ⅱ)", 삼성전자 품질경영본부 안전규격팀
- 3) "전자파장해(EMI/EMC)", 산업기술정보원
- 4) "회로의 노이즈 대책", 전자과학, 1992. 7
- 5) "노이즈에 대한 개요", 전자과학, 1992. 9
- 6) "EMI대책기술", 전자과학, 1992. 9
- 7) "전원회로 설계 마스터", 기문사
- 8) "Designing For Electromagnetic Compatibility", 삼성휴렛팩커드
- 9) "SMPS의 EMI 노이즈 대책 기술", 전기학회지, 1992. 1