

BaTiO₃ PTC 서미스터 입계의 전기적인 특성*

권혁주*, 이재성*, 이용수*, 이동기**, 이용현*

The Electrical Characteristics of the Grain Boundary
in a BaTiO₃ PTC Thermistor

Hyuk Joo Kwon, Jae Sung Lee, Yong Soo Lee, Dong Kee Lee, and Yong Hyun Lee

요 약

BaTiO₃ PTC 서미스터를 제조하여 그 전기적 특성을 조사하였다. PTC 서미스터의 저항률은 20°C에서 200°C까지 20°C 간격으로 측정되었다. 이 시편의 ac 복소 임피던스 분석을 통하여 PTC 서미스터의 입계저항, 입계정전용량, bulk 저항 등을 조사하였다. 전자현미경을 사용하여 grain을 확인하고 평균 입경을 구하였으며 측정된 평균 입경은 3.8μm에서 8.8μm까지 되었다. 평균 입경은 소결온도가 높을수록 커지는 경향을 보였으며 최대저항률 증가비는 4×10⁵ 정도였다. Bulk 저항률은 소결온도가 1340°C 이상일 경우는 측정온도가 증가함에 따라 감소하였다. 측정온도가 증가할수록 입계저항은 n의 지수함수적으로 증가하였으며, 입계정전용량은 감소하고, 입계의 전위장벽은 증가하였다. 입계전하밀도는 측정온도가 올라갈수록 증가하였으나, 측정온도가 약 110°C이상일 경우 더 이상 증가하지 않았다.

Abstract

PTC thermistor has been fabricated with as-received BaTiO₃ powder and its electrical properties were investigated. The resistivity of the PTC thermistor was measured at 20°C intervals from 20°C to 200°C. The electrical characteristics of the PTC thermistor are determined by the ac complex impedance analysis. The average grain size measured with a scanning electron microscope increased from 3.8μm to 8.8μm with increasing sintering temperature between 1280°C and 1400°C. The maximum resistivity jump was 4×10⁵. The bulk resistivity of the thermistor sintered above 1340°C decreased with increasing temperature of the measurement. The grain boundary resistance increased exponentially, the grain boundary capacitance decreased, and the built-in potential at the grain boundary increased with increasing temperature of the measurement. The charge density at the grain boundary increased with increasing temperature up to 110°C, which leveled off with further increase in measuring temperature.

I. 서 론

티탄산바륨(BaTiO₃)을 기본 조성으로 하는 PTC

(positive temperature coefficient) 서미스터의 특징은 상변이점인 큐리온도 부근에서 저항이 급격히 증가하는 것이며,^[1-3] 여기에 다른 원소를 첨가하거나 치환시켜 큐리온도를 변화시킬 수 있고,^[1,3,4] 소결온도 및 시간 등을 달리하여 그 특성을 제어할 수 있다.^[2-4] 이러한 성질을 이용하여 과전류방지도사, 온도센서, 전류제한 소자, 정온발열체, 모터기동소자 등에 사용된다.^[5-7] 그리고 이들 서미스터들은 각종 제어장치 없이 반영구적으로 사용이 가능하고, 또한 적은 비용으로 제조할 수 있다는 점 등 많은 장점을 가지고

* 正會員 : 慶北大學校 電子工學科
(Dept. of Electronics, Kyungpook Nat'l Univ.)

** 동호 시스템
(Dong Ho System)
<접수일자 : 1992년 6월 16일>

* 본 연구는 1991년도 센서기술연구소의 연구비지원으로 수행되었음.

있다.

BaTiO₃에 3족인 La⁺³, Sn⁺³, Ce⁺³, Gd⁺³, Sm⁺³, Dy⁺³ 등이나 5족인 Nb⁺⁵, Ta⁺⁵ 등의 산화물을 첨가하거나, [8~11] BaTiO₃를 환원분위기에서 강제환원시키면 BaTiO₃가 n-형 반도체의 특성을 나타낸다. [10~12] 일반적으로 PTC현상은 입계에서 생기는 Schottky장벽 때문에 생기는 것으로 알려져 있다. [13~17] 이들 서미스터들은 등가적으로 bulk 저항, 입계저항, 입계정전용량 등으로 나눌 수 있으며 이 값들은 온도에 따라 그 값이 달라지며 PTC 효과에 영향을 끼치게 된다.

본 연구에서는 Sr이 12wt%가 포함된 BaTiO₃분말을 이용하여 PTC 서미스터를 제조하였다. 소결조건을 다르게 하여 PTC 서미스터를 제조한 후 서미스터의 ac 복소 임피던스 특성을 조사하여 소결조건에 따른 입계저항, 입계정전용량 그리고 bulk저항 등을 측정하여 분석하였다. 또한 입계전위장벽과 입계전하밀도를 구하여 이들이 PTC 현상에 미치는 효과를 조사하였다.

II. 실험 및 측정

PTC 서미스터는 Sr을 12wt% 포함하는 반도체화된 BaTiO₃ 분말을 이용하여 570kg/cm²으로 압력을 가하여 직경 15mm 두께 2.3mm의 시편으로 성형되었다. 성형한 시편을 ZrO₂판 위에 올려 소결로 안에 넣어서 1280°C, 1340°C, 1380°C, 1400°C에서 각각 30분 동안 소결하였다. 이 때 승온속도와 냉각속도는 각각 300°C/hr.와 100°C/hr.였다.

일반적으로 PTC 서미스터의 저항성접촉 전극 물질로서는 Al, In/Ga, Ag과 무전해 도금한 Ni 등이 있으며, 특히 고온에서는 Ag와 Pt 등이 사용되고 있다. [6,7] 본 연구에서는 소결과 열처리 공정을 거친 시편을 5×10⁻⁵ torr 분위기에서 Al을 진공증착시킨 후 400°C에서 40분 동안 질소 분위기에서 열처리를 행하여 저항성접촉 전극을 형성시켰다.

ac 복소 임피던스 특성을 측정하기 위하여 HP4192 LF Impedance Analyzer를 사용하였다. 이 때 시편의 온도를 20°C에서 200°C까지 변화시키면서 측정을 행하였다. ac 복소 임피던스의 특성을 측정하기 위한 주파수는 5Hz에서 13MHz까지로 하였으며, 교류신호의 크기(V_{p-p})는 1V였다.

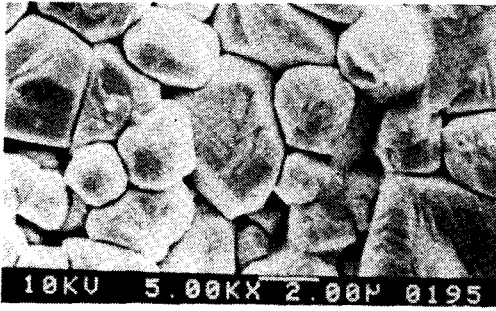
III. 결과 및 고찰

그림 1은 소결 온도에 따른 PTC 서미스터의 전자현미경 사진을 나타낸 것이다. 전자현미경 사진에서 평균 입경을 구할 수 있으며 평균입경은 $d=1.5/n$ 로 주어진다. [3,18,19] 여기서 d는 평균 결정립의 크기(μm)이고 n은 시료 연마면과 교차하는 임의 직선의 단위 길이당 입계에 의해서 잘리는 횟수이다. 이렇게 계산된 평균입경은 1280°C에서 1400°C까지 30분 동안 소결하였을 경우 3.8μm에서 8.8μm로 나타났으며 소결온도가 높을수록 평균 입경이 증가하였다. 즉 소결온도가 높을수록 입성장속도가 빨라짐을 알 수 있다.

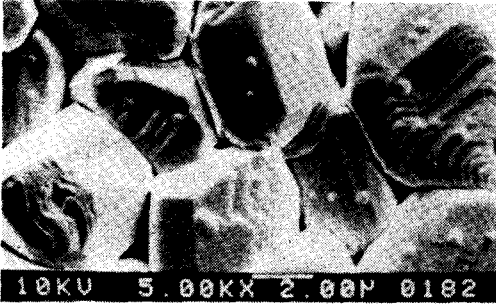
그림 2는 소결시간이 30분일 경우의 소결온도에 따른 시편의 저항률-온도 특성을 보여주고 있다. 1280°C에서 소결한 경우에는 최대 저항률이 170°C 부근에서 $1.1 \times 10^7 \Omega \cdot \text{cm}$ 정도였으며, 1340°C의 200°C 부근에서 $1.0 \times 10^7 \Omega \cdot \text{cm}$ 정도로 나타났다. 그리고 1380°C의 경우는 200°C 부근에서 $2.0 \times 10^6 \Omega \cdot \text{cm}$ 정도였고, 1400°C의 경우는 저항률이 $2 \times 10^6 \Omega \cdot \text{cm}$ 정도로 나타났다. 1400°C에서 소결하였을 때 다른 소결온도에 비하여 저항률이 증가하는 기울기가 완만하게 나타났으며 이는 입계에 존재하는 trap의 농도가 적거나 시편내의 입계의 개수가 다른 것보다 적기 때문이라고 생각된다.

그림 3은 BaTiO₃의 결정립에 대한 등가회로를 나타낸 것이다. [3,13] 이 회로에서 PTC 서미스터의 bulk 저항, 입계저항, 그리고 입계정전용량을 구하기 위하여 ac 복소 임피던스 분석방법을 이용할 수 있다. 여기서 R_b, R_{gb}, 그리고 C_{gb}는 각각 시편 전체의 bulk 저항, 입계저항, 그리고 입계정전용량을 나타낸다. PTC 서미스터의 ac 복소 임피던스 특성은 RC 병렬 회로의 ac 복소 임피던스 특성을 실수축 양의 방향으로 R_b만큼 이동시킨 것이 된다.

그림 4는 1280°C, 1340°C, 1380°C, 1400°C에서 30분 동안 소결시킨 PTC 서미스터를 20°C에서 측정된 ac 복소 임피던스 그림을 나타낸 것이다. 측정온도를 다르게 하면 ac 복소 임피던스의 모양도 달라지게 된다. 본 실험에서는 20°C에서 200°C까지 20°C 간격으로 같은 방법으로 ac 복소 임피던스 그림을 그렸고, 이 ac 복소 임피던스 그림에 의하여 각 온도에서 bulk 저항률, 입계저항, 입계정전용량 등을 구하였다. 그림



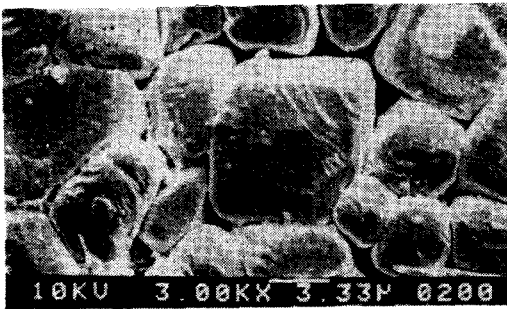
(a)



(b)



(c)



(d)

그림 1. BaTiO₃ PTC 서미스터의 전자현미경 사진 소결온도 : (a) 1280°C, (b) 1340°C, (c) 1380°C, (d) 1400°C

Fig. 1. Microstructures of BaTiO₃ PTC thermistor sintered at (a) 1280°C, (b) 1340°C, (c) 1380°C, and (d) 1400°C.

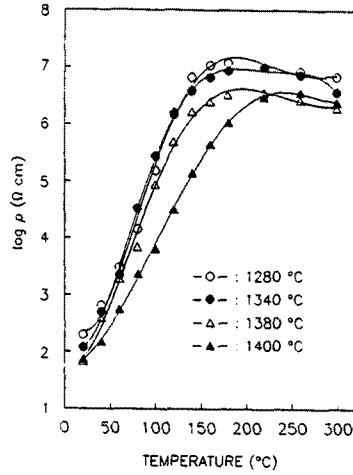


그림 2. 소결온도에 따른 BaTiO₃ PTC 서미스터의 저항률-온도 특성

Fig. 2. ρ -T characteristics of PTC thermistor as a function of sintering temperature.

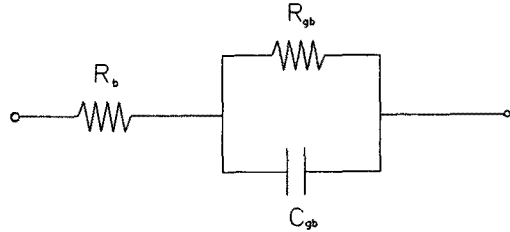


그림 3. BaTiO₃ PTC 서미스터의 등가회로

Fig. 3. Equivalent electrical circuit model of the BaTiO₃ PTC thermistor.

3과 같은 등가회로를 가지는 PTC 서미스터가 유전손실이 없을 경우 R_b 와 $R_b + R_{gb}$ 를 절편으로 하는 반원의 궤적을 그리게 된다. 이 때 반원의 곡률반경은 $R_{gb}/2$ 를 나타낸다. 그림 4에서 X축과 만나는 점이 두개가 있으며 원점에 가까운 점은 bulk저항을 나타내고 있으며 bulk 저항률(ρ)은

$$\rho = R_b(S/t) \tag{1}$$

여기서 S는 시편의 면적, t는 시편의 두께를 나타낸다. 원점에서 먼곳에 있는 점은 bulk 저항(Ω)과 시편의 입계저항(Ω)의 합을 나타내며 이 값에서 결정립의 크기를 고려하여 입계저항($\Omega \cdot \text{cm}^2$)과 입계정전용량($\mu\text{F}/\text{cm}^2$)을 구할 수 있다.^[3]

$$R = kR_{gb} \quad (2)$$

$$C = C_{gb}/k \quad (3)$$

여기서 k 는 geometrical factor를 나타내고 R 과 C 는 각각 결정립 한계에 대한 입계저항($\Omega \cdot \text{cm}^2$)과 입계정전용량($\mu\text{F}/\text{cm}^2$)을 나타낸다. PTC 서미스터의 입경이 균일하며 작고 치밀할수록 좋은 내전압특성을 가지는 소자를 얻을 수 있다.^[5] 그러나 SEM 사진에서 알 수 있듯이 균일한 입경을 얻기가 어렵고 유전손실이 생기기 때문에 ac 복소 임피던스 궤적이 완전한 반원의 궤적을 그리지 않는다. 결국 PTC 서미스터는 여러개의 결정립으로 이루어져 있으며, 이들 결정립의 bulk 저항, 입계저항, 입계정전용량의 값이 분포를 가지게 된다. 그러므로 ac 복소 임피던스의 주파수에 따른 그림의 형태를 보고 결정립의 등가회로의 값들의 분포를 알 수 있다.

그림 4 (a)는 고주파수 영역의 곡률반경이 저주파수 영역의 곡률반경보다 크다. 이는 고주파수 영역에 해당하는 결정립의 입계저항의 성분이 저주파수 영역에서의 그것보다 크다는 것을 나타낸다. 그림 4 (b)는 역으로 고주파수 영역의 곡률반경이 저주파수 영역의 곡률반경보다 작기 때문에 고주파수 영역에 해당하는 결정립의 입계저항의 성분이 저주파수 영역에서의 그것보다 작다는 것을 나타낸다. 따라서 그림 4 (a)와 (b)는 결정립들의 입계저항이 분포를 가지며 균일하지 않다는 것을 나타내는 것으로 사료된다. 한편 그림 4 (d)는 거의 일정한 곡률반경을 갖는 반원형으로 주어지므로 결정립들의 입계저항이 그림 4 (a), (b), (c)에 비하여 균일하다는 것을 나타낸다.

그림 5는 소결온도를 다르게 하여 30분간 소결하였을 경우의 측정온도에 따른 bulk 저항률의 특성을 구하여 나타낸 것이다. 1340°C 이상에서 소결된 시편의 bulk 저항은 측정온도를 올릴수록 감소하면서 반도체의 특성을 나타내었으나 1280°C에서 소결된 시편의 bulk 저항은 온도가 올라갈수록 증가하였는데 이것은 bulk가 아직 반도체의 특성을 갖지 않았다는 것을 의미한다. 그러나 측정온도가 증가함에 따라 bulk에서의 저항률의 변화가 $26 \Omega \cdot \text{cm}^2$ 에서 $62 \Omega \cdot \text{cm}^2$ 으로 나타났기 때문에 PTC 서미스터의 저항이 낮은 상온에서는 bulk 저항의 영향을 받지만, 큐리 온도 부근에서부터 온도가 증가할수록 결정립계에서 저항률의 변화가 훨씬 큰 PTC 서미스터에서는 bulk 저항이 PTC 특성에 크게 영향을 미치지 않게 된다. 또한 1340°C 이상에서도

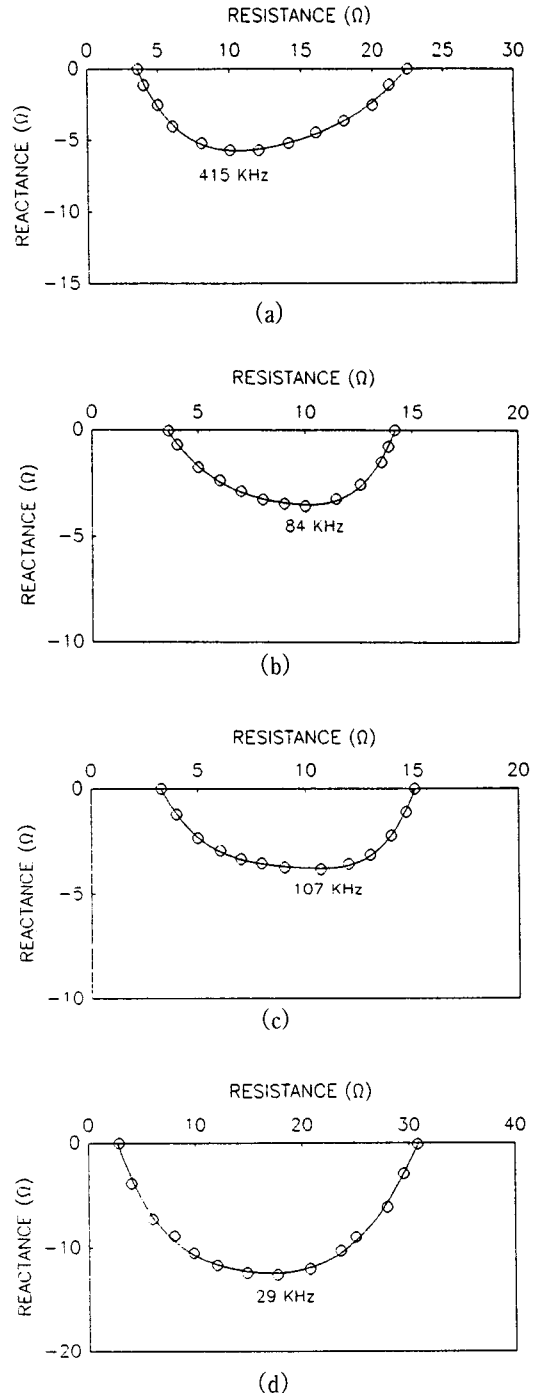


그림 4. BaTiO₃ PTC 서미스터의 ac 복소 임피던스 특성(측정온도 : 20°C) (a) 1280°C, (b) 1340°C, (c) 1380°C, (d) 1400°C

Fig. 4. ac complex impedance plot of the BaTiO₃ PTC thermistor (measuring temperature : 20°C) sintered at (a) 1280°C, (b) 1340°C, (c) 1380°C, and (d) 1400°C.

bulk 저항률의 변화가 $10\Omega\cdot\text{cm}$ 에서 $32\Omega\cdot\text{cm}$ 으로 나타났기 때문에 PTC 서미스터의 저항이 낮은 상온에서는 bulk 저항의 영향을 받지만 온도가 증가할수록 bulk 저항이 PTC 특성에 크게 영향을 미치지 않게 된다.

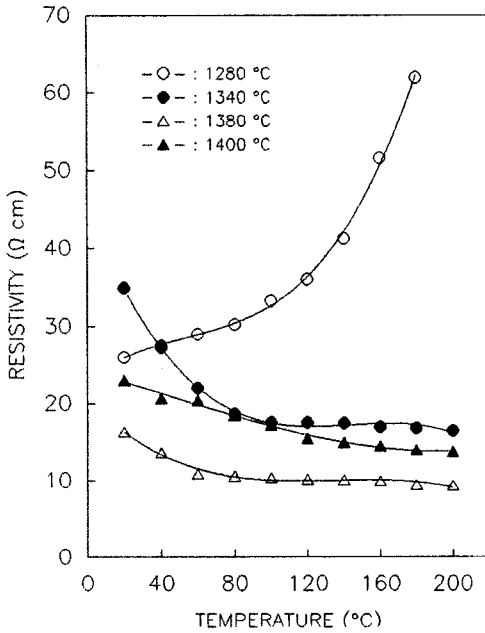


그림 5. 측정온도에 따른 bulk 저항률 특성
Fig. 5. Bulk resistivity versus temperature.

PTC 서미스터에 zero 혹은, 적은 bias를 가하였을 경우 공핍영역에서의 입계저항은 열적으로 여기된 전자가 전위장벽을 얼마나 많이 넘을 수 있는가에 의한 것이며 다음과 같은 식으로 나타낼 수 있다.^[3]

$$R = R_0 \exp(eV_{bi}/kT) \\ = (k/eAT) \exp[(E_c - E_f)/kT] \exp(eV_{bi}/kT) \quad (4)$$

여기서 R_0 는 상수($\Omega\cdot\text{cm}^2$), e 는 전자의 전하, V_{bi} 는 전위장벽, k 는 Boltzmann 상수, T 는 온도, A 는 Richardson 상수이다. R_0 는 온도에 따라 큰 영향을 받지 않으며 실험적으로 구할 수 있다.

그림 6은 소결온도를 다르게 하여 30분간 소결하였을 때 ac 복소 임피던스 방법으로 구한 입계저항의 측정온도에 따른 변화를 나타낸 것이다. 측정온도가 증가함에 따라 입계저항이 지수함수적으로 증가함을 알 수 있다. PTC 서미스터의 bulk 저항률(그림 5)은 측정온도에 따른 변화량이 적지만 입계저항은 측정온도에 따라 급격히 증가함을 알 수 있는데 이것으로부터 PTC 현상이 입계에 의하여 주로 영향을 받는다는 것을 볼 수 있다. 그림 6에서 보면 60°C 근처에서 입계저항이 급격히 증가하였다. 그러나 약 60°C 이하에서는 저항-온도 특성이 온도가 내려갈수록 그림 2에 비하여 그림 6에서의 곡선의 값들이 더욱 빨리 감소하는 것을 알 수 있는데 이는 각각의 온도에서 그림 5의 bulk 저항과 그림 6의 입계저항을 더하여 그림 2에 나타난 시편의 저항률의 특성곡선이 설명될 수 있다. 결국 측정온도가 큐리 온도 이상일 경우는 입계저항으로 PTC 특성을 설명할 수 있지만, 그 이하일 경우는 bulk 저항을 고려하여야 특성이 설명될 수 있으므로 큐리온도 이하에서는 bulk 저항이 저항-온도 특성에 영향을 줄 수 있다는 것을 알 수 있다.

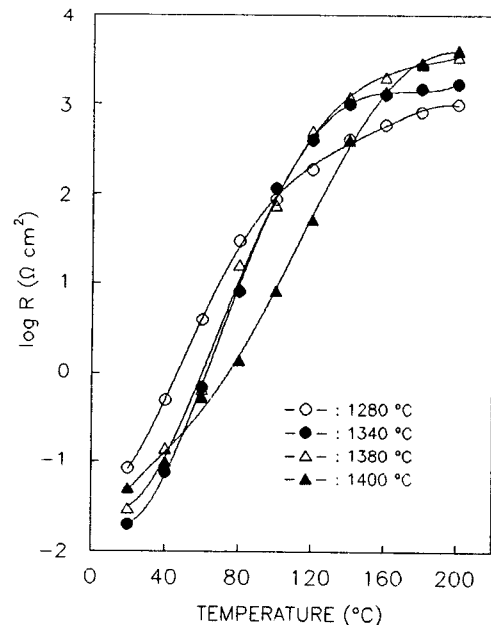


그림 6. 측정온도에 따른 입계저항 특성
Fig. 6. Grain boundary resistance versus temperature.

그림 7은 소결온도에 따른 입계정전용량의 온도특성 변화를 나타낸 것이다. 측정온도가 증가할수록 입계정전용량은 급격히 감소하다가 측정온도가 높아짐에 따라 입계정전용량이 서서히 감소하는 경향을 보여 주고 있다. 1280°C에서 소결하였을 때 입계정전용량이 가장 적었으며 180°C에서 0.9 $\mu\text{F}/\text{cm}^2$ 로 나타났다. 1400°C로 소결한 시편의 입계정전용량이 측정온도에 따라 가장 많이 변화였다. 그리고 입계정전용량은

$$C = [\epsilon_0 \epsilon_r N_D / 2(V_{bi} - kT/e)]^{1/2} \quad (5)$$

로 주어진다.^[3] 여기서 ϵ_0 는 진공의 유전율, ϵ_r 는 비유전율, N_D 는 donor 불순물 농도를 나타낸다. 이 식은 입계정전용량이 유전율과 전위장벽에 영향을 받는 것을 나타낸다. 온도가 증가할수록 입계정전용량이 감소하는 것은 온도가 증가할수록 입계에서의 유전율이 감소하고 전위장벽이 증가하여 공핍층의 폭이 넓어지기 때문에 생기는 현상으로 설명된다.

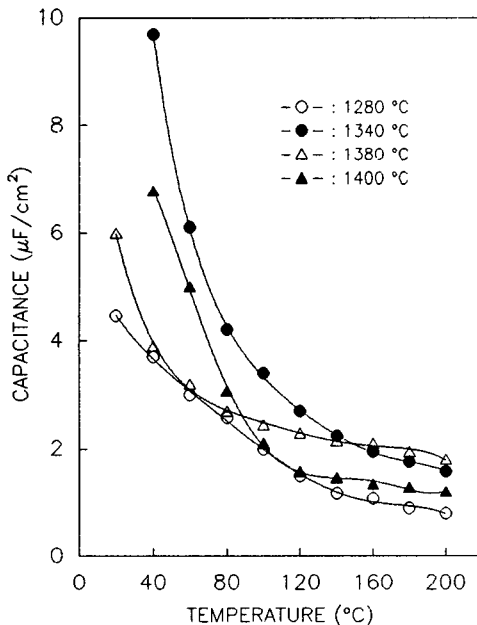


그림 7. 측정온도에 따른 입계정전용량 특성

Fig. 7. Grain boundary capacitance versus temperature.

공핍영역의 입계저항의 입계정전용량은 ac 복소 임피던스의 그림으로부터 구할 수 있는 값들이다. 식 (4)를 미분하여 정리하면

$$d(\ln R)/d(1/T) = eV_{bi}/k + (e/kT)[dV_{bi}/d(1/T)] \quad (6)$$

만약 윗 식의 마지막 항이 영이라면 입계저항을 Arrhenius plot하여 V_{bi} 를 구할 수 있다. 하지만 BaTiO_3 의 경우에는 V_{bi} 가 유전상수와 자발분극에 영향을 받으며 이들은 모두 온도에 따라 변하므로 식 (6)의 마지막 항을 무시할 수 없다. 하지만 식 (4)에서 R_0 는 온도에 크게 영향을 받지 않는다. 그러므로 특정온도에서 R_0 가 구해지면 다른 온도에서도 그 값을 적용할 수 있는데 이 값은 우선 R_0 를 구하기 위하여 식 (4)와 식 (5)를 결합하여 풀 수 있다.

$$\ln R = AC^{-2} + B \quad (7)$$

$$\text{여기서 } A = e^2 \epsilon_0 \epsilon_r N_D / 2kT \quad (8)$$

$$B = \ln R_0 + 1 \quad (9)$$

이다. 식 (7), (8), (9)에 나타난 바와 같이 $\ln R$ 와 C^{-2} 의 graph에서 기울기를 구할 때 $\epsilon_r N_D$ 를 구할 수 있으며 $\ln R$ 축의 절편으로 R_0 를 구할 수 있다. 그리고 식 (4)와 그림 6에서 V_{bi} 를 구할 수 있으며 식 (5)로부터 입계전하밀도 $Q(\mu\text{C}/\text{cm}^2)$ 도 구할 수 있다.^[20]

$$Q = 2C(V_{bi} - kT/e) \quad (10)$$

그림 8은 온도에 따른 전위장벽의 특성을 나타낸 것이다. 측정온도가 증가할수록 전위장벽이 증가하는 경향을 나타내었다. 식 (4)와 그림 6을 통하여 온도가 올라갈수록 전위장벽이 증가하며 입계저항이 지수적으로 증가함을 확인할 수 있는데 이 때 V_{bi} 의 증가는 상전이에 의하여 공핍영역에서 ϵ_r 이 감소하고 trap density가 증가하여 나타나는 현상으로 생각되며, 이는 온도가 올라갈수록 입계에 많은 전자가 포획된다는 것을 나타낸다.

그림 9는 식 (10)을 이용하여 계산된 온도에 따른 입계전하밀도를 나타낸 것이다. 소결온도를 1340°C와 1380°C로 소결하였을 때의 PTC 특성이 1280°C와 1400°C로 소결하였을 경우보다 더 좋은 특성이 나타나는 것을 확인할 수 있다. 약 110°C까지는 측정온도가 높을수록 입계에 많은 전하가 포획되며 포획된 전하밀도가 증가할수록 입계에서 전위장벽이 높아진다는 것을 알 수 있다. 1280°C와 1340°C에서 소결된 시편은 110°C 부근에서부터 입계전하밀도가 다시 감소하는 것을 볼 수 있으나 1380°C와 1400°C에서 소결된 시편은 온도에 따라 거의 일정한 값을 가졌다. 식 (10)에 따르면 입계전하밀도는 입계정전용량(그림 7)과 전위장벽(그림 8)의 곱에 비례하는 것을 나타낸다.

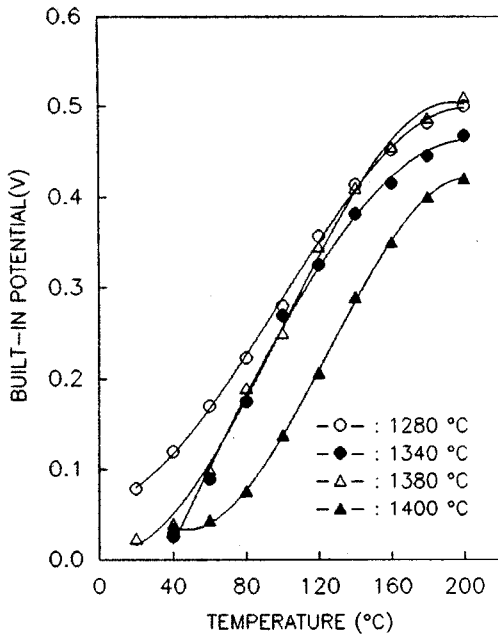


그림 8. 측정온도에 따른 전위장벽 특성
Fig. 8. Built-in potential versus temperature.

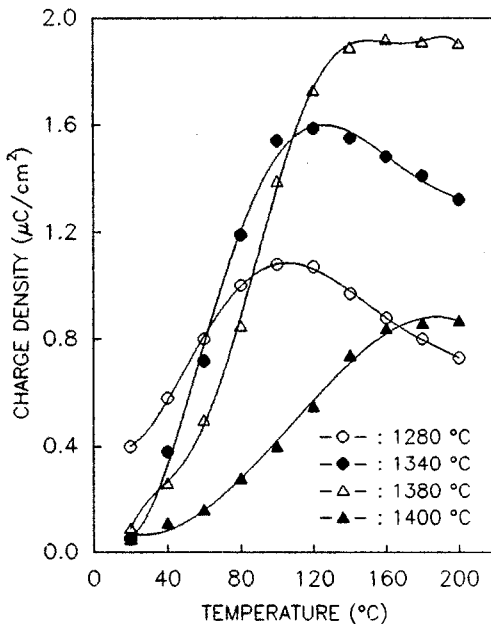


그림 9. 측정온도에 따른 입계전하밀도 특성
Fig. 9. Charge density versus temperature.

IV. 결 론

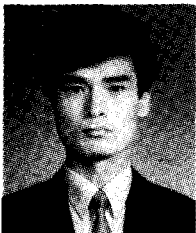
본 연구에서는 BaTiO₃(Sr 12.16wt%) 분말을 사용하여 소결조건을 변화시키면서 PTC 서미스터를 제조하였다. 전자현미경 사진으로 결정립을 확인하였고 결정립의 크기는 1280°C에서 1400°C까지 30분 동안 소결하였을 때 평균 입경은 3.8μm에서 8.8μm까지 나타났다. 소결시간이 길수록 증가하였고 소결온도가 높을수록 증가하였다. 결정립의 저항 및 용량특성을 조사하기 위하여 ac 복소 impedance 방법으로 전기적인 특성을 측정하였다. 측정온도를 20°C에서 200°C까지 변화시켰을 때 측정온도가 60°C 근처에서부터 저항률이 급격히 증가하였으며 최대 저항률증가비는 1340°C에서 30분 동안 소결하였을 경우이며 그 값은 4×10^5 였다. 1280°C에서 소결된 시편은 측정온도가 증가할수록 bulk저항이 증가하였으나 1340°C이상에서 소결된 시편은 측정온도가 증가할수록 감소하였고 계면저항은 측정온도에 따라 증가하였으며 입계전하밀도는 측정온도에 따라 증가하였으며 입계전하밀도는 온도에 따라 증가하다가 110°C 부근에서부터 감소하였다. PTC 서미스터의 전기적 분석을 통하여 PTC 특성은 입계저항의 변화 때문에 나타난다는 것을 확인하였다.

참고 문헌

- [1] H. Ihrig and W. Puschert, "A Systematic Experimental and Theoretical Investigation of the Grain-boundary Resistivities of n-doped BaTiO₃ Ceramics," *J. Appl. Phys.*, vol. 48, no. 7, pp. 3081-3088, 1977.
- [2] Y.S. Yoo, J.J. Kim, and D.Y. Kim, "Effect of Heating Rate on the Microstructural Evolution during Sintering of BaTiO₃ Ceramics," *J. Am. Ceram. Soc.*, vol. 70, no. 11, pp. c-322-c-324, 1987.
- [3] D.Y. Wang and K. Umeya, "Electrical Properties of PTC Barium Titanate," *J. Am. Ceram. Soc.*, vol. 73, no. 3, pp. 669-677, 1990.
- [4] B.S. Chiou, C.M. Koh, and J.G. Duh, "The Influence of Firing Profile and Additives on the PTCR Effect and Microstructure of BaTiO₃ Ce-

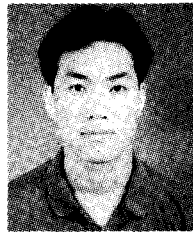
- ramics," *J. Mater. Sci.*, vol. 22, pp. 3893-3900, 1987.
- [5] 石川一夫, 松本哲雄, "最近のPTCセラミクス特集: PTCセラミクスの應用と展望" *エレクトロニクセラミクス*, pp. 9-14, 1988年 5月號.
- [6] 西井基, "最近の PTCセラミクス特集: BaTiO₃系半導體の現況," *エレクトロニクセラミクス*, pp. 22-27, 1988年 5月號.
- [7] 本間基文, "最近のPTCセラミクス特集: 高温用 PTCサーミスホタ PbTiO₃系セラミクス," *エレクトロニクセラミクス*, pp. 28-32, 1988年 5月號.
- [8] S.B. Desu and D.A. Payne, "Interfacial Segregation in Perovskites: IV, Internal Boundary Layer Devices," *J. Am. Ceram. Soc.*, vol. 73, no. 11, pp. 3416-3421, 1990.
- [9] P. Gerthsen and B. Hoffman, "Current-voltage Characteristics and Capacitance of Single Grain Boundaries in Semiconducting BaTiO₃ Ceramics," *Solid State Electron.*, vol. 16, pp. 617-622, 1973.
- [10] H.M. Al-allak, G.J. Russell, and J. Woods. "The Effect of Annealing on the Characteristics of Semiconducting BaTiO₃ Positive Temperature Coefficient of Resistance Devices," *J. Phys. D: Appl. Phys.* vol. 20, pp. 1645-1651, 1987.
- [11] V.J. Tennery and R.L. Cook, "Investigation of Rare Earth doped Barium Titanate," *J. Am. Ceram. Soc.*, vol. 44, no. 6, pp. 187-193, 1961.
- [12] H. Brauer, "Abnormal Resistance in Semiconducting BaTiO₃ Ceramic under Curie Point," (in Ger.), *Solid State Electron.*, vol. 17, pp. 1013-1019, 1974.
- [13] W. Heywang, "Resistivity Anomaly in Doped Barium Titanate," *J. Am. Ceram. Soc.* vol. 47, no. 10, pp. 484-490, 1964.
- [14] W. Heywang, "Barium Titanate as a Semiconductor with Blocking Layers," *Solid State Electron.*, vol. 3, no. 1, pp. 51-58, 1961.
- [15] S.B. Desu and D.A. Payne, "Interfacial Segregation in Perovskites: I, Theory," *J. Am. Ceram. Soc.*, vol. 73, no. 11, pp. 3391-3397, 1990.
- [16] S.B. Desu and D.A. Payne, "Interfacial Segregation in Perovskites: II, Experimental Evidence," *J. Am. Ceram. Soc.*, vol. 71, no. 11, pp. 3398-3406, 1990.
- [17] S.B. Desu and D.A. Payne, "Interfacial Segregation in Perovskites: III, Microstructure and Electrical Properties," *J. Am. Ceram. Soc.*, vol. 71, no. 11, pp. 3407-3415, 1990.
- [18] C.S. Smith and L. Guttman, "Measurement of Internal Boundaries in Three-Dimensional Structures by Random Sectioning," *Trans. AIME*, vol. 197, pp. 81-87, 1953.
- [19] W. Rostober and T.R. Dvorak, *Interpretation of Metallographic Structure*, Academic Press, New York, 1965.
- [20] S.M. Sze, *Physics of Semiconductor Devices*, 2nd ed. p. 248 Wiley, New York, 1981.

 著 者 紹 介



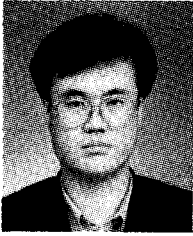
권혁주

1967년 9월 15일생. 1990년 2월 경북대학교 전자공학과 졸업. 1992년 2월 경북대학교 대학원 전자공학과 졸업(공학석사). 1992년 3월~현재 경북대학교 대학원 전자공학과 박사과정. 관심분야: 온도센서, 압력센서, 반도체 제조공정.



이재성

1964년 6월 19일생. 1987년 2월 경북대학교 전자공학과 졸업. 1989년 2월 경북대학교 대학원 전자공학과 졸업(공학석사). 1992년 8월 경북대학교 대학원 전자공학과 박사과정 수료. 관심분야: 반도체 센서소자 및 반도체 제조공정 개발.



이 용 수

1962년 8월 15일생. 1986년 2월 경북대학교 전자공학과 졸업. 1988년 2월 경북대학교 대학원 전자공학과 졸업(공학석사). 1992년 8월 경북대학교 대학원 전자공학과 박사과정수료. 관심분야: 센서소자 및 화합물반도체 소자.

야: 센서소자 및 화합물반도체 소자.



이 용 현

1946년 3월 17일생. 1991년 2월 충남대학교 대학원 전자공학과 공학박사. 1979년~현재 경북대학교 공대 전자공학과 부교수. 관심분야: 반도체 재료, 반도체 제조공정, CVD, RTP, Plasma

응용기술 등.



이 동 기

1960년 10월 20일생. 1987년 2월 경북대학교 전자공학과 졸업. 1988년~현재: 동호시스템 대표. 관심분야: PTC, RTD 및 시스템개발 등임.