

# 새로운 신호처리회로와 ISFET 요소센서의 단일칩 집적 (One-Chip Integration of a New Signal Process Circuit and an ISFET Urea Sensor)

徐 華 一\* 孫 炳 基\*

(Hwa Il Seo and Byung Ki Sohn)

### 要 約

ISFET 바이오센서 적용을 위해 ISFET를 MOS 차동증폭단의 두 입력소자로 사용하는, 집적화에 유리한 신호처리회로를 개발하고, LOCOS p-well CMOS 공정을 응용하여 ISFET, 백금기준전극, 개발된 신호처리회로가 집적된 칩을 제조하였다. 그 특성을 조사한 결과, 부하트랜지스터의 aspect ratio가 240/20, 65/20일 때 증폭도는 각각 0.8, 1.6이었으며 입출력간 우수한 직선성을 나타내었다. ISFET의 게이트 위에 건식 PR을 이용하는 lift-off에 의해 유레아제고정화막을 형성시킴으로써 제조된 칩을 요소센서에 응용한 결과 넓은 요소농도에 대해 동작범위를 가지고 안정한 응답을 나타내었다.

### Abstract

A new signal process circuit using two ISFETs as the input devices of the MOS differential amplifier stage for an ISFET biosensor has been developed. One chip integration of the newly developed signal process circuit, ISFETs and a Pt quasi-reference electrode has been carried out according to modified LOCOS p-well CMOS process. The fabricated chip showed gains of 0.8 and 1.6, good linearity in the input-output relationship and very small power dissipation, 4mW. The chip was applied to realize a urea sensor by forming an immobilized urease membrane, using lift-off technique. on the gate of an ISFET . The urea sensor chip showed stable responses in a wide range of urea concentrations.

### I. 서 론

바이오센서<sup>1)</sup>는 여러가지 생체관련 물질을 인자하는 소자로서 점차 건강에 대한 관심이 고조되면서 그 중요성을 더해가고 있다. 현재 사용되고 있는 ISE(ion selective electrode)나 가스감지전극, 분광도

법을 이용한 바이오센서는 크기가 크고 응답속도가 느린것 등 문제점이 많아서 최근 의료진단 등의 분야에서 기존 바이오센서의 난점을 극복할 수 있는 새로운 바이오센서의 개발이 크게 요구되고 있다. ISFET(ion sensitive field effect transistor) 바이오센서<sup>2)3)</sup>는 반도체소자인 ISFET와 생체기능성막을 결합한 소자로서 집적회로 공정기술을 활용하여 제조되므로 소형화, 규격화 및 양산화가 가능할 뿐만 아니라 신호처리 회로를 함께 집적시킨 스마트센서 제조에 매우 유리하다.

\*正會員, 慶北大學校 센서技術研究센터  
(Sensor Technology Research Center, Kyungpook Nat'l Univ.)

接受日字: 1991年 10月 7日

센서와 신호처리회로의 단일칩 집적화는 센서시스

템의 소형화, 잡음면역특성 개선 및 고장방지 등에 의한 신뢰성개선 등 많은 잇점이 있어 이에 대한 연구는 매우 절실하다.

본인들은 이미 ISFET 바이오센서 적용을 위한 신호처리회로의 개발 및 그 시뮬레이션, 그들의 단일 칩 집적 설계에 대한 내용을 보고한 바 있다<sup>1)</sup> 본 연구에서는 그 후속연구로 LOCOS (local oxidation of silicon) p-well CMOS 공정<sup>2)</sup>을 활용하여 ISFET, 백금기준전극 그리고 개발된 신호처리회로가 집적된 칩을 제조하고 그 특성을 조사하였다. 칩의 ISFET 게이트 위에 lift-off 법<sup>3)</sup>을 이용해 생체기능성막의 일종인 유레아제 고정화막을 형성시킴으로써 요소센서를 제조하여, 요소센서와 개발된 회로가 결합된 특성을 조사·평가하였다.

## II. ISFET, 백금기준전극, 개발된 신호처리회로의 단일칩집적

### 1. 신호처리회로

그림1은 ISFET, 백금기준전극이 포함된 신호처리 회로를 나타낸 것으로 전체구성은 차동증폭단과 DSC (differential to single ended converter)로 이루어져 있다. IE와 IR은 ISFET로 구성된 ENFET(enzyme FET)와 REFET(reference FET)<sup>4)</sup>를 나타낸다. 소자마다 독립 well 방식을 택해 소스와 well을 연결하여 body effect를 없애고, MOSFET의 서주파 모델을 이용해 증폭도를 구하면 다음과 같다<sup>5)</sup>

$$A_{d2} = \frac{V_o}{V_{IR} - V_{IE}} = \frac{1}{2} \frac{\sqrt{K_I(W/L)_I}}{\sqrt{K_M(W/L)_M}} \left\{ 1 + \frac{\sqrt{(W/L)_{MB}}}{\sqrt{(W/L)_{MB}} - \sqrt{(W/L)_{MB}}} \right\}$$

여기서  $V_{IE}$ 와  $V_{IR}$ 은 ENFET와 REFET의 응답을 나타내며, K는 이득인자이다. ISFET의 aspect ratio를 500/20으로 하였으며, 증폭도를 1과 2 선택할 수 있게 ML의 aspect ratio를 240/20, 65/20 두종류로 하였다.

### 2. ISFET, 백금기준전극, 신호처리회로가 집적된 칩의 제조

ISFET와 MOSFET는 그 구조가 유사하지만 게이트 절연막 구조가 서로 틀리므로 함께 집적하기란 쉽지 않다. 본 연구에서는 LOCOS p-well공정을 활용하여 ISFET, 백금기준, 전극 개발된 신호처리회로를 함께 집적시킬 수 있는 새로운 공정을 설계하고 이에 따라 칩을 제조하였다. 칩 제조공정은 단계별로 다음과 같다.

(a) 저항률이 1~5Ω·cm인 4인치 n-형 웨이퍼를 초

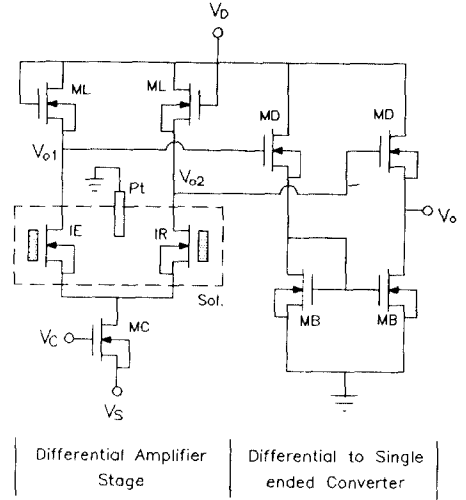


그림 1. ISFET 바이오센서 및 백금기준전극이 포함된 신호처리회로

Fig. 1. A new signal process circuit integrated with an ISFET biosensor and Pt reference electrode.

기제정한 후 7500Å의 산화막을 성장시킨 다음, p-well 영역의 산화막을 제거하고 완충산화막을 약 500Å 성장시켰다. 그 후 붕소(boron)를 주입량 9×10<sup>12</sup>ions/cm<sup>2</sup>, 에너지 100KeV으로 well 이온주입시켰다.

(b) 1200°C 15시간 확산하여 well을 형성하였다. 이때 well의 접합깊이는 약 7μm이었으며 표면농도는 약 2.2×10<sup>15</sup>/cm<sup>3</sup>였다. 산화막을 모두 제거한 뒤 다시 완충산화막을 약 500Å 성장시키고 LPCVD(low pressure CVD) 방법으로 Si<sub>3</sub>N<sub>4</sub>를 약 1000Å 성장시켰다.

(c) active 영역외에 Si<sub>3</sub>N<sub>4</sub> 및 SiO<sub>2</sub>를 제거한 후 9000Å의 field 산화막을 성장시켰다. active 영역의 Si<sub>3</sub>N<sub>4</sub> 및 SiO<sub>2</sub>를 제거하고 완충산화막을 약 500Å 성장시킨 후 문턱전압 조절을 위해 붕소를 주입량 3.6×10<sup>11</sup>ions/cm<sup>2</sup>, 에너지 55KeV로 이온주입하였다.

(d) 완충산화막을 제거하고 TCA(trichloroalcohol) 산화법<sup>6)</sup>으로 약 500Å의 MOSFET 게이트 산화막을 성장시켰다. LPCVD법으로 poly-Si을 약 4000Å 성장시키고 난후 POCl<sub>3</sub>를 이용해 인(phosphorus)를 도핑하고 PSG(phosphosilicate glass)를 제거했다. 이때 poly-Si의 면저항은 약 14Ω·cm였다.

(e) MOSFET게이트 영역외의 poly-Si을 제거한 후, 소오스/드레인 영역과 n형기관 접촉 영역외를 PR로 덮고 인을 주입량 5×10<sup>15</sup>ions/cm<sup>2</sup>, 에너지 50KeV

로 이온주입하여 n<sup>+</sup>영역을 형성했다. 이때 MOSFET의 게이트 영역은 poly-Si이 보호하나 ISFET의 경우는 poly-Si이 없으므로 PR로서 보호했다.

(f) PR을 제거하고 900°C에서 10분간 재산화했다. well 접촉영역에 붕소를 주입량  $4 \times 10^{15}$ ions/cm<sup>2</sup>, 에너지 40KeV로 이온주입하여 p<sup>+</sup> 영역을 형성한 후 LTO(low temperature oxide)를 약 5000Å 증착하고 약 1000°C에서 n<sup>+</sup> 및 p<sup>+</sup> 영역을 확산했다. 이때 소오스/드레인의 접합깊이는 약 1.4μm이었다.

(g) ISFET의 게이트 영역산화막을 제거한 후 TCA 산화법으로 약 500Å의 ISFET 게이트 산화막을 기르고 LPCVD 방법으로 수소이온 감지막인 Si<sub>3</sub>N<sub>4</sub>를 약 700Å 증착시켰다.

(h) 기준전극으로서 약 1000Å의 티타늄과 2000Å의 백금을 증착시켰는데 이때 백금과 Si<sub>3</sub>N<sub>4</sub>와의 접착을 좋게하기 위해 티타늄을 사용하였다. 기준전극영역을 제외한 Pt/Ti를 제거했다.

(i) contact 영역의 Si<sub>3</sub>N<sub>4</sub> 및 SiO<sub>2</sub>를 건식 및 습식에칭으로 제거하고 알루미늄을 스퍼터링법에 의해 증착했다. 전극패턴을 형성한 뒤 450°C에서 330분간 열처리했다.

그림2는 제조된 칩의 단면을 나타내고 있는데, body effect 제거와 소자간의 절연을 위해 각 소자마다 독립 well 방식을 택하고 있다. 그림3은 제조된 칩의 사진으로 그 크기는 2500×3600μm<sup>2</sup>이다.

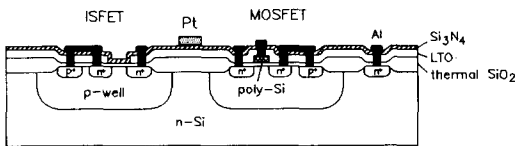


그림 2. 제조된 칩의 단면도  
Fig. 2. Device cross section of the chip.

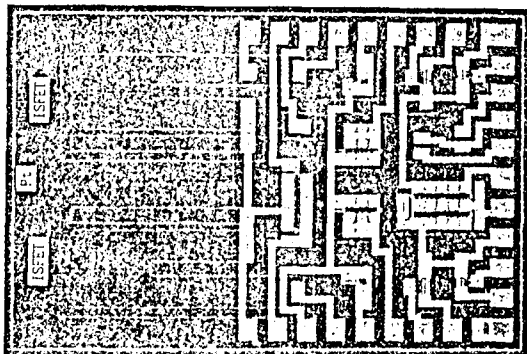


그림 3. 제조된 칩의 사진  
Fig. 3. Microphotograph of the chip.

### III. 칩의 특성

#### 1. MOSFET 특성

그림4는 칩내의, aspect ratio가 240/20인 MOSFET의 I<sub>D</sub>-V<sub>D</sub> 특성을 나타낸 것으로 좋은 FET 특성을 보이고 있다. 제조된 MOSFET의 문턱전압은 약 0.68V였으며, V<sub>G</sub>=0V일때 드레인-소오스 항복전압은 약 23V, 게이트 산화막 항복전계는 약 9MV/cm였다.

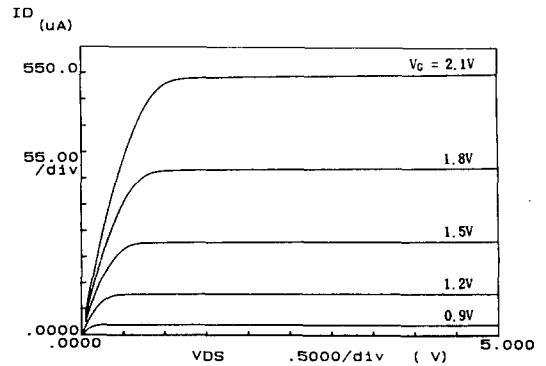


그림 4. MOSFET (240/20)의 I<sub>D</sub>-V<sub>D</sub> 특성  
Fig. 4. I<sub>D</sub>-V<sub>D</sub> characteristics of MOSFET (240/20) on the chip.

#### 2. ISFET 특성

그림5는 칩내의 ISFET의 pH변화에 따른 응답특성을 나타낸 것으로 이때 V<sub>D</sub>=2.5V, I<sub>D</sub>=100μA였으며, 기준전극은 상용 calomel 전극을 사용하였다. 이 직선의 기울기가 곧 ISFET의 pH 감도를 나타내며, 약 55mV/pH로 나타났다.

#### 3. 회로 특성

그림6은 ML의 aspect ratio가 240/20, 65/20일 때, 즉 증폭도가 1과 2일때의 입력 (V<sub>IE</sub>-V<sub>IR</sub>) 대 출력 (V<sub>O</sub>) 특성을 반도체 파라미터분석기인 HP4145B로 측정 한 것으로 우수한 직선성을 보이고 있다. 이때 입력 전압은 ISFET인 IE와 IR의 게이트 위에 금속전극을 형성해 인가했으며, V<sub>D</sub>=6V, V<sub>S</sub>=-6V, MC의 전류는 300μA가 흐르게 하였다. 증폭도는 ML의 aspect ratio가 240/20, 65/20일때 약 0.8과 1.6 으로서 설계치 1과 2보다 작았다. 이는 ISFET의 이득인자 K<sub>1</sub>, 즉 게이트 절연막의 유전율 및 채널의 전자이동도가 설계값 보다 떨어졌기 때문이라 생각이 된다.<sup>1)</sup> 한편 증폭도 2에서 입력이 0.4V이하일 때 직선성을 잃는 것은 MB의 동작영역이 포화영역에서 선형영역

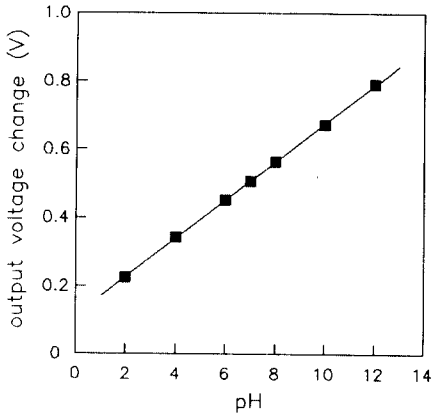


그림 5. ISFET의 pH응답특성

Fig. 5. Output voltage change-pH characteristics of ISFET on the chip.

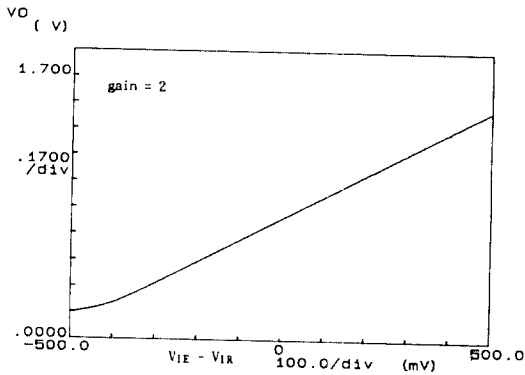
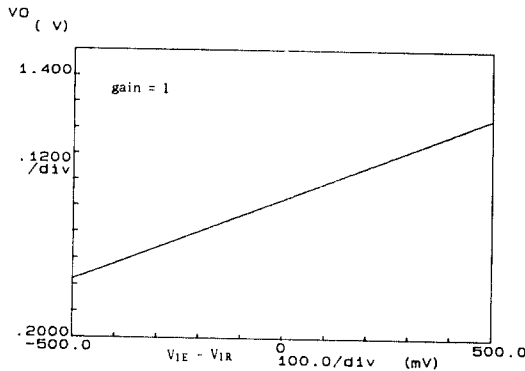


그림 6. 입출력 특성

Fig. 6. Input-output voltage characteristics of the chip.

으로 바뀌기 때문이며 ISFET 바이오센서의 경우 최대응답이  $\pm 0.2V$  이하이므로 이러한 비직선성을 문제가 되지 않는다. 그림7은 제조된 칩의 온도특성을 나타낸 것이다. 차동증폭단의 온도 의존성은 0.1

mV/°C로서 거의 온도 의존성을 보이지 않았는데 이는 두 ISFET 및 ML의 온도 의존성이 서로 상쇄되기 때문이다. 최종출력은 약 1.4mV/°C의 온도 의존성을 나타냈으며, 이러한 온도 의존성은 DSC에 의한 것이다. 칩내에는 온도센서용 pn접합이 내장되어 있다.

전체적인 회로 특성은 증폭도가 설계치보다 낮은 것외에는 시뮬레이션 결과와 거의 동일한 특성을 나타내고 있으며, 직선성도 우수해 실제 ISFET 바이오센서에 적용하는데 충분하다고 생각된다. 회로의 전력소모는 약 4mW로서 매우 적었다.

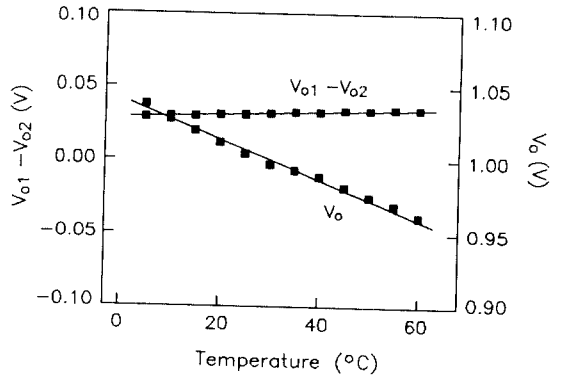


그림 7. 온도의존특성

Fig. 7. Temperature dependence of the chip.

#### IV. 요소센서에서의 응용

ISFET 바이오센서에서 특정기질에 반응하는 효소 고정화막의 형성은 주로 수작업에 의존해 왔다. 이러한 수작업에 의한 형성법은 효소고정화막영역을 정확하게 정의할 수 없고 두께조절이 어려워 ISFET 바이오센서의 재현성 및 표준화에 큰 저해 요인이 될 뿐만 아니라 양산화에 있어서 심각한 문제점이 되어왔다. 본 연구에서는 이러한 문제점을 해결하기 위해 반도체 제조공정 기술중의 하나인 lift-off 기법을 이용하여 웨이퍼 공정상에서 제조된 칩의 ISFET 게이트 위에 유레아제 고정화막을 형성함으로써 ISFET 요소센서를 제조했다.

그림8은 lift-off법에 의한 ISFET 요소센서의 제조과정을 나타낸 것이다. 충분한 두께의 유레아제 고정화막을 형성시키기 위해 lift-off 재료물질로서 건식PR(Du Pont사제, RISTON 218R)을 사용하였다. 50~60°C 분위기에서 건식 PR을 제조된 웨이퍼

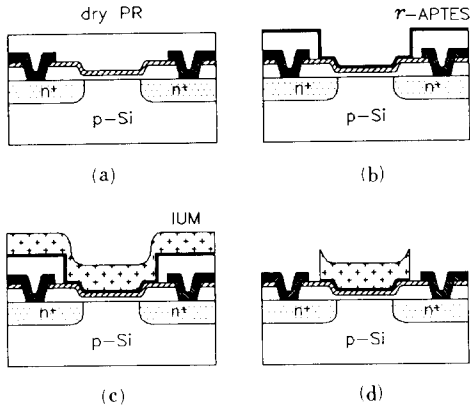


그림 8. Lift-off법에 의한 유레아제고정화막 형성공정도.

Fig. 8. Process sequences for forming immobilized urease membrane on the ISFET gate by using lift-off technique.

위에 lamination하고, 게이트 부분을 제거하기 위해 마스크를 이용하여 자외선에 노출시킨 후, 현상액 (RISTON D-2000수용액)에 담구어 현상하였다. 노출된 게이트 영역의 수소이온 감지막 ( $\text{Si}_3\text{N}_4$ )과 요소 고정화막의 접착성을 좋게하기 위해  $\gamma$ -APTES ( $\gamma$ -amino propyltriethoxysilane) 회전도포한 후 건조시켰다. 그리고 유레아제가 포함된 BSA (bovine serum albumin) 용액을 회전도포한 후 BSA와 교차결합반응을 일으키는 glutaraldehyde를 다시 회전도포하여 유레아제 고정화막을 고정화시켰다. 이렇게 형성된 유레아제고정화막을 게이트 영역만 남기기 위해 웨이퍼를 아세톤 용액 속에서 초음파 진동을 시켜 건식 PR을 lift-off시켰다. 한편 REFET는 유레아제 고정화막을 형성시키지 않았다.

그림9는 lift-off법에 의해 형성된, ISFET 게이트 위의 유레아제고정화막을  $\alpha$ -step으로 조사한 것으로 막 두께는 약  $4\mu\text{m}$ 이었다.

제조된 요소센서 칩을  $36^\circ\text{C}$ , pH7.4의 인산완충용액 6ml에 담구어 동작시킨 후 1-100mg/dl 농도의 요소용액 1.5ml를 떨어뜨리고 출력전압의 변화를 멀티미터 및 Y-t기록계로 조사하였다.

그림10은 요소농도 5mg/dl에 대해 차동증폭단과 전체회로 출력전압의 시간응답을 나타낸 것이다. 피측정용액에 요소표준용액을 떨어뜨린 후 약 2-3분 후에 평형상태에 도달하였고 내장되지 않은 외부 측정회로를 사용했을 경우와 같은 안정된 응답을 보였다.

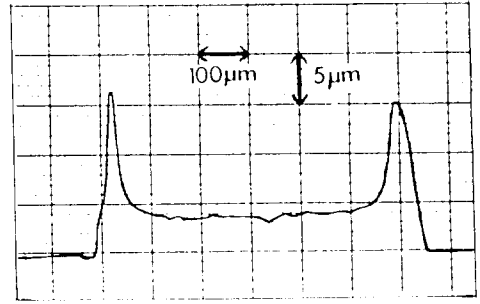


그림 9. 유레아제고정화막의  $\alpha$ -step 측정결과  
Fig. 9.  $\alpha$ -step measurement result of the immobilized urease membrane.

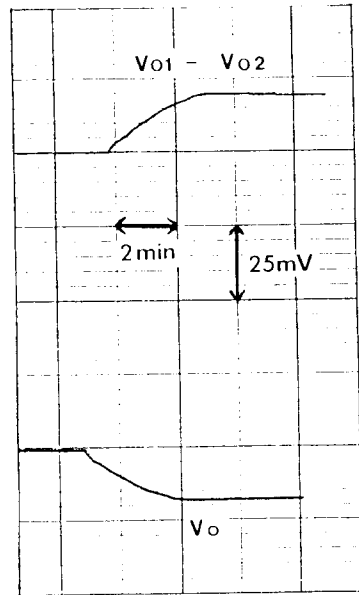


그림10. 요소농도 5mg/dl에 대한 차동증폭단 및 최종출력의 시간응답

Fig. 10. Time responses of differential amplifier stage and whole circuit output to 5mg/dl urea concentration.

그림11은 요소농도에 대한 최종출력의 calibration curve이다. 인체의 요소농도가 약 8-20mg/dl임<sup>1)</sup>을 고려하면 본 연구에서의 요소센서는 매우 적합한 동작범위를 가짐을 알 수 있다.

### V. 결 론

바이오센서에의 적용을 위해 ISFET를 MOS 차동증폭단의 두 소자로 사용하는, 집적화에 유리한 신호처리회로를 개발하고, LOCOS p-well CMOS 공정

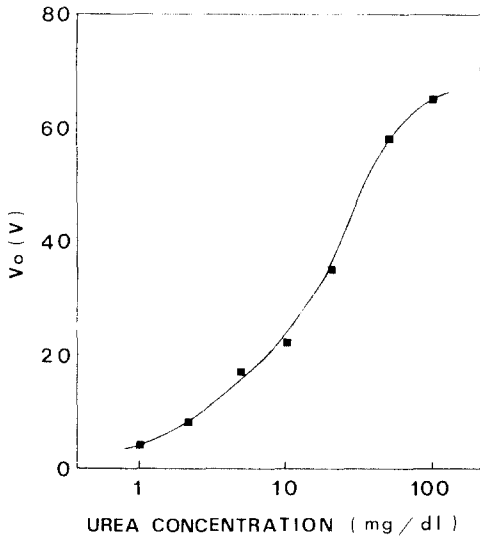


그림 11. 요소농도에 대한 최종출력 전압 특성  
Fig. 11. Output voltage-urea concentration characteristics.

을 응용하여 ISFET, 백금기준전극, 개발된 신호처리 회로가 집적된 칩을 제조하였다. 제조된 칩내의 MOSFET는 좋은 FET특성을 나타냈고 문턱전압 값은 약 0.68V였다. 또한 ISFET는 55mV/pH의 높은 감도를 보였다. 개발된 신호처리회로의 특성을 조사한 결과, 부하트랜지스터의 aspect ratio가 240/20 및 65/20일때 증폭도는 각각 약 0.8 및 1.6 이었으며, 임출력간 우수한 직선성을 나타내었다.

ISFET 바이오센서의 규격화 및 양산화를 위해, 건식 PR을 이용하는 lift-off법에 의한 웨이퍼 단위 효소고정화막 형성법을 개발하였다. 이 기법을 활용해 제조된 칩의 ISFET 게이트 위에 유레아제 고정화막을 형성시킴으로써 한 칩내에 ISFET 요소센서인 ENFET, 백금기준전극, REFET, 그리고 신호처리

회로를 집적시켰다. 그 칩의 특성을 조사한 결과, 요소농도의 넓은 동작범위를 가지고 안정한 응답을 나타내어 이 요소센서 칩의 실용화 가능성을 확인할 수 있었다.

#### 參 考 文 獻

- [1] A. Turner, I. Karube and G. Wilson, *Bio-sensors*, Oxford, New York, 1987.
- [2] S. Caras and J. Janata, "Field effect transistor sensitive to penicillin," *Anal. Chem.*, vol. 52, pp. 1935-1937, 1980.
- [3] E. Tamia and I. Karube, "Micro-biosensors for clinical Analyses," *Sensors and Actuators* vol. 15, pp. 199-207, 1988.
- [4] 서화일, 손병기, "ISFET 바이오센서에서의 적용을 위한 신호처리회로의 개발과 그들의 단일 칩 집적설계" 대한전자공학회논문지 제28A권 제 1호, pp. 46~51, 1991년 1월.
- [5] W. Maly, *Atlas of IC Technologies*, Benjamin/Cummings Publishing Co., Menlo Park, 1987.
- [6] S.M. Sze, *VLSI Technology*, McGraw-Hill Book Co., New York, 1988.
- [7] M.B. Das, J. Stach and R.E. Tressler, "A comparison of HCl-and Trichloroethylene-grown oxide in silicon," *J. Electrochem. Soc.*, vol. 131, pp. 389-392, 1984.
- [8] H. S. Wong and M.H. White, "A CMOS-integrated ISFET-operational amplifier chemical sensor employing differential sensing," *IEEE Trans. on Electron Devices*, vol. 36, no. 12, pp. 479-487, Mar., 1989.
- [9] R.F. Schmidt and G. Thews, *Human Physiology*, Springer-Verlag, New York, 1983.

---

 著 者 紹 介
 

---



徐 華 一 (正會員)

1961年 3月 26日生. 1984年 2月  
 경북대학교 전자공학과 졸업(공  
 학사). 1986年 8月 경북대학교  
 대학원 전자공학과 공학석사 및  
 1991年 2月 동대학원 전자공학  
 과 공학박사 학위취득. 1988年  
 9月~1991年 3月 경북대학교 전자공학과 조교 1991  
 年 3月~현재 경북대학교 센서기술연구센터 선임연  
 구원. 주관심분야는 반도체센서, 반도체 집적회로 공  
 정 및 설계 등임.

孫 炳 基 (正會員) 第28卷 A編 第12號 參照  
 현재 경북대학교 전자공학과  
 교수