

Si₂H₆를 이용한 LPCVD실리콘 박막의 결정 성장 및 구조적 성질에 관한 연구

A Study on the Grain Growth and Structure Properties of LPCVD Films Using Si₂H₆ GAS

洪 贊 熹* · 朴 昌 燁**
(Chan-Hee Hong · Chang-Yup Park)

Abstract - This paper presents the material properties of LPCVD silicon films formed using Si₂H₆ gas at various deposition temperatures. To study the structural properties depending on the deposition temperature, XRD, EBD and TEM analyses were used. The maximum grain size in this experiment was obtained at the deposition temperature of 485°C. It is discussed that LPCVD films formed below the deposition temperature of 485°C are promising for low temperature TFT applications. The enhancement of the film characteristics results from the reduction of grain boundary density. We also observed that the film properties of Si₂H₆ at 600°C was quite different from those of SiH₄ at 600°C. It has shown that the grain structure from a TEM analysis was elliptical and not dependent on the deposition temperature.

1. 서 론

실리콘 박막 트랜지스터 (polycrystalline silicon thin film transistor; TFT)는 active matrix 액정 표시기 (liquid crystal display; LCD)를 비롯하여 영상감지기 (image sensor)등 그 응용범위가 대단히 넓어 새로운 연구분야로서 각광을 받고있다. [1, 2]

비정질 실리콘(α -Si) TFT는 단결정 실리콘

TFT에 비하여 저온에서 소자 제작이 가능하다는 잇점이 있으나 채널 이동도가 낮고 구동전류가 제한되어 큰 구동력과 빠른 스위칭 속도를 필요로 하는 주변구동회로(peripheral drive circuit)에의 적용에는 많은 문제점이 있다. [3, 4]

다결정 실리콘 TFT는 단결정 실리콘 트랜지스터에 비하여 소자특성이 열등한데 이는 그레인과 그레인 사이에 존재하는 실리콘 원자의 결함(atomic defect) 즉, dangling bond에서의 캐리어 포획 현상이 일어나기 때문이다. 따라서 캐리어의 포획밀도(carrier trap density)를 낮추기 위해서 수소를 그레인 경계에 결합시키거나(hydrogen passivation) [5] 그레인의 크기 자체를 증가시켜

*正 會 員 : 金星社 安養研究所 先任研究員
**正 會 員 : 延世大 工大 電氣工學科 教授 · 工博
接受日字 : 1991年 3月 19日
1次修正 : 1991年 6月 3日

그레인의 경계밀도(grain boundary density)를 감소시키는 방법이 시도되고있다. [6]

그레인의 크기를 증가시키는 데에는 여러방법이 제시되어 있으나 그 중 LPCVD(low pressure chemical vapor deposition)로 증착한 비정질 실리콘을 결정화하는 고상성장기법(solid phase growth technique)이 널리 연구되고 있다. [7] 다 결정 실리콘의 결정성(crystallinity)은 실리콘의 증착온도에 따라 크게 의존하며 최대의 결정크기는 550°C 근처에서 증착함으로써 얻을 수 있다고 보고되었다. [8]

이와같은 결과는 SiH₄를 가스 공급원으로 얻은 실리콘 박막의 특성으로서 지금까지의 주된 연구 대상이었다.

본 논문에서는 지금까지 일반적으로 사용된 SiH₄ 대신 Si₂H₆를 사용하여 LPCVD실리콘 박막을 형성하였으며 고상성장 기법을 이용하여 600°C에서 이 박막을 결정화하였다. 증착온도에 따른 LPCVD 실리콘박막의 결정구조를 분석하기 위해서 실리콘 박막의 평면과 단면을 관찰하였으며 SiH₄의 실리콘 구조(silicon structure)와의 차이점을 규명하였다.

또한 Si₂H₆의 실리콘 박막이 TFT소자에 응용될 경우 증착온도 의존성을 근거로하여 저온공정(low temperature process) TFT에 관하여 적절한 대안을 제시하였다.

2. 실험

6-inch P형(100) 웨이퍼에 CVD SiO₂를 증착하였다. 이 위에 약 2000~4500 Å의 LPCVD실리콘 박막을 증착하였다. 이때 LPCVD의 가스 공급원은 일반적으로 사용되는 SiH₄(Mono-silane) 대신 Si₂H₆(Di-silane)를 사용하였다. 반응로의 압력은 0.64 Torr로 고정하였으며 485°C~600°C 까지 증착온도를 변화시켰다.

CVD SiO₂층 위에 형성된 실리콘 박막은 600°C, N₂분위기에서 30시간 동안 열처리하였다. 증착시(as-deposition)의 박막 특성과 열처리 후(after annealing)의 박막특성을 조사하기 위해 XRD(X-ray diffraction)를 이용하였으며 이때 시편의 크기는 약 20mm×20mm였다.

또한 TEM(transmission electron microscopy)과 전자빔 회절(electron beam diffraction) 방법을 이용하여 LPCVD실리콘의 평면 및 단면을 관찰하였으며 이때 평면시편은 적당한 크기로 절단된 시편을 HF에 담가(dipping) 제작하였으며 단

면 시편은 시편을 여러겹으로 접친후 적절한 연마 과정을 통하여 제작하였다.

3. 결과 및 고찰

LPCVD실리콘의 증착조건은 열처리 후의 실리콘 결정성 및 TFT소자특성에 결정적인 영향을 갖고 있으며 특히 온도에 대한 의존성은 절대적인 것이어서 박막의 특성을 결정짓는 중요한 변수가 된다. [2], [8]

그림 1은 Si₂H₆를 가스 공급원으로 하여 증착한 실리콘 박막의 증착속도(deposition rate)를 보여 주고 있다.

증착온도가 증가함에 따라 증착속도가 증가하고 있으며 485°C에서 약 31 Å/min 600°C에서 약 180 Å/min의 증착속도를 보이고 있어 저온공정(485°C)에서도 높은 생산성(productivity)을 나타내었다. 그러나 증착온도가 증가함에 따라 증착속도는 포화상태를 이루려는 경향이 뚜렷하며 580°C와 600°C의 증착속도에는 차이가 없었다. 본 연구에서는 전자빔 회절 분석을 이용하여 증착시(as-deposition)의 실리콘 박막성질을 분석하였는데 580°C이하의 실리콘 박막은 2개의 환형고리(halo pattern)를 가지고 있었다.

그림 2는 485°C에서 증착한 박막의 회절 패턴으로서 비교적 분명한 관찰이 가능하다.

일반적으로 SiH₄로 형성된 LPCVD실리콘박막에서도 550°C 이하에서 환형 고리가 관찰되는데 [7], 완전한 비정질 상태로 보기에 모호한 부분이 있다.

본연구에서는 이의 확인을 위하여 XRD분석을

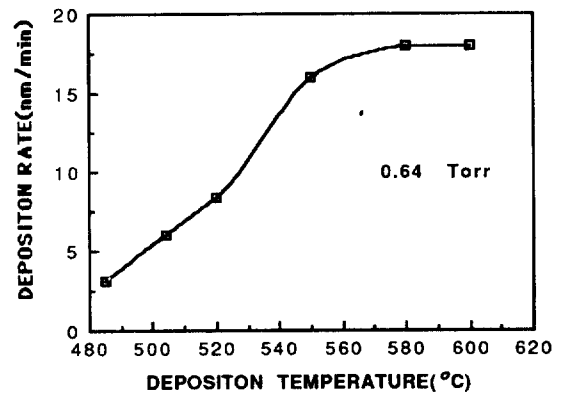


그림 1 증착온도에 따른 증착 속도

Fig. 1 Deposition Rate as a function of deposition Temperature

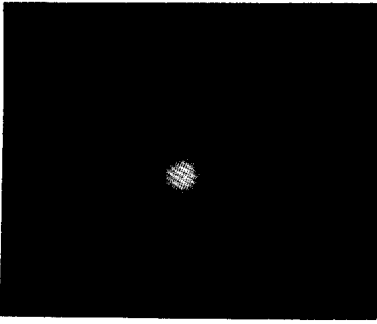


그림 2 485°C에서 증착한 실리콘박막의 전자빔 회절

Fig. 2 Electron beam diffraction pattern from silicon film at the deposition temperature of 485°C

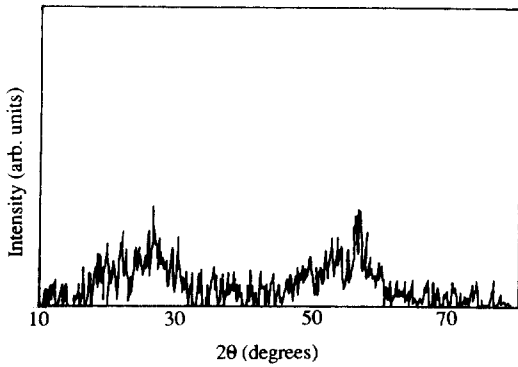


그림 3 504°C에서 증착한 실리콘 박막의 XRD

Fig. 3 XRD pattern from silicon film at the deposition temperature of 504°C

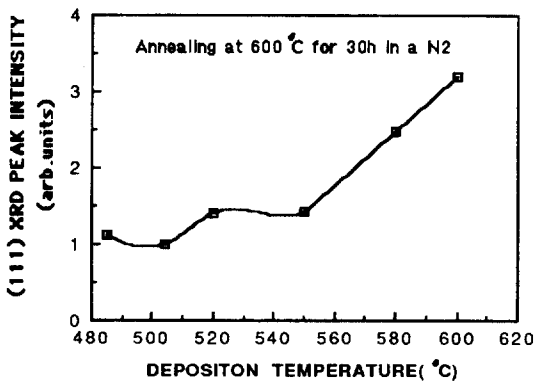


그림 4 증착 온도에 따른 (111) XRD첨두치

Fig. 4 Deposition temperature v_s (111) peak intensity

하여본 결과 X-ray의 회절패턴이 2θ 의 전구간에 걸쳐 회절잡음(diffraction noise)의 형태를 나타내었으나 2θ 가 (111)의 방향인 28° 와 (220) 방향인 47° 부근에서 회절잡음의 크기가 증가하는 특성을 보였으며 증착 온도가 증가하면서 회절잡음이 2θ 가 28° 와 47° 인 부근으로 뚜렷이 이동하였다. 또한 회절잡음의 폭도 특정 θ 에서 온도증가와 더불어 감소하였다. 그림 3은 504°C 에서 증착한 실리콘 박막의 회절 모양이다.

그러나 비정질 상태인 CVD SiO_2 에 전자빔 회절이나 X-ray회절 결과 어떠한 환형고리나 특정 θ 에서 회절잡음의 크기증가를 관찰하지 못하였다. 600°C 로 증착된 실리콘 박막은 전형적인 다결정 실리콘의 회절패턴을 보였다. 그림 2에서 보였듯이 2개의 환형고리중 안쪽은 (111)을 나타내고 두 번째의 원형은 (220)를 나타내는데 이는 고상성장 이전에 실리콘 박막의 결정방향이 정해져 있다고 예측할 수 있으며 485°C 의 저온증착임에도 불구하고 본연구에서 수행한 LPCVD 박막은 완전한 비정질 실리콘(perfect amorphous silicon)이 아닌 것으로 사료된다. 고상성장시 그레인의 핵(nuclei)이 되는 특정한 입자를 관찰하기 위하여 TEM분석을 시도하였으나 단면과 평면중 어떠한 경우에도 관찰되지 않았으나 전자빔 회절과 X-ray회절의 결과로 보아 완전한 비정질 상태가 아니라 거의 비정질 상태(almost amorphous)라 판단된다.

그림 4는 600°C , N_2 분위기에서 30시간동안 고상성장시킨후 (111) 방향의 X-ray 첨두치를 증착온도의 함수로서 나타낸것이다. 증착온도가 증가할수록 X-ray 첨두치가 뚜렷이 증가하는 경향을 보

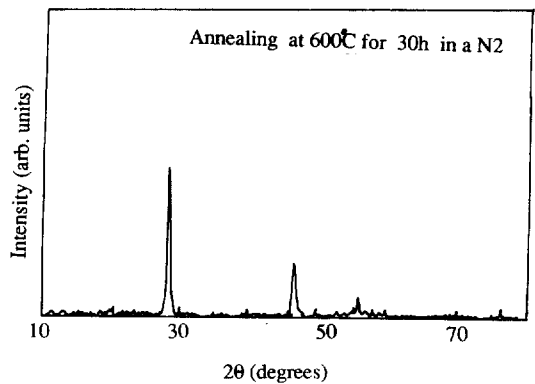


그림 5 520°C에서 증착하여 열처리한 실리콘 박막의 XRD

Fig. 5 XRD pattern from annealed silicon film formed at 520°C

이고 있다.

또한 LPCVD 증착온도와 관계없이 (111), (220), (311)이 관찰되었으며 (111)의 첨두치가 증가함에 따라 (220), (311)의 첨두치도 동시에 증가하였다.

그림 5는 520°C에서 증착하여 고상성장 시킨 실리콘박막의 XRD회절을 나타내고 있다.

그림 6은 증착온도의 함수로서 600°C, 30시간동안 고상성장 시킨후의 그레인 크기를 나타내고 있는데 증착온도가 감소 할수록 그레인의 크기가 현저히 증가하고 있다. 이때 그레인의 크기는 TEM을 이용하여 관찰하였으며 3개의 최대 그레인을 평균하여 얻은 것이다.

그림 7은 485°C에서 증착된 LPCVD실리콘을 고상성장시킨 후 TEM으로 관찰한 그레인으로서 그 크기가 약 5.5 μm 에 이르고 있으며 실리콘 박막

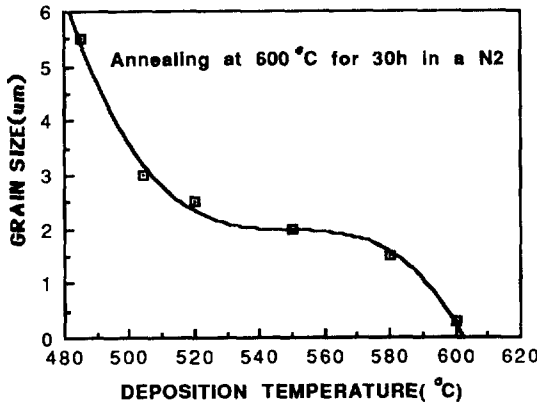


그림 6 증착온도에 따른 그레인 크기
Fig. 6 Grain size as a function of deposition temperature

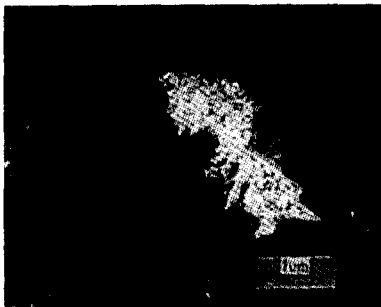


그림 7 485°C에서 증착하여 열처리한 실리콘 박막의 TEM사진
Fig. 7 TEM dark-field image of annealed silicon film formed at 485°C

두께에 비하여 약 30배 정도 크다는 것을 의미한다.

이는 SiH_4 를 가스 공급원으로 하여 증착된 LPCVD 실리콘이 그레인 크기가 증착온도 550°C 근처에서 최대가 되는 것과는 대조적인 결과이다. 고상성장 법에 의하여 형성된 SiH_4 LPCVD실리콘은 그레인 크기가 약 5000 Å (550°C에서 증착)으로서 [8] 본연구의 Si_2H_6 실리콘 박막과는 10배 이상의 그레인 크기차이가 난다.

이는 그레인 경계에서 원자결함(atomic defect)에 의한 즉, dangling bond에서의 캐리어 포획 밀도를 현저히 낮출수 있다는 것을 의미한다. 따라서 Si_2H_6 를 가스공급원으로 하여 TFT를 제작할 경우 485°C 이하의 저온증착이 유리하며 그레인의 경계밀도 감소로 인한 구동력의 향상 및 캐리어 이동도를 현저히 향상시킬 수 있음을 예측할 수 있다.

그림 6에서 예측할 수 있지만 485°C 이하의 저온 공정을 적용할 경우 보다 큰 크레인을 얻을 수 있다고 판단된다.

그림 8은 580°C에서 증착하여 고상성장 시킨 다결정 박막의 단면(cross-section)을 암시야상(dark field image)으로 관찰한 것으로 기둥모양(coloumlar structure)을 나타내고 있다. 이와같은 구조는 그 크기가 다를 뿐 580°C 이하의 증착온도에서 모두 관찰되었으며, 이는 실리콘 박막의 측면 그레인 성장(lateral grain growth)이 증착온도에 직접적으로 영향을 받고 있음을 알 수 있다.

또한 특정한 그레인은 그레인의 중심부를 기준으로 쌍둥이 형태의 그레인 구조(twin grain structure)를 갖고 있으며 계란모양의 타원형태가 주종을 이루고 있다는 것을 관찰할 수 있었다.

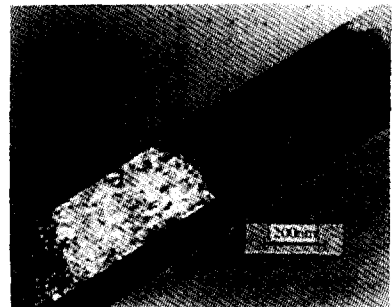


그림 8 580°C에서 증착하여 열처리한 실리콘 박막의 TEM단면 사진
Fig. 8 Cross-section TEM of annealed silicon film formed at 580°C



그림 9 600°C에서 증착하여 열처리한 실리콘 박막의 TEM단면 사진
Fig. 9 Cross-section TEM of annealed silicon film formed at 600°C

그림 9는 600°C에서 증착하여 고상성장된 다결정 실리콘 박막의 단면을 나타내고 있는데 SiH_4 를 공급원으로 한 LPCVD 박막과는 전혀 다른 구조를 갖고 있다. 600°C에서 증착한 SiH_4 실리콘 박막의 경우 기둥형태로 성장하며 송곳형태(Needle like structure)를 나타낸다. 이는 결정의 성장이 SiO_2 의 계면에서 시작되고 있음을 암시하는데 [8]의 연구에서 수행한 Si_2H_6 실리콘 박막의 경우, 그 결정성장이 박막두께가 증가하면서 무질서하게 성장(random structure)됨을 알 수 있다.

이는 Si_2H_6 의 활성화 에너지(activation energy)가 SiH_4 보다 낮아 [9]증착시에 두께가 증가하면서 불균일한 표면상태에 따라, 측면성장과 두께면으로의 성장이 SiH_4 에 비하여 활발하여 생긴 현상이라 사료된다.

4. 결 론

일반적으로 사용되는 SiH_4 대신 Si_2H_6 를 사용하여 LPCVD 실리콘 박막의 제반 특성을 조사하였다. 결정화된 실리콘 박막의 그레인 크기는 485°C 증착시 5.5 μm 정도였으며 580°C이하의 온도에서 증착도 박막은 완전한 비정질상태가 아님을 관찰하였다. 또한 580°C이하에서 증착된 실리콘을 고상성장시킨 결과 기둥모양을 가졌으며 개개의 그레인은 타원형태를 이루고 있음을 확인하였다. 그러나 600°C로 증착하여 고상성장된 실리콘 박막은 SiH_4 의 박막구조와 전혀 다른 구조를 갖는다는 것을 발견하였다.

600°C이하의 저온공정이 TFT LCD에 응용될

경우 Si_2H_6 가 SiH_4 에 비하여 절대적으로 유리하며 485°C이하의 저온증착이 TFT소자 능력향상에 기여할 수 있음을 그레인의 경계밀도 측면에서 증명하였다.

참 고 문 헌

- [1] R.E. Proana, R.S. Misage, D.G. Ast., "Development and electrical properties of undoped polycrystalline silicon Thin-Film Transistors.," IEEE Trans. Electron Device, Vol. 36, No. 9, p. 1915, 1989
- [2] A.G. Lewis, et al., "Small geometry effect in N-and P-channel polysilicon Thin Film Transistor.," IEDM, p. 260, 1988
- [3] C.H. Hong, H.G. Lee, C.Y. Park., "Improved polysilicon TFTs using Rapid Thermal Annealing And Hydrogen Passivation," ISPSA, p. 221, Aug. 1990
- [4] A.G. Lewis., "Active Matrix Liquid Crystal Display Design Using Low And High Temperature Processed Polysilicon TFTs.," IEDM, p. 843, 1990
- [5] S. Batra, et al., "Rapid Thermal Hydrogen Passivation of Polysilicon MOSFET'S.," IEEE Electron Device Lett. Vol. 11, No. 5, p. 194, May 1990
- [6] S. Seki, O. Kogure, B. Tsujiyama., "Effect of Crystallization on Trap State Densities at Grain Boundaries in Polycrystalline Silicon.," IEEE Electron Device Lett, Vol. EDL-8, No. 8, p. 368, Aug. 1987
- [7] T. Aoyama, et al., "Crystallization of LPCVD silicon Films by Low temperature Annealing.," J. Electrochem. Soc., Vol. 136, No. 4, p. 1169, April 1989
- [8] A. Minura, et al., "High Performance Low-Temperature Poly-Si N-channel TFT's for LCD.," IEEE Trans, Electron Devices, Vol. 36, No. 2, p. 351, 1989
- [9] K. Nakazawa., "Recrystallization of amorphous silicon films deposited by low-pressure chemical vapor deposition from Si_2H_6 gas.," J. Appl. phys., Vol. 69, No. 3, p. 1703, Feb. 1991