

전자파 실드 배선판의 기술동향

'90년대에 전자기기는, 보다 다기능화, 고속화에 성능경쟁이 점점 격화되는 경향이 있고, 특히 마이크로 프로세서(MPU)를 중심으로 한, 그 주변 디바이스를 포함한 반도체의 회로기술은 사회환경의 격변에 따라서 성능과 기능의 진보가 현저해지고 있다.

최근의 전자기기는 아날로그계 회로, 디지털계 회로를 불문하고 대부분이 마이크로 프로세서에 의하여 컨트롤되고 있다고 말해도 좋을 정도로 다종다양한 전자기기로 이용되고 있다.

이 마이크로 프로세서는 처리능력의 증대화, 고속화에 따라서 동작주파수도 16MHz~33MHz 이상으로 점점 상한으로 이행하고 있다.

따라서 이 회로계는 Clock 주파수를 베이스로 한 디지털계의 버스 신호 라인이 중요한 신호전송로인데, 매우 넓은 주파수 대역의 전송로를 필요로 하여 신호의 스펙트럼도 더욱 광대역으로 발생한다.

이 전자파 스펙트럼이 외부회로에 전도되거나, 방사됨으로써 전자파방해(EMI)를 일으킨다. 이것을 방지하는 전자기기의 전파장해규제(VCCI 등)가 점점 강화되어서, 이 전자기기에 사용되는 프린트 배선판도 고밀도부품실장화(SMT)와 IC의 다단자화에 의한 고밀도배선화(Fine Pattern)가 침투되어 더욱 다층화되는 경향에 있는데 다층배선판의 약점으로서 다층화되면 될 수록 코스트 업과 양생산성이 약해지는 것이다.

근래, 전파장해자주규제(VCCI)의 강화와 함께, 보급형의 전자기기에, EMI 규제대책으로

서 도전성 Paste를 사용한 간이형 다층 배선판이 사용되기 시작하여 급격히 증가하고 있다.

이 배선판의 특징은 주로 양면판상에 편면 또는 양면에 절연층과 도전성 Paste (cu paste) 표면 보호층(over coat)을, 인쇄공법에 의하여 형성, 다층화를 대행하여 코스트 업과 대량 생산성을 대폭적으로 개선한 것으로 게임용 전자기기로 시작하여, 워드프로세서, 마이컴, Fax 등의 보급형 OA 전자기기 및 다기능전화기, 전자악기, TV, 거치형 VTR 등 점점 상위기종에 이용되어 용도가 확대되고 있다.

중전에 편면 및 양면 배선판의 경우, Ground, 패턴의 부족과 Microstop 구조를 채용하지 않는 경우가 많아, 전자파 에너지가 방사하는 비율이 크고, 또한 주위의 영향도 받기쉬워, EMI 특성, 내정전특성, Cross Talk 특성도 열화한다. 이 도전성 Paste (Cu) 배선판의 전기적특성은 편면판 및 양면배선판에 도전성 Paste로 실드층(Signal Ground에 접속)을 형성 함으로써, Ground, 패턴의 강화, Microstop 구조의 구축과 신호선 또는 전원선 패턴과 실드층간의 정전용량의 부가에 의하여, EMI 규제의 특성 개선이 가능해졌다.

디지털계 회로의 단말기기 또는 디지털, 아날로그 혼재회로의 경우, 디지털 회로의 노이즈가 아날로그 회로에의 간섭 방지 등에 적합하다. 그러나 단순히 중전의 배선판에 도전성 Paste로 실드층을 형성해도, 신호선 패턴과 실드층간의 정전용량의 부가에 의한 특성변화, 실드층의 Ground 접속방법에 의하여 별로 효과가 상

승하지 않고 오히려 전기적 특성의 트러블을 발생하는 경우도 전자회로에서 요구되는 전기적 특성과 도전성 Paste 배선판의 전기적 특성을 검토한 다음에 이것에 적합한 배선판 설계기술에 의하여, Ground의 접속방법의 개선, 정전용량의 부가에 의한 것, Low Pass Filter 특성의 이용방법에 의하여 종전에 노이즈 대책용으로 사용되었던 노이즈 필터, 등의 부품이 불필요해지고 더욱 합리적인 배선판이 가능해졌다.

또한 도전성 Paste 배선판(전자과 실드 배선판)은 배선 패턴을 도전성 Paste로 실드하는 것이지, 탑재하고 있는 전자부품까지 실드할 수 없기 때문에 일반적으로는 EMI규제의 개선대책의 대상범위는 약 10~20 데시벨(at 30MHz~1GHz)이 저감목표로 생각하기에 타당한 것이라고 생각한다.

현재, 이 도전성 Paste를 사용한 전자과 실드 배선판의 주류는, 양면판에, 편면에 실드를 깎은 것으로, 이것은 종전에 4층배선판으로 제품화되었던 것으로 EMI특성은 대부분 그 차가 없을 정도의 레벨이다. 물론 종전의 4층배선판을 우선 양면판화설계로 교환하는 것이기 때문에 나름대로의 회로 패턴 설계기술이 필요한데, 종전의 4층판의 외층(신호선)의 배선 패턴 면적의 유효이용을 고려하면 아직 충분히 가능성이 있는데, 특히 CAD의 톨만으로 CAD설계한 것은 거의 100%의 가능성이 있다.

보급형의 전자기기에서 대량 생산, Low 코스트화를 필요로 하는 기종(현재, 4층판 사용, 또는 4층판화하지 않으면 안되는 것을 포함)의 수요가 증가하고 있다.

도전성(Cu) Paste의 실드층은 동박의 저항치와 비교하면, 그 시트 저항치는 1자리 이상(약 50~100mΩ/1cm²)이나 높아, 전원용배선 패턴으로서 사용하는 것은 Impedance의 상승과 신뢰성 측면에서도 적합하지 않으므로, 실드 효과를 보다 유효적으로 하기 위하여, 될 수 있는 대로 실드층에 전류가 흐르지 않도록 구성하는 것이 포인트이다.

이 도전성 Paste 배선판에서 가장 중요한 것은 실드층의 구축은 전부 스크린 인쇄공법으로 행하기 때문에, 절연층, 실드층, Overcoat 층 등의 CAD/CAM 시스템에 의한 제판기술과, 그 인쇄치수 정도, 막후정도를 확보하는 절연수지 및 도전성 Paste의 인쇄특성과 인쇄 기술인데 또한 Reflow시의 배선판의 휘어짐, 꼬임, 벗겨짐 등에 관계하는 기재와 각층의 정교함의 상태 등이 품질, 신뢰성을 보증하는 키 포인트가 된다.

종전에 4층판의 경우, 외층이 신호 패턴, 내층이 전원 패턴 구성인데, 이 전자과 실드 배선판의 경우는 외층이 실드층, 내층이 신호 패턴 및 전원 패턴 구성으로, 역패턴 구성이 되어 시작의 회로검토시, 회로 패턴 변경이 거의 불가능한데, 이 경우는 시작시에 전자과 실드 배선판의 설계대응으로 역 패턴 구성으로 하여 종전의 4층판공법으로 시작품을 제작하여 회로검토 완료, 전부 변경 처리한 후에, 원래의 전자과 실드 배선판의 상태로 되돌려 이 문제를 해결하고 있다.

이 방법에 의하여 4층판과의 차이로 특성상 문제가 발생한 이야기는 보고되지 않은 레벨이기 때문에 그 차는 문제로 삼지 않아도 좋을 것으로 생각한다.

전자과 실드 배선판의 회로 패턴 설계는 종전의 4층판 패턴 설계와 비교하면, 우선 첫번째로 4층판을 양면판화하는 것인데 내층의 전원층을 외층에 Built-in하는 것이다.(주: 실드층의 전원선대응은 Impedance의 상승과 Vcc 등의 전류에 의한 실드층의 경년변화에 대한 신뢰성에서 사용불가가 무난하다).

전자과 실드 배선판의 회로 패턴을 설계할 경우, 내층의 전원층을 외층에 넣을 것, 이것이 가장 문제가 되는 데, 고도의 회로 패턴 기술이 요구되는데, 이 레벨이 전부라고 말해도 좋을 것이다. 여기에 절연층, 실드층, Overcoat 층의 설계공수가 가산되어 종전의 일반적인 4층판 레벨에서 생각하면 약 1.5~2.0배 정도가

되는데, 역으로 4층판의 제조기간은 약 3배 이상이 된다. 이것을 고려하면 제조기간과의 비교와 4층판설계 코스트+제품 코스트, Lot 수량에 대한 코스트, 테이블을 비교하면 4층판의 경우는 완만한 경사가 되어, 전자파 실드 배선판의 경우는 급비탈의 커브이므로, 어느 정도의 Cross Point 이상이면 그 차는 급격히 증대하므로 전자파 실드 배선판은 대량생산, Low Cost용의 전자기기에 가장 적합한 것이다.

전자파 실드 배선판의 배선 패턴 설계상의 중요항목으로서 다음과 같은 것을 들 수 있다.

① 회로의 신호전송 스피드, 또는 사용주파수 대역 및 회로의 Impedance에 의하여 실드층에 대한 부가정전용량을 고려하여 배선 패턴의 배선장을 제한한다.

② 실드층에는 실드 효과를 보다 유효하게 하기 위하여 직류전류를 흐르지 않도록 배선 패턴을 구성한다.

③ 실드층과 동박 패턴(신호 Ground)의 접속

점은 Common Mode, Impedance가 발생하지 않도록 포인트를 선택한다.

④ 특성의 개선대책으로서 동박의 신호 패턴은 가늘고, 전원 패턴은 굵고, 실드층의 면적은 넓게 구성할 것.

⑤ 인쇄공법이기 때문에 고압회로(DC 100V 이상)의 사용은 신뢰성의 점에서 피하는 편이 좋다.

금후의 기술적 문제점으로서 고밀도의 부품실장(SMT)화가 더욱 발전하면, 특히 아날로그 회로의 경우 부품점수가 디지털 회로에 비교하여 매우 많기 때문에 실드층의 인쇄면적의 축소가 큰 충격을 줄 것으로 생각된다. 따라서 인쇄 Clearance 정도의 축소화, 실드층의 Paste의 개량(인쇄특성의 개량, 시트 저항의 저감 등), 바이어 홀의 매몰화 등이 생각되어지고 있는데, 배선판의 사이즈로서 Note Book 사이즈를 전후의 비교적 큰 것으로 이용할 것으로 생각된다.