

# ATM 전송망 노드 및 링크의 기능

김 재 근

(한국전자통신연구소 전송시스템연구실장)

## ■ 차례 ■

- |  |                    |
|--|--------------------|
| ① 서 언  | ④ ATM 전송경로 설정방법    |
| ② ATM cell의 구조 및 프로토콜<br>가. ATM cell의 구조<br>나. ATM 프로토콜 개요 | ⑤ ATM 전송신호 형태      |
| ③ ATM cell의 동기 방법  | ⑥ ATM 전송망 구성장치의 기능 |
|  | ⑦ 결 언              |

## ① 서 언

지난 수년간 광대역 통신기술은 미래 통신망의 매력적인 대안으로서 고려되어 왔으며, 가까운 장래에 기존의 협대역 통신망은 협 / 광대역 서비스를 제한없이 수용할 수 있는 광대역 ISDN (BISDN)으로의 전환이 확실시 되고 있다. 이러한 통신망은 다양한 대역을 갖는 서비스들이 용이하게 수용되어 경제적으로 제공될 수 있도록 고려되어야 하며, 따라서 통신망 노드의 기능은 가능한한 서비스대역과는 무관하게 동작하고, 전송링크는 가용대역을 최대한 활용할 수 있도록 해야 한다. 이를 위해서 ATM (Asynchronous Transfer Mode)으로 알려진 새로운 전달형태가 CCITT에 의해 국제적으로 표준화되어 향후 BISDN의 궁극적인 해결책으로서 권고되고 있으며, 이와 함께 관련 기술의 국제적인 연구개발이 매우 활발하게 진행되어 오고 있는 상태이다.

지금까지 기존 전화망에서는 ATM에 대비되는 STM (Synchronous Transfer Mode) 방식이 사용되어 왔으며, 이는 주기적인 프레임상의

고정된 타임슬롯 위치에 특정 채널을 할당하는 위치 다중 및 회선 교환을 바탕으로 하는데 비해서 ATM은 고정된 길이를 갖는 cell의 주기적인 배열과 함께 cell단위로 특정 서비스를 독점 할당 하는 레벨 다중 및 패킷 교환을 바탕으로 한다. 따라서 전송로상에 존재하는 다중신호내의 특정 채널은 STM의 경우 TDM 프레임의 고정된 타임슬롯 위치에 의해, ATM의 경우 cell 레벨에 의해 인식할 수 있는 등 많은 차이가 존재한다.

따라서 ATM망 노드설비들은 기존 STM망과는 다른 기능들이 요구되며, 본고에서는 ATM 전송 측면에 중점을 둔 ATM cell의 전송개념 및 기능, 그리고 관련 설비의 특성등에 대해 CCITT의 권고사항을 중심으로 기술한다.

## ② ATM cell의 구조 및 프로토콜

가. ATM cell의 구조

BISDN을 실현하기 위한 방법으로서 CCITT에서 권고된 ATM (Asynchronous Transfer

GFC; Generic Flow Control (4) *		VPI; Virtual Path Identifier (4)		
VPI(4)		VCI(4)		
VCI; Virtual Channel Identifier (8)				
VCI (4)		PT (2)	RES (2)	CLP (1)
HEC; Header Error Check (8)				
Information Field (48 X 8)				

\* UNI에만 해당되며, NNI의 경우에는 VPI로 대체됨.

그림 1. ATM cell의 구조

Mode) 은 비동기식 TDM (Time Division Multiplex) 구조를 갖는 일종의 패킷 전달 형태로서 채널정보의 전송은 일정한 길이 블록(53바이트)으로 구성된 cell을 이용한다. Cell은 다시그림 1에 보인 바와 같이 cell을 인식하기 위한 레벨인 5바이트의 헤더(header)부와 전송되어야할 정보를 실어 나를 수 있는 48바이트의 정보영역(Information field)으로 구성된다.

헤더부는 통신로상에서 채널의 라우팅을 인식하는데 필요한 정보인 VCI(Virtual Channel Identifier)와 VPI(Virtual Path Identifier), 해당 cell 페이로드(정보영역)내에 포함된 정보가 사용자 정보인지 망관련 정보인지를 나타내는 PT(Payload Type), 망의 트래픽 상태에 따라 cell 제거 우선 순위를 나타내는 CLP(Cell Loss Priority), 헤더부의 다수 에러검출 및 단일 에러 정정 제어용 HEC(Header Error Check), 그리고 미래 예약용 RES와 cell의 흐름을 제어하는 GFC(Generic Flow Control) 정보등으로 할당되며, 여기서 GFC는 UNI(User Network Interface) 상에서만 존재하고, VPI의 길이는 NNI(Network Node Interface)와 UNI간에서 서로 다르게 적용(UNI : 8비트, NNI : 12비트)된다. 한편 정보영역부의 경우는 BISDN의 모든 기준점(UNI 및 UNI 포함)에서 동일하게 적용된다.

나. ATM 프로토콜 개요

CCITT 권고 I.321에 따른 BISDN 기본 모델

표 1. ATM 프로토콜 기준 모델

레이어	서브 레이어	주 기능
상위레이어		
ATM 적용 레이어	CS SAR	Convergence Segmentation and Reassembly
ATM 레이어	ATM	GFC 제어 헤더부 생성 및 제거 VCI 및 VPI 처리 cell 다중/역다중
물리 레이어	TC; Transmission Convergence	유효 cell속도와 전송속도간 변환 HEC 검사 cell 동기 전송 프레임 정렬 전송프레임 동기/생성
	PM; Physical Medium	전송신호 비트정렬/회복 전송매체 정합/전송

은 ATM cell의 전송을 위한 물리레이어, 서비스의 호전달기능을 제공하는 ATM 레이어, 서비스의 존 기능을 제공하는 ATM 레이어(AAL), 그리고 차상위 레이어로 구성되며, 물리레이어와 ATM레이어의 경계에는 cell의 전송속도와는 무관한 유효 cell(valid cell)만이 존재하고, ATM레이어와 ATM적용레이어의 경계에는 cell의 정보영역 정보만이 존재한다. 이러한 각 레이어의 기능중 ATM 전송망에 요구되는 기능은 주로 물리레이어와 ATM레이어이다.

1) 물리레이어의 기능

물리레이어는 광섬유 또는 M/W 무선등과 같은 전송매체와 관련된 기능만을 포함하는 물리적 PM(Physical Medium) 레이어와 ATM cell을 전송매체상에 전송할 수 있는 데이터로 바꾸는데 요구되는 TC(Transmission Convergence) 레이어로 구분된다. 전자의 경우 기존 전송기능에서와 같이 비트 배열과 전송, 선로부호화/복호화, 수신클럭 추출 및 수신비트 재생, 전송매체 정합, 그리고 매체를 통한 전송기능등이 해당되며, ATM 레이어와의 통신은 정보전송 속도와 동일한 비트단위 정보 및 관련 타이밍 정보 primitives를 통해 이루어진다.

또한 후자의 경우, PM레이어로 부터의 비트 열로부터 동기식 디지털 계위(SDH : Synchron-

nous Digital Hierarchy) 또는 기존 비동기식 디지털 계위 (PDH : Piesiochronous Digital Hierarchy) 에 따른 전송신호 프레임을 동기시키고, 이의 케이로드로 부터 전송속도와는 무관한 순수 ATM cell만을 추출한 뒤 cell 자체 프레임만을 갖는 경우 HEC에 의해, 그리고 SDH 프레임 이용시 HEC 또는 경로 오버헤드(Path overhead)의 H4 바이트의 표시에 의해 cell 동기를 성취한다. 동기된 cell로 부터  $X^3+X^2+X+1$ 의 다항식을 이용하는 HEC에 의해 에러검출 및 정정, 정보영역부에 대한 역 스크램블링을 통해 cell 정보를 재생한다. 이렇게 재생된 cell은 전송신호 프레임과는 무관한 형태로 변환되며, 이러한 cell 중에서 빈셀(idle cell)을 제거하고 전송로상의 cell 전송용량과는 무관한 유효셀(valid cell)만을 ATM레이어로 전달한다. 한편 AAL레이어로 부터의 유효 cell만을 받아서 헤더부에 대한 HEC를 계산하여 해당 헤더부에 삽입하고, cell의 정보영역에 대한 스크램블링 ( $X^3+1$ ) 뒤 cell 자체 및 전송신호 프레임의 케이로드상에 삽입시켜 PM레이어로 보내는 기능을 갖는다.

2) ATM레이어

물리레이어로 부터 전달된 유효 cell은 cell정보의 종류에 따라 역다중화되어 해당 VPI와 VCI번역부로 전달되고, 이들은 사상(mapping) 테이블에 의해 해당 cell의 VPI 또는 VCI가 새로운 값으로 변화되어 이미 설정된 VP 및 VC링크로

라우팅(교환)된 뒤 cell들의 다중화 과정을 거쳐 다시 물리레이어로 전달된다. 한편 ATM레이어가 중단되는 곳에서는 cell 헤더부를 제거하고 해당 cell의 정보영역을 차상위 레이어로 전달한다. 여기서 ATM레이어와 물리레이어의 경계에는 다중화된 유효 cell로 구성된 비연속적인 데이터로서 존재한다.

3 ATM cell의 동기방법

Cell 동기는 전송신호 스트림상에서 cell 헤더의 시작점을 인식하는 과정으로서 이는 사용되는 전송시스템의 종류와는 무관하게 모든 ATM망 인터페이스상에서 전송의 투명성을 갖는다는 의미에서 cell 자체적으로 성취되는 것이 필요하다. 여기서 cell 동기는 그림 2와 같은 cell 정렬 알고리즘이 적용된다.

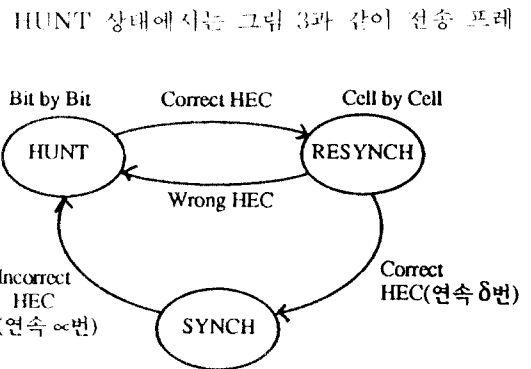


그림 2. ATM cell 동기 상태전이 알고리즘

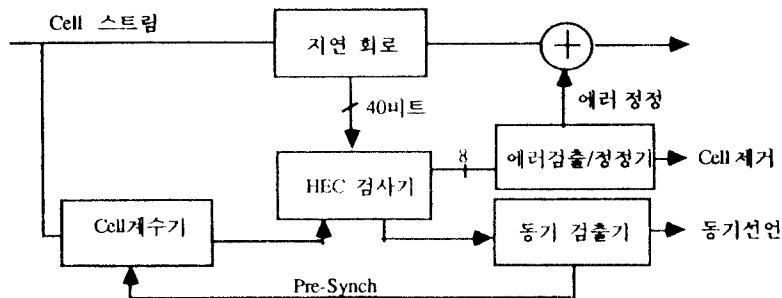


그림 3. Cell 동기 기능 구성

임으로부터 추출된 순수 cell 스트림상에서 cell 헤더로 가정되는 32비트에 대해 HEC값을 계산하고, 이는 뒤따르는 수신 HEC(8비트)와의 비교를 통해헤더의 시작점을 찾는다. 이러한 과정은 비트대 비트(또는 바이트대 바이트)로 반복 수행되고, 일단 첫번째 정확한 HEC가 검출되었을 때 동기성취 확인과정인 RESYNCH 상태에 들어간다. RESYNCH 상태에서는 cell 단위로 검사되며  $\delta$ 번 연속해서 정확한 HEC가 검출될때 cell 동기상태로 들어가고 SYNCH 상태에서  $\alpha$ 번 연속해서 부정확한 HEC가 검출되면 cell 동기상실 선언과 함께 HUNT 상태로 들어간다. 또한 SYNCH 상태에서는 HEC검사에 의해 단일 에러발생시에는 에러를 정정하고, 2개이상의 에러발생시에는 해당 cell이 제거된다.

한편 상기된 바와 같은 cell 자체동기 이외에 SDH 프레임을 이용하는 경우 STM-1 프레임내에 확보된 오버헤드를 이용하여 cell의 시작 위치를 지시해주는 방법이 이용될 수 있다. 이 경우 SDH프레임 내에 존재하는 가상컨테이너(VC 3, VC4해당)내의 경로오버헤드(path overherad)의 하나인 H4바이트를 이용한다. 즉, VC 프레임상에서 고정된 위상으로 존재하는 H4 바이트의 6비트를 이용하여 H4 바이트가 존재하는 해당 row상의 첫번째 헤더바이트 위치를 표시해 줌으로서 RESYNCH상태에 들어간다. 이후에는 전송된 바와 같은 HEC에 의한 cell 자체 동기방식과 동일한 확인과정을 통해 동기상태가 성취된다.

여기서 특정한 외부 프레임 패턴을 이용하지 않고 순수 cell만으로 구성된 전송신호를 이용하는 경우에는 cell 자체 동기방식을 이용해야하고, SDH 또는 PDH 프레임을 이용하는 전송로의 경우에는 cell 자체 또는 외부 프레임에 대해 cell 동기방식중 어느 방식을 이용해도 무방할 것이다. 그러나 이 방식의 사용은 cell 자체 동기방식을 적용하는 경우보다 SDH 또는 PDH 관련 외부 프레임의 동기를 위한 시간지연 이외에 외부 프레임 동기성취후 cell 헤더부의 위치를 표시해 주는 외부 프레임내 포인터 위치(H4바이트)

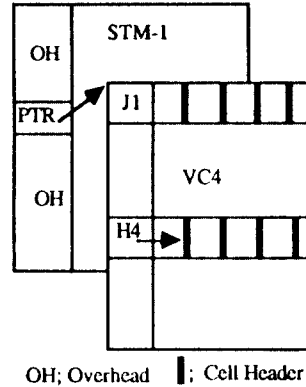


그림 4. SDH 프레임적용시의 cell동기방법

트등) 까지의 시간이 지연되는 단점을 갖는다. 일 예로서 전송프레임이 순수 cell로 배열되는 경우에 자체 cell 동기를 위한 최대 평균 재동기는  $\delta$ 개의 cell 지속시간이 소요된다. 이에 비해서 STM-1프레임을 이용하면서 자체 cell 동기방식만을 적용하는 경우에는 STM-1 프레임 동기시간에  $\delta$ cell 지속시간을 합한 시간이 소요되고, H4 바이트에 의한 포인터동기방식을 적용하는 경우에는 STM-프레임 동기후  $26+\delta$  cell 지속시간이 소요된다. 한편 하드웨어 구성은 양쪽이 비슷한 복잡도를 가질것으로 판단된다.

#### 4 ATM 전송경로 설정방법

ATM cell을 ATM망을 통해 목적지까지 전송 시키고자 할때에 물리적 전송링크의 설정 이외에 ATM망노드에서는 전송 cell이 속하는 ATM 가상채널(VC)의 레벨을 분석함으로써 cell이 보내질 논리적 출력링크를 인식해야 한다. 이를 위해서 cell의 헤더부에는 VCI와 VPI로 구성된 레벨을 포함하고 있으며, 전체 ATM 전송망은 그림 5와 같은 기본모델 및 표 2와 같은 계위 구조를 갖는다.

그림 5에서 VC교환을 입력 VCI를 출력 VC 링크에 고유한 VCI값으로 변환하여 라우팅하거나 VCI를 종단하여 서비스 사용자측으로 cell 정보영역을 라우팅하는 기능을 갖는다. 여기서

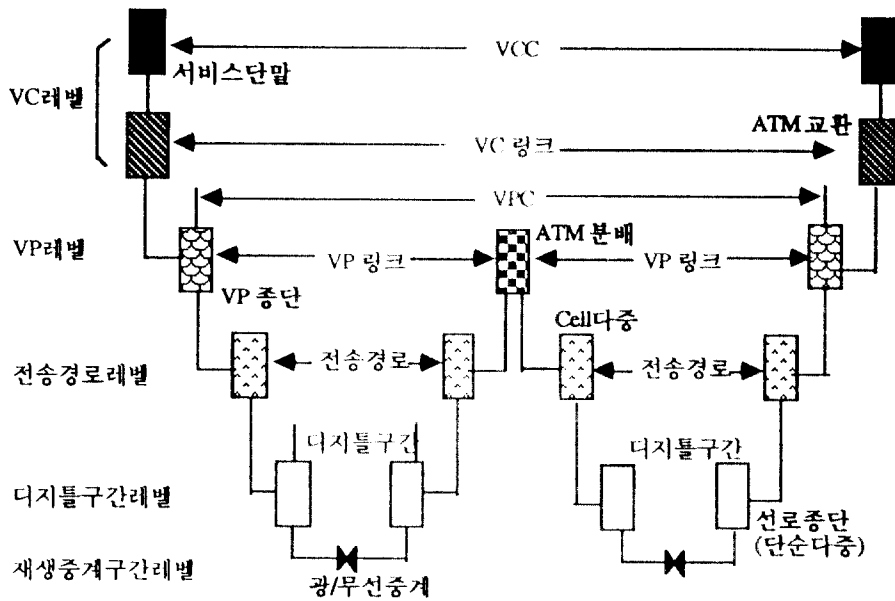


그림 5. ATM 전송망의 계층 구조

표 2. ATM 전송망의 계층

차상위 레이어	
ATM 레이어	VC(Virtual Channel) 레벨 VP(Virtual Path) 레벨 전송경로 레벨
물리 레이어	디지털 구간 레벨 재생중계 구간 레벨

각 VC링크는 고유한 VCI가 할당되어 관리되어, VC교환점에서 종단된다. 따라서 각 VC들은 하나 이상의 VC교환점 즉, 하나 이상의 VC링크들로 구성되어 전송될 것이며, 이때 VC의 생성/종단간에는 하나의 VCC(Virtual Channel Connection)가 형성된다. 즉, VCC의 종단점은 ATM 레이어와 상위레이어 사용자간에 cell 정보 영역이 상호교환되는 지점이 된다. 이러한 VCC는 가입자와 가입자간(일반 사용자 호통), 가입자와 망간(signaling 또는 특수 서비스등), 망과 망간(OAM&M 정보등)에 형성될 수 있다.

이러한 VC개념 이외에 전송링크상에 논리적 VP개념을 도입함으로써 호신경로 망노드지리점의 감소와 함께 노드 개수를 하락시키고, 호신경로에 따른 전송지연을 삭제하는 장점을 얻을 수 있다. 반면에 VPI 레벨을 위한 오버헤드가 필요하므로 전송 효율감소 및 링크가격 상승의 원인이 되기도 한다.

그림 5에서 VP교환 후, VP를 종단하는 노드에 있는 호의 단점사 이미 설정된 라우팅표에 따라 입력 VPI를 출력 VPI로 변환하는 기능을 가지며, VP가 통과되는 transit노드에서는 어떤 VPI의 처리도 수행되지 않는다. VPI는 특정 VP링크에 고유하게 할당되고, VP교환 기능에서 새로운 VPI로 할당된다. 여기서 임의의 VC는 하나 이상의 VP링크들을 통해 VC교환점간에 연결(VPC: Virtual Path Connection)되며, 하나의 VP링크상에는 여러 VC링크들이 공유되도록 구성된다. 또한 VC교환점에서는 VP교환이 필수적이며, 입력 VC링크를 포함하는 VPC는 종단되고 새로운 VPC링크가 만들어진다. VPI는 ATM

망 전체에 대해서 인식될 수 있도록 하는 할당방법과 로컬망에서만 인식될 수 있도록 VP링크대 링크간에 할당하는 방법이 사용될 수 있으며, 후자의 경우 하나의 전송링크상에 다중화된 VP의 수가 한정되기 때문에 VPI의 길이를 작게할 수 있고, VP수의 증가에 대해 융통성을 가질 수 있는 장점이 있으므로 유리하다. VP링크의 제어는 호설정시 서로다른 전송경로를 갖는 VP들에 대해 논리적 링크가 요구되는 노드사이에 미리 설정될 것들 가운데 하나를 선택하여 라우팅 표를 update 시키고 각 링크에 대한 VPI를 재정의 함으로서 이루어진다. 또한 호의 해제는 VPI를 제거하고, 경로변환 요구시에는 해당 VPI를 해제함과 동시에 다른 VPI를 설정함으로 제어된다.

그림 5의 물리레이어중 전송경로 레벨은 전송시스템의 페이로드내에 cell 정보들을 cell단위로 다중화하거나 역다중화하는 망요소 사이에 존재하며 여러 VP링크들이 다중화된 형태로 존재한다. 따라서 VP교환으로 부터 라우팅된 일정 규모의 VP들에 대한 cell의 다중 및 전송기능이 수행된다.

디지털 구간 레벨은 하나 이상의 ATM레이어로 부터의 cell 데이터열 또는 하나 이상의 전송신호로 부터의 데이터 열을 비트 또는 바이트단위로 다중화시키거나 반대로 역다중화시키는 즉, 물리적 레이어에서의 선로종단 망요소 사이에 존재하며, 재생중계 구간을 포함하여 두지점간 단순 물리적 전송링크의 구성에 적용된다. 한편 중계재생구간 레벨 관련 망요소(재생중계기능)는 기본적으로 수신정보의 비트단위 재생 및 이의 재전송, 그리고 매체전송기능만을 갖는다.

VPI와 VCI에 의해 논리링크가 처리되는 ATM 레이어에서는 호의 설정 및 해제시 물리적 링크에서의 전송대역 제한이 고려된다. 즉, VP의 개념은 VPI처리 노드사이의 논리링크로서 몇몇 VC에 의해 공유되며, 여러 VP들은 cell들의 레벨다중을 통해 전송대역에 제한이 있는 물리 링크상에 전송되어야 하기때문에 VP 링크들은 각각의 자체 상한대역을 가져야 한다. 따라

서 호의 설정시 ATM교환 노드에서는 각 VP링크대역 데이터가 미리 설정되어 해당 VP의 가용대역에 따라 트래픽이 제어되어야 한다.

## 5 ATM 전송신호 형태

ATM cell 전송을 위한 전송링크의 전기적, 기능적 형태는 UNI와 NNI등 BISDN 기준점에서의 인터페이스 구조와 직접 관련된다. 본 항에서는 인터페이스상의 프레임구조 및 전송속도를 중심으로 기술한다.

### 1) 프레임 구조

ATM cell 전송을 위한 프레임은 크게 "cell 기본"과 "SDH 기본" 형태가 적용될 것이며, 전자의 경우 전송링크상에는 외부적인 프레임이 존재하지 않고 오직 53바이트로 구성된 cell의 주기적인 배열 구조만이 존재한다. 후자의 경우 SDH 프레임의 주기적인 배열과 함께 각 프레임의 페이로드상에 cell의 주기적인 배열이 존재하는 형태를 갖는다.

Cell 기본 인터페이스의 경우, 전송로상에서는 처리되어야 할 정보들 즉, 망정보, OA&M 정보는 물론 cell 정렬정보들이 cell 형태로 전달되며, SDH 기본 인터페이스의 경우에는 SDH 프레임내 구간 오버헤드(Section Overhead)와 경로 오버헤드(Path Overhead)를 이용함으로 수행될 수 있다.

이러한 프레임 구조는 UNI와 NNI 양쪽에 적용될 수 있으며, 서비스 통합 액세스를 수행하는 UNI에서는 전송효율이 좋은 cell 기본 인터페이스 구조를, ATM cell의 수송을 위한 NNI에서는 기존 STM 기본 디지털망과의 호환성이 매우 큰 SDH 기본 인터페이스를 적용하는 것이 유리할 것으로 예상된다. 한편 또다른 외부적인 전송 프레임 적용형태로서 기존 PDH 프레임의 적용도 예상된다. NNI상에서의 SDH/PDH 프레임의 적용은 기존 디지털 전송망으로 부터 BISDN 전송망으로의 점진적인 진화를 가능케 하기 때문에 커다란 의미를 갖는다.

### 2) 정보 전송속도

CCITT에서 권고하는 UNI의 전송속도는 155.520Mb/s와 622.080Mb/s가 한창되고 있다. 155.520Mb/s 속도의 상용 전송 링크상의 OA&M 관련 정보를 제외한 cell 정보용량은 "cell 기본" 또는 "SDH 기본" 인터페이스를 막론하고, SDH 프레임과 케이로드 용량에 해당되는 149.760Mb/s이며, cell이 정보영역을 통해 실어 나를 수 있는 정보량은 cell의 헤더부를 제외한 135.631Mb/s이다. 그러나 서비스(TV 신호등)의 전송시 ALL용 오버헤드로서 정보영역의 1바이트가 할당(서비스 class 1)된다고 가정하면 총 가용 정보용량은 132.805Mb/s가 되며, 따라서 132.805Mb/s 이하의 기준 1.544Mb/s와 2.048Mb/s 기준의 PDH 신호 또는 서비스를 ATM cell로 형성시켜 155.520Mb/s 전송로를 통해 전송할 수 있다. 한편 순수정보 전송대역이 이를 초과하는 경우에는 622.08 Mb/s 전송로를 이용할 수 있을 것이며, CCIR/CMTT에서 연구되고 있는 140Mb/s 근처의 TV 신호는 SDH의 VC4 케이로드(149.760Mb/s 용량) 또는 기준 PDH 신호를 직접 이용해야 할 것이다. 현재 CCITT에서는 140 Mb/s 근처의 TV 신호 전송을 위해서 SDH 기본망의 VC4 케이로드상에 STM 기본으로 사상시키는 방법과 BISDN상의 TV 신호 전송이 가능한 다른 가능성에 대해 연구되고 있는 상태이다.

한편 NNI에서의 정보전송 용량은 UNI와 같다. 다만 NNI상에서는 STM N내에 포함될 각 VC<sub>n</sub>(n>1) 프레임별로 STM 기본 신호 또는 ATM cell의 공유가 가능하며, 이때 VC<sub>n</sub>의 케이로드 용량은 53바이트의 정수배가 아니기 때문에 VC<sub>n</sub> 프레임마다 cell의 헤더부 위치가 바뀌게 된다. ATM cell의 VC<sub>n</sub>으로의 사상된게에서는 cell 정보영역(48바이트)에 대한 스크램블링/디스크램블링이 수행되어야 한다.

또한 기준 PDH 신호를 ATM망에 접속시키기 위해서는 PDH 시스템의 모든 전송용량의 비트단위 데이터를 ATM cell로 형성시켜 적절한 VC<sub>n</sub>의 케이로드로 사상시키거나 PDH 신호를

각 채널 데이터로 분리시켜 이들을 사상시킬 수 있으며, 전자 방법이 보다 적합하다. 이때 VC3과 VC4의 케이로드로 사상시킬 때 수신부의 cell 정렬은 경로 오버헤드의 H4 바이트를 이용할 수 있다. ATM cell의 전송에서 UNI와 NNI 간의 차이는 UNI의 경우 TB 기준점(BNT2와 BNT1 사이)에서의 인터페이스가 SDH 기본 전송시스템(VC4 케이로드 용량)을 위해서 독특하게 정의되어 있는 반면에 NNI에서는 SDH 기본 또는 여기에 포함된 다양한 용량의 케이로드를 갖는 VC<sub>n</sub>, 1.544Mb/s와 2.048Mb/s를 기본으로 하는 기준 PDH 전송시스템, 그리고 부진 전송시스템등 다양한 전송시스템이 활용될 수 있다는 점이다.

한편 ATM레이어의 기능을 기치지 않고 물리레이어만을 통한 ATM cell 사상은 동기된 비트 타이밍 전송을 위해서 방동기가 요구되며, 또한 전송시스템을 이용하여 cell을 전송하는 경우, 바이트 동기화를 위한 특별한 메커니즘이 필요하다. 또한 cell 동기손실, HEC에서 저하된 HEC 성능등과 같은 OA&M 정보 전송이 요구되는바 SDH에 확보된 경로 오버헤드를 이용할 경우에 기준 PDH 전송시스템에서의 처리방법과 상위 SDH 이용시의 구체적인 ATM cell 전송방법이 연구되어야 할 과제이다.

## 6 ATM 전송망 구성장치의 기능

ATM 망종단장치(NTE), ATM 교환기, ATM 분배장치, ATM 다중/전송장치, 중계장치 등과 같은 ATM 전송로 구성 장치들은 망노드상에 요구되는 기능에 따라 그림 6에 표시한 바와 같은 각 레이어별 관련기능들의 일부 또는 전부가 실장되도록 요구된다.

VC의 종단노드와 VP의 종단노드는 매우 다른 기능을 갖는다. 전자는 고도의 throughput 효율을 갖는 패킷 교환기능, 호처리(VC)기능, VP 제어기능 등의 처리가 필요하고, 기본적으로 VP교환이 이루어져야 하기 때문에 고성능 프로세서가 요구된다. 이러한 기능들을 실장하는

대표적인 시스템으로는 ATM 교환시스템이 있으며, 이는 기본적으로 그림 6의 경로 1에 해당되는 VCI의 해석, 종단, 변환기능의 처리 및 VC와 VP의 교환기능이 요구된다. 또한 후자의 경우 전자와 마찬가지로 패킷 교환기능이 요구되거나 호처리 기능이 필요치 않으므로 전자에 비해 훨씬 간단하게 실현될 수 있다. 이러한 기능들의 대표적인 장치로는 ATM 분기/결합장치(ADMUX), ATM 분배장치(ATM DCS) 등이 있으며, 따라서 이들의 저렴성 때문에 ATM 교환시스템의 일부기능 보조 전송망의 링 또는 스타형

구성에 많이 적용될 것으로 예상된다. 이는 그림 6의 경로 2에 해당되는 VPI의 변환, 생성, 종단 기능까지의 처리 및 VP교환기능이 요구된다.

한편 전송경로 종단노드는 VP의 transit노드기능을 갖는 즉, 여러 VP링크 데이터들을 cell레벨로 다중/역다중화 시키는 기능을 갖는다. 이와 관련된 대표적인 망노드 요소로는 ATM cell다중장치(전송경로종단장치)가 있으며, 이는 그림 6의 경로 3이 해당된다. 또한 전송로 장치에는 ATM 레이어의 기능이 요구되지 않는 즉, 물리적 레이어상에서 ATM cell의 비트 또는 바이트

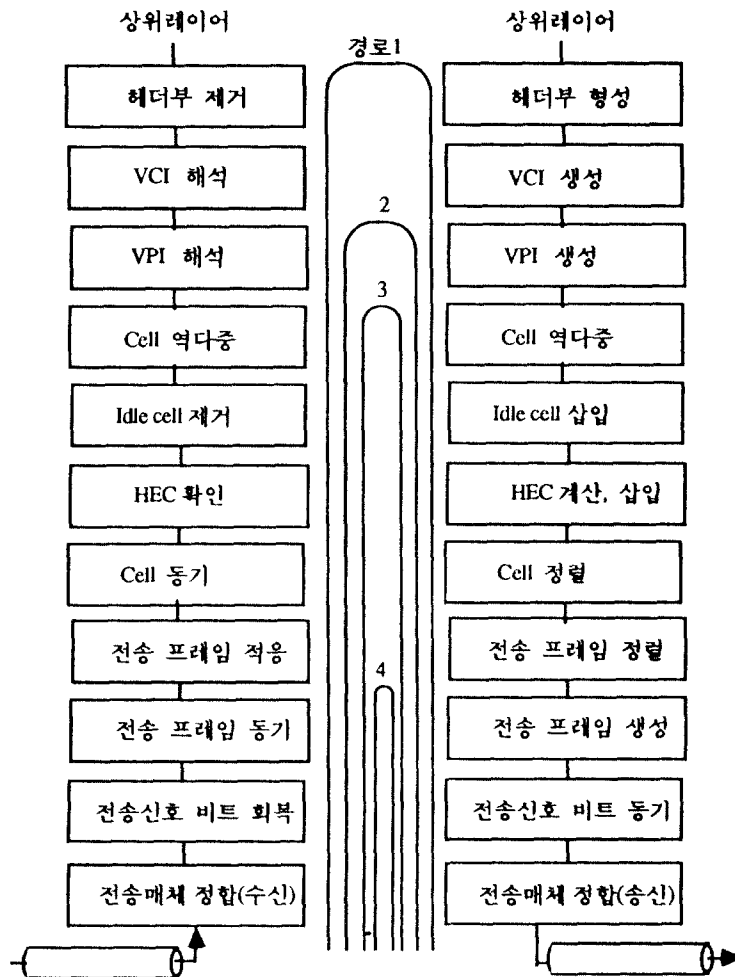


그림 6. ATM 전송망 노드 기능과 프로토콜모델



단위 다중화(선로 중단장치; 그림 6의 경로 4기능) 기능이 실현될 수 있으며, 이의 대표적인 장치로서 SDH 또는 PDH기반의 STM 다중장치들이 있다.

여기서 ATM 중계 전송로가 "SDH 기본" 프레임을 이용하는 경우에는 STM 전송설비와 동일한 기능이 요구되기 때문에 기존 설비와의 완전한 호환성을 가질 수 있으며, "cell 기본"망의 경우는 중계전송로 뿐만아니라 모든 망노드 설비는 OA&M 관련 cell의 프로토콜 처리기능이 추가되어야 하기 때문에 VCI까지의 정보처리가 필요하다.

### 7] 결 언

본 고에서는 현재 국제적으로 연구 및 표준화가 매우 활발하게 진행되고 있는 BISDN과 관련하여 이의 신호전달 형태인 ATM 방식에 바탕을 둔 ATM 전송망 노드 / 링크의 기능 및 역할에 대해 개략적으로 분석, 기술하였다.

BISDN 전송망의 특징은 논리적인 가상채널(VC) 및 가상경로(VP) 개념과 물리적인 전송경로 및 선로중단 개념에 있으며, 망노드와 전송링크에서 요구되는 ATM cell 처리기능 및 전송신호의 설정은 해당 전송로의 역할에 따라 상기 개념들의 적절한 설정과 직결된다. 따라서 이러한 개념을 고려하여 ATM 전송로장치 또는 시스템을 실현한다면 BISDN에서 가장 큰 가격 점유비중을 차지할 것으로 예상되는 ATM 전송로의 구성시 전송대역의 용동성, 전송망요소의 단순성 / 경제성, 전송의 효율성 제고등에 효과적인 것이다.

### 참 고 문 헌

[1] CCITT, "CCITT Report COM XVIII R 34 E: Recommendations Drafted By Working Party XV III / 8," Geneva Meeting, June 1990.



김 재 근

### 서사약력

- 1980.2 고려대학교 전자공학과 졸업
- 1983.2 고려대학교 대학원 전자공학과(공학석사)
- 1990.8 고려대학교 대학원 전자공학과(공학박사)
- 1979.12 한국전자통신연구소 입소
- 1990. ~ 현재 한국전자통신연구소 전송시스템 연구실장