

VHF 무선 통신시 방해 신호 억압을 위한 안테나 프로세서에 관한 연구

正會員 吳 圭 彰*

A Study on the Antenna Processor for the Suppression of Interference Signal on VHF Communication

Kyoo Chang OH* *Regular Member*

要 約 무선 수신기에 동일 주파수의 방해 신호를 제거하기 위하여, 적응 배열 안테나 프로세서를 구현하고 30-75 MHz의 VHF대역에서 방해 신호억압 효과 실험을 하였다. CW, AM 및 FM의 전파 형식으로 구분하여 방해 신호에 대한 억압 효과는 35dB를 얻었다. 시스템 구성은 1/4파장의 수직 안테나 2개를 사용하였고, 최근의 초고주파 신호 처리용 소자를 이용하여 광대역 억압특성을 갖는 안테나 프로세서를 실현하였다.

ABSTRACT To protect VHF FM radio receiver from the strong interference signal, the study of antenna processor causes a strong interference signal(CW, AM, FM) to be suppressed a level below a weaker desired signal by pointing a spatial null(effective attenuation \approx 35dB) in the direction of the interference against a stationary jamming signal.

I. 서 론

1960년대 이후 Howells-Applebaum의 연구¹⁾⁽²⁾에 이어 Widrow의 루프 제어 알고리즘⁽³⁾이 발표된 후 Griffiths와 Frost에 의하여 동일 주파수에서 지정 방향의 신호를 처리 할 수 있도록

하는 방법이 연구된 바 있으며, Compton, Zahm⁽⁴⁾,⁽⁵⁾등의 실험 연구 이래로, 배열 안테나 기술 연구가 수백 MHz부터 마이크로파 대역의 Radar 위성 통신등의 전자파 응용 시스템으로 확대되고 있다. 간섭이나 방해를 억압하여 신호대 잡음비를 개선하는 연구 뿐만 아니라 간섭 환경에서 방향탐지, 고속 응답 성능 향상으로 이동성 제고, 디지털 기법등을 이용하여 어레이배치상의 제한을 극복하고, 대역 확산 신호 처리를 위한 광대역화등의 안테나 프로세서 연구 개발이 활발히 이루어지고 있다.⁽⁶⁾⁽⁹⁾

*大田機械廠

Daejeon Machine Dept.

論文番號: 89-51(接受1989. 6. 21)

본 연구에서는 배열 안테나 패턴에 Null을 30-75MHz 주파수 범위 VHF 대역에 적용 할 수 있도록 하고, 최근 개발 되고 있는 RF 신호 처리 회로 기능 소자를 사용하고, 수신 방해 신호 처리에 적합한 LMS(least mean square)⁽⁶⁾ 알고리즘을 이용하여, 안테나 프로세서 시스템을 설계하여 각종 방해 신호에 대하여 Null의 억압 효과를 구현한다.

II. 본 론

통신형 수신기에서 수신되는 신호중 정보신호(S)와 방해 신호(J)의 비가 수신 정보를 복조하는데 영향이 있으며, 동일 주파수에서 S/J마진이 3dB이하로 되면, 통신의 방해가 일어난다.

(6)

본 연구에서는 방해 신호를 상대적으로 억압하여 정보 신호를 얻을 수 있는 적응 안테나 프로세서(adaptive antenna processor)의 설계 제작을 한다.

II-1. 프로세서 시스템의구성

그림1에 두 안테나에 의한 적응 배열(adaptive array)의 안테나 프로세서 시스템 구성을 보인다. 주 안테나(M), 보조 안테나(A)에 들어오는 신호 E_1, E_2 들은 다음과 같이 나타낼 수 있다.

$t < 0$ 일때

$$E_1 = n_1 \dots\dots\dots (1)$$

$$E_2 = n_2 \dots\dots\dots (2)$$

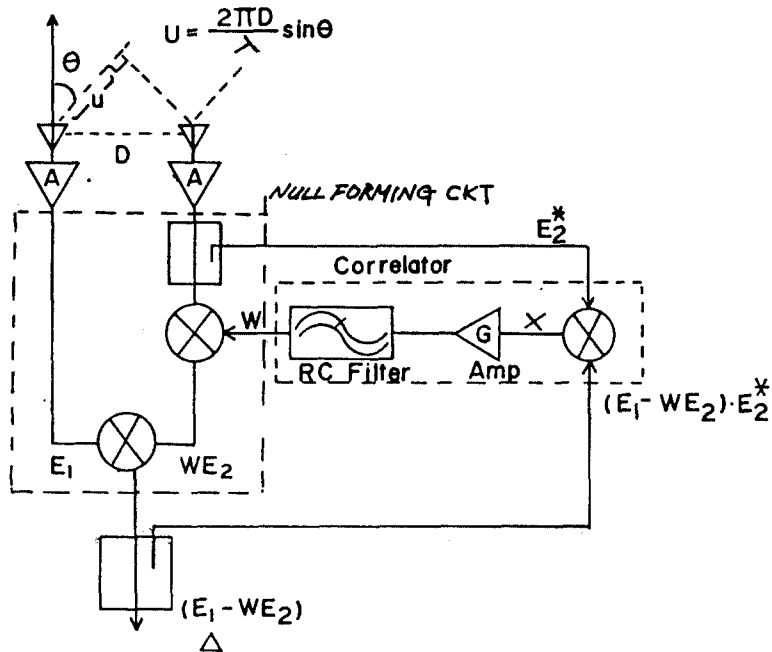


그림1. 두 안테나에 의한 적응 배열 프로세서 시스템의 구성

t>0일때

$$E_1 = n_1 + J_1 e^{j\omega t} \dots\dots\dots (3)$$

$$E_2 = n_2 + J_2 e^{j\omega t} \dots\dots\dots (4)$$

여기서 $u = \frac{2\pi d \sin \theta}{\lambda}$ 이다.

n_1, n_2 는 무선호 입력시 안테나 M,A의 잡음 출력이며, J_1, J_2 는 안테나 Boresight로 부터 θ 각을 이루는 방향에 존재하는 방해 신호의 입력들이다. 또한 방해 입력 신호는 협대역임을 가정한다.

방해 신호를 억압하는 관점에서 안테나 M으로 부터의 출력신호 E_1 은 안테나 A의 적응 가중치 (adaptive weight)된 출력 신호 WE_2 와 차로 되어(Δ 출력) 출력측에 나타 난다.

Cross Correlator는 그림1에서 혼합기, 증폭기와 필터로 구성된다. 그림4(a)에서는 1차, 2차 IF 주파수로 변환을 위한 국부 발진기와 1차, 2차IF 혼합기를 포함한다.

Correlator의 입출력간에서는 다음과 같은 관계 식이 성립 한다.

$$X = K(E_1 - WE_2)E_2^* \dots\dots\dots (5)$$

여기서 K는 멀티플라이어(multiplier)의 변환 상수이다.

RC 필터에 의한 X와 W는

$$\tau_0 \cdot \frac{dW}{dt} + W = GX \dots\dots\dots (6)$$

로 표시된다.

식(5)와 (6)에서

$$\tau_0 \cdot \frac{dW}{dt} + (1 + KG |E_2|^2)W = KG(E_1^* E_2) \dots\dots\dots (7)$$

이 되고, 이 식을 풀면

$$W = [w(0) - W(\infty)]e^{-\alpha t} + W(\infty) \dots\dots\dots (8)$$

여기서

$$W(\infty) = \frac{KG \overline{E_1^* E_2}}{1 + KG |E_2|^2} \dots\dots\dots (9)$$

$$\alpha = \frac{1 + KG |E_2|^2}{\tau_0} \dots\dots\dots (10)$$

$W(0)$ 는 $t=0$ 에서 W의 초기 전압이다. $W(\infty)$ 는 정상 상태(steady state)에서의 W값이다.

W의 식에서 $|E_2|^2$ 과 $\overline{E_1^* E_2}$ 는 멀티플라이어 출력 성분이 RC 필터를 지나는 동안 캐 회로 제한의 대역폭에 따라 적분 또는 평균되었음을 표시한다.

W_0 는 가중치 W의 최적값으로 정의 되고 프로세서 잡음 출력을 최소로 하는 값이 된다.

잡음 출력은 무선호 입력시의 잡음과 외부 간섭 잡음으로 구성되며 그림1에서와 같이 안테나 M의 잡음 신호에서 가중된 안테나 A의 잡음 신호를 빼 값이 된다. 프로세서의 출력 잡음 전압을 Y_n 이라하면, 최소로하고자 하는 Mean-Square 는

$$|Y_n|^2 = |E_1 - WE_2|^2 \dots\dots\dots (11)$$

이고, 식(11)를 최소로 하는 W의 최적 값은

$$W_0 = \frac{E_1^* E_2}{|E_2|^2} \dots\dots\dots (12)$$

이것이 외부 방해원의 방향으로 널(null)패턴을 허용하는 역 방향(retrodirective) 가중치 이다.

식(9)를 필터 평균값으로 가정하면, W_0 와 관련하여 Correlator의 정상 상태(steady-state) 출력은 다음과 같이 표시 된다.

$$W(\infty) = \frac{KG \overline{E_1^* E_2}}{1 + KG |E_2|^2} = \frac{KG |E_2|^2 W_0}{1 + KG |E_2|^2} \dots$$

$$(13)$$

따라서 $KG/E_2/2$ 가 충분히 클 경우 $W(\infty) = W_0$ 가 되어 정상 상태에서 프로세서 시스템의 잡음 출력을 최소로 하는 출력 특성을 유지하게 된다.

그림 1에서의 LMS 적응 루프의 예로 그림3(a)⁽⁶⁾에 안정한 단일 케환 회로를 보인다. 이 회로에 대한 방정식은

$$\tau_0 \frac{dV_0}{dt} + V_0 = \mu \epsilon = \mu(V_i - V_0) \dots (14)$$

이며, Step 입력, V_i 에 대한 출력, V_0 는

$$V_0 = [V_0(0) - \frac{\mu V_i}{1+\mu}] e^{-\alpha t} + \frac{\mu V_i}{1+\mu} \dots (15)$$

이고,
$$\alpha = \frac{1+\mu}{\tau_0} \dots (16)$$

윗 식들을 식(7),(8),(10),(13)과 비교하면, V_0 와 W , μ 와 $KG/E_2/2$, V_i 와 둘 사이에 직접적인 상호 관계가 있음을 알 수 있다.

이 관계들에 따라 그림 2의 적응 루프에 관한 등가 회로를 그림3(b)에 그렸고, 여기에서

$$W(\infty) = \frac{\mu}{1+\mu} \dots (17)$$

$$\alpha = \frac{1+\mu}{\tau_0} \dots (18)$$

$$\mu = KG/E_2/2 \dots (19)$$

이다.

그림2에서 부면, 최적값 W_0 를 입력 신호로 하고 출력의 최적 값에의 접근도는 제어 이득 μ 에 의존 한다.

$\mu \gg 1$ 이면 정상 상태(steady-state)에서의 W 는 W_0 에 일치한다.

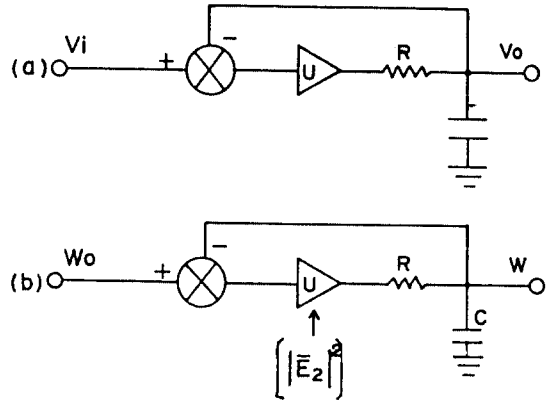


그림2. (a) 단일 케환 회로
(b) 단일 적응 루프 회로의 등가회로

II-2. 안테나 프로세서 시스템 설계

앞절의 구성에 의하여, Null Forming, Heterodyning, Correlator 및 Loop Filter 등의 기능 블록으로 구성하여 그림4(a)에서와 같이 안테나 프로세서를 설계한다.

설계 목표는 프로세서 입력에 4분 파장 안테나를 2소자 어레이로 구성하고 하나의 방해 신호를 억압하여 프로세서스 Null을 얻도록 하는데 있다⁽⁶⁾.

그림1의 Null Forming 회로를 실현함에 있어 그림4(a)에서는 A 안테나와 연결된 Quadrature Hybrid 회로⁽⁶⁾는 I-Q성분으로 Retrodirective Beam의 위상 Weights를 제어하고 M 안테나의 감쇄기는 진폭 Weight를 조절하여 Null Forming 벡터가 되도록 그림4(b)와 같이 구현 한다. 그림 4의 개념도를 간단히 설명하면 다음과 같다.

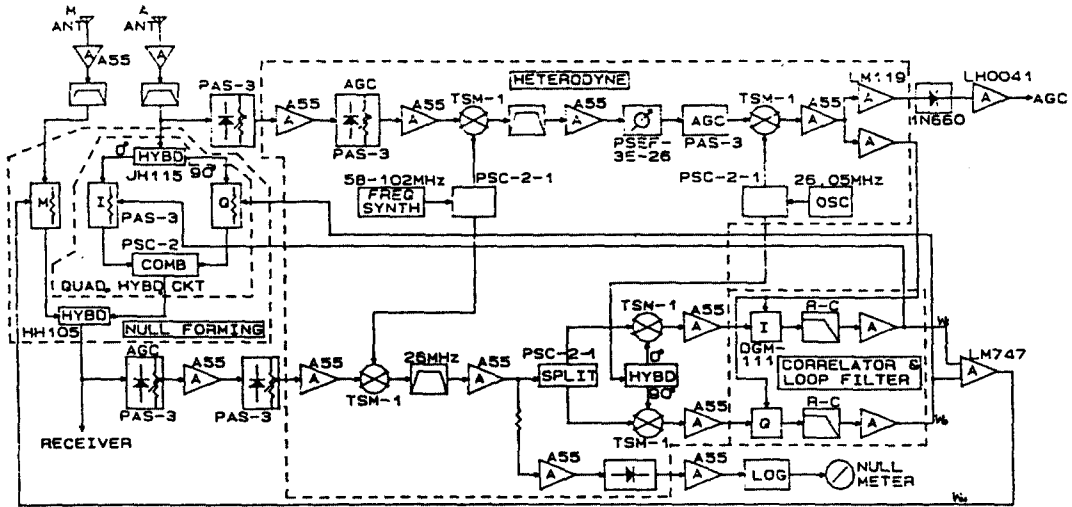
방해 신호(30-75MHz) 수신에 있어 2중 Heterodyne 방식 설계로 2채널을 구성한다. 하나의 채널은 A 안테나 신호를 Correlator에 Limitter를 거쳐 식(4)에 해당하는 기준 신호를 인가 하고, 다른 채널은 Null Forming회로 출력단에서 식(5)의 $E_1 - WE_2$ 에 해당하는 Feed Back 신호를 I-Q Correlator에 공급한다. 따라서 식(5)(6)

에 의하여, 그림4(a)의 Correlator와 R-C Loop Filter는 식(7)-(10)에 의해 정해지는 식(12)에서의 W_0 에 해당하는 W_i, W_q, W_m 의 제어 성분을 Null Forming 회로에 공급한다.

식(14)에 의한 폐회로 캐환 제어 루프를 형성하여 그림4(b)에서 Retrodirective Weights의

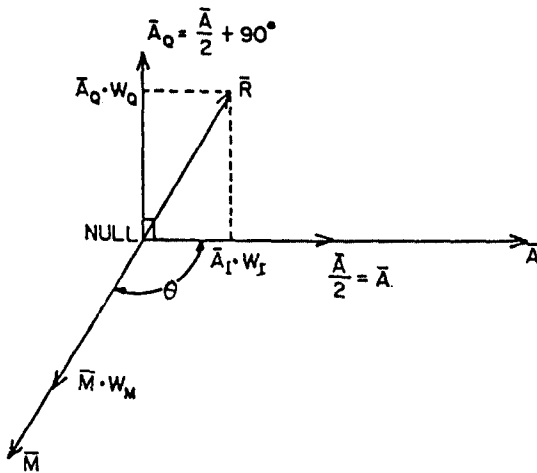
진폭과 위상을 방해 신호에 고착(lock)하고, 최소화 과정을 식(13)에 의한 Null을 얻는다.

AGC는 Pin Diode Attenuator를 사용하여 광대역 동특성을 개선하고 기준 신호에 Limiter를 삽입하여 동특성 범위를 0 dBm-100dBm로 확장 하였다.



F204. (a) ANT PROCESSOR BLOCK DIAGRAM

(a) 안테나 프로세서 세부 구성도



(b) 방해 신호에 대한 Retrodirective Beam 형성 Vector 도

그림4

신호 처리 소자는 최근 보급 되고 있는 광대역 VHF 신호 처리용 기능 블록을 설계에 도입 하였으며⁽⁷⁾⁽¹⁰⁾⁽¹¹⁾, Null Forming 회로에 Power Splitter, Hybrid Coupler, Attenuator, Combiner 등을 조합 사용하였고, Closed Loop 구성에 사용되는 Heterodyne 소자는 Wide Band Amp., Double Bal-Mixer, VHF Synthesizer, X-tal OSC Correlator로 설계 하였다. 그림 9는 설계 제작 완료된 하드웨어 모듈과 프로세서의 외관 사진이다.

III. 실험 및 결과

III-1. 방해 신호 억압

동일 주파수 방해 신호 J와 정보 신호 S를 안테나 프로세서가 동시 수신하는 신호 환경을 그림 5와 같이 실험 구성을 한다.

안테나 시뮬레이션에서 J와 S 신호를 도래 방향의 공간적 입사각 차이를 Phase Shifter로 조정하여 50°를 이루게하여 실험한다. 방해 신호의 종류는 CW파, FM파, AM파를 사용하고 정보 신호는 FM파로 사용한다. 안테나 프로세서의 동 특성 범위 100dB의 중간 점에서의 프로세서 응답 특성 실험을 수행한다. 실험의 계측은 안테나 프로세서가 Null Forming의 과도 현상이 지난 정상 상태하에서 측정하였으며, 측정 결과는 표1과 같다.

스펙트럼 분기에서의 그림 6은 방해 신호CW파를 -10dBm으로 주입 하였을 때 관측된 방해 신호는 -45dBm이었다. 이때 프로세서 억압도는 35dB로 관측 된다.

그림7(a)는 CW 방해 신호와 FM 정보 신호를 동시 주입한 결과 20dB가 높은 방해 신호에 방해되어 정보 신호가 방해된 상태가 관측 된다. 그림7(b)는 프로세서를 거쳐서 방해 신호가 억압된후 FM 정보 신호가 복원되어 35dB의 억압 효과를 보이고 있다. 그림8(a)는 정보 신호보다 20dB가 높은 FM변조(50KHz 편이) 방해 신호에 의하여 FM 정보 신호가 방해 되었을 때의 그림이고 그림8(b)는 방해 신호가 억압되어 정보 FM신호가 복원된 상태를 나타내고 있다.

실제 구현된 안테나 프로세서는 30-75MHz 주파수 범위에서 표1의 결과에서 35dB의 억압 효과를 보이고 있으며, 기연구 보고⁽⁴⁾되어진 UHF MW대역의 실험 수준과 동일한 결과를 얻었다.

표 1 방해신호 감쇄능력

* 정보신호입력 : -60dBm
* J/S : 20dB

목표 성능	주파수 (MHz)	시 험 조 건			J/S (dB)	신호 감쇄 능력				변 조 조 건
		방 해 신 호		정보신호 (S)		목표성능(dB)		측정치(dB)		
		변조율율	크기(dBm)			J	S	J	S	
방해신호를 30dB 이상 감쇄가능해야 한다.	30	C. W	-40	1 KHz FM톤변조 deviation 8 KHz	20	30 이상	4 이하	36	2	정보신호는 1KHz FM톤 변조
	40							36	0.5	
	50							36	0.5	
	60							35	0.5	
	75							35	0.5	
	30	FM (100KHz B. W) 400Hz	-40	"	20	30 이상	4 이하	36	2	정보신호는 1KHz FM톤 변조 방해신호는 400Hz톤 변조
	40							36	0.5	
	50							35	0.5	
	60							35	0.5	
	75							34	0.5	
	30	FM (100KHz B. W) 잡음변조	-40	"	20	30 이상	4 이하	36	2	정보신호는 1KHz FM톤 변조 방해신호는 잡음변조
	40							35	0.5	
	50							36	0.5	
	60							35	0.5	
	75							34	0.5	
	30	AM (100% 변조)	-40	"	20	30 이상	4 이하	35	2	정보신호는 1KHz FM톤 변조 방해신호는 400Hz톤 변조
40	35							0.5		
50	35							0.5		
60	35							0.5		
75	35							0.5		

* 위상차는 50°로 설정한다.

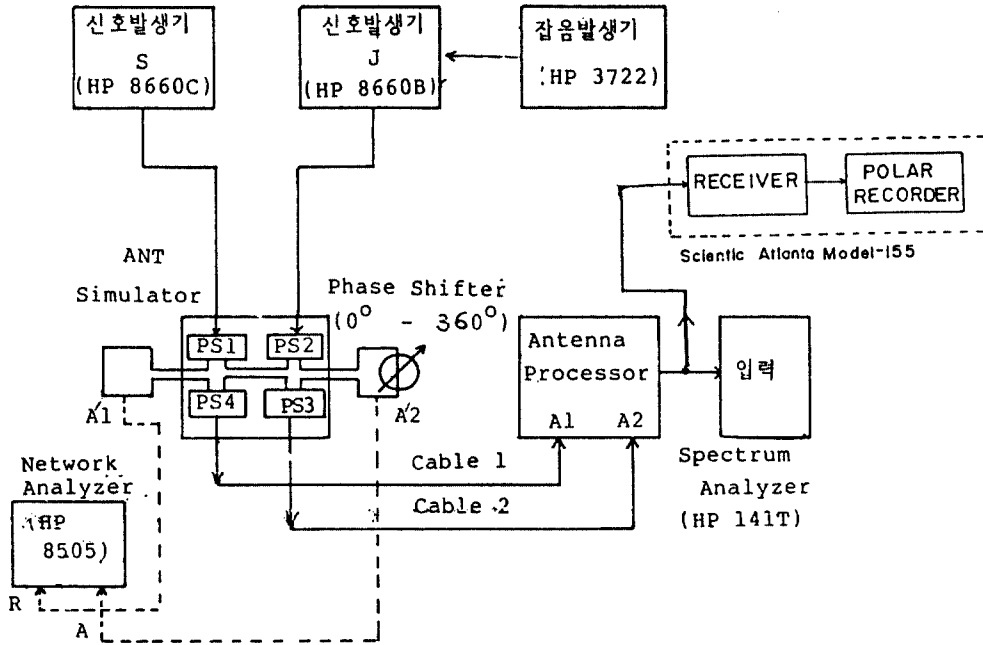
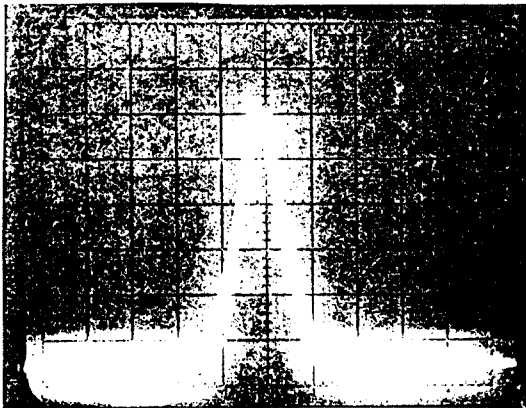
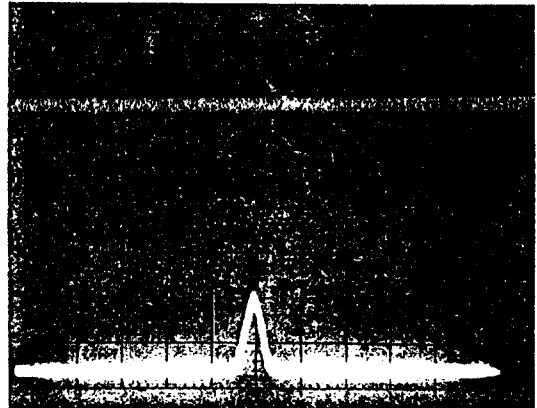


그림5. 방해 신호 감쇄 능력, 제거 가능한 방해 신호 종류 실험 구성도



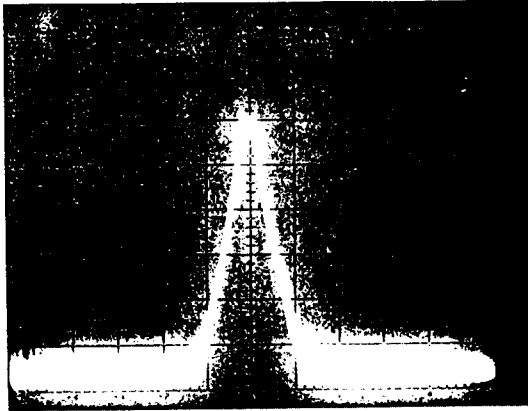
(a) 방해신호 제거전



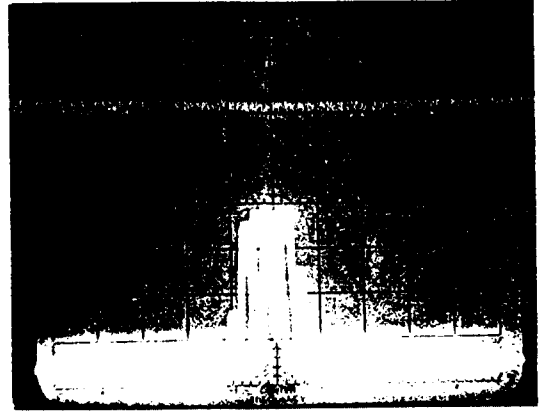
(b) 방해 신호 제거후

REF: -10dBm
 BW: 10KHz
 Scan Width /
 Division: 50KHz
 정보신호: 없음
 방해신호: CW

그림 6. CW 방해 및 감쇄후 파워스펙트럼의 예1



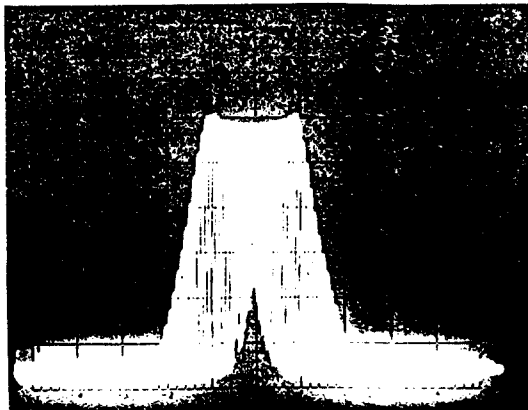
(a) 방해 신호 제거전



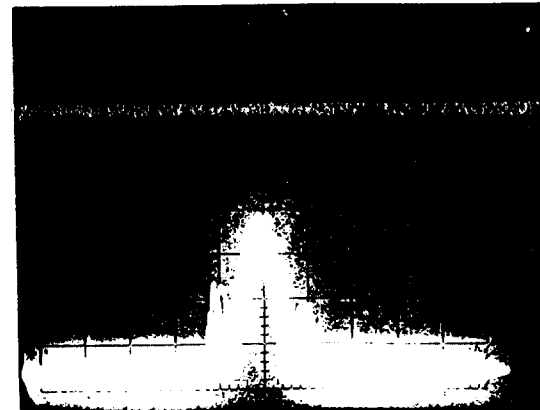
(b) 방해 신호 제거후

REF: -10dBm
BW: 10KHz
Scan Width /
Division: 50KHz
정보신호: FM, -50dBm
방해신호: CW -30dBm

그림7 CW 방해 및 감쇄후 파워 스펙트럼의 예 2



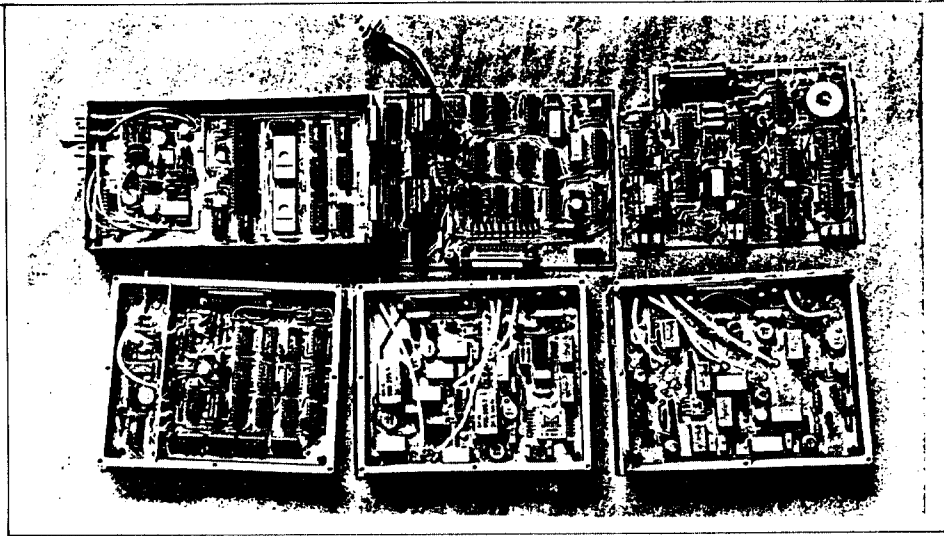
(a) 방해 신호 제거전



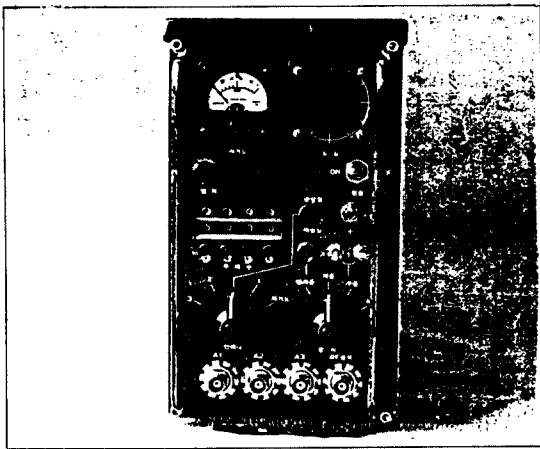
(b) 방해 신호 제거후

REF: -10dBm
BW: 10KHz
Scan Width /
Division: 50KHz
정보신호: FM, -50dBm
Diviation: 7KHz
방해신호: FM, -30dBm
Diviation: 50KHz

그림8 FM 방해 및 감쇄후 파워 스펙트럼의 예



(a) 설계 제작된 안테나 프로세서 모듈



(b) 안테나 프로세서 시스템사진

그림9

III-2. 신호 위상차

그림 5에서 안테나 프로세서 출력에 Polar Plotter(S.A 사 Model-155)를 연동하여, 두신호 간에 위상차를 Polar Recording 한다.

신호 환경은 J/S 20dB 정보 신호-60dBm, 주파수 범위 30-75MHz이며, 안테나 어레이 축에 ENDFIRE로 방사 신호를 입사하고 정보 신호와 방해 신호 위상차를 0-360°로 변화 시키면서 측정 기록한다.

결과(표2)

1/4 파장 간격의 2소자 수직 안테나에 ENDFIRE 로 입사된 방해 신호는 35dB억압이 이루어 졌다.

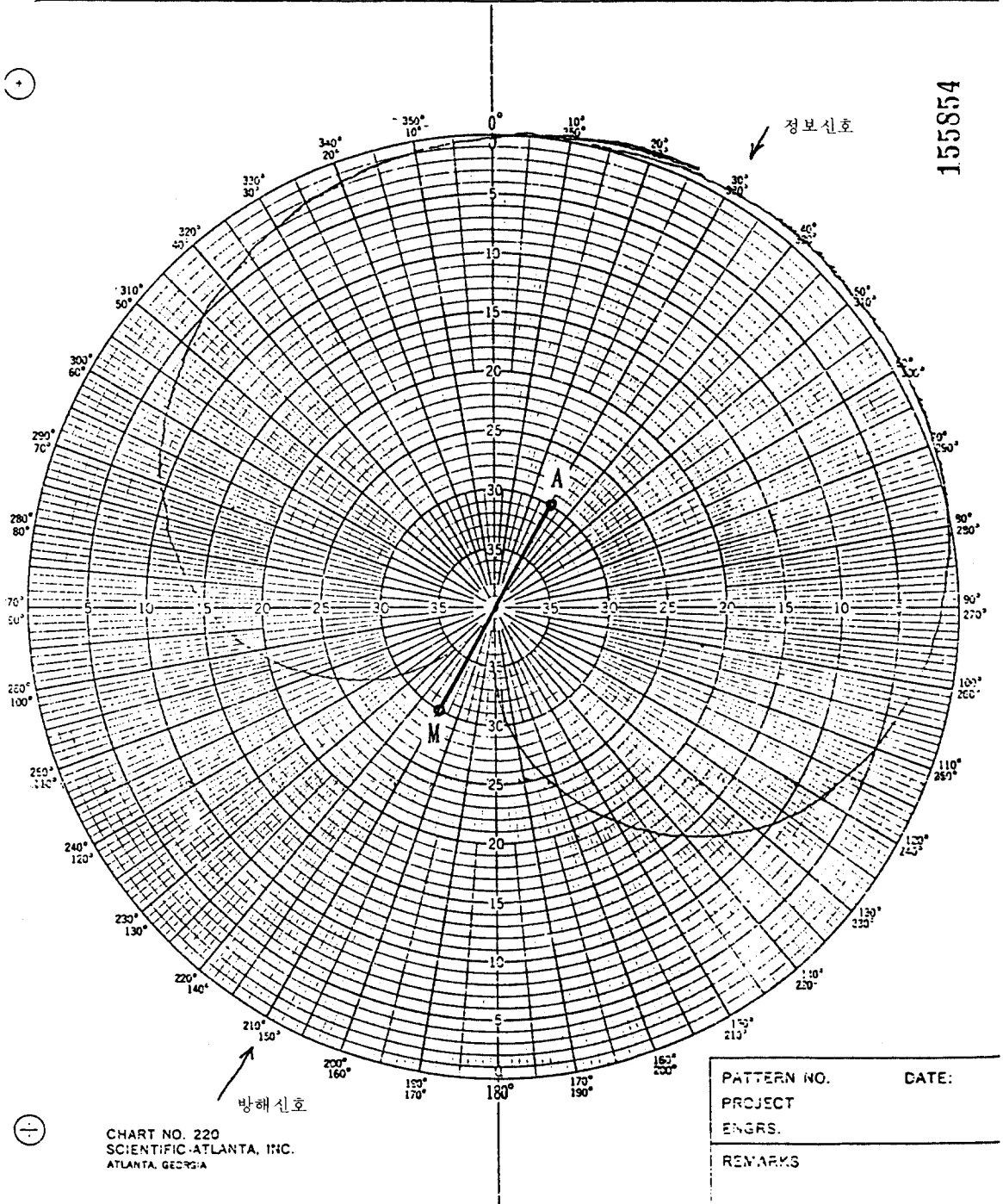
방해 신호 입사축의 $\pm 110^\circ$ 구간에서 정보 신호는 표2와 같은 변화 감쇄(-38--3dB)를 보였으며, 나머지 위상차 구간에서는 3dB의 변화를 나타냈다.

표1과 표2에서 정보 신호 측정 차이는 표2의 Polar Plotter의 측정 오차($\pm 1.5dB$)에 기인된 것이다.

IV. 결 론

본 논문에서는 30-75MHz의 VHF 범위에서 강한 방해 신호에 대하여 ENDFIRE로 입사시킬 때 35dB를 억압 할 수 있는 안테나 프로세서 시스템 실현에 대하여 연구하였다. 제안된 프로세서는 아날로그 신호처리방식으로 접근하였으며, 사용된 회로를 Functional Block으로 시스템을 구성 설계를 하여 광대역 VHF에서

표 2



안정된 성능을 얻을 수 있었다.

VHF 대역에서도 안테나 프로세서의 성능 수준이 UHF 대, M/W 대역에서 연구 보고된 성능이 구현될 수 있음을 보였다. 본 연구는 VHF 신호 처리 수단의 기초 자료로서 활용이 기대된다.

VHF 대역의 복잡한 통신망을 고려할 때, 보다 시스템의 실용성을 높이기 위하여 다중방해 신호처리 능력을 갖는 안테나 프로세서가 계속 연구되어야 할 것이다.

참 고 문 헌

1. W.F. Gabriel, "Adaptive Arrays-an Introduction", Proc. of IEEE, Vol. 64, No. 2, pp.239-247, Feb. 1976.
2. S.P. Applebaum, "Adaptive Arrays", IEEE Trans. on Ant. & Prop., Vol. Ap-24, No.5, pp.585-598, Sep. 1976.
3. B.Widrow & J.M. McCool, "Comparison fo Adaptive Algorithms Based on the Methods of Streepest Descent and Random Search", IEEE Trans. on Ant. & Prop., vol. Ap-24, No.5, pp.615-637, Sep.1976.
4. C.L. Zahm, "Application of Adaptive Arrays to Suppress Strong Jammers in the Presence of Weak Signals", IEEE Trans. on Aero & Elec. Sys., Vol. AES-9, No.2, March, pp.239-247, 1973.
5. R.T. Compton, et. al, "Adaptive Arrays for Communication Systems: An Overview of Research at the Ohio State University, "IEEE Trans. on Ant. & Prop., Vol. AP-24, No.5, Sep. 1976.
6. R.A. Moningo & T.W. Miller, "Introduction to Adaptive Arrays," John Willey & Sons, pp.24-238, 1980.
7. Watkins & Johnsons Inc., "RF and Microwave Component Design's Handbook", pp.36-609, 1988.
8. US Army, "MIL-Specification of Radio Set AN / VRC-12, 1977.
9. D.A. Sweeney, "Adaptive Array Trade Offs for Existing Airbone UHF Radio", IEEE NAECON Vol. 1 of 3 Volumes pp. 50-57, 1979.
10. Adams Russel ANZAC Division, "RF and Microwave Components Catalog Vector Modulator 200-400 MHz PM-112, pp.382-383, 1984.
11. Mini-Circuits Lab., "RF / IF Signal Processing Guide Handbook" pp.17-28, pp.52-62, 1986.



吳圭彰(Kyoo Chang OH) 正會員
1942年10月14日生
1965年:仁荷大學校 電子工學科 卒業
1981年:仁荷大學校 大學院 電子工學科
卒業, 工學碩士
1972年~現在:大田機械廠 責任研究院