



새時代를 여는 新素材

유 전 재 료

—세라믹 커패시터—

Dielectric Materials

—Ceramic Capacitors—

강 원 구

한국전력공사 기술연구원 배전연구실·박사

6월호에 게재된 압전재료와 투명재료에 이어 본 기술에서는 유전재료를 다루고자 한다.

1. 서 론

1950년대 이전에는 유전재료의 주성분으로서 Rutile(TiO_2)이 사용되어 왔으나, 전기적인 특성에 비해 비유전율(K)이 낮아 사용이 제한되었다.

그 이후 $BaTiO_3$ 계 강유전체가 개발되어 많은 진전이 이루어지게 되었다.

그러나 주성분 $BaTiO_3$ 만으로는 만족할만한 전기적 특성을 얻을 수 없으므로 여러가지 산화물들이 특성을 향상시키기 위해 첨가되며, 첨가제로는 MnO_2 , CoO , MgO , La_2O_3 , Bi_2O_3 등이 있다.

근래에 들어 연간 60억개 이상의 세라믹 커패시터가 사용되고 있으며, 그 중의 절반이 단층

원판 커패시터 (Single Layer Disc Capacitors)이고, 나머지는 다층 (적층) 커패시터 (Multilayer Capacitors)이다.

현대 전자장비의 소형화 추세에 따라 주요 전자부품인 커패시터의 소형화는 당연한 과제이다.

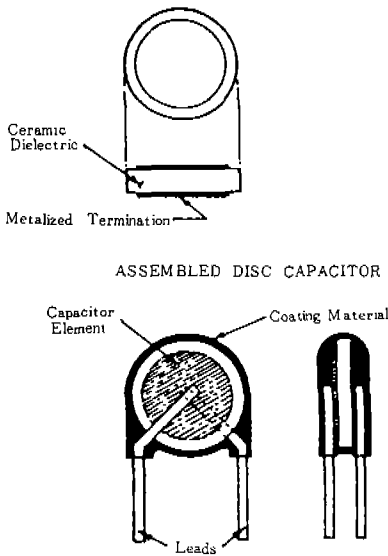
이에 발맞추어 단층 커패시터를 개량한 적층 커패시터 (MLC)에 대한 연구가 활발히 진행되고 있다.

적층 커패시터는 단층을 병렬로 적층하여 총 정전용량을 높여 부피효율 (Volumetric Efficiency), 즉 단위 부피당 정전용량을 증가시키는 방법이다.

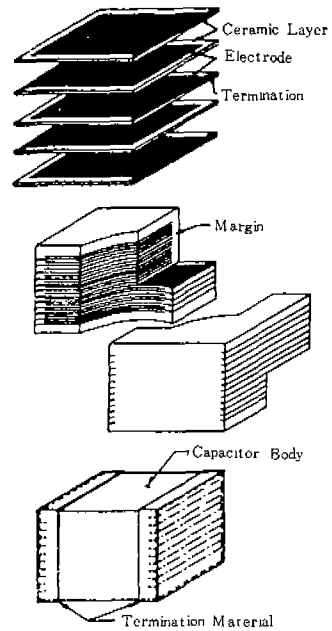
본 기술에서는 이러한 세라믹 커패시터들에 관해 설명하고자 한다.

2. 본 론

그림1과 그림2는 각각 단층 원형 커패시터



<그림 1>



<그림 2>

와 적층 커패시터 (MLC)의 구조이다. 원형 커패시터는 최대 정전용량을 제한시키지만, MLC는 층수에 비례하여 최대 정전용량을 높일 수 있다.

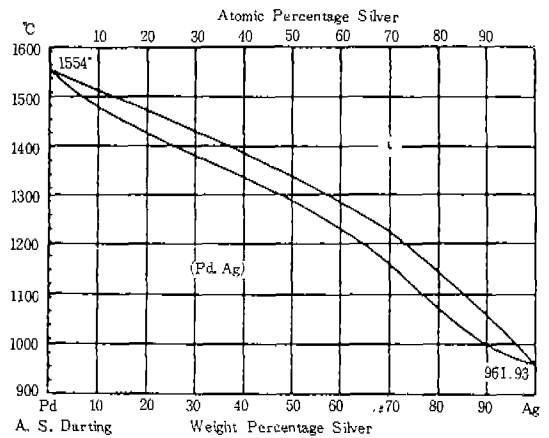
가. 내부 전극재료

MLC를 제조하는데 있어서 전극재료는 Sintering 후에도 변하지 않고, 세라믹 내부로 확산하거나 또한 세라믹과 반응하지 않는 도전막이어야 한다.

초기에 사용된 전극재료는 Palladium (Pd) 이었는데, 이것은 Film을 쉽게 형성할 수 있는 장점을 갖고 있지만 Sintering 하는 동안 감소되며 870℃ 이하로 냉각하면 세라믹과 반응하면서 표면이 재산화 되는 경향이 있다.

즉 Pd는 약 1%이상의 Pb나 Bi를 포함하는 세라믹과 반응하는 경향이 있다.

따라서 Au와 Pt를 포함한 합금전극이 그 때



<그림 3>

사용된다.

그림 3은 Ag-Pd의 상도이다.

Pd의 조성이 높을수록 용점이 높으며 Ag의 조성이 높을수록 용점이 낮아지고 있다.

보통 낮은 소성온도인 1150°C에서 유전체를 제조하려면 Ag의 조성이 높아야 된다. 일반적으로 70%Ag와 30% Pd가 사용되고 있다.

또한 기본금속 전극(Base Metal Electrode)을 사용하게 되면 전극 가격을 훨씬 감소시킬 수 있으며, 이 금속재료로서 니켈이 주로 사용되고 있다.

니켈의 용점은 1453°C이며 이것은 구리보다 400°C나 더 높다.

니켈의 산화 엔탈피는 고용점을 갖는 다른 금속(Co, Fe, Cr)의 엔탈피보다 더 Negative 이다. Co, Fe, Cr과 같은 금속은 적층 커패시터를 Sintering 하기 위해 필요한 온도에서 공기중 분위기에서 가열하게 되면 완전히 산화된다.

그러나 기본 금속 전극의 산화는 커패시터가 낮은 산소분위기에서 Sintering 된다면 막을 수 있다.

분위기용으로서 H₂, Co, CH₄와 같은 환원 가스로 혼합된 불활성 기체(N₂, Ar)를 이용한다.

나. 적층 커패시터(MLC) 특성

적층 커패시터 세라믹은 온도 특성에 따라, 온도 보상용계(NPO), Intermediate K계(X 7R, BX), 고유전율계(Z 5 U, Z 5 V) B·L(Boundary Layers)계 등으로 구분할 수 있다.

이들에 대한 특성은 표 1 과 그림 4 에 나타나 있다.

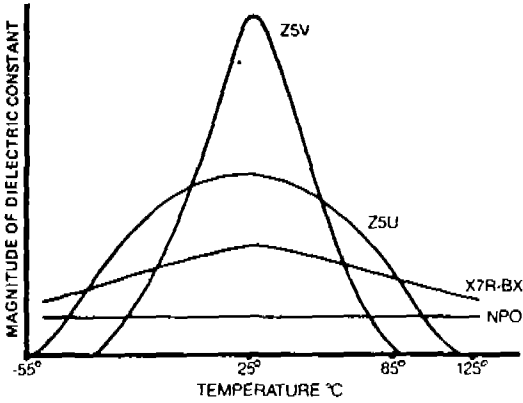
(1) 온도 보상용계(NPO)

5 - 50% BaTiO₃를 함유하고 있으며, 온도계수는 30의 유전상수를 가진 +150 [ppm/°C]에서부터 수백의 유전상수를 가진 -2200 [ppm/°C]까지의 범위를 갖고 있다.

초창기에는 Positive와 Negative 온도계수를 갖는 산화물(예 : BaTiO₃, CaTiO₃, SrTiO₃)이 요구하는 온도특성을 얻기 위해 혼합 사용되어

〈표 1〉

Designation	Class	Temperature range (°C)	Temp-cap change	Dielectric constants up to	BaTiO ₃ content (%)	Other ingredients	Grain size (μm)
Temperature compensating	1	-55 to +125					
NPO			±30 ppm	75	10-50	CaTiO ₃ , TiO ₂ , rare earth oxides, etc.	≥ 1
Intermediate K	2	-55 to +125					
BX, X7R			±15%	3000	90-98	Donor dopants, sintering aids	≥ 1
High K	2	+10 to +85					
Z5U			+22-56%	8000	80-94	Curie point shifters, electrical dopants, sintering aids	3-20
Z5V			+22-82%	18000	80-94		



〈그림 4〉

왔으나 요즘 들어 인기를 끌고 있는 물질은 NP O이다.

이것은 ± 30 (ppm/°C)의 온도계수를 가지며 정전용량은 $-55^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 의 범위 및 전압에 안정한 특성을 보인다. 현재 NPO는 Sm, Nd 및 희토류계의 산화물을 포함하고 있으며, 70 이상의 유전상수를 갖고 있다.

(2) Intermediate K계 (X 7 R, BX)

80~97% BaTiO₃를 함유한 조성으로 항상 도너로 도핑(Doping)되며 2 μm 미만의 Grain Size로 Sintering된 조성이다.

유전상수는 15%미만으로 $-55^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 온도에서 변화한다.

온도 안정성에 기인하는 요인으로서, 작은 Grain 내부에 존재하고 있는 도핑 물질의 고용 한계에 의존한다.

이 Intermediate K계는 작은 양의 CaTiO₃ 및 희토류계 원소를 첨가물로 갖고 있다. 첨가물은 상온이하에서 유전상수 손실을 억제하도록 돕는다.

(3) 고유전율계 (Z 5 U, Z 5 V)

이 계는 상대적으로 큰 Grain Size를 갖는 균일한 BaTiO₃ 조성물질이다.

유전상수를 높게하는 물질은 Curie온도를 상온으로 이동시키는 등가 용질(Isovalent Solute)을 첨가함으로써 이루어지며 보통 CaTiO₃가 많이 사용되고 있다.

Z 5 U는 상온에서의 유전상수가 8000 이상을 보이고 있다 (85°C에서 50%까지의 정전용량 손실을 갖고 있음)

또한 Z 5 V는 최대 유전상수를 얻기위해 고안된 균일한 유전체이다.

85°C에서 82%의 정전용량 손실을 갖으며, 상온에서 15,000이상의 유전상수를 갖기 위해서는 BaTiO₃계에 CaZrO₂보다 SrTiO₃를 치환시키면 효과적이다.

또한 고 유전율계 커패시터를 얻기 위해 Ba-TiO₃가 전혀 포함되지 않은 다른 물질이 최근에 개발되고 있다.

Relaxor라고 불리는 이 물질은 Lead Iron Tungstates와 Niobates를 포함하며 1000°C나 그 이하 온도에서 소성된다.

(4) B·L계

1951년 Haaiyman에 의해 입계(Grain Boundary)를 이용한 BaTiO₃계 PTCR이 개발된 이래 입계에 대한 관심이 높아지게 되었다. “커패시터에 관해” 입계를 이용한 B·L 커패시터는 Glaister에 의해 1961년에 제작되었다. 일반적으로 사용되는 B·L 커패시터는 크게 다음과 같이 두 종류로 나뉘어진다.

① External Barrier 커패시터: BaTiO₃를 함유한 조성으로 환원에 의해 반도체화 한 다음 세라믹의 외부표면을 외부에서 인가한 Glass Frit와 반응시킴으로써나 재 산화함으로써 얇은 절연층으로 변환시키게 한다. 3 {UF/inch²}까지의 저 전압 디바이스가 이런 형태로 제작될 수

있다.

② Internal Barrier 커패시터 : BaTiO₃와 마찬가지로 종종 SrTiO₃가 사용된다.

이 커패시터는 낮은 수준의 도너 도핑으로서 반도체화하는데 원리는 어셉터 도펀트가 Grain 경계내에 있게 되며, 결과적으로 세라믹은 고저항의 P-N Junction을 이루게 되고, 정전용량이 높게 되어 세라믹으로 하여금 높은 유전상수를 갖게 하여 준다.

다. 세라믹 커패시터 재료

세라믹 커패시터 재료로는 순수한 BaTiO₃ 재료와 BaTiO₃에 여러가지 불순물을 첨가시킨 재료 및 CaTiO₃, SrTiO₃ 등으로 구분된다. 본 기술에서는 이들에 관한 기본적인 물성을 고찰하고자 한다.

(1) BaTiO₃

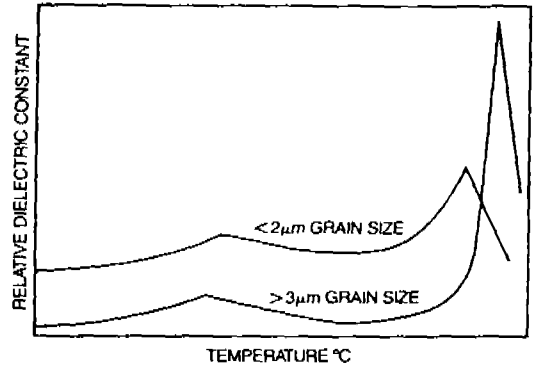
BaTiO₃ 세라믹은 항상 약 1,100°C 온도에서, BaCO₃와 TiO₂를 반응시켜 만들어진다.

이 세라믹의 Ba/Ti비율, 순도, 입도등을 제어함에 따라 소성된 시편에서의 미세구조(Microstructure) 및 유전적 성질을 변화시킬 수 있다. BaTiO₃ 세라믹을 120°C 이하로 냉각시키면 Unit Cell은 Tetragonal 형태로 바뀌게 되며 c축 방향으로 Dipole Charge를 발생하게 한다.

발생된 Dipole Charge로 인하여 세라믹 내부에는 응력이 생기게 되는데, 만약 Grain Size가 3 μm 이상이면 90° Domain Wall의 형성이 쉽게 된다. 이 Domain Wall은 발생된 응력을 경감시키려는 경향이 있다.

Grain Size가 1.5 μm 이하로 되면 90° Domain Wall은 형성되지 않는다.

90° Domain Wall이 없으면 세라믹은 응력이 작용되어 유전상수가 2500~3500까지 상승하게 된다.



(그림 5)

그림 5는 순수한 BaTiO₃ 세라믹의 온도에 따른 유전상수를 Grain Size가 2 μm 이하일 때와 3 μm 이상일 때 측정된 것이다.

그림에 나타났듯이 BaTiO₃의 유전상수는 130°C 근처에서 최대의 Peak를 갖는다. 이 온도가 Curie 온도이며, 다소 작은 Peak는 Tetragonal-Orthorhombic 상변이에서 발생되며 또한 Orthorhombic-Rhombohedral 상변이에서 발생된다. 이 상변이 온도는 각각 약 17°C 및 -70°C이다.

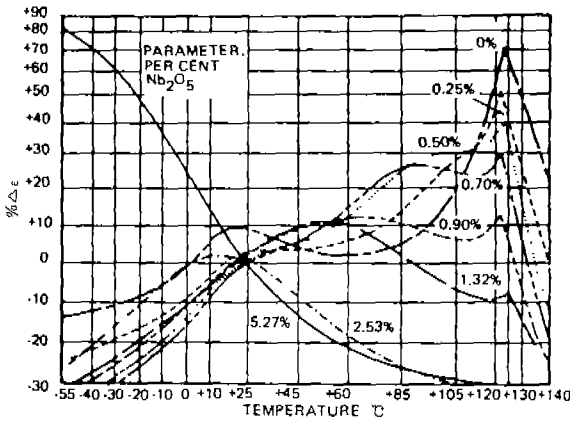
Tetragonal 구조는 상온에서 안정하며, 강유전성질을 갖는다. 강유전체는 전계를 인가하고 제거한 후에도 잔류분극이 남아 있으며 항전계가 높다. 커패시터로 응용하기 위해서는 Hysteresis 손실을 최소화 하여 손실전류를 억제해야 한다.

Hysteresis Loop의 폭이 크면 유전손실이 증가하기 때문이다.

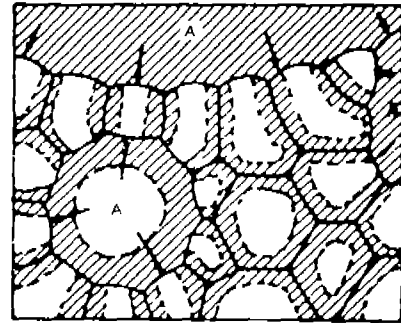
(2) BaTiO₃ Solid Solution

커패시터 응용을 위해서는 유전상수가 온도변화에 민감하지 않아야 한다.

온도에 안정한 커패시터를 제조하기 위해 BaTiO₃에 다른 원소를 첨가하는데 이들에 대해 고찰하면 다음과 같다.



〈그림 6〉



〈그림 7〉

억제시킨다.

그림 6은 온도에 따른 소성된 세라믹의 유전 상수변화이다.

그림에 나타났듯이 2개의 유전상수 Peak가 존재하게 되는데, 하나는 도핑되지 않은 Grain Core에 기인된 것이며, 다른 하나는 많이 도핑된 Grain Growth 영역에 따른 것이다.

일반적으로 소성된 세라믹은 최초의 Grain Core 영역에 매우 낮은 Donor 농도를 갖지만 Grain Growth가 발생하는 Core를 둘러싼 영역에 상당한 Dopant가 고용되어 있다. 그림 7은 이것을 나타내 주고 있다.

② Base Metal Electrode 커패시터 조성 : 니켈과 같은 금속을 사용한 MLC는 Sintering 하는 동안 산소 분압이 낮은 조건을 유지한다. 이러한 Sintering 조건은 산소 Vacancy를 형성시키며, Sintering를 지배하는 산소의 확산을 크게 증가시킨다.

일반적으로 낮은 산소 분압으로 소성하면 결정구조내에 존재한 산소가 빼앗겨 Vacancy가 형성되며, 이것은 N-Type 도전성을 갖는다. 또한 N-Type 도전성은 Ti⁴⁺를 3가 이온으로 치환시켜 실현할 수 있다.

산소의 손실을 보상하기 위해 Mg, Ni, Mn과 같은 낮은 이온가를 Ti⁴⁺대신 치환시켜 N-Type

① Conventional Unfluxed Compositions :

BaTiO₃ Perovskite 구조에 Ba⁺² 대신 Sr⁺², Ti⁴⁺ 대신 Zr⁴⁺와 같은 등가이온을 치환시키면 고용범위를 상당히 높일 수 있으며 이들에 치환은 대부분 Curie온도를 저온쪽으로 이동시킨다.

예를 들면 Z5U는 상온아래에서 유전 상수의 Peak를 가지도록 한 조성이다.

이 조성은 3 μm 이상의 Grain Size를 갖고 있으며, 약 15mol% CaZrO₃를 포함한 BaTiO₃로 되어 있다. ZrO₂는 Curie온도를 낮은 온도로 이동시켜 유전상수를 증가시키는 역할을 하며 또한 3개의 결정 상변이점을 상온에 가깝게 모아도록 하여준다. Ca는 유전상수의 Peak치가 너무 날카롭지 않게 하여준다.

커패시터로 응용을 위한 조성으로서 Intermediate K계 (X7R, BX)가 있다. 이 조성은 -55 ~ 125°C까지의 온도에서 유전상수가 15% 이상 변화하지 않는다.

이 계는 Ti⁴⁺대신 Nb⁵⁺, Ba⁺²대신 Nd⁺³를 치환시키는데 원래의 이온보다 높은 Charge를 갖는 Doner이온을 약 1%나 2%이상의 농도로 치환시키면 Sintering 하는 동안 Grain Growth를

도전성 증가를 막을 수 있다.

③ Barrier Layer 커패시터 조성 : B-L 커패시터는 원판이나 관모양으로 만들어 저전압용으로 이용되어 왔다.

최근에 들어 B-L 커패시터는 MLC로 응용하도록 가능해졌으며, 이는 높은 유전상수를 갖고 있기 때문이다. B-L 커패시터는 BaTiO₃를 기반으로한 조성으로 공기중에서 Sintering 하여 제조한다.

세라믹 표면의 B-L 조성은 Fine Grain (1~2 μm)을 유지하기 위해 희토류 산화물로 도핑시키며, 제조 순서는 N₂, H₂ 혼합 기체에서 환원에 의한 반도체화 하여 높은 전도성 (≤10Ω-cm)을 만든 다음 공기중에서 900°C에서 소성하여 표면 Ag 전극에 얇은 절연층을 형성시켜 만든다. 또 다른 형태의 B-L 커패시터는 Grain Boundary (입계)를 따라 얇은 절연층을 형성시키며 도전성이 높은 Grain을 갖도록 설계하는 것이다.

100,000만큼 큰 유전상수를 갖도록 BaTiO₃를 기반으로 여러가지 불순물이 첨가되는데, 15 mol%의 TiO₂를 SnO₂로 치환시키면 Curie Peak치를 상온에 가깝게 이동시킬 수 있다. 이 세라믹은 SnO₂ 치환 이외에 Sb₂O₃와 CuO로 더 도핑시키며, 과잉 TiO₂를 또한 넣어 준다. 이 TiO₂는 50 μm 이상의 큰 Grain을 얻기위해 사용되고 있다.

Sb₂O₃는 Grain 내부로 들어가 반도체적 행동을 하도록 도와주며 CuO는 B-L의 절연을 생성시키는데, Grain 경계에 집중적으로 모여 Sb₂O₃의 효과를 보상해 준다.

④ Special 커패시터 조성 : SrTiO₃ 세라믹은 유전손실이 전압, 주파수 및 온도에 대해 BaTiO₃ 세라믹에 비해 안정한 특성을 가지고 있다. 따라서 최근들어 SrTiO₃계 B-L 커패시터 (SBL)가 활발히 연구되고 있다.

SrTiO₃는 Cubic Perovskite 구조를 가지며 상온에서는 약 320의 유전상수를 가지나 온도를 감소시키기에 따라 유전상수는 증가하며 0 °K에서 약 20,000의 값을 갖는다. SrTiO₃계 조성은 고압용 커패시터로 사용되어 왔는데 예를 들면 (1-x) (Sr_{0.5}Pb_{0.25}Ca_{0.25})TiO₃+x (Bi₂O₃·3TiO₃)에서 x=0.043으로 Sintering한 세라믹은 약 2,000에 가까운 유전상수를 갖는 것으로 발견되었다. 이 세라믹은 5 [KV/mm]까지의 인가 전압에 매우 안정한 특성을 갖고 있다.

또한 SrTiO₃는 BaTiO₃와 고용체를 형성하며 Dy₂O₃가 0.2% 도핑된 (BaSr)TiO₃는 B-L 커패시터로 사용될 수 있다.

이 세라믹은 공기중에서 처음에 Sintering 하고 그리고 나서 N₂, H₂ 혼합기체속에서 다시 가열함으로써 반도체화 한 다음 CuO와 MnO₂와 같은 산화물질이 외부표면에 도포하고 외부표면은 다시 가열하여 산화물질이 그레인 경계로 확산되도록 하여 준다.

최종으로 전극을 표면에 입혀 커패시터를 완성한다.

이 조성 커패시터는 BaTiO₃에 비해 유전손실이 작으며, 유전상수가 온도에 덜 민감하며, Grain 내부의 높은 전기도전성으로 고주파에 안정한 특성을 가지게 된다.

SrTiO₃계 B-L 커패시터 이외에 TiO₂계 B-L 커패시터 및 ZnO계 B-L 커패시터, Relaxor 커패시터 등이 있으며, 더욱 특성이 좋은 커패시터 조성에 관한 연구가 진행되고 있다.

3. 커패시터 제조

가. 원판 커패시터 제조

원판 커패시터를 제조하는 방법으로서 Powder Pressing과 Tape Processing이 있다. Powder Pressing은 Calcination된 원료 또는 다른첨가

원료들을 Milling과 Mixing과정을 행한 다음 Spray Drying Process를 거치게 되는데, 슬립(Slip)을 준비할 시에 윤활제, 가소제, 용제 등을 첨가한다.

Spray Drying Process를 거친 분말은 Disc 형태로 Press되고, 적절한 Sintering을 거쳐 최종시편으로 만들어진다.

Tape Processing은 50Vol%의 결합제를 포함한 슬립을 이용하여 Tape를 축출해 낸다음 Disc 형상을 만드는 과정으로 이어진다.

결합제를 많이 포함하고 있기 때문에 Tape는 쉽게 다루어질 수 있으며 100 μ m만큼의 얇은 Disc로 준비할 수 있다.

나. MLC 제조

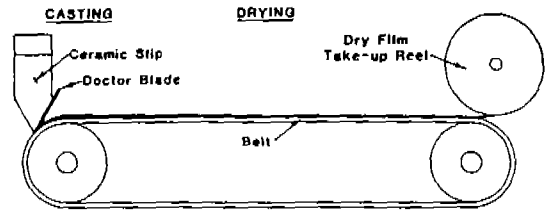
MLC제조에는 Doctor-Blade Method이 일반적으로 널리 사용되고 있다.

이 방법은 두께가 얇고 평편하고 큰 면적을 가진 세라믹 제품을 형성하는 가장 좋은 방법이다.

닥터 블레이드 법은 비수성 용액을 주로 사용하는데, 슬립의 구성요소는 용제, 결합제, 가소제 및 분산제로서 이들의 성질은 다음과 같다.

결합제는 용제가 증발한 후에 Sintering을 하지 않은 시편의 높은 강도를 주고 Sintering 시 연소를 시킴으로써 10% 이하로 줄이거나 휘발시켜야 한다.

용제는 낮은 응점과 점성을 가지고 시료와 용해되어서는 안되며 비수성 용액으로서는 아세톤을, 수성용액으로서는 증류수를 사용하고 용



〈그림 8〉

해력을 증가시키기 위해서는 에탄올을 사용하고 있다. 가소제의 역할은 Green Tape의 유동성을 증가시키고 결합제의 점성을 낮춰주는 것이며 용제와 용해되어서는 안된다. 분산제는 시료의 슬립상태를 적절하게 분산시키기 위해 사용하고 점성은 떨어지나 입자의 밀집은 증가한다.

슬립을 준비한 다음 그림 8과 같은 설비를 이용하여 Casting한다.

Casting하는 방법으로서 이동할 수 있는 Substrate위에 Film모양으로 Casting하며, 운반체로 부터 블레이드의 거리는 세라믹 Film의 두께를 결정하는 중요한 변수가 된다.

4. 결 론

6월에 게재되었던 압전재료, 투명재료에 이어 세라믹 커패시터 재료에 관해 알아 보았다.

이밖에 자성체 재료 및 절연재료등을 본 기술에서 다루지 못한 점을 유감으로 생각하며, 관련 종사자들에게 도움이 되길 바란다.

References

1. Franklin F. Y. Wang, "Ceramic Fabrication Process"; Treatise on Materials Science and Technology. Vol. 9. pp. 173-198 (1976)
2. Lionel M. Levinson "Electronic Ceramics" MARCEL DEKER, INC. 1988
3. 박창엽, "압전세라믹스" 김영출판사 1987.
4. 岡崎, セラミック誘電体工学 학연사 1983.
5. 김호기 "유전재료" 요업재료의 과학과 기술 제 1권 제 1호 (1986) 한국요업학회