

# CHIP 영상으로 부터의 CIF 추출

## (CIF Extraction from Chip Image)

金 址 洪\*, 金 南 哲\*\*, 鄭 鎬 宣\*\*

(Ji Hong Kim, Nam Chul Kim and Ho Sun Chung)

### 要 約

영상처리 기술을 사용하여 칩영상으로부터 layout 정보를 자동적으로 그리고 고속으로 추출하기 위한 일련의 과정이 제시되었다. 이때 이러한 layout 정보를 나타내기 위하여 CIF(caltech intermediate form)이 사용된다. 먼저, 선경계 검출기로 선경계를 추출한 다음, 세선화 및 잡음 성분 제거과정을 행한다. 그 뒤 vertex 추출과 vertex grouping을 하고 나서 이로부터 CIF를 추출한다. 본 논문에서 CIF의 최종과정은 메탈층에만 적용된다. 실험결과, 제시된 일련의 CIF 추출 방법이 매우 효율적인 것으로 판명되었다.

### Abstract

A series of procedures using image processing techniques is presented for extracting layout information fast and automatically from chip images. CIF (caltech intermediate form) is chosen for representing such information. First, line-edges are extracted using a line-edge detector. Then, thinning and noise removal procedures follow. Subsequent procedures are vertex extraction and vertex grouping. Finally, CIF is extracted from the coordinates of the grouped vertices. In this paper, the final process is applied to only metal layer. In experiments, this processing scheme is shown to be very effective in extracting CIF.

### I. 서 론

최근 반도체 기술의 급속한 발달과 더불어 칩의 집적도가 증가함에 따라 더욱 효율적으로 칩을 제조

\*正會員, 韓國電子通信研究所

(Elec. and Telecom. Research Institute)

\*\*正會員, 慶北大學校 電子工學科

(Dept. of Elec. Eng., Kyungpook Nat'l Univ.)

接受日字 : 1988年 2月 27日

(※ 본 논문은 1987년도 문교부 학술진흥재단 및 한국과학재단의 목적기초연구비 지원에 의하여 수행 된 것임.)

하고 검증하는 문제에 대한 관심이 고조되고 있다. 일반적으로 칩의 제조과정은 논리회로 설계, 회로 설계, layout 및 웨이퍼(wafer) 제조공정 과정으로 이루어 진다.<sup>[1]</sup> 그런데, 실제 칩 제조상의 각 과정에서는 많은 오류들이 발생하므로 이의 발견 및 수정을 위한 검증과정이 필요하게 된다. 지금까지 layout 과정까지는 각 과정에서의 자체 검증을 위한 소프트웨어가 개발되었거나 또는 개발 중에 있으나, 칩으로부터 회로를 추출 검증하는 소프트웨어는 아직 개발되어 있지 않다.

칩으로부터의 회로 검증을 위해서는 제조된 칩으로부터 먼저 layout 정보를 추출해야 한다. Layout 정

보를 나타내는 방법으로는 CIF(caltech intermediate form)<sup>(2)</sup> 가 많이 사용되는데, 일단 CIF 가 주어지면 그림 1에서와 같이 이를 입력으로 하여 layout editor를 수행시킴으로써 제조된 칩의 layout을 얻을 수 있다.<sup>[3]</sup> 뿐만 아니라, 이 CIF를 입력으로 하여 회로 추출기(circuit extractor)를 수행시킨 후, 회로 시뮬레이터(circuit simulator)인 PSPICE나 논리 시뮬레이터(logic simulator)인 EDAS\_P를 수행시키면 제조된 칩의 회로나 논리 회로를 추출할 수 있다.<sup>[1,4]</sup>

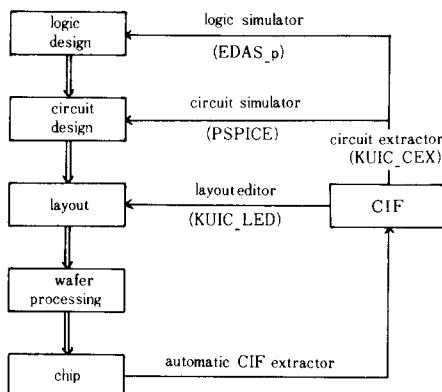


그림 1. 칩제조 및 검증과정

Fig. 1. Chip fabrication and its verification procedures.

이처럼 제조된 칩으로부터 CIF 추출이 갖는 중요성에도 불구하고, 현재로서는 하나의 칩에 대해 수많은 현미경 사진을 찍은 후 이들을 일일이 붙여서 사람이 직접 CIF를 얻고 있는 실정이다. 이러한 수동적인 방법은 칩의 검증 및 제작시의 능률면에서 매우 불리할 뿐 아니라, 시간과 경비 그리고 인력 또한 대단히 많이 소요된다. 그러나, 영상처리 기술을 사용하면 CIF의 추출을 자동화하여 용이하게 수행할 수 있다. 이 자동화의 개념은 이미 정립된 바 있지만,<sup>[5~7]</sup> 실제 칩영상으로부터의 CIF 추출에 관한 연구 결과는 아직 발표되어 있지 않다.

본 논문에서는 영상처리 기술을 사용하여 실제 칩영상으로부터 CIF를 자동적으로 추출하기 위한 일련의 과정을 제시하였다.<sup>[8~10]</sup> 먼저, 칩영상에 대하여 선경계 검출기를 사용하여 선경계를 검출한다. 여기서 사용되는 선경계 검출기는 칩영상에 대해서 효율적으로 선경계를 검출하도록 고려된 것이다. 다음, 굵게 나타난 선경계 성분을 세선화한 후, 세선화된

영상에 남아 있던 잡음을 제거한다. 이러한 과정들에 이어 각각의 폐회로에 대해 vertex를 추출하고 나서, 서로 인접한 vertex들을 grouping하는 과정을 수행한다. 마지막으로, grouping된 vertex들 간의 범위를 구함으로써 CIF를 추출하게 된다. 본 논문에서는 이 과정에서 다른 층(layer)과의 명암도의 차가 비교적 큰 메탈(metal) 층에 대하여 CIF를 추출하였다.

## II. 입력영상의 취득과정 및 특성

CIF 추출은 칩영상을 대상으로 하기 때문에, 먼저 칩영상의 취득과정 및 그 특성이 밝혀져야 효율적인 알고리듬을 개발할 수 있다. 따라서 여기서는 추출 알고리듬의 개발에 앞서 칩영상의 취득과정 및 특성에 관하여 기술하기로 한다.

본 논문에서는 칩영상을 입력영상 데이터로 얻기 위해서, 그림 2에서와 같이 먼저 현미경을 칩의 원하는 부분에 고정시키고 나서 비데오 카메라 어댑터(MVA-1B)와 CCTV 카메라를 통하여 출력된 신호를 프레임 그래버(frame grabber, FG-100-AT)에 서 디지털화한 후, 이를 IBM-PC/AT에 저장하였다. 여기서 디지털화된 영상은 240×256 화소의 256명암도를 갖는 흑백 영상이다.

그림 3은 본 논문에서 CIF 추출 알고리듬의 개발을 위한 시험 영상으로 사용하고자 하는 칩영상이다. 이 그림에서 볼 수 있듯이 칩 영상은 메탈, polysilicon, contact, well, diffusion 등의 층으로 구성되어 있으며 각 층들이 두꺼운 선경계(직선, 직각 및 직

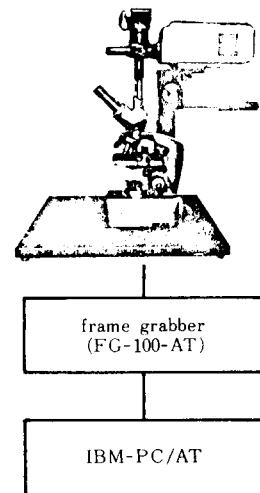


그림 2. 칩영상의 획득과정

Fig. 2. Acquisition process of chip image.

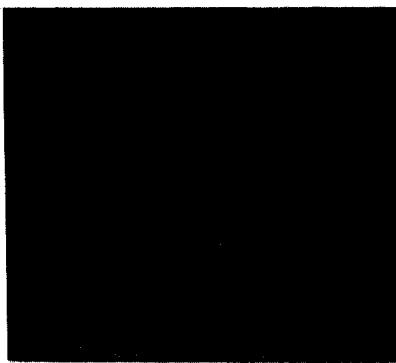


그림 3. 원 칩영상  
Fig. 3. Original chip image.

선의 교차) 성분에 의해 구분되어 있다. 그리고 실체로는 각 층들의 색상이 서로 다르지만, 이를 후배으로 디지털화하면 그림 3에서 볼 수 있는 것처럼 메탈층을 제외한 나머지 층들에 있어서 명암도의 차가 별로 크지 않으며, 특히 well 층을 포함하는 선경계 성분의 명암도는 매우 낮다. 그리고 칩으로부터 현미경을 통하여 영상을 입력하는 과정에서 많은 잡음성분들이 포함될 수 있는데, 이러한 잡음성분들과 함께 웨이퍼 처리과정에서도 잡음을 띤 불필요한 성분들이 포함되어 있음을 알 수 있다. 뿐만 아니라, 현미경의 조명상태 및 칩에서의 반사 상태가 고르지 않음으로 인하여 그림 3의 영상에서 같은 층이라도 국부적 밝기의 변화가 심하다.

한편, 그림 3에서 좌우상단의 테두리 부분이 대단히 지저분한 관계로, 본 논문에서는 각 끝에서 10화소까지에 해당되는 테두리 부분은 처리하지 않고 240 × 236 화소만을 처리하기로 한다.

### III. CIF 추출 알고리듬의 개발

디지털화된 칩영상으로부터의 CIF 추출을 위해 본 장에서는 그림 4와 같이 선경계 검출, 세선화, 잡음 제거, 그리고 vertex 추출 및 grouping과정을 거치는 일련의 CIF 추출 과정을 제시한다.

#### 1. 선경계 검출

입력 영상으로 사용한 칩영상은 앞서 언급한 바와 같이 각 층들이 큰 명암도의 차이없이 비교적 두꺼운 선경계에 의해 구분되어 있으며, 잡음성분도 많이 존재할 뿐만 아니라 국부적 밝기의 변화가 심하다. 이러한 영상으로부터 선경계를 추출하는데 있어서 일반적으로 경계 추출에 널리 사용되는 Sobel, Prewitt, Roberts 연산자등의 미분 연산자<sup>[11]</sup>를 사

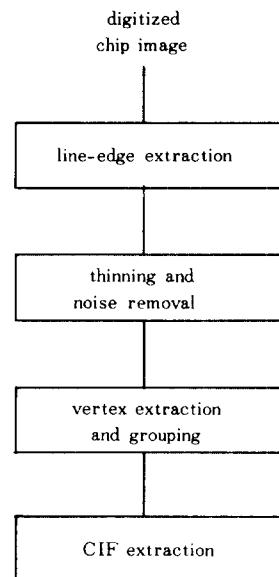
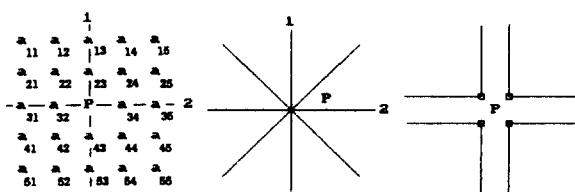


그림 4. CIF 추출과정의 블록도  
Fig. 4. Block diagram of CIF extraction procedures.

용할 경우, 하나의 선경계 성분을 이중으로 추출하는 단점이 있고 좋은 성능을 위해서는 국부적 밝기 변화를 고려하는 복잡한 적응화 방법이 뒷받침되어야 한다. 그리고 Rosenfeld가 제안한  $3 \times 3$ 의 창(window)을 사용하는 선경계 검출기<sup>[12]</sup>는 알고리듬이 간단하다는 장점이 있지만 굵은 선경계 성분을 가지는 영상에 대해서는 성능이 상당히 떨어진다. 그 외, Hough transform,<sup>[13]</sup> Radon transform<sup>[14]</sup> 등을 이용한 선경계 검출기는 알고리듬이 복잡하며 수행 시간이 매우 길 뿐 아니라, 복잡하거나 잡음성분이 많은 영상에 대해서는 성능이 좋지 못하다.

이러한 이유로 인하여, 본 논문에서는 직선, 직각 및 교차성분을 갖는 앞서 기술된 칩영상의 특성에 맞도록 비교적 간단한 선경계 검출기를 새로 고안하여 사용하기로 한다. 제안된 알고리듬을 설명하면 다음과 같다.



- 1) 먼저,  $5 \times 5$  청 내의 모든 화소들의 평균치가 첫번째 역치  $T_1$ 보다 크면 중심 화소 P는 선 경계 성분에 포함되는 것으로 추정한다.
- 2) 1)을 만족하지 않는 중심 화소 P에 대해서, P를 포함하는 총 9개의 직선, 직각 및 교차성 분 ( $a_{11}, a_{22}, P, a_{44}, a_{55}, a_{13}, a_{23}, P, a_{43}, a_{53}, a_{15}, a_{24}, P, a_{42}, a_{51}, a_{31}, a_{32}, P, a_{34}, a_{35}, a_{13}, a_{23}, P, a_{32}, a_{31}, a_{13}, a_{23}, P, a_{34}, a_{35}, a_{31}, a_{32}, P, a_{43}, a_{53}, a_{35}, a_{34}, P, a_{43}, a_{53}, a_{13}, a_{23}, P, a_{43}, a_{53}, a_{31}, a_{32}, a_{34}, a_{35}$ ) 각각의 평균치를 구하고, 그 중에서 최대치를 A라 한다.
- 3) 최대치 A를 갖는 직선(혹은 직각, 교차) 성분을 제외한 나머지 화소들의 평균치를 B라 한다.
- 4) A와 B의 차가 두번째 역치  $T_2$ 보다 크면 중심 화소 P는 선경계 성분에 포함되는 것으로 추정한다.

과정 2)~4)는 선경계 성분의 밝기가 국부적으로 다소 변화하고 잡음성분들이 있는 경우에도 직선, 직각 및 교차성분이 잘 검출되도록 고려한 것이다. 과정 2)~4)만으로도 선경계 검출이 가능하나, 과정 1)을 둔 것은 선경계 성분이 5 화소 이상의 두께를 갖는 경우에도 잘 검출되도록 하기 위한 것이다.

그림3의 입력 영상에 대해 제안된 선경계 검출기를 적용시킨 결과는 그림5와 같다. 여기서  $T_1=180$ ,  $T_2=5$ 로 하였다. 이 그림에서 보면 well 층의 일부는 잘 추출되지 않았으나 그 외의 부분에서는 복잡한 선경계 성분이 잘 추출되었음을 알 수 있다.

## 2. 세선화 및 잡음 제거

원래의 침영상이 갖는 특성으로 인하여 추출된 선경계 성분들이 굽게 나타나므로 이들을 세선화할 필요가 있다. 이를 위해 본 논문에서는 Rosenfeld 등

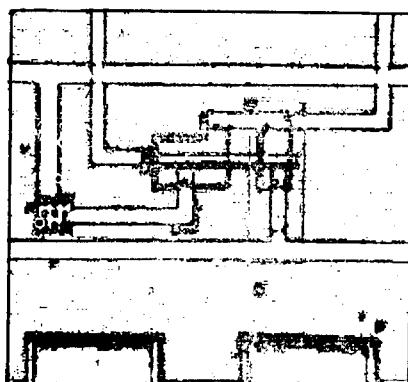


그림 5. 선경계 추출 결과

Fig. 5. Result of line-edge extraction.

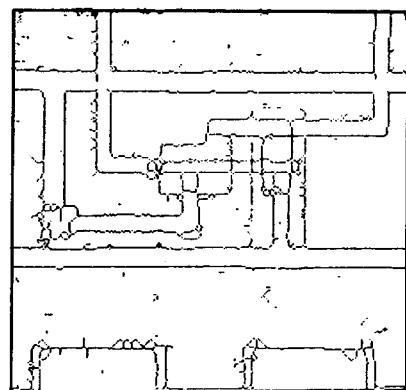


그림 6. 세선화 결과

Fig. 6. Result of thinning.

이 제안한 세선화 알고리듬<sup>[15]</sup>을 사용하였다. 이 알고리듬의 적용에 필요한 몇 가지 정의들을 살펴보면 다음과 같다.

디지털 영상이 “0”과 “1”的 값을 갖는 이진 영상이라고 할 때 “1”的 값을 가지는 부분을 S라고 하자. 이때 S 상의 한 점 P는 8개의 근방(neighbor)으로 구성되어 있다.

a	b	c
d	P	e
f	g	h

이 때, 점 P는  $b=0$ 이면 북 경계점(north border point),  $g=0$ 이면 남 경계점,  $e=0$ 이면 동 경계점,  $d=0$ 이면 서 경계점이라고 부른다. S에 있는 임의의 두 점 P, Q에 대해서  $P_{i+1}$ 가  $P_i$  ( $1 \leq i \leq n$ )의 근방 중의 한 점이 되도록 하여  $P=P_1, P_2, \dots, P_n=Q$ 로 연결될 때 점 P와 Q는 서로 연결되었다고 한다. 근방 중의 한 점만 “1”이고 나머지는 모두 “0”일 때 점 P는 종점이라고 한다. 그리고, S의 점 P를 “1”에서 “0”으로 바꾸더라도 점 P의 근방에서 “1”的 값을 갖는 점들 간의 연결 상태가 변하지 않으면 점 P를 단순점(simple point)이라고 한다.

이상과 같은 정의 하에서, 굽게 나타난 선경계 성분을 세선화시키기 위해서는 북 경계점에서 시작해서  $n, s, w, e, n, s, w, e, \dots$ 의 순서로 단순 경계점들을 제거하면서 더 이상 변화가 없을 때까지 반복하면 된다. 그러나 이 때 반복 횟수를 줄여 수행시간을 감소시키기 위해 종점은 제거하지 않았다. 이러한 세선화 과정을 정리하면 다음과 같다.

- 1) 북 경계점들에 대해, 종점을 제외한 모든 단순 경계점들을 제거한다.

- 2) 남 경계점들에 대해 1)의 과정을 행한다.
- 3) 서 경계점들에 대해 1)의 과정을 행한다.
- 4) 동 경계점들에 대해 1)의 과정을 행한다.
- 5) 더 이상의 변화가 없을 때까지 1)에서 4)의 과정을 반복한다.

이 세선화 알고리듬을 적용한 예를 들면 다음 그림과 같다.

1				
1 1 1	1	1		
1 1 1	1 1 1	1 1 1	1 1	1 1
1 1 1	1 1 1			
1)	2)	3)	4)	5)

- 1) 디지털 영상의 S부분
- 2) 북 경계점들이 제거된 결과
- 3) 남 경계점들이 제거된 결과
- 4) 서 경계점들이 제거된 결과
- 5) 더 이상 제거될 점이 없는 최종 결과

앞서 설명한 세선화 알고리듬을 선경계가 추출된 그림 5의 영상에 적용시킨 결과는 그림 6과 같다. 이 그림에서 보면 선경계가 추출된 영상에서 불필요한 잡음 성분들도 세선화되어 잡음가지나 작은 폐회로도 나타나 알 수 있다. 본 논문에서는 침영상의 각 층이 어느정도 이상의 둘레를 갖는 폐회로들로 구성되어 있다는 사실에 근거하여 대단히 작은 폐회로를 구성하거나 폐회로를 구성하지 않는 잡음성분들을 제거한다. 이러한 잡음 제거 과정을 정리하면 다음과 같다.

- 1) 세선화된 영상에서 폐회로를 구성하지 않는 잡음가지들을 제거한다.
- 2) 역치  $T_s$  이하의 둘레를 갖는 폐회로에서 새로운 가지가 뻗어나가는 점들을 찾는다.

- 3) 이러한 점들간의 거리를 구한 뒤 이를 중 가장 짧은 거리를 갖는 부분을 제거한다.

그림 6의 세선화된 영상에 대해 역치  $T_s=25$ 로 두고 위의 과정을 적용시켰을 때의 결과는 그림 7과 같다.

### 3. Vertex 추출 및 Grouping

세선화 및 잡음제거 과정을 거친 이진 영상으로부터 vertex를 추출하기 위해서는, 이 이진 영상의 모든 점들의 연결 상태를 chain code화 한 뒤, 이 영상 전체를 구성할 수 있는 최소개의 폐회로를 설정한다. 그리고 나서, 이 때 설정된 각각의 폐회로에 대하여 vertex 추출을 행한다. 본 논문에서는 Rosenfeld 등이 제안한 corner detection 알고리듬<sup>[16]</sup>을 사용하여 vertex를 추출하였다.

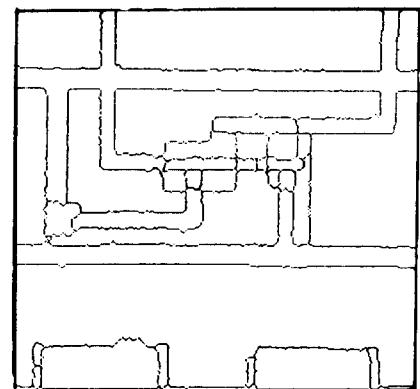


그림 7. 잡음 제거결과

Fig. 7. Result of noise removal.

먼저 corner detection 알고리듬을 이 경우에 맞게 간략화하여 설명하면 우선 아래와 같이 폐회로상의 한 점  $P_i$ 에 대하여,  $k$ -vector를

$$\vec{a}_{i,k} = (x_i - x_{i+k}, y_i - y_{i+k})$$

$$\vec{b}_{i,k} = (x_i - x_{i-k}, y_i - y_{i-k})$$

$k$ -cosine을  $\text{COS } C_{i,k} = (\vec{a}_{i,k} \cdot \vec{b}_{i,k}) / |\vec{a}_{i,k}| |\vec{b}_{i,k}|$ 로 나타낸다.

그리고

$$\bar{C}_{i,k} = \frac{2}{k+2} [\text{COS } C_{i,k} + \text{COS } C_{i,k-1} + \dots + \text{COS } C_{i,k/2}], \quad k : \text{even}$$

$$= \frac{2}{k+3} [\text{COS } C_{i,k} + \text{COS } C_{i,k-1} + \dots + \text{COS } C_{i,k-1/2}], \quad k : \text{odd}$$

로 나타낸다. 이  $\bar{C}_{i,k}$ 는 폐회로 한 점  $P_i$ 로부터  $K/2$  ( $k$ 가 홀수이면  $(K-1)/2$ ) 와  $K$  이내의 거리를 갖는 점들에 대한  $k$ -cosine들의 평균치이다. 그리고 나서 부등식  $\bar{C}_{i,m} < \bar{C}_{i,m-1} < \dots < \bar{C}_{i,h} < \bar{C}_{i,h-1}$  ( $m$ =폐회로의 둘레/10) 을 만족하는  $\bar{C}_{i,h}$ 를 찾아낸 뒤 이를 점  $P_i$ 의 cosine 값이라 하고  $C_i$ 로 표시한다. 폐회로 내의 각 점에 대해 cosine 값이 구해지면  $|i-j| \leq 2/h$  의 범위 내에서  $C_i \geq C_j$  일때 점  $P_i$ 는 corner인 것으로 추정한다.

앞서 언급한 corner detection 알고리듬은 chain code화된 영상에 있어서 각 점의 cosine 값이 국소 최대치이면 그 점을 corner라고 간주한다. 그러나 본 논문에서는 국소 최대치가 아닌 vertex를 추출해야 하므로 이 알고리듬으로부터 추출된 corner들 중

에서 cosine 값이 어떤 역치 이상인 점들만을 선택하였다. 이러한 vertex 추출 과정을 정리하면 다음과 같다.

- 1) 각 폐회로에서 점들의 연결상태를 chain code화 한다.
- 2) 점  $P_i$ 에 대해  $k$ -vector  $\vec{a}_{i,k}$ 와  $\vec{b}_{i,k}$ 를 구한 뒤 이로부터  $k$ -cosine COS  $C_{i,k}$ 를 구한다.
- 3)  $k$ -cosine 들의 평균치  $\bar{C}_{i,k}$ 를 구한다.
- 4) cosine 값  $C_i$ 를 구한다.
- 5) 모든 점들에 대해 2)에서 4)의 과정을 행한 후  $C_i$ 가 국소 최대치이면 점  $P_i$ 는 corner인 것으로 추정한다.
- 6) corner 들 중 cosine 값  $C_i$ 가 역치  $T_4$  이상이면 vertex인 것으로 추정한다.

이와 같이 vertex 추출 알고리듬을 그림 7의 잡음자지가 제거된 영상에 대해 역치  $T_4 = -0.6$ 으로 두고 vertex를 추출한 결과는 그림 8과 같다. 이 그림에서 보면 잡음자지가 제거된 그림 7의 영상에서 선과 선이 만나는 부분들이 대부분 직각으로 이루어지지 않았음에도 불구하고 각 폐회로에 대해 거의 정확한 위치에서 vertex들을 추출하였음을 알 수 있다.

그런데, 각각의 폐회로에 대해 vertex 추출 알고리듬을 적용시켰기 때문에, 실제 하나의 vertex가 몇 개의 vertex로 추출되는 경우가 있다. 따라서 이러한 인근의 vertex들을 grouping 시켜주는 과정이 필요하다. 본 논문에서는 다른 층과의 명암도의 차가 비교적 크기 때문에 층의 분류가 용이한 메탈층에 대하여 grouping을 행하였다. 이러한 grouping 과정을 설명하면 다음과 같다.

- 1) 메탈층을 포함하는 폐회로를 찾기 위해 메탈층의 일부분이라도 나타낼 수 있는 역치  $T_5$ 으로 입력영상을 영상분할 한다.
- 2) 그림 8의 vertex 추출 영상의 여러 폐회로들 중에서 과정 1의 메탈 영역의 좌표를 포함하는 폐회로들을 찾는다.
- 3) 이러한 폐회로 상에서 각 vertex의 이웃하는 두 vertex에 대한 cosine을 구한 뒤 이 값이 역치  $T_6$  이하이면 이 점을 직선상의 vertex로 보고 제거한다.
- 4) vertex 들간의 간격이 역치  $T_7$  이하이면 실제 동일한 점으로 보고 평균좌표를 그 위치로 하여 하나로 grouping 한다.

그림 8의 vertex 가 추출된 영상에 대해 역치  $T_5 = 180$ ,  $T_6 = -0.7$ ,  $T_7 = 4$ 로 두고 위의 과정을 통하여 얻은 grouping 된 vertex들을 직선으로 연결시키면 그림 9와 같다. 이 그림에서 보면 각각의 폐회로에 서 뿐만 아니라 서로 인접한 폐회로들간의 접합부분

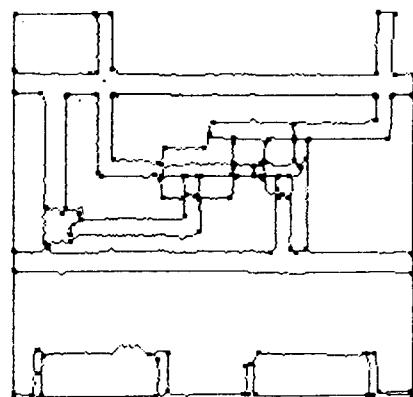


그림 8. Vertex 추출 결과

Fig. 8. Result of vertex extraction.

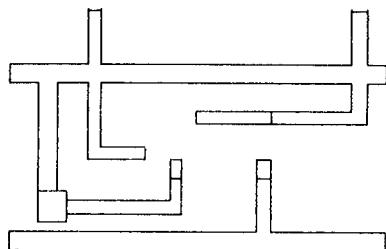


그림 9. 메탈층에서의 vertex grouping 결과

Fig. 9. Result of vertex grouping in metal layer.

에서도 grouping이 매우 잘된 것을 알 수 있다.

#### 4. CIF 추출

CIF는 접적회로 제작시에 사용되는 layout의 대이타 형태를 나타내는 것으로서 이는 layout을 구성하는 각 마스크의 형태를 문자로 표시함으로써 플로터(plotter)나 비데오 디스플레이어(video displayer)등과 같은 출력장치들이 읽을 수 있도록 하기 위해 사용된다. 본 논문에서는 메탈층에 대해서 추출된 vertex들 중 임의의 한 vertex를 기준점으로 취한 뒤 이 vertex로부터 시작하여 서로 연결되어지는 각 vertex들 간의 변위를 구함으로써 CIF를 추출하였다.

그림 9를 도시하는데 사용된 vertex 좌표값으로부터 추출된 CIF를 그림 10에 나타내었다. 여기서는 먼저 기준점으로 정한 vertex 좌표값을 쓴 뒤 이 기준점으로부터의 변위를 시계 방향으로 측정하여 X좌표의 변위, Y좌표의 변위순으로 이어서 표기하였다.

p 58 51 24 0 0 4 -78 0 0 -4 51 0 0 -11 3 0  
 p 58 40 -3 0 0 -4 3 0  
 p 42 26 15 0 0 2 -15 0  
 p 39 48 -24 0 0 -3 21 0 0 -5 3 0  
 p 39 36 -3 0 0 4 3 0  
 p 21 16 53 0 0 -12 3 0 0 12 4 0 0 3 -4 0 0  
 9 -20 0 0 -2 17 0 0 -7 -53 0 0 14 9 0 0  
 2 -12 0 0 -16 -6 0 0 24 -4 0 0 -24 -6 0 0  
 -3 16 0 0 -13 3 0  
 p 15 49 -7 0 0 -6 7 0

그림10. CIF 추출결과

Fig. 10. Result of CIF extraction.

#### IV. 적용 결과 및 검토

본 논문에서 제안한 CIF 추출 과정의 타당성 및 효율성을 알아보기 위하여 그림 11의 칩영상들에 대해 이 일련의 과정을 IBM PC/AT(MS-FORTRAN)를 사용하여 적용하였다. 이때 수행시간은 13분 정도 소요되었다.

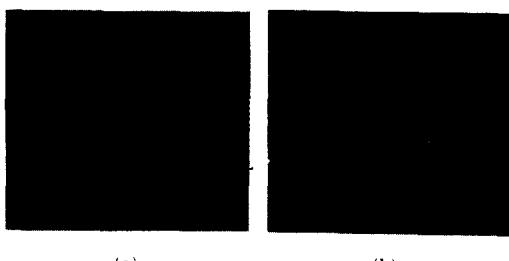


그림11. 원 칩영상

Fig. 11. Original chip image.

각 과정에서 필요한 역치들의 값은 각 과정의 입력영상들의 특성을 조사한 후 경험적으로 선택되었다. 이때 각 과정에서 가능한 한 좋은 결과를 얻고자 몇차례의 시행착오를 거쳐 최종 값이 결정된다. 그러나, 일단 역치 값이 결정되면 고정된 영상획득 과정하에서 얻은 같은 종류의 칩영상들에 대해서는 역치 값을 변화시킬 필요가 없었다.

본 논문에서 사용한 선경계 검출기는 역치  $T_1$  을 조절함으로써 추출된 선경계 상에 나타날 수 있는 잡음성분을 대폭 줄일 수 있다. 그리고 선경계 성분들을 얇게 추출하고자 역치  $T_2$ 의 값을 크게 하면 배경과의 명암도 차가 작은 선경계 성분이 추출되지 않을 경우가 있으므로  $T_2$ 를 잘 조절해야 한다. 그림

11(a) 및 (b)의 칩영상에 대해 역치를 각각  $T_1=185$ ,  $T_2=5.7$  및  $T_1=158$ ,  $T_2=7$ 로 두고 적용시켰을 때 추출된 선경계 성분들을 나타내면 그림 12와 같다. 여기서 보면 잡음성분도 추출되어 있으나 이 다음에 이어지는 세선화 및 잡음제거 과정에서 제거되기 때문에 별로 문제가 되지 않는다. 칩의 각종 중에서 메탈층과 메탈층이 서로 접속되는 contact 부분은 선경계가 다소 복잡하게 추출되었다.

그림 12의 선경계가 검출된 영상에 대해 세선화 과정을 적용시킨 결과는 그림 13과 같다. 이 그림들에서 보면 contact 부분에 비교적 많은 잡음성분들이 있는데 이들은 잡음제거 과정을 통하여 제거할 수 있다. 그림 13에 대해 역치  $T_3$ 를 각각 25와 20으로 두고 이 잡음을 제거한 결과를 그림 14에 나타내었다. 이 그림들에서 볼 때 잡음가지를 제거하는데에는 아무런 문제점이 없지만 잡음 폐회로를 제거하는데 있어서는 실제 직각을 이루는 부분에 생긴 잡음 폐회로가 제거되면서 직각을 뭉끌어 버리는 경향이 있었다.

그림 14(a) 및 (b)의 잡음이 제거된 영상에 대해 역치  $T_4$ 를 각각 -0.7, -0.8로 두고 vertex를 추출

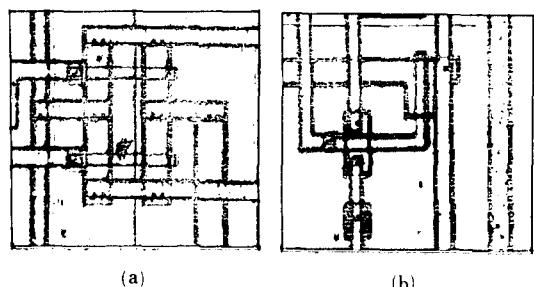


그림12. 선경계 추출결과

Fig. 12. Result of line-edge extraction.

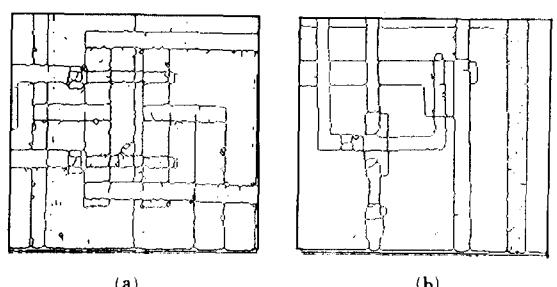


그림13. 세선화 결과

Fig. 13. Result of thinning.

한 결과는 그림 15와 같다. 이 그림들에서 보면 vertex 추출 알고리듬을 적용한 영상의 복잡도에 상관 없이 비교적 정확한 위치에서 vertex를 추출하였음을 알 수 있다. 그리고 이 그림들에 대해 역치를  $T_s = 210$ ,  $T_e = -0.7$ ,  $T_f = 4$ 로 같은 두고 grouping하여 추출한 메탈층을 그림 16(a) 및 (b)에 도시하였다. 이 그림들에서 볼 때 각 메탈층의 폭이나 분리된 메탈층 간의 간격 등이 매우 정확한 것을 볼 수 있다.

그림 16을 도시하는데 사용된 vertex 좌표값으로부터 추출한 CIF를 그림 17에 나타내었다.

## V. 결 론

본 논문에서는 제조된 칩의 검증을 위해 칩영상으로부터 layout 정보의 데이터 파일인 CIF를 자동적으로 추출하는 방법을 제시하였다. 이에 앞서 선경계의 두께가 굵고, 잡음성분이 많은 칩영상에 매우 효과적인 선경계 검출기를 제안하였다. 이 선경계 검출기를 이용하여 입력 영상의 선경계를 추출한 뒤, 세선화 및 집음 제거 과정에 이어 각 폐회로에 대한 vertex를 추출하였다. 이어서 메탈층에 대해 vertex들을 grouping하고 이로 부터 CIF를 추출하였다.

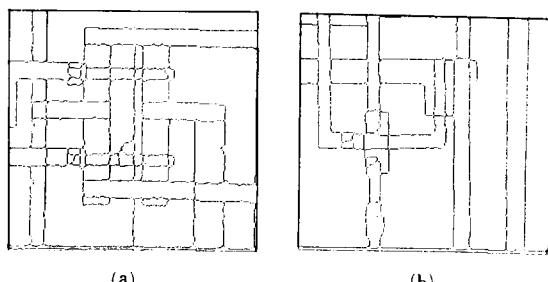


그림14. 잡음 제거결과

Fig. 14. Result of noise removal.

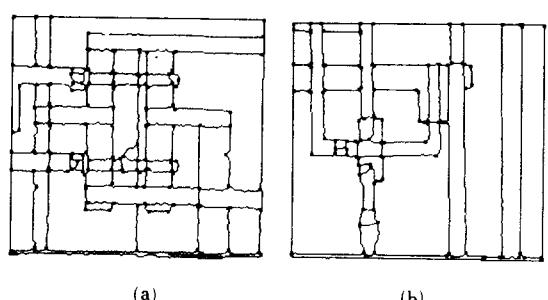


그림15. Vertex 추출결과

Fig. 15. Result of vertex extraction.

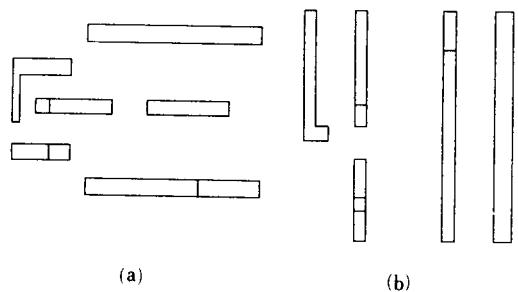


그림16. 메탈층에서의 vertex grouping 결과

Fig. 16. Result of vertex grouping in metal layer.

```

p 81 15 -54 0 0 -5 54 0
p 21 26 -16 0 0 15 -2 0 0 -20 18 0
p 71 34 0 4 -25 0 0 -4
p 15 38 -4 0 0 -4 4 0
p 34 38 -19 0 0 -4 19 0
p 15 53 -11 0 0 -5 11 0
p 21 53 -6 0 0 -5 6 0
p 62 64 -35 0 0 -5 35 0
p 81 64 -19 0 0 -5 19 0

```

(a)

```

p 12 42 4 0 0 4 -7 0 0 -42 3 0
p 28 5 0 30 -3 0 0 -30
p 56 18 -4 0 0 -12 4 0
p 74 79 -5 0 0 -74 5 0
p 56 79 -4 0 0 -61 4 0
p 28 42 -3 0 0 -7 3 0
p 28 65 -3 0 0 -12 3 0
p 28 69 -3 0 0 -4 3 0
p 28 79 -3 0 0 -9 3 0

```

(b)

그림17. CIF 추출결과

Fig. 17. Result of CIF extraction.

실험결과, 여기서 사용된 선경계 검출기는 칩영상의 복잡도나 잡음성분들에 큰 영향을 받지 않고 선경계를 잘 추출하였다. 그리고 이 선경계 추출과정을 포함하는 일련의 CIF 추출 과정다른 층과의 명암도의 차가 비교적 큰 메탈층에 대해서 적용한 결과, 제시된 추출과정들이 매우 효율적인 것으로 판명되었다.

그러나, 각 과정에서 역치를 자동으로 선택하는 문제와, 칩의 각 부분에서 CIF를 추출한 후 서로 매칭시켜 연결시킴으로써 칩 전체의 CIF를 얻는 문제는 앞으로 계속 연구되어야 하겠다. 또한, 칼라 칩

영상은 입력영상으로 사용한다면 다른 층에 대해서도 각 과정의 적용이 쉽게 행해지리라고 생각된다. 그리고 이 CIF 추출 알고리듬에 설계규칙(design rules)과 함께 약간의 인공지능 개념을 도입하여 칩의 각 층의 hidden part까지 추정한다면 칩의 검증 및 칩 제조시에 실제로 응용될 수 있으리라 기대된다.

### 参考文献

- [1] H.S. Chung et al., "Automated extraction of EDAS-P and PSPICE circuit models from a VLSI chip using image processing methods," *IEEE TENCON 87, Seoul*, vol. 1, pp. 271-276, Aug. 1987.
- [2] C. Mead and L. Conway, *Introduction to VLSI systems*, Addison-Wesley publishing company, 1980.
- [3] 장기동 외, "KUIC\_LED : 대화형 집적회로 Layout Editor," 전기재료 반도체 및 CAD 학술대회 논문집, pp. 161-164, 1987.
- [4] I.H. Park, C.D. Lee and Y.U. Yu, "A development of graphic tool in EDAS-P," *Proc. KIEE*, vol. 9, no. 2, pp. 923-926, Dec. 1986.
- [5] M. Yuan and J. Li, "A production system for LSI chip anatomizing," *Patt. Recog. Lett.* 5, pp. 227-232, Mar. 1987.
- [6] H. Jeong and B.R. Musicus, "Mask extraction from optical images of VLSI circuits," *IEEE Proc. ICASSP 87*, pp. 14.14.1 - 14.14.4, 1987.
- [7] 정홍, "VLSI 회로의 3D 해석을 위한 CAD-based Vision," 한국정보과학회, 제 5 회 정보과 학술대회 논문집, pp. 161-164, 1987.
- [8] N.C. Kim et al., "CIF extraction from VLSI chip image," *Proc. 1987 Joint Tech. Conf. on Circuits and Systems, Toyko*, pp. 155-159, Aug. 1987.
- [9] 김지홍, 김남철, "선경계 검출에 의한 특징점 추출," 전기전자 공학 학술대회 논문집, vol. 2, pp. 1427-1430, 1987년 8 월.
- [10] 이동훈 외, "VLSI CHIP으로부터 CIF 추출," 전기전자 공학학술대회 논문집, vol. 2, pp. 1536-1539, 1987년 8 월.
- [11] L.S. Davis, "A survey of edge detection techniques," *Comput. Graphics and Image Processing*, vol. 4, pp. 248-270, 1975.
- [12] A. Rosenfeld and A.C. Kak, *Digital Picture Processing*, Englewood Cliffs, N.J. Prentice-Hall, New York, 1977.
- [13] R.O. Duda and P.E. Hart, "Use of the Hough transformation to detect lines and curves in pictures," *Comm. ACM* 15, pp. 11-15, Jan. 1972.
- [14] L.M. Murphy, "Linear feature detection and enhancement in noisy images via the Radon transform," *Pattern Recog. Lett.*, vol. 4, pp. 279-284, Sep. 1986.
- [15] A. Rosenfeld and L.S. Davis, "A note on thinning," *IEEE Trans. on System, Man, and Cybern.*, vol. SMC-6, pp. 226-228, Mar. 1976.
- [16] A. Rosenfeld and J.S. Weszka, "An improved method of angle detection on digital curves," *IEEE Trans. Comput.*, vol. C-24, pp. 940-941, Sep. 1975. \*

---

### 著者紹介



金 壘 洪(准會員)

1961年 2月 8日生. 1986年 2月  
경북대학교 전자공학과 졸업. 1988  
年 2月 경북대학교 대학원 전자  
공학과 석사학위 취득. 현재 한국  
전자통신연구소 정보통신기술  
개발부 연구원. 주관심분야는 디지  
털 통신 및 영상처리등임.



金 南 哲(正會員)

1955年 7月 29日生. 1978年 2月  
서울대학교 전자공학과 졸업. 1980  
年 2月 한국과학기술원 전기 및 전  
자공학과 석사학위 취득. 1984年 2  
月 한국과학기술원 전기 및 전자  
공학과 박사학위 취득. 현재 경북  
대학교 전자공학과 조교수. 주관심분야는 디지털  
통신, 영상처리 및 컴퓨터비전등임.



鄭鎬宣(正會員)

1943年 1月 29日生. 1969年 2月

인하대학교 전기공학과 졸업 1975

年 2月 서울대학교 대학원 전자

공학과 석사학위 취득. 1980年 10

月 프랑스 ENSEEIHT 전자공학

과 박사학위 취득. 1976年 5月 ~

현재 경북대학교 전자공학과 부교수. 주관심 분야는

VLSI, CAD 및 패턴인식 등임.