

論 文

MMIC를 위한 위성통신 수신 전단부의 기초연구

正會員 陳 年 鋼*, 正會員 尹 賢 普**, 正會員 姜 熙 昶***,
正會員 朴 逸****, 正會員 趙 光 來*****

A Fundamental Study on the Receiver Front-End of Satellite Communication

Youn Kang CHIN*, Hyun Bo YOON**, Hee Chang KANG***,
Yhl PARK****, Gwang Rae CHO***** *Regular Members*

要 約 X-band 위성통신 전단부의 MMIC's 기초자료 수집을 위하여 주파수 변환기를 12GHz GaAs MESFET저잡음 증폭기와 단일 게이트 GaAs MESFET 믹서에 칩 캐패시터와 DC 블럭을 포함시켜 MIC로 각기 설계하였다. 믹서의 입력회로와 저역통과 여파기는 각기 대칭구조 결합기와 Semi-Lumped 구조로 설계하였다. 실험결과 칩 캐패시터의 경우 RF 입력이 11.581-11.981GHz 일때 중간 주파수 581-981MHz에서 변환이득이 20-23dB였으며 DC블럭의 경우 RF 입력이 12.1GHz 일때 중간 주파수 1GHz에서 변환이득이 25dB였다.

ABSTRACT A 12 GHz low-noise amplifier, a single gate GaAs MESFET mixer, and a low-pass filter have been fabricated for DBS receiver applications by using MIC technology. Each subsystem contains DC block with symmetric line and chip capacitor, respectively. The frequency converter with chip capacitor exhibits a 20-23 dB conversin gain with a RF bandwidth of 11.581-11.981 GHz and an IF bandwidth of 581-981MHz. RF bandwidth of 12.1GHz and an IF banewidth of 1GHz.

I. 서 론

*前國大學校 工科大学 電子工學科
Dept. of Electronic Engineering
Dankook University, Seoul, Korea

** , *****東國大學校 工科大学 電子工學科
Dept. of Electronic Engineering
Dongguk University, Seoul, Korea

***서울 産業大學 電子工學科
Dept. of Electronic Engineering
Seoul Industrial University, Seoul, Korea

****東洋工業 專門大學 通信科
Dept. of Communication Engineering
Dongyang Jr. Technical College

*****天文宇宙科學研究所
Institute of Space Science and Astronomy
論文番號 : 88-28(接受 1988. 4. 19)

마이크로파 주파수 변환기는 상업용이나 군사용 통신 시스템과 1980년대 중반부터 수요가 급격히 증가되고 있는 직접 위성 방송(Direct Broadcast Satellite)수신기등에 사용되고 있다.

GaAs MESFET을 사용한 마이크로파 저잡음 증폭기는 최소잡음지수를 얻기 위한 정합조건과 최대이득을 얻기 위한 정합조건이 서로 상반되기 때문에 이를 최적화^(1, 2)하는 것이 증폭기 설계의 중요한 요소가 된다.

믹서의 경우 종래에는 변환손실이 생기는 다이오드 믹서^(3, 4)가 많이 사용되었으나 근래에는 변환이득을 얻을 수 있는 장점을 갖는 GaAs FET를 사용하여 믹서를 실현하는 연구^(5, 6)가 이루어 지고 있다.

본 논문에서는 MMIC화 설계의 기초자료 수집을 위하여 GaAs MESFET을 이용하여 12GHz의 입력에서 1GHz의 중간 주파수 출력을 얻을 수 있는 주파수 변환기를 저잡음 증폭기, 믹서 그리고 저역통과 여파기를 설계하여 구성하였다. 증폭기의 RF 출력신호와 국부 발진기 출력신호를 결합하기 위해서 대칭구조의 방향성 결합기를 설계하였으며, 믹서 출력단에는 7개의 소자로 구성되는 Semi-Lumped 구조의 차단 주파수가 2 GHz인 저역 통과 여파기를 설계하였다.

DC 바이어스차단을 위한 회로구성은 MIC에서 일반적으로 이용되고 있는 칩 캐패시터를 사용하는 방법과 MMIC에 유용하게 이용될 수 있는 DC 블럭을 사용하는 두가지 방법을 채택하여 비교되는 결과를 얻었다.

실험 결과 주파수 대역면에서는 칩 캐패시터를 사용할 경우가 우수한 특성을 나타내는 것을 확인할 수 있었고 이득면에서는 DC블럭의 경우가 우수한 특성을 보였다.

이와 같은 결과는 MMIC화 설계에서 캐패시터와 블럭이 선택되는 기준이 될 수 있을 것으로 믿어진다.

II. 저잡음 증폭기 설계

안정도, 이득, 잡음지수등을 고려하여 동작주파수 12 GHz에서 유용전력 이득이 10dB 이고 잡음지수가 2 dB되는 증폭기를 설계 하였다.

설계에 사용된 GaAs MESFET은 미쓰비시사의 MGF 1304A이며 Rollett의 안정계수로 동작주파수에 대한 안정도를 판별한 결과 절대안정한 상태였다.

12GHz에서 유용전력 이득이 10dB인 원은 유용 전력 이득원칙을 사용하여 계산하면 중심 C_a 는 $0.733 / \sqrt{10}$ 이고 반경 r_a 는 0.165가 되며, 잡음지수가 2dB인 원은 잡음 지수원칙으로부터 구하면 중심 C_F 는 $0.478 / \sqrt{1.59}$ 이고 반경 r_F 는 0.192가 된다.

이득원과 잡음원을 Smith 도표상에 그리면 그림(1)과 같으며, 두원의 교차점이 10dB의 이득

과 2 dB의 잡음을 갖는 전원측 정합 임피던스가 된다. 교차점의 한점을 읽으면 전원측 정합 임피던스 Z_s 는 $0.22 + j 0.1$ ($Y_s = 3.767 - j 1.7123$) 이 되고 전원측 반사계수 Γ_s 는 $-0.628 + j 0.1335$ 가 된다. 또 부하측 반사계수 Γ_L 은 입출력 반사계수의 관계식으로 부터 $\Gamma_L = -0.5232 + j 0.380$ 이 되며 부하측 임피던스 Z_L 은 $0.2361 + j 0.3084$ ($Y_L = 1.564 - j 2.042$)를 얻을 수 있다.

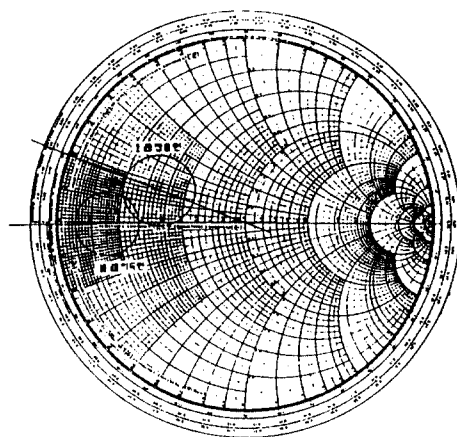
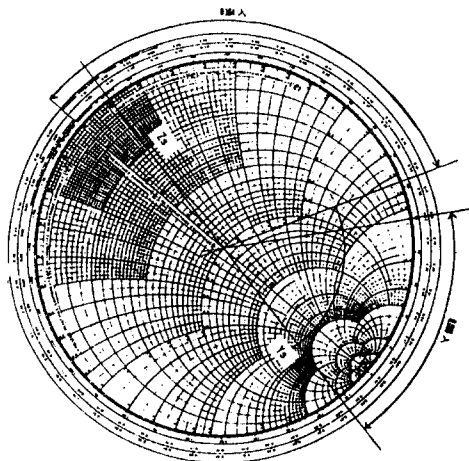
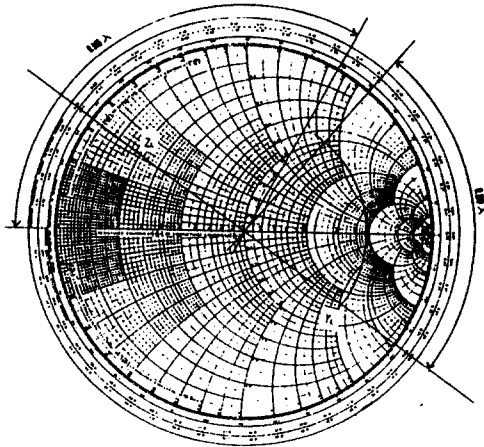


그림 1 잡음과 이득을 고려한 증폭기 설계
A noise and gain compromise design of amplifier.



(a) 입력 정합



(b) 출력 정합

그림 2 증폭기의 입출력 정합회로 설계
Input and output matching network design of amplifier.

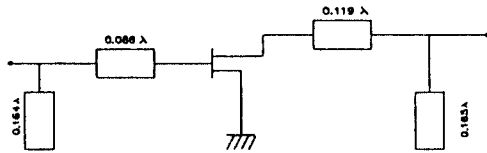


그림 3 설계된 증폭기
Designed amplifier.

전원측 정합 임피던스 Z_s 와 부하측 정합 임피던스 Z_L 을 이용하여 증폭기의 입출력 정합 회로를 50 ohm의 동일한 특성 임피던스를 갖는 마이크로 스트립 전송선로에 대해서 실현하면 그림(2)에 나타난 것과 같이 입력 정합은 0.086λ 의 직렬 마이크로 스트립 선로와 0.164λ 의 개방 스테르브로 구성되며, 출력 정합은 0.119λ 의 직렬 마이크로 스트립 선로와 0.165λ 의 개방 스테르브로써 그림(3)과 같이 구성된다.

III. 믹서 설계

다이오드를 사용한 믹서는 변환손실이 생기는 데 비하여 GaAs MESFET을 사용하면 변환 이득을 얻을 수 있다. 이와 같은 MESFET의 혼합 현상은 게이트와 소오스, 드레인과 소오스사

이의 비직선상에 비해 발생되며 MESFET의 게이트에 RF 신호와 LO 신호를 인가하게 되면 혼합이 일어난다.

12 GHz 증폭기 출력 신호와 11 GHz의 국부 발진기 신호로써 1 GHz 중간 주파수를 얻도록 설계하였다. 설계에 사용된 GaAs MESFET은 증폭기와 동일한 MGF 1304A이다.

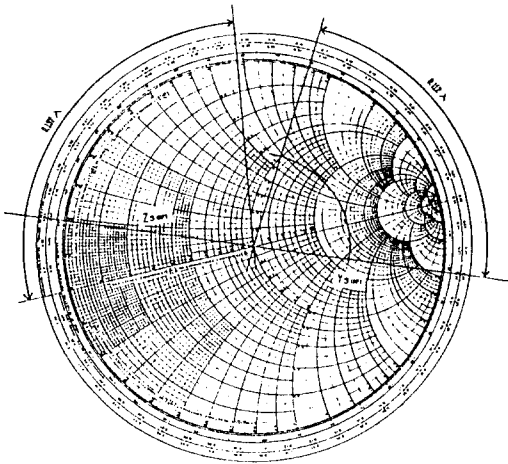
믹서의 설계도 증폭기 설계와 마찬가지로 주어진 GaAs MESFET이 설계하는 동작 주파수에서 절대 안정한 상태인가, 조건부 안정한 상태인가를 고려해야 하는데 본 설계에 사용된 MGF 1304A는 Rollett의 안정계수 등으로 조사한 결과 절대 안정한 상태임을 확인 하였다.

이 경우 입력 정합회로는 12GHz의 동작 주파수에 정합이 되도록 하여야 하고, 출력 정합회로는 중간 주파수 1GHz에 정합이 되도록 설계를 하여야 한다. 따라서 입력 정합회로는 최소잡음지수를 갖도록 설계 하는 것이 바람직하기 때문에 12 GHz에서 최소잡음지수를 갖는 점의 반사 계수 Γ_{opt} 이 $0.503 / 159.20^\circ$ 인것을 이용하여 $\Gamma_s = \Gamma_{opt}$ 가 되도록 전원측 정합 임피던스를 구하면 Z_s 는 $0.341 + j 0.163$ ($Y_s = 2.386 - j 1.141$)이 된다.

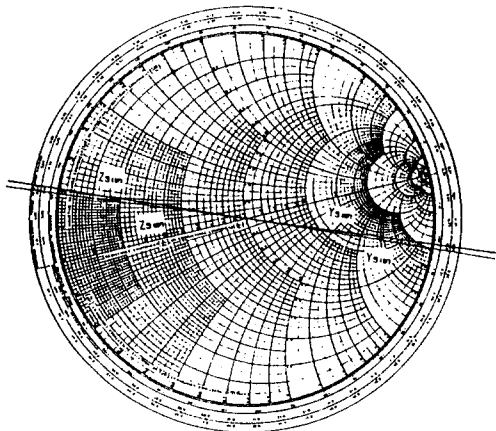
따라서 입력측 정합 회로는 50 ohm의 동일한 특성 임피던스를 갖는 마이크로 스트립 전송선로로써 $0.112\lambda_{(RF)}$ (12 GHz에 대한 파장)의 직렬 마이크로 스트립과 $0.137\lambda_{(RF)}$ 의 개방 스테르브로 구성된다. 그런데 출력 정합 회로는 1GHz의 중간 주파수에 대하여 정합회로를 구성해야 하므로 RF 12GHz에 대한 입력측 반사계수 $\Gamma_{s(RF)}$ 를 중간 주파수에 대응하는 값 $\Gamma_{s(IF)}$ 로 전환하여 중간 주파수에 대한 출력측 반사 계수 $\Gamma_{L(IF)}$ 를 입출력 반사계수 관계식으로 부터 구해야 한다.

이 때 $0.112\lambda_{(RF)}$ 는 $0.0086\lambda_{(IF)}$ (1 GHz에 대한 파장)에 대응되며 $0.137\lambda_{(RF)}$ 는 $0.01\lambda_{(IF)}$ 에 대응되는데 이것을 이용하여 12GHz에 대한 입력측 정합 임피던스 $Z_{s(RF)}$ 를 1GHz에 대한 입력측 정합 임피던스 $Z_{s(IF)}$ 로 전환하면 $Z_{s(IF)} = 0.165 + j 0.199$ ($Y_{s(IF)} = 2.65 - j 3.0$)이 되며 $\Gamma_{s(IF)} = -0.6681 + j 0.2849$ 가 된다.

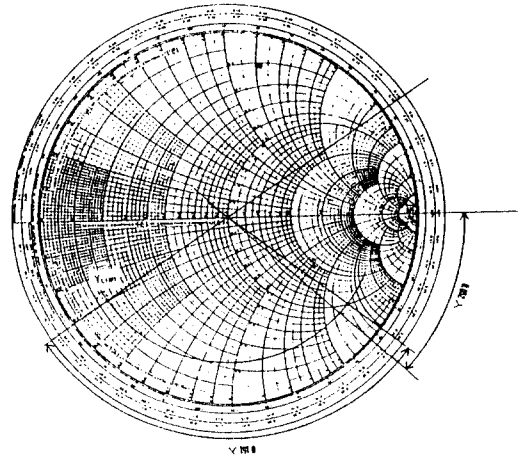
입출력 반사 계수 관계식을 이용하면 중간 주파수 1GHz에 대한 출력측 정합 반사계수와 임피던스는 각기 $\Gamma_{L(IF)} = 0.6569 + j 0.4347$, $Z_{L(IF)} = 1.2375 + j 2.8349$ ($Y_{L(IF)} = 0.1293 - j 0.2963$)와 같이 구할 수 있으며, 정합 회로는 50 ohm 동일한 특성 임피던스를 갖는 마이크로 스트립 전송선로로써 $0.151\lambda_{(IF)}$ 의 길이를 갖는 직렬 마이크로 스트립 선로와 $0.052\lambda_{(IF)}$ 의 길이를 갖는 개방 스텐더브로써 구성된다.



(a) 입력 정합



(b) 중간주파수에 대한 입력반사계수



(c) 출력 정합

그림 4 믹서의 입출력 정합회로
Input and output matching network design of mixer.

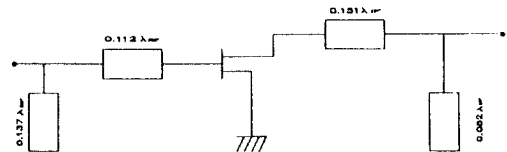


그림 5 설계된 믹서
Designed mixer.

증폭기의 RF 신호와 국부 발진기 신호가 서로 간섭을 일으키지 않고 믹서의 입력으로 들어가게 하기 위한 결합 소자로 90°하이브리드나 방향성 결합기 등이 사용된다.

본 논문에서는 MMIC화에 필요한 간결한 구조를 갖도록 유전율이 2.52이고 기판의 두께가 0.726mm인 테프론 기판을 이용하여 결합 길이가 $\lambda/4$ 이며, 마이크로 스트립 선로의 폭 W 와 두께 h 의 비 (W/h)가 2.4이고, 선로와 선로 사이의 간격 s 와 두께의 비 (S/h)가 0.2인 대칭 구조를 갖는 방향성 결합기⁽⁷⁾를 설계하였다.

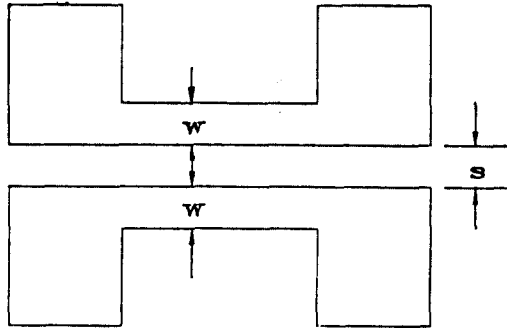


그림 6 대칭 구조를 갖는 방향성 결합기 평면도
The plane section of symmetrical directional coupler.

IV. 저역통과 여파기 설계

국부 발진기 신호와 RF신호는 차단시키고 중간 주파수만을 통과시키기 위해서는 저역통과 여파기가 필요하다.

Chebyshev 여파기를 사용하여 40 dB의 감쇄와 0.01dB의 리플을 갖는 저역 통과 여파기를 Mat-taei가 제시한 표(8)를 이용하여 3개의 캐패시턴스 소자와 4개의 인덕턴스 소자로 구성되는 semi-lumped 구조로 설계하였다. 인덕턴스 L과 캐패시턴스 C 값은 홀수의 F 값은 인덕터스, 짝수의 G 값은 캐패시턴스 값이 되므로 아래표와 같다.

L (1)	3	[nH]
C (2)	2.216	[pF]
L (3)	5	[nH]
C (4)	2.599	[pH]
L (5)	5	[nH]
C (6)	2216	[pH]
L (7)	3	[nH]

표(1)과 같이 구해진 값을 마이크로 스트립 전송 선로로 실현할 때 고 임피던스(Z_L)과 저 임피던스(Z_C)의 차가 크면 클수록 저역 통과 여파기의 특성은 개선된다. 따라서 유전율이 2.52이고 기판의 두께가 0.726mm인 테프론 기판을 사용하

고 선로의 실현 가능성과 크기를 고려하여 $Z_L=120\Omega$, $Z_C=10\Omega$ 으로 설계하였다. 각 소자에 대한 마이크로 스트립 선로의 실제 길이는 Howe의 식(9)을 사용하였다.

그림(7)에 저역 통과 여파기에 대한 마이크로 스트립 선로의 구조를 나타냈다.

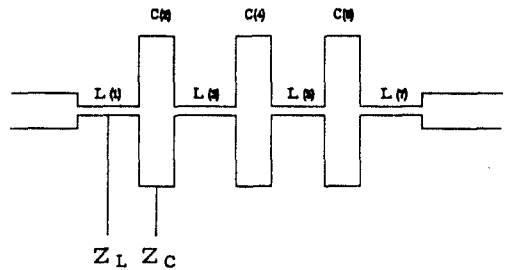


그림 7 저역통과 여파기의 마이크로 스트립 선로 구조도
Low-pass filter circuit layout with microstrip lines.

V. 실험 및 결과검토

A. 실험

GaAs MESFET MGF1304A의 S-파라메타에 대한 값은 S-파라메타 측정장치로 확인하였고 설계된 저잡음 증폭기, 믹서, 방향성 결합기 및 저역통과 여파기등을 설계에서 얻어진 값으로 능동소자와 테프론 기판을 사용하여 단일기판상에 결합된 주파수 변환기를 제작하였다.

마이크로 스트립 선로의 실현은 Wheeler, Kirschning, Jansen, Owens의 분산특성(9, 10, 11)이 고려된 식을 이용하였으며 마이크로 스트립 선로에서 개방된 불연속(open-end discontinuities)에 대해서는 Hammerstad와 Bekkadal의 실험식(12)를 이용하여 보정하였다.

DC 바이어스 차단을 위해서는 칩 캐패시터와 DC블럭을 사용하는 두가지 방법으로 하였으며 DC블럭의 경우 방향성 결합기와 동일하게 실현하였다.

그림(8)에 설계된 주파수 변환기를 나타냈으며 그림(9)에 주파수 변환기의 마이크로 스트립 선로 구조도를 나타냈다.

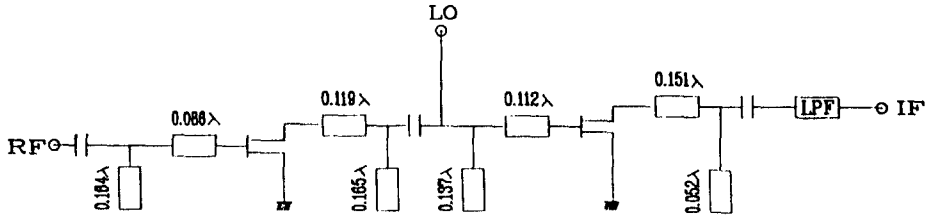
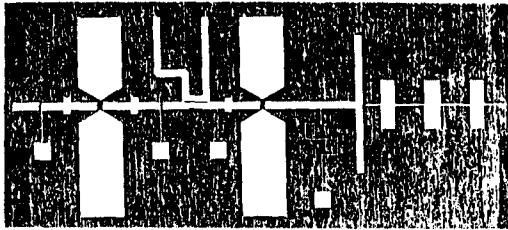
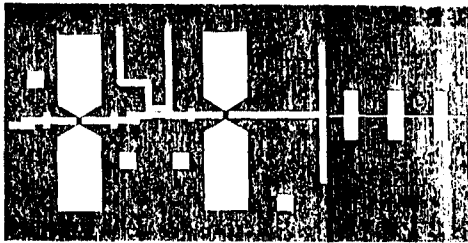


그림 8 설계된 주파수 변환기 회로도
Schematic diagram of designed frequency converter.



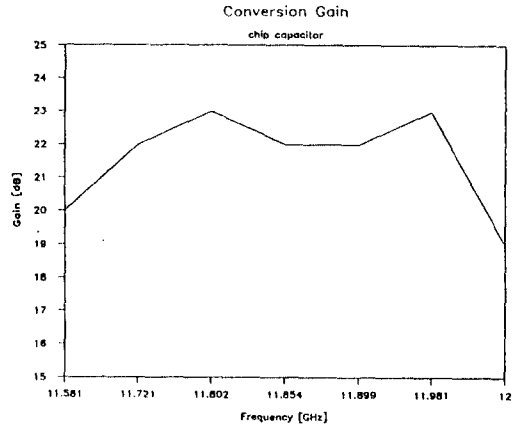
(a) 칩 캐패시터를 사용한 주파수 변환기



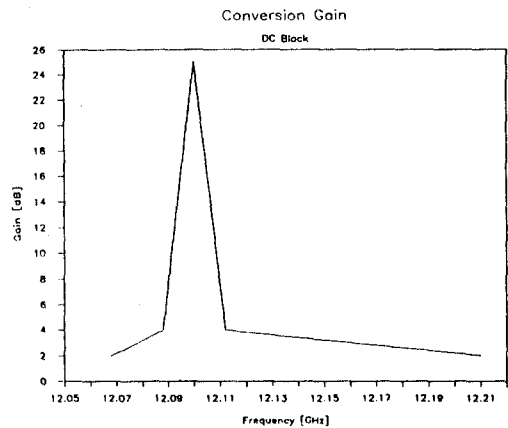
(b) DC 블럭을 사용한 주파수 변환기

그림 9 주파수 변환기의 마이크로 스트립 선로 구조도
Frequency converter circuit layout with microstrip line.

DC 바이어스 전원을 안정되게 공급되게 위하여 20mA에서 전류가 limiting 되도록 전원 공급 장치를 제작하였으며 측정 실험은 HP 8410B Network Analyzer, HP8755C Swept Amplitude Analyzer, HP8746B S-parameter Test Set, Tektronix 492 Spectrum Analyzer와 Wilt ron360V vector Network Anaiyer등을 사용하였다.



(a) 칩 캐패시터 사용



(b) DC블럭 사용

그림 10 측정된 주파수 변환기의 변환이득
Measured conversion gain of frequency converter.

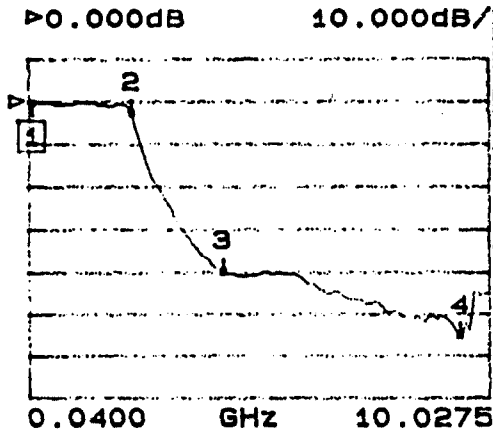


그림11 측정된 저역 통과 여파기의 특성
Measured performance of low-pass filter.

B. 결과 검토

실험한 결과, 현재 MIC에서 보편적으로 사용되고 있는 칩 캐패시터를 포함하는 경우 11.581 GHz~11.981 GHz의 RF 입력일 때 581MHz~981MHz의 중간 주파수에서 20~23dB의 변함이득을 얻었으며 MMIC화에 유용하게 이용될 수 있는 DC 블럭을 포함하는 경우 12.1GHz의 RF 입력에서 1000 MHz의 중간 주파수를 얻었으며 이때 변환 이득은 25dB이었다.

결과를 비교해 보면 이득의 경우 그 차이는 미세한 것으로 볼 수 있고 주파수 대면역의 차이는 DC 블럭의 주파수 결합 특성에 기인한 것으로 이와 같은 주파수 결합 특성의 광대역화는 깎지깎 형태나 선로사이의 간격을 좁게 제작함으로써 실현 가능한 것으로 제작 기술상의 문제이다. 이와 같은 문제점은 MIC로는 한계가 따르게 되지만 MMIC화에서는 보다 용이하고 효율적으로 극복될 수 있을 것이다.

주파수 변환기나 증폭기를 제작할 때 패턴의 가장자리가 손상되지 않도록 하고 Launcher를 연결할 때도 불연속에 의한 영향이 가장적게 일어나도록 하는 세심한 주의가 필요하였다. 그리고 DC 바이어스의 공급은 FET의 특성에 큰 영향을 미치므로 드레인 전류를 조절하는 Vgs의 조

절 문제였다.

실험결과 각각의 FET마다 그 특성이 다르기 때문에 10mA의 드레인 전류가 흐르게 되는 Vgs는 -0.31~-0.72V사이의 값이 유지되도록 하였다.

이상의 결과를 종합하면 믹서단 입력 회로에서 간결한 구조를 갖는 대칭구조 결합기를 사용하고 캐패시터를 직류 차단용으로 사용하는 것보다는 마이크로 스트립 선로에 의한 DC블럭을 이용함으로써 MMIC의 구조가 간결해지며 결과적으로 작은 패턴으로 MMIC의 실현이 가능해질 것이다. 유전율이 12.9이고 기판의 두께(h)가 0.1 mm인 GaAs 기판을 사용하여 MMIC화 할 경우 전체 패턴의 크기는 약 1/16 이하로 축소된다.

VI. 결 론

칩 캐패시터와 DC블럭을 각기 포함시켜 주파수 변환기를 실현하여 실험한 결과 주파수 대역면에서는 칩 캐패시터가 이득면에는 DC블럭으로 실현시킨 경우가 우수함을 확인하였다.

주파수 대역의 차이는 DC블럭의 주파수 결합 특성에 기인한 것으로 깎지깎 형태나 선로사이의 간격을 좁게 실현함으로써 이와 같은 주파수 결합특성의 광대역화가 가능할 것이다.

MMIC화에서는 제조공정과 기술적인 문제 때문에 캐패시터를 사용하는 것보다는 DC 블럭을 포함시키고 결합 회로에서 간결한 구조를 사용하는 것이 효율적이기 때문에 본 연구결과는 위성통신 전단부를 MMIC화 설계의 기초자료로써 그 활용방안이 기대된다.

본 논문은 1987년도 한국 학술진흥 재단의 연구비에 의하여 행하여진 논문입니다.

參 考 文 獻

(1) C. A. Liechti and R. L. Tillman, "Design and performance of microwave amplifiers with GaAs Schottky-gate

field-effect transistor," IEEE Transactions on MTT., vol. MTT-22, pp. 510-517, March 1974.

(2) Tri T. Ha, "Solid-state microwave amplifier design", John Wiley & Sons., New York, 1981.

(3) C. A. Liechti, "Down-converters using Schottky-barrier diodes", IEEE Trans. Electron Devices., vol. ED-17, pp. 975-983, November 1970.

(4) M. McColl, "Conversion loss limitations on Schottky-barrier mixers", IEEE Transaction on MTT., vol. MTT-25, pp. 54-59, January 1977.

(5) R. A. Pucel, D. Masse and R. Bera, "Performance of GaAs MESFET mixers at X band," IEEE Transactions on MTT., vol. MTT-24, pp. 351-360, June 1976.

(6) S. A. Maas, "Theory and analysis of GaAs MESFET mixers," IEEE MTT., vol. MTT-32, No.10, October

1984.

(7) 진년강, "초고주파 집적회로를 위한 각지간 복수 결합 마이크로스트립 광대역 필터 / DC 블럭의 설계, "대한 전자공학회지, 제24권, 제5호, pp. 15-20, 1987.

(8) G. Matthaei, L. Young, E. M. T. Jones, "Microwave filters, impedance-matching networks, and coupling structures," Artech House, INC., Washington, 1980.

(9) H. Howe, "Stripline circuit design," Artech House, INC., Washington, 1974.

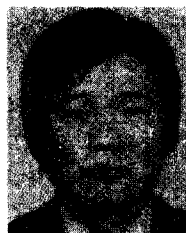
(10) T. C. Edwards, "Foundation for microstrip circuit design," John Wiley & Sons. New York, 1981.

(11) 윤현보, "Planar Waveguide 모델을 이용한 마이크로스트립선로의 하이브리드모드 분산특성 계산," 한국통신학회지, 제12권, 제1호, pp. 36-49, 1987.

(12) K. C. Gupta, R. Garg, I. J. Bahl, "Microstrip lines and slotlines," Artech House, INC., Washington, 1979.



陳年綱(Youn ang CHIN) 正會員
1934年3月11日生
韓國航空大學通信工學科卒業
美國 Oregon 州立大學(工學碩士)
美國 Oregon 州立大學(工學博士)
韓國航空大學通信·電子工學科教授
英國航空電子研究所 研修
美國 Cubic 通信電子會社(研究員)



尹賢普(Hyun Bo YOON) 正會員
1942年1月5日生
1964年2月:韓國航空大學電子工學科卒業
1982年2月:仁荷大學校大學院卒業(工學博士)
1964年3月~1968年10月:空軍通信將校
1968年12月~1979年2月:韓國航空大學副教授
1979年3月~現在:東國大學校工科學校電子工學科 教授



姜熙翹(Kang Hee CHANG) 正會員
1942年6月18日生
1964年2月:韓國航空大學 電子 工學科卒業
1988年2月:檀國大學校 大學院 博士課程修了
1980年2月~現在:서울産業大學 電子工學科 副教授



朴逸(Yul PARK)
1949年12月24日生
1970年2月:韓國航空大學 電子工學科卒業
1982年8月:漢陽大學校 大學院 卒業
1984年8月:檀國大學校 博士過程
1970年~1980年2月:韓國電力勤務
1980年3月~現在:東洋工業專門大學通信科 副教授



趙光來(Kwang Rae CHO) 正會員
1959年2月15日生
1982年2月:東國大學校工科學校電子工學科卒業(工學士)
1984年2月:東國大學校大學院電子工學科卒業(工學碩士)
1988年8月:東國大學校大學院電子工學科 卒業(工學博士)
1988年7月:天文宇宙科學研究所 勤務