

電壓形 인버터로 구동되는 誘導電動機의 특정고 조파제거에 관한 연구

論 文
2-2-4

A Study on the Particular Harmonics Elimination in VSI-FED Induction Motor

田 喜 鍾* · 金 國 鎮**
(Hi-Jong Jeon Kuk-Jin Kim)

요 약

교류 전동기의 가변속 구동에 있어서 가변전압, 가변주파수 방식의 PWM 인버터가 널리 사용되고 있다.

본 연구에서는 3상 PWM 인버터의 출력 파형에 있어서 특정 고조파제거를 위한 방법이 소개되며 그 타당성을 입증하기 위해 실험결과는 시뮬레이션 결과와 비교·검토된다.

제안된 PWM 방식은 유도 전동기뿐만 아니라 전압 조정기, UPS 등에도 사용 가능하다.

Abstract

In many applications of inverter system, it is desirable to obtain an AC output voltage with variable frequency and amplitude. For the variable-speed AC motor drive, the system is one major area of application for the variable-frequency inverter. Variable-voltage variable-frequency sinusoidal output in three-phase inverter is possible by employing the techniques developed.

In this paper, the technique of particular harmonics elimination(PHE) in three-phase PWM inverter-output waveforms is introduced.

The required switching patterns are determined on personal computer. Results are stored in look-up table in EPROM and used to control the switching of the inverter devices.

The experimental results indicate that the loss in an induction motor is minimized to a degree by using this algorithm.

The proposed PWM pattern is effective not only to the induction motor but also to the other electromagnetic machine such as Voltage Regulator, UPS.

* 正會員 : 송실대 공대 전기공학과 부교수

** 正會員 : 송실대 공대 전기공학과 대학원 박사과정

1. 서론

전력용 반도체 소자를 이용한 주파수 변환기의 소형 고성능화와 마이크로프로세서등과 같은 대규모 집적회로의 현저한 진보에 따라 대부분의 3상 시스템에 있어서 주파수 제어를 용이하게 처리할 수 있게 되었다.

특히 전동력 분야의 대부분을 차지하고 있는 농형유도전동기의 경우 가변속구동을 위하여 가변전압 가변주파수(VVVF) 방식의 PWM 인버터가 급속히 보급되고 있다.^{1)~6)} 그러나 VVVF 시스템은 반도체 소자들의 ON, OFF 스위칭 작용으로 많은 고조파가 발생되어 전동기의 전류파형이 비정현파로 된다. 비정현파의 전류가 전동기에 입력되면 고정자 전류가 왜형이 되어 시간함수의 고조파가 기자력에 영향을 주게 되므로 유도전동기의 손실 증가와 맥동토크 등의 문제를 야기한다. 이런 고조파성분을 줄이거나 제거하기 위하여 BIMAL K. BOSE 등은 "Natural sampling, Uniform sampling"방식³⁾을, HASMUKH S. PATEL 등은 "특정고조파제거(PHE)" 방식²⁾을, RAYMOND S. RAMSHAW 등은 "ON-Line Area Equalization(OAE)" 방식⁴⁾을 제시하였다.

본 연구에서는 3상 PWM 인버터의 출력에서 발생하는 고조파성분중 특정고조파제거(Particular Harmonics Elimination)를 위한 수치적 해석방법을 설명하고, PWM 신호를 만드는 알고리즘과 PWM 신호를 발생 하기위한 하드웨어의 구성방법을 소개하며, 이론적인 제안의 타당성을 입증하기 위해 실제 인버터 출력의 스펙트럼을 시뮬레이션에 의한 결과와 비교 검토하고, 유도전동기의 출력 파형이 원하는 결과에 접근할 수 있음을 나타내고 있다.

2. PWM 인버터의 기본 원리

그림 2. 1은 AC전동기의 전압 및 주파수를 제어하기 위한 전압형인버터의 기본 구성도이다. 6개의 전력용 트랜지스터(PT1~PT6)의 일정한 스위칭 패턴에 의해 전동기에 인가되는 전압 및 주파

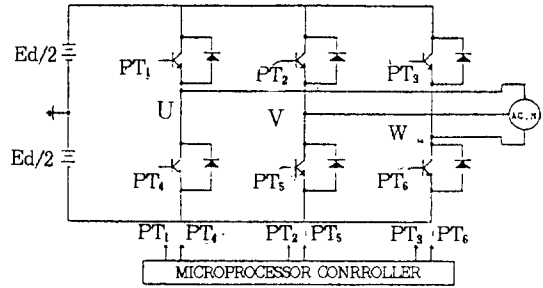


그림 2. 1. 인버터의 기본 구성도
Fig. 2. 1. Basic Structure of Inverter

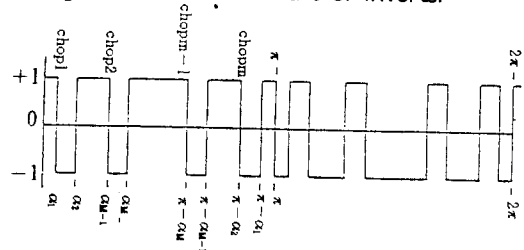


그림 2. 2. 인버터의 출력 파형
Fig. 2. 2. Output waveform of Inverter

수의 제어가 가능하다. 그리고 PWM 제어방식은 인버터의 출력파형에 따라 바이폴라형 및 유니폴라형으로 대별되며 본 연구에서는 그림 2. 2와 같은 바이폴라형을 택하였다.

3. 특정고조파제거를 위한 수치해석

비정현파 함수를 $f(\omega t)$ 라 할때 일반적으로 다음식과 같이 나타낼 수 있다.

$$f(\omega t) = a_0 + \sum_{n=1}^{\infty} [a_n \sin(n\omega t) + b_n \cos(n\omega t)] \quad \dots\dots (3-1)$$

그런데 그림 2.2의 출력파형은 푸리에 급수에서 4분파대칭(quarter-wave symmetry)으로 해석이 가능하므로 다음의 관계가 성립한다.

$$f(\omega t) = f(\pi - \omega t) \quad \dots\dots (3-2)$$

따라서 그림 2.2의 $a_0 = 0, b_n = 0$ 이며 a_n 은 다음식과 같다.

$$a_n = \frac{4}{n\pi} [1 + 2 \sum_{k=1}^M (-1)^k \cos n \alpha_k] \quad \dots\dots (3-3)$$

(단, $n=6m \pm 1$. $m=1, 2, 3 \dots$. $k=1, 2, 3, \dots, M$)
 그리고 식(3-3)의 [] 안을 f_i 함수로 나타낼 때
 특정고조파제거를 위한 초핑각 α_k 는 식(3-4)에서
 계산 가능하다.

$$f_i = 1 + 2 \sum_{k=1}^M (-1)^k \cos(6m \pm 1) \alpha_k = 0 \quad \dots (3-4)$$

또 식(3-4)는 다음과 같이 나타낼 수 있다.

$$f_i(\alpha_1 \alpha_2 \dots \alpha_M) = f(\alpha) \quad \dots (3-5)$$

여기서

$$f = [f_1 f_2 \dots f_M] \quad : M \times 1 \text{ 행렬}$$

$$\alpha = [\alpha_1 \alpha_2 \dots \alpha_M] \quad : M \times 1 \text{ 행렬}$$

특정고조파제거를 위한 α 값의 계산은 다음과 같
 은 선형화기법의 알고리즘을 이용한다.

- 1) $\alpha^0 = [\alpha_1^0 \alpha_2^0 \dots \alpha_M^0]$ 을 추정한다.
 단, $0 < \alpha_1^0 < \alpha_2^0 < \dots < \alpha_M^0 < \pi/2$
- 2) $f^0 = f(\alpha^0)$ 를 구하여 0이면 그때의 α 가 원하는
 값이고, 0이 아니면 3)으로 간다.
- 3) $x^0 = \left[\frac{\partial f_i}{\partial \alpha_j} \right]_{\alpha^0}$ 을 구한다.
 단, $f_i = [f_1 f_2 \dots f_M]^T$
 $d_j = [\alpha_1 \alpha_2 \dots \alpha_M]$ 이다.
- 4) $f^0 + x^0 \cdot d \alpha^0 = 0$ 에서 $d \alpha^0$ 를 구한다.
 단, $d \alpha^0 = [d\alpha_1^0 d\alpha_2^0 \dots d\alpha_M^0]^T$ 이다.
- 5) $\alpha^1 = \alpha^0 + d \alpha^0$ 를 구하여 다시 2)로 되돌아
 간다.

M개의 고조파를 제거하기 위해 반주기당 M번
 의 chopping을 하여야 하며 M개의 α 값을 구해야
 한다. 그리고 3상 시스템에서 3의 배수배 고조파는
 u, v, w 상에 대해 크기와 위상이 같기 때문에 전
 혀 고려할 필요가 없으며, 또한 차수가 높은 고조
 파는 저역 필터등으로 간단히 제거 할 수 있다.

그림 3.1은 위 알고리즘을 computer로 구하기
 위한 flow-chart이다.

4. PWM 신호를 만들기 위한 디지 탈 기법

3절에서 특정고조파 제거를 위한 chopping 각
 $\alpha_1 \sim \alpha_M$ 이 결정 되었다면 PT1을 단속 하기위한
 PWM 신호는 그림 4.1과 같게 한다.

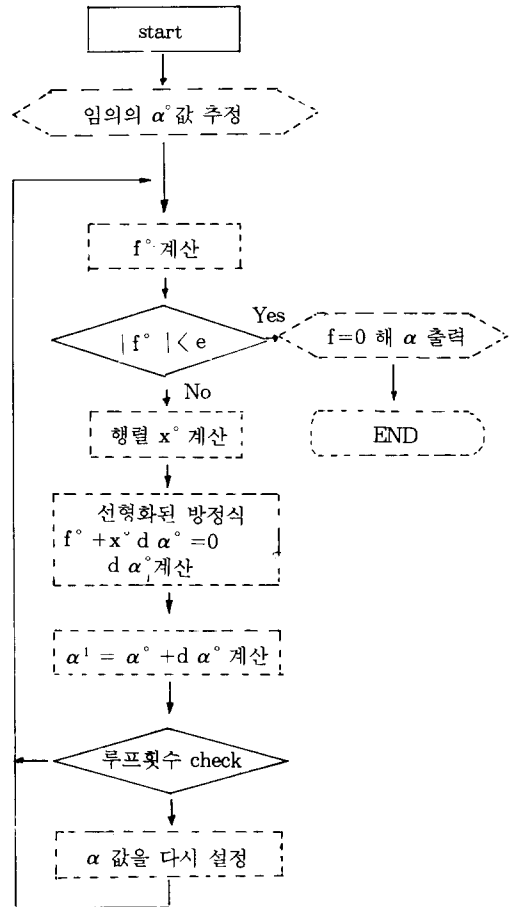


그림 3. 1. PHE의 수치해석을 위한 플로차트

Fig. 3. 1. Flow-chart for numerical analysis of PHE

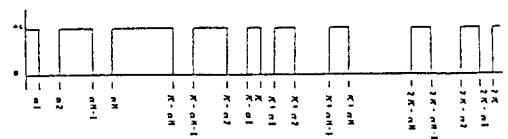


그림 4. 1. PT1-PWM 신호

Fig. 4. 1. Signal of PT1-PWM

그리고 PT2, PT3의 PWM 신호는 PT1-PWM
 신호보다 위상을 $120^\circ, 240^\circ$ 지연되게 하고 PT4, PT5,
 PT6의 PWM 신호는 동일한 상의 PWM 신호 보
 다 180° 위상차를 두게한다.

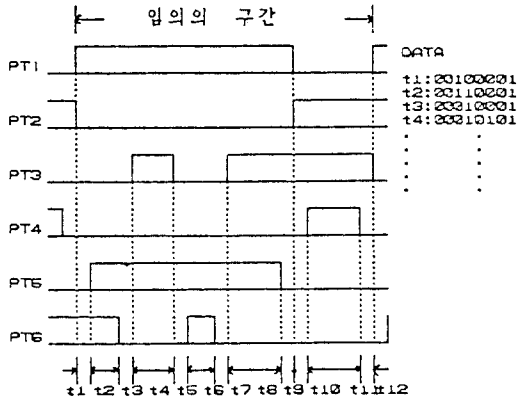


그림 4. 2. 데이터 처리방법
Fig. 4. 2. Data Processing method

PT1~PT6의 PWM 신호를 디지털 방식으로 처리하기 위해 1주기(360°)에 적당한 데이터를 순람표(Look-up table)로 만들어 EPROM에 저장하여 프로그램에 따라 순차적으로 인출해 쓸 수 있도록 하였다.

데이터수는 ROM 영역에 벗어나지 않는 한 많이 할수록 이론치에 더욱 근사한 고조파제거를 할 수 있으며 본 연구에서는 0.1° 당 1개의 데이터, 즉 3600개의 데이터를 만들어 사용하였다. 또한 ROM의 한 address에는 1개의 데이터를 저장하며 한 byte의 최상위 2 bits는 0으로 하여 그림 4. 2와 같이 데이터를 만들었다.

그런데 데이터를 만드는 과정에서 한가지 주의 하여야 할 사항은 만약 U상의 스위칭소자와 PT1이 ON상태이고 PT4가 OFF 상태였다가, 다음에 PT1이 OFF 상태, PT4가 ON 상태로 되는 순간에 전력용트랜지스터의 스위칭시간지연(600V 20A 경우 : 10 μs) 때문에 동일한 상의 양쪽소자가 동시에 ON 상태로 될 수가 있다. 이와 같이 동일한 상의 양쪽소자가 동시에 ON 상태로 되면 단락이 일어나서 전력용소자를 파괴할 우려가 있기 때문에 스위칭되는 순간에 부동시간(dead time : Td)을 만들어 주어야 한다. 본 연구에서는 그림 4. 3과 같이 0.5°의 시간지연각도를 주었다. 그러나 시간지연각도를 너무 크게 잡으면 이론치에 비하여 오차가 커지게 된다. 시간지연각도는 다음식에 의해 구할 수

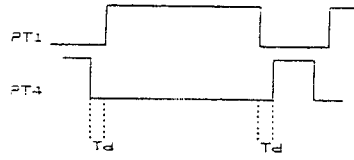


그림 4. 3. 부동시간
Fig. 4. 3. Dead time

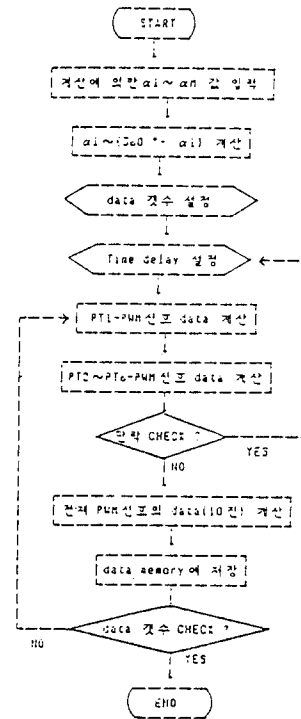


그림 4. 4. PWM 신호처리를 위한 알고리즘
Fig. 4. 4. Algorithm for PWM signal processing

있다.

(시간지연각도 = 360 × 최대주파수 × 소자의 스위칭 지연시간)

PWM 신호를 만드는 전체적인 알고리즘은 그림 4. 4와 같다.

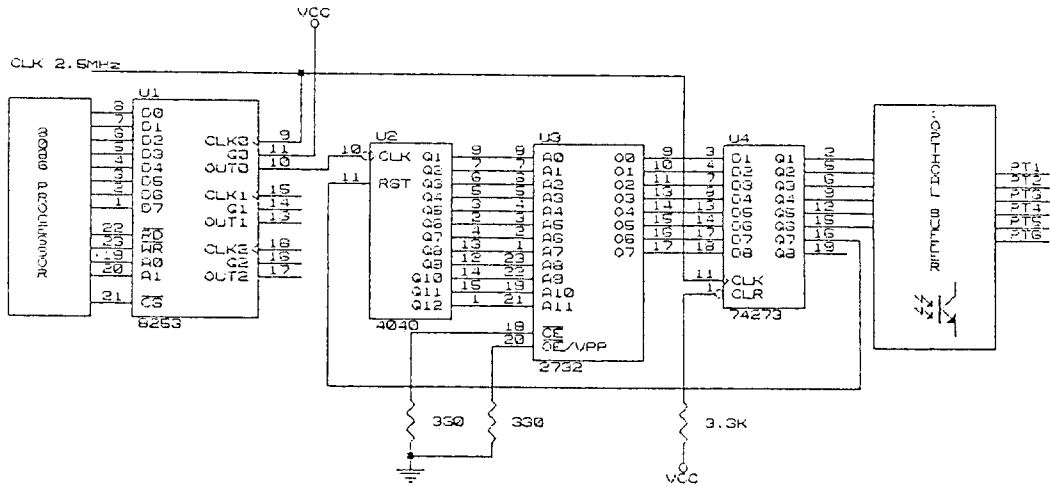


그림 5. 1. PWM 신호 발생을 위한 하드웨어

Fig. 5. 1. Hardware for generation of PWM signal

5. PWM 신호 발생을 위한 하드웨어 구성 방법

PWM 신호를 발생하기 위한 하드웨어는 그림 5. 1과 같다. CPU는 Intel사의 8086 5MHz를 사용하였으며 인버터 출력 주파수를 가변하기 위해 Programmable Counter(8253)를 사용하였다.

Pulse counter(4040)는 주파수가 가변된 구형파를 A0~A11의 어드레스로 변환 시킨다. 그리고 이 어드레스를 0~3599까지 반복하게 하면 그 어드레스에 해당되는 PWM 데이터가 EPROM(2732)의 데이터 버스를 통하여 출력된다. Latch(74273)는 이 데이터를 유지시켜 정확한 파형을 출력한다.

그런데 Latch에서 출력되는 소신호는 직접 전력용 트랜지스터를 동작시킬 수 없으므로 Buffer 회로를 필요로 한다.

6. 실험결과 및 고찰

표 6.1은 M=5일 때 $\alpha_1 \sim \alpha_5$ 의 값과 그때 각 조파성분의 크기를 나타내고 있으며(a)는 시뮬레이션에 의한 결과이며 (b)는 PWM 신호를 만들기 위해 근사화한 결과이다.

표 6. 1. 5, 7, 11, 13, 17th 고조파제거를 위한 해
Table 6. 1. Solution for PHE of 5, 7, 11, 13, 17th

(a) Solution for No. 5, 7, 11, 13, 17th
Harmonics Elimination

ALPHA 1=6.79765828 ALPHA 4=34.6703106
ALPHA 2=17.3023494 ALPHA 5=35.9982788
ALPHA 3=21.0328045

H. O	HARMONIC COEF.	% OF FUND.
1 st	1.166778	100
3 rd	.174876	14.98794
5 th	0	0
7 th	1.300988E-07	1.115027E-05
9 th	1.303354E-02	1.117054
11th	0	0
13th	5.837769E-08	5.003325E-06
15th	2.164352E-02	1.854982
17th	9.821186E-08	8.417356E-06
19th	.1190316	10.20174
21th	.2825923	24.21989
23th	.3638517	31.18432
25th	.2971771	25.46989
27th	.1498331	12.84161
29th	4.132699E-02	3.541976

(b) Approximation for No. 5, 7, 11, 13, 17th
Harmonics Elimination

- ALPHA 1=6.8
- ALPHA 2=17.3
- ALPHA 3=21.0
- ALPHA 4=34.7
- ALPHA 5=36.0

H. O	HARMONIC COEF.	% OF FUND.
1 st	1.167964	100
3 rd	.1772646	15.17723
5 th	1.296455E-03	.1195632
7 th	4.754896E-04	4.071099E-02
9 th	.0117344	1.004689
11th	7.781863E-04	6.662761E-02
13th	2.393018E-04	2.048881E-02
15th	2.106309E-02	1.803403
17th	1.000618E-03	8.567204E-02
19th	.1192431	10.20949
21th	.2810724	24.06516
23th	.3615233	30.9533
25th	.2962114	25.36136
27th	.1513105	12.95507
29th	4.395063E-02	3.763013

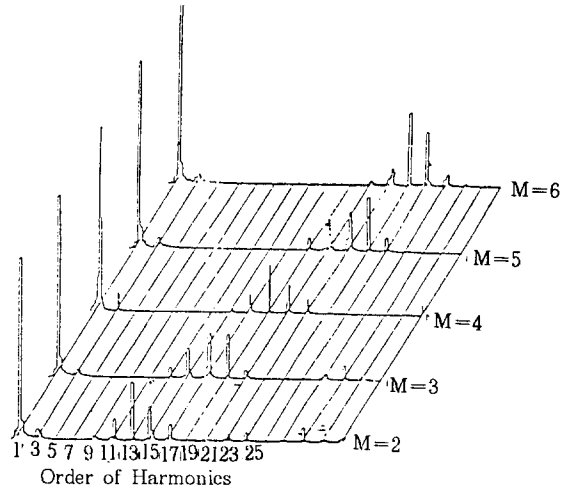


그림 6. 2. M=2, 3, 4, 5, 6에서의 스펙트럼
Fig. 6. 2. Each Spectrum of phase voltage in M=2, 3, 4, 5, 6

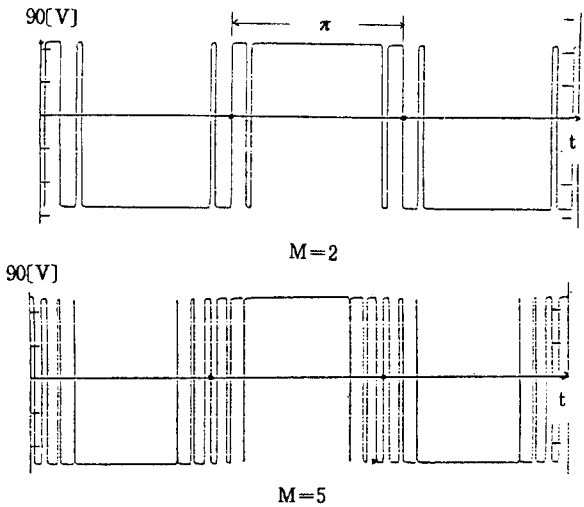


그림 6. 1. M=2, M=5 일 때 상전압 파형
Fig. 6. 1. Phase voltage waveform in M=2, M=5

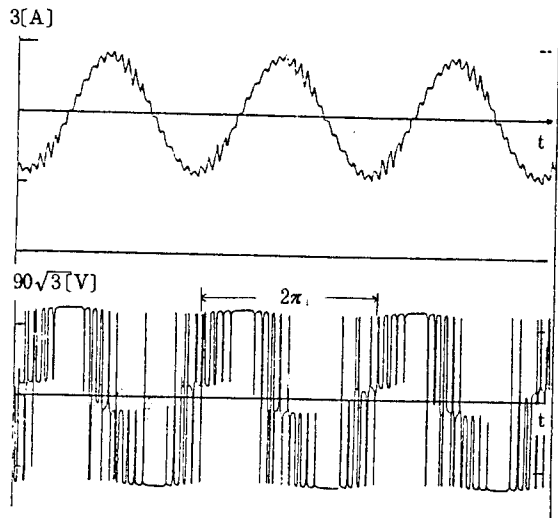


그림 6. 3. 유도전동기의 전류 및 선간전압 파형
Fig. 6. 3. Current and line to line voltage wave forms in I.M.

그림 6. 1은 주파수 30Hz, M=2, M=5 일 때 순저항 부하에서 상전압 파형이며, 그림 6. 2는 M=2, 3, 4, 5, 6 일 때의 상전압에 대한 스펙트럼 분석의 결과이다. M=5의 경우 표 6. 1에서와 같이 5, 7, 11, 13, 17차 고조파 성분이 제거되었음을 볼 수

있다. 즉 이론치와 실험의 결과가 거의 일치한다.

그림 6. 2는 M=2, 3, 4, 5, 6 일 때의 상전압에 대한 스펙트럼 분석의 결과이다. M=5의 경우 표 6. 1에서와 같이 5, 7, 11, 13, 17차 고조파 성분이 제거되었음을 볼 수 있다.

즉 이론치와 실험의 결과가 거의 일치한다.

그림 6. 3은 M=5 일 때 220V, 750W 농형유도 전 동기에서의 전류 및 선간전압 파형을 나타낸다.

7. 결 론

본 연구에서는 전압형인버터에 의해 유도전동기를 가변속구동할 때 반도체 소자들의 ON, OFF 스위칭 작용으로 발생하는 고조파성분을 제거하기 위해 디지털적으로 처리해 보았다.

표 6. 1과 그림 6. 2에서처럼 실험에 의한 결과는 이론치와 매우 근사함을 알수 있었고, 또 정현파에 가까운 전류파형을 얻을 수 있었다. 그리고 데이터 갯수를 최대한 많이 할 수 있는 방법과 최적의 시간지연각도를 설정한다면 더욱 근사화된 결과를 얻을 수 있겠다.

본 연구에서 제안된 하드웨어 구성은 마이크로 프로세서와의 적용성이 우수하며, 기존의 아나로그 및 디지털회로들에 비해 그 구성이 간단하고 제어 및 회로의 변경, 확장이 용이하며 속응성이 양호하다. 또한 이러한 동작원리는 교류전압 조정기, UPS 등에도 적용이 가능할 것으로 사료된다.

참 고 문 헌

- 1) HASMUKH S. PATEL et al., "Generalized Techniques of Harmonic Elimination and Voltage Control in Thyristor Inverter : Part I-Harmonic Elimination", IEEE Trans., Vol. IA-9, pp. 310-317, May/June 1973.
- 2) GIUSEPPE S. BUJA et al., "Optimal Pulsewidth Modulation for Feeding AC Motors", IEEE Trans., Vol. IA-13, pp. 38-44, Jan./Feb. 1977.
- 3) BIMAL K. BOSE et al., "A High-performance Pulsewidth Modulator for an Inverter-Fed Drive System Using a μ -computer", IEEE Trans., Vol. IA-19, pp. 235-243, Mar./Apr. 1983.
- 4) ALBERTO POLLMANN, "A Digital Pulsewidth Modulator Employing Advanced Modulation Techniques", IEEE Trans., Vol. IA-19, NO. 3, May/June 1983.
- 5) RAYMOND S. RAMSHAW et al., "A PWM Inverter Algorithm for Adjustable Speed AC Drives Using a Nonconstant Voltage Source", IEEE Trans., Vol. IA-22, pp. 673-677, July/Aug. 1986,
- 6) Naoshi Mishiro, Yasubumi Akagi, Akira Kawamura, "AC Servo Motor and Micom Control", Synthetic Electronic Publishing Company, pp. 207-234, 1983.