

# CdS / (P)Si 이종접합 태양전지에 관한연구

論文  
37~2~4

## A Study on the Cd S/(p) Si Heterojunction Solar Cell

田 春 生 \* · 全 昌 植 \*\* · 尹 文 深 \*\*\* · 許 昌 深 \*\*\*  
(Chun-Sang Juon, Chang-Sik Juon, Mun-Soo Yun, Chang-Su Huh)

### ABSTRACT

This work is concerned with the fabrication process and photo-response characteristics of CdS / (p) Si solar cells. In order to fabricate the cell, low grade Si wafer has been used as an absorber and CdS which works as a window material has been prepared by vacuum evaporation. CdS thin film, as evaporated, is polycrystal and resistance is very high but these properties are improved by annealing. The properties of the fabricated cells are found to depend largely on the transmittance of CdS. The effects of CdS thickness and annealing condition on the fill factor and efficiency of the cell are investigated quantitatively.

### 1. 서 론

Si와 접합을 이루는 CdS는 II-VI족 화합물 반도체이며 band gap energy가 2.42 eV로 태양광의 많은 양을 투과시킬수 있는 창역할을 한다<sup>1)</sup>. 따라서 CdS와 같은 n-type 반도체를 Si wafer 위에 증착하면 광흡수가 있어도 광전류에 기여하지 못하는 표면부근의 layer를 제거할수가 있어 이론적으로 보다 좋은 효율을 기대할수가 있다<sup>2)</sup>. 처음 진공증착법으로 제작된 CdS / (p)Si태양 전지는 Hirosh Okimura<sup>3)</sup>에 의한 것으로 4.9%의 효율을 나타내었으며 F.M.Livingstone<sup>5)</sup>은 초고진공하에서 Si wafer의 산화층을 제거한후 electron beam을 사용하여 효율 7%의 태양전지를 제

작하였다. 불순물을 첨가한 CdS 태양전지<sup>4)</sup>는 7% 까지 향상시키는데 성공하였다. <sup>6)</sup> 이 종합을 제작할때 CdS 박막의 제작조건, grain size, Si wafer 처리, 그외에 여러 공정들이 이 태양전지에 기적, 광학적 특성에 영향을 미치게 된다. 이종 박막의 성질에 영향을 미치는 증착조건을 살펴보면

- 1) 증착속도에 따른 결정성 및 결정내부의 결함
- 2) substrate 및 증발원의 온도에 따른 Cd와 S의 화학조성비 차이
- 3) 진공도
- 4) CdS에 함유된 불순물 종류와 그 양 등을 들수 있다.

본 실험에서는 Si wafer 위에 진공증착법으로 CdS 박막을 형성시켰는데 이 박막의 저항은 1-6MΩ / □의 아주 높은 값을 가지고 있어 이 저항값을 감소시키기 위해 부가적 열처리 작업이 필요하였다. 또한 CdS 박막의 두께 및 열처리조건에 따른 접합의 전기적 특성<sup>7)</sup>과 spectral sensitivity<sup>8)</sup>을 조사하였다.

\*正會員: 仁荷大工大 電氣工學科 教授·工博

\*\*正會員: 仁荷大大學院 電氣工學科 博士課程

\*\*\*正會員: 韓國電氣研究所 材料研究部·工博

接受日字: 1987年 8月26日

1次修正: 1987年 12月8日

## 2. 實驗方法 및 측정

### 2.1 CdS / (P)Si 鎂合제작

본연구에서는 다음과 같은 제작과정을 거쳐 시편을 제작하였고 그제반 특성을 측정하였다.

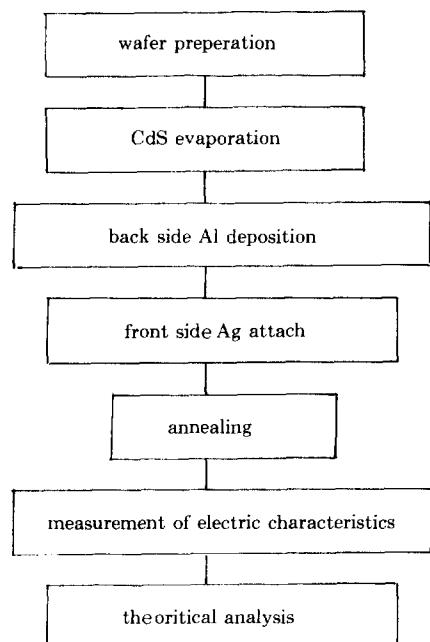


그림 1. CdS / (P)Si 이종접합의 제작공정

Fig. 1. Preparation process of CdS / (P)Si heterojunction

수면에 진공증착법으로 CdS막을 형성하는 경우 Si wafer는 비저항이 0.2-0.5Ω·cm인 (001) 결정면을 가진 p type Si wafer를 사용하여 고면의 불순물, 산화막 등을 제거한 후 사용하였다. CdS막의 형성법에는 진공증착법, sputtering법, spray deposition법, sintering법 등의 여러 방법이 있는데 이 중에서 진공증착법이 일반적으로 특성평가가 용이하기 때문에 많이 사용되며 이때 형성된 막은 다결정성이 된다. 유리와 같이 비정질 기판위에 진공증착된 CdS막은 wurtzite구조의 다결정 막을 형성하며 이때 결정의 c축이 기판의 법선과 이루는 각은 일반적으로 증착두께 및 기판종류에 따라 약간씩 달라진다.

CdS막의 전기적 특성은 제작과정에서 많은 영향을 받는데 Wilson과 Wood<sup>10</sup>는 진공증착법으로 만든 CdS 막의 비저항이 기판온도, 막의 두께, 증착속도 등에 의하여 달라진다는 사실을 조사하였다. 한편 CdS

막의 저항값을 조절하는 방법으로는 불순물을 첨가하는 방법과 화학양론적 조성을 조절하는 방법이 있다. 여기서는 후자의 방법을 택하여 substrate의 온도 및 증착속도를 변화시키면서 Cd와 S의 비율을 조절하여 여러 저항값의 막을 제작하였다. 기판의 온도가 150°C 이하에서 제작된 CdS 막은 Cd의 과잉으로 인하여 낮은 저항값을 갖고 기판온도가 300°C 이상에서 형성된 막은 Cd의 과잉정도가 작아져 높은 저항값을 갖게 된다. 또 증착속도 면에서 보면 증착속도가 빠를 때는 증발압 차이로 Cd의 증착부착력이 상대적으로 증가하여 낮은 저항값을 나타내게 된다.

CdS는 접합제작시 drift field 형성이 외에도 전극이 그위에 부착되어야 하기 때문에 carrier수집을 좋게 하기위하여 저항이 작은막을 선택하였으며 그러기 위해서는 substrate온도가 175-223°C로 유지되도록 tungsten halogen Lamp로 조절하였으며 증발원의 온도는 850-900°C로 하여 CdS막을 제작하였다. 그림 2는 실험에 사용된 진공증착 장치로서 삼원증착을 할 수 있도록 하였으며 기판 및 각 증발원의 온도를 조절할 수 있다.

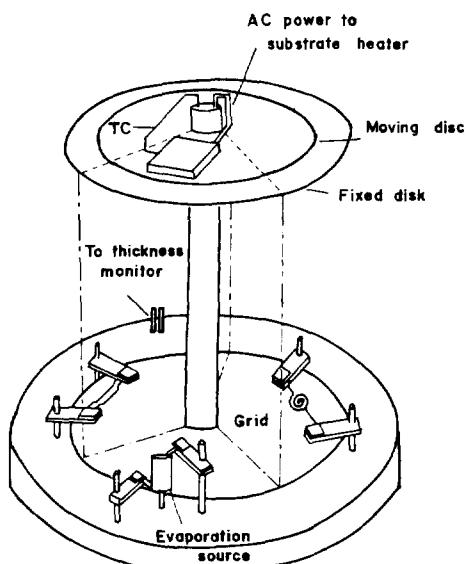


그림 2. 진공증착 장치

Fig. 2. Vacuum evaporation system

제작된 태양전지는 빛이 CdS층으로 조사되는 backwall 형으로 광흡수층인 Si면에 3-4μm 정도 Al을 진공증착하여 ohmic 접촉이 되도록 하였으며 CdS 막의 front 접촉은 silver paste를 사용하여 grid모양 전극을 이루게 하였다. 제작완성된 태양전지는 그림

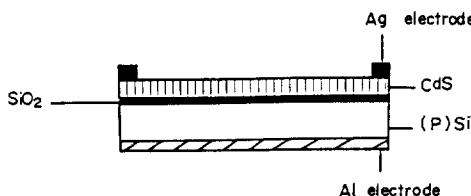


그림 3. CdS / (p)Si 이종접합 태양전지 구조  
Fig.3. Structure of CdS / (p)Si heterojunction solar cell.

3과 같은 구조를 갖는다.

전자가 완성된 후 진공중 270°C에서 5분간격으로 열처리를 하여 변화를 관찰하였다. 또한 CdS 박막 만의 특성평가를 위해 glass(corning glass 7059)에 증착하여 두께에 따른 투과율, 저항 등 제반특성을 조사하였다.

## 2.2 CdS증착막의 형성

CdS는 II-VI족 화합물 반도체로서 증착시 Cd의 과잉으로 인하여 n형 반도체가 된다. CdS / Si 구조의 경우 Cd가 창재료의 역할을 겸해야 하기 때문에 접합시 drift field 형성뿐만 아니라 투과율과 전극부착의 용이성도 크게 문제가 된다. 그 이유는 투과율의 크기 및 전극 grid의 저항이 효율에 직접영향을 미치기 때문이다. CdS박막의 두께는 투과율에 직접 연관이 있으므로 증착시간을 조절하여 CdS박막의 두께를 변화 시킨 시료에 대하여 광투과율을 조사하였다. 투과율의 측정은 UV-VIS-NIR spectrophotometer (Varian Cary 2300)를 사용하여 태양광의 에너지 밀도가 높은 350-750nm의 가시광 영역까지 실시하였으며 510nm 부근에서 서서히 좋은 투과율을 보였고 또한 두께가 얇을수록 투과율이 좋으며 4μm 두께의 경우 510nm 이상의 파장을 갖는 광을 80% 이상 투과시킨다.

## 3. 실험결과 및 고찰

### 3.1 CdS 박막의 도전율에 미치는 열처리 효과

그림 4는 CdS 박막을 열처리하기 전과 진공중에서 열처리 한 후의 sheet 저항변화를 나타낸 것이다. 측정시편은 한 증착 시편을 분할하여 사용해도 두께및 저항등 특성 차이가 없어 초기 시료간의 차이를 무시했다. 증착막의 두께에 관계없이 열처리 효과가 나타나는 것을 관측하였으며 이로인한 grain boundary 및 defect 감소로 인하여 CdS 박막의 저항값이 작아

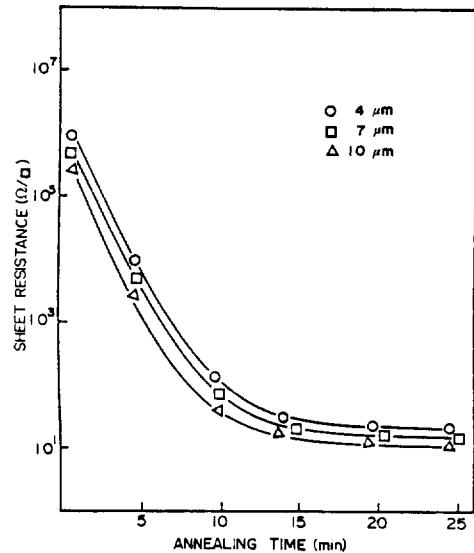


그림 4: 판저항의 열처리 시간 의존성  
Fig.4. Dependence of sheet resistance on annealing time.

지는 것을 확인하였다. CdS박막은 열처리전 수  $M\Omega$  / □의 저항값을 가졌으나 열처리를 하면 수  $K\Omega$  / □ - 수십  $\Omega$  / □ 정도의 저항값을 갖는 CdS 박막을 제작 할수있다.

### 3.2 열처리 시간에 따른 단락전류 특성

Si wafer 표면이 공기중에 노출되면 수초내에 15Å 정도의 SiO<sub>x</sub>층이 형성된다.

그러나 이 SiO<sub>x</sub>층은 SiO<sub>2</sub>층과는 달리 많은 surface state를 갖고 있으며 Si와 CdS접합시에 평형이 이들 surface state density에 의하여 이루어지게 된다. 즉 p-n junction과 같이 다수carrier의 상호확산에 의해 drift field가 형성되는 것이 아니라 interface의 surface state의 영향으로 이 field가 영향을 받게 된다. 이경우 Si interface부근이 invert 되게 된다.

이와같은 경우 band diagram을 그림 5에 나타내었다.

그림 6에는 CdS박막을 증착율 15Å / sec로하여 40-min., 80min., 120min.동안 각각 증착시켜 만든 세 가지 전지(이하 A, B, C)의 열처리시간에 대한 단락전류 Isc의 변화를 관찰한 결과이다. 270 °C의 열처리온도에서 열처리시간을 증가시킴에 따라 Isc는 증가하다가 최대값을 나타낸 후 다시 감소한다. 즉 10분동안 열처리를 하면 두께 4μm인 A전지의 경우

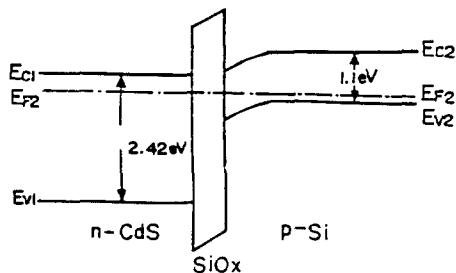


그림 5. CdS / (p)Si 태양전지의 energy band model  
 Fig.5. Schematic band model of CdS / (p)Si cell.

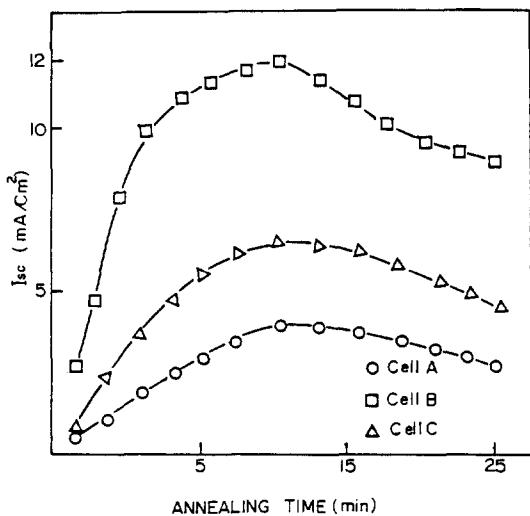


그림 6. 단락전류의 열처리 시간 의존성. 입사광의 세  
기:  $50\text{mW/cm}^2$

**Fig.6.** Dependence of  $I_{sc}$  on annealing time. Incident light intensity:  $50\text{mW/cm}^2$

는 전류  $4.32\text{mA}/\text{cm}^2$ , 두께  $7\mu\text{m}$ 인 B 전지의 경우는 전류  $4.32\text{mA}/\text{cm}^2$ , 두께  $10\mu\text{m}$ 인 C 전지는 전류  $7.3\text{mA}/\text{cm}^2$ 의 최대 값을 나타내고 다시 감소하였다. 이는 CdS 박막의 열처리에 따른 sheet 저항값의 변화와 유사한 경향을 나타내는데 직렬저항으로 작용하는 CdS sheet 저항값이 단락전류  $I_{sc}$ 에 영향을 미치기 때문이라 사료된다. 또한 열처리에 의한  $\text{SiO}_x$  층의 변화에도 기인된다 할 수 있다. 그림 7은 열처리 시간에 따른 각각 A, B, C 전지의 개방전압 변화를 나타낸 것이다. 개방전압  $V_{oc}$ 는

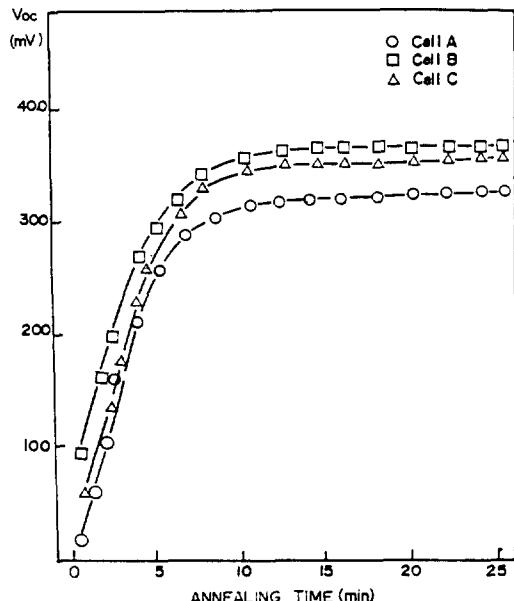


그림 7. 개방전압의 열처리시간 의존성. 입사광의 세기  $50\text{mW/cm}^2$

**Fig.7.** Dependence of Voc on annealing time.  
Incident light intensity: 50mW / cm<sup>2</sup>

$$V_{oc} = nkT / q * \ell_n ((IL - V_{oc} / R_{sh}) / I_o + 1) \quad (5-1)$$

IL: 부하전류

### Io: 역포화 전류

로 나타내는데 이식에서 알수 있듯이 접합의 불완전으로 생기는 병렬저항  $R_{sh}$ 가  $V_{oc}$ 에 영향을 미치는 것을 알수 있다. 이 그림에서 모든 전지는 열처리 시간이 증가함에 따라  $V_{oc}$ 가 거의 포화치에 이르게 되는데 이는 계속적인 열처리로 인하여 절연층의 변화가 안정되기 때문이라 생각된다.

### 3.3 단락전류의 광응답 특성

그림 8은 270°C에서 10분간 열처리한 B 전지의 단락전류의 분광감응도를 나타낸 것이다. 반도체의 금지대 폭이 좁을수록 태양광 spectrum의 넓은 영역을 흡수할 수 있으나 built in potential 이 작아 광기전력이 낮다. 반면에 금지대 폭이 크면 높은 광전압을 얻을수 있으나 전류는 작아지게 된다. 따라서 이종접합 태양전지를 제작하는 경우 광응답을 최적으로 하는 것이 중요하다.

이 그림에서 알수 있듯이 분광감응도는 500-1000nm에 걸쳐 크게 나타나며 p-n접합 Si전지와 비교하였을 때 단파장 부근의 광응답이 증가함을 알수 있다. 이

는 CdS가 창재료로서 작용하여 Si의 경우와는 달리 광을 흡수하지 않고 투과시켜 surface dead layer가 출기때문이며 이결과는 H.Okimura의 실험결과와 같은 양상을 보이고 있다.

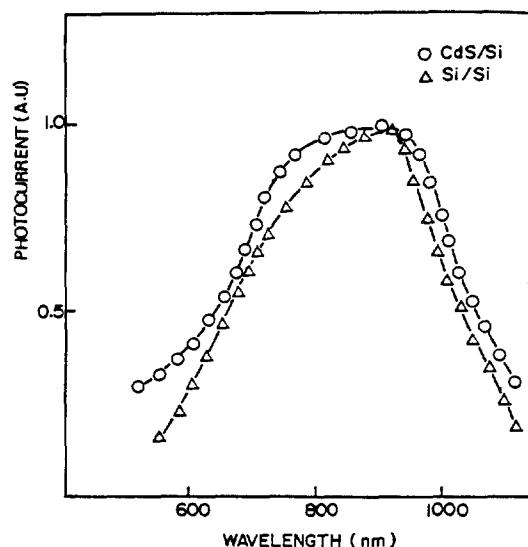


그림 8. 단락전류의 광응답 특성. 열처리조건: 270°C, 10min

Fig.8. Spectral sensitivity of short circuit current after heat treatment. Annealing cond.: 270°C, 10min

### 3.4 V-I 특성

그림 9은 각 A,B,C전지에 광을 조사한 경우 최적 특성을 나타내는 V-I 곡선이다. A전지는 270°C에서 10분 동안 열처리한 후에 입사광이 50mW / cm<sup>2</sup>인 경우로서 Isc는 4.32mA/cm<sup>2</sup>, Voc는 340mV, FF는 0.408,  $\eta$ 은 1.2%를 나타내었으며 B전지는 10분 열처리한 후에 Isc는 12.5mA/cm<sup>2</sup>, Voc는 350mV, FF는 0.467는 4.08%를 나타내었다. 또한 C전자는 10분 열처리한 후에 Isc는 7.3mA/cm<sup>2</sup>, Voc는 345mV, FF는 0.451,  $\eta$ 는 2.1%를 나타내었다. H. Okimura에 의한 CdS박막의 두께에 따른 광투과율과 sheet 저항 관계에서 CdS박막이 두꺼울수록 sheet저항즉 적렬저항은 낮지만 광투과율이 저하된다는 것은 본 실험에서도 나타나서 CdS를 창재료로 사용하는데는 최적두께가 존재함을 알 수 있었다. 이것을 고려한 최적두께는 7  $\mu$ m이다.

### 3.5 총실도 및 효율

그림 10와 그림11은 총실도와 효율의 열처리 시간

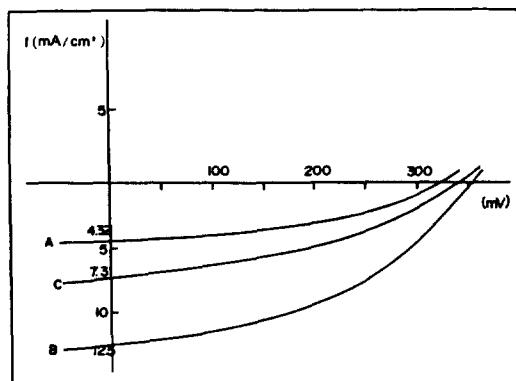


그림 9. CdS / (p)Si 태양전지의 전압-전류 특성. 입사광의 세기 : 50 mW / cm<sup>2</sup>

Fig.9. V-Icharacteristics of CdS / (p) Si solar cell.  
Incident light intensity : 50 mW / cm<sup>2</sup>

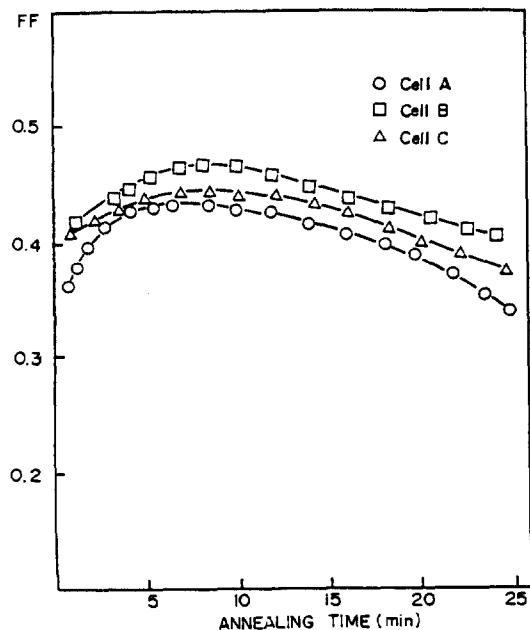


그림 10. 총실도의 열처리 시간의존성. 입사광의 세기 : 50 mW / cm<sup>2</sup>

Fig.10 Annealing time dependence of fill factor. Incident light intensity : 50mW / cm<sup>2</sup>

에 따른 변화를 나타낸것이다. 총실도 FF는 Voc와 관계가 있기 때문에 그림8과 유사한 경향을 나타내며 A전지의 경우 5분 열처리 후 FF는 0.42를 나타낸 다음 다소 감소하고 B전지는 10분 열처리 후 0.44의 최대값을 나타낸후 감소하고 있다. C전지는 10분 열

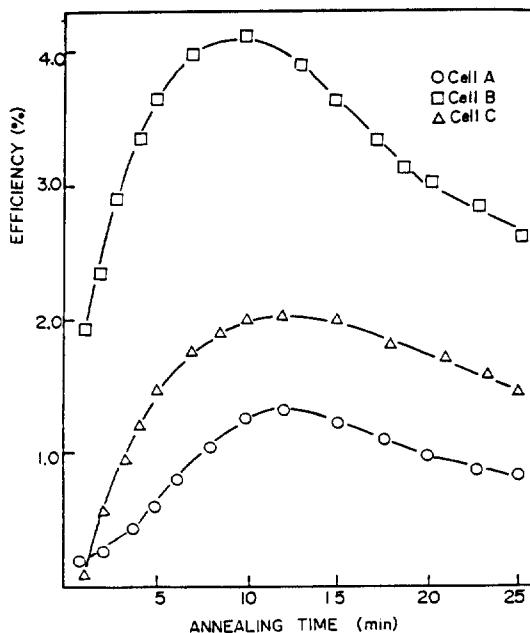


그림 11. 효율의 열처리 시간의 존성. 입사광의 세기 :  $50\text{mW/cm}^2$

Fig.11. Annealing time dependence of efficiency. Incident light intensity :  $50\text{mW/cm}^2$

처리 후 FF는 0.43의 최대값을 갖는다. 열처리시간 증가에 따른 더 이상의 FF증가가 나타나지 않는 것은 절연층의 두께가 증가하면서 tunneling current가 감소하기 때문이라고 생각된다. 효율은 B전지를 10분 열처리하여 4.1%의 최대값을 얻을 수 있었다. 이 효율은 C.Coluzza의<sup>6</sup> 연구결과인 9.5%와는 많은 차이가 있으나 Si wafer를 화학적으로 etching 처리한후 이 종접합을 형성시킨 Hiroshi Okimura의<sup>2,3</sup> 연구결과인 4.9%나 5.5%와는 근접한 결과를 갖는다.

#### 4. 결 론

창재료로 사용할수 있는 (n) type 반도체인 CdS막과 (p) type 반도체인 Si wafer에 전공중착법으로 형성시켜 그 특성을 조사한 결과 다음과 같은 결론을 얻었다.

(1) CdS 박막의 관저항값은 실온에서 수  $\text{M}\Omega/\square$ 이었으나 전공중에서 열처리한 결과 투과율이 80% 이상 범위에서 수백  $\Omega/\square$ 의 저항값으로 낮출수 있었다.

(2) 열처리에 의하여 단락전류, 충실도, 효율은 점차증가하다 각각  $12.5\text{ mA/cm}^2$ , 0.44, 4.1%의 최대값

을 나타낸후 감소하였고 개방진압은 다소 증가하는 현상을 나타내었다.

(3) CdS박막은 510 nm에서부터 장파장에 걸쳐 80%의 투과율을 얻을 수 있다.

(4) CdS / Si 접합 태양전지는 입사광이  $50\text{ mW/cm}^2$  일때  $I_{sc}$  가  $12.5\text{mA/cm}^2$ ,  $V_{oc}$  가  $335\text{ mV}$ , FF가 0.46,  $\eta$ 가 4.08%를 얻었다.

위의 결과는 CdS / Si 접합 특성만을 평가한 것으로서 CdS 박막의 판저항을 저하시키며 투과율을 증가시키고 또한 전극 grid 문제 및 반사방지막 문제를 해결한다면 보다 좋은 결과를 얻을 수 있으리라 생각한다.

#### 참 고 문 헌

- 1). Wilson,J.I.B.,and Woods,J., "The Electrical Properties of Evaporated Films of Cadmium Sulfide", J.Phys.Chem.Solids.vol.34, p.171,1973
- 2). J.L.Moil,"Physics of Semiconductors" Mc Graw-Hill 1964, chapter2,3
- 3). Hiroshi Okimura et al., "Photovoltaic Properties of CdS-(p) Si Heterojunction Cells", J.J.Appl.Phys. vol.6,p.908,1967
- 4). Hiroshi Okimura et al. "Electrical and Photovoltaic Properties of CdS-Si junctions", J.J.Appl.Phys. vol.9,p.274,1970
- 5). F.M.Livingstone,W.M.Tsang, "Si / CdS Heterojunction Solar Cells", J.Phys.D:Appl.Phys.,vol.10,p. 1959,1977
- 6). C.Coluzza,M.Garozzo, "N-CdS / P-Si Heterojunction Solar Cells", Appl.Phys.Lett.vol.37,p.69,1980
- 7). "태양전지 hand book" 일본전기학회, 1985,chapter 5
- 8). N.F.Forstor, "Structures of CdS Evaporated Films in Relaxation to their Uses as Ultrasonic Transducer", J.Appl.Phys.,vol.38,p.149,1967
- 9). A.B.Bhattacharyya,R.K.Nahar, "Electrical Properties of CdS-SiO<sub>2</sub>-Si Structures", Appl.Phys.vol.50, p.390,1979
- 10). R.Kondo,H.Okimura, "Electrical Properties of Semiconductor Photodiodes with Semitransparent Films", J.Appl.Phys.vol.10,p.1547,1971