

평판 표시기를 위한 수소화된 비정질실리콘 박막트랜지스터의 제작

(Fabrication of Hydrogenated Amorphous Silicon Thin-Film Transistors for Flat Panel Display)

金南德*, 金忠基*, 崔光秀**, 張 震***, 李柱天****

(Nam Deog Kim, Choong Ki Kim, Kwang Soo Choi, Jin Jang
and Choo Chon Lee)

要 約

RF 글로우 방전(glow discharge) 방법으로 사이렌(SiH_4) 가스를 수소가스 분위기내에서 분해하여 만든 수소화된 비정질 실리콘(a-Si:H) 박막과 사이렌(SiH_4)과 암모니아(NH_3)의 혼합가스를 분해하여 만든 비정질 실리콘 나이트라이드(a-SiN:H) 박막 유전체를 트랜지스터의 게이트 절연막으로 사용해 유리기판 위에 박막트랜지스터를 제작하였다.

제작한 박막트랜지스터의 동작특성을 조사하였으며 그 특성으로부터 이 박막트랜지스터가 액정 평판 표시기(liquid crystal flat panel display)의 스위칭 소자가 갖추어야 할 조건을 만족시킴을 확인함으로써 제작된 박막트랜지스터를 사용하여 액정 표시기를 제작할 수 있는 가능성을 보였다.

Abstract

Amorphous silicon thin-film transistors (TFT's) have been designed and fabricated on glass substrates. The hydrogenated amorphous silicon (a-Si:H) thin-film has been deposited by decomposing silane (SiH_4) in hydrogen ambient by rf glow discharge method. Amorphous silicon nitride (a-SiN:H) has been chosen as the gate dielectric material. It has been prepared by decomposing the mixed gas of silane (SiH_4) and ammonia (NH_3).

The electrical properties and performance characteristics of the thin-film transistors have been measured and compared with the requirements for the switching elements in liquid crystal flat panel display. The results show that liquid crystal flat panel displays can be fabricated using the thin-film transistors described in this paper.

I. 서 론

박막 트랜지스터(thin-film transistor)는 Weimer¹⁾에 의하여 1961년에 처음 발표되었으나 트랜지스터의 전기저항이 MOSFET(metal-oxide-semiconductor field-effect transistor)보다 매우 크고 누설전류도 MOSFET 보다 크기때문에 별로 큰 관심의 대상이 되지 못하였다. 그러나 박막 트랜지스터는 소자사이의 절연특성이 좋으며 제작이 용이하다. 또한 단결정 실리콘에 비하여 가격면에서 유리하며 큰 면적을 갖는 임의의 기판에 소자를 구성할 수 있기 때문에 요즘에 다시 연

*正會員, 韓國科學技術院 電氣 및 電子工學科
(Dept. of Elec. Eng., KAIST)

**正會員, 三星電管研究所
(Samsung Electron Devices)

***正會員, 慶熙大學校 物理學科
(Dept. of Physics, Kyunghee Univ.)

****正會員, 韓國科學技術院 物理學科
(Dept. of Physics, KAIST)

接受日字: 1986年 10月 18日

(※ 본 연구는 삼성전관의 도움을 받았음.)

구의 대상이 되고 있으며 특히 액정평판표시기의 스위칭 소자로서의 많은 연구가 진행되고 있다.^{2,3)}

비정질 실리콘 박막의 연구에서는 1975년에 Spear와 Lecomber⁴⁾이 글로우 방전에 의하여 비정질 실리콘내에 n형 또는 p형의 불순물을 치환형으로 첨가하는 것이 가능함을 보였으며 양질의 수소화된 비정질 실리콘(a-Si:H)을 얻는 기술도 많이 발전되었다. 본 연구에서는 글로우 방전법⁵⁾으로 SiH₄ 가스를 분해하여 증착한 a-Si:H를 사용하여 박막 트랜지스터를 제작하여 보았다. 트랜지스터의 게이트 절연막으로는 a-Si:H와 유사한 방법으로 증착한 비정질 실리콘 나이트라이드(a-SiN:H) 박막을 사용하였다. 제작된 박막 트랜지스터의 전기적 특성을 알아봄으로써 이 트랜지스터가 액정 평판표시기의 스위칭 소자로서의 조건을 만족하고 있음을 확인하였다.

II. a-Si:H 박막 트랜지스터

비정질 실리콘은 구조적인 면에서 장거리질서(long range order)가 없고 원자배열이 무질서하여 에너지 밴드의 특성이 단결정 실리콘과는 달라 밴드갭내에 국재상태(localized states)들이 존재한다.⁶⁾ 그러나 비정질 실리콘내에 수소나 불소등을 첨가하면 이들은 dangling bonds를 포화시켜줌으로써 국재상태 밀도가 줄어든다.

도우핑이 되지않은 a-Si:H 박막은 n형이 되며 이 박막으로 박막 트랜지스터를 제작하면 이 트랜지스터는 전자축적상태(electron accumulation mode)로 동작한다.⁷⁾ 이 경우, 게이트 인가전압이 트랜지스터의 문턱전압보다 적을 때에는 공간전하 영역이 페르미 준위 근처에 있는 국재상태 밀도에 의해 좌우되며 소오스 드레인 사이의 전류는 게이트에 인가한 전압에 따라 지수함수적으로 증가된다. 한편 문턱전압보다 큰 게이트 전압을 가했을 때는 공간전하 밀도는 비정질 실리콘의 전도대아래 tail states에 있는 전자들에 의해 좌우되게 된다.⁷⁾

이제까지 발표된 박막 트랜지스터의 구조는 여러가지 있으나 그 중에서 그림 1에 나타난 두가지 형태가 가장 많이 사용된다.⁸⁾ 그림 1(a)는 기판위에 소오스와 드레인 전극을 먼저 증착하고 그위에 a-Si:H 박막과 절연막을 증착한 후 게이트 전극을 만드는 방법이고 그림 1(b)는 기판위에 게이트 전극, 절연막, 반도체 박막과 소오스 드레인전극을 이 순서대로 제작하는 구조이다. a-Si:H 박막 트랜지스터 제작에 있어서 절연막으로는 a-SiN:H, 반도체 박막으로는 a-Si:H 박막을 사용하면 두 박막을 같은 증착기 내에서 반응가스의

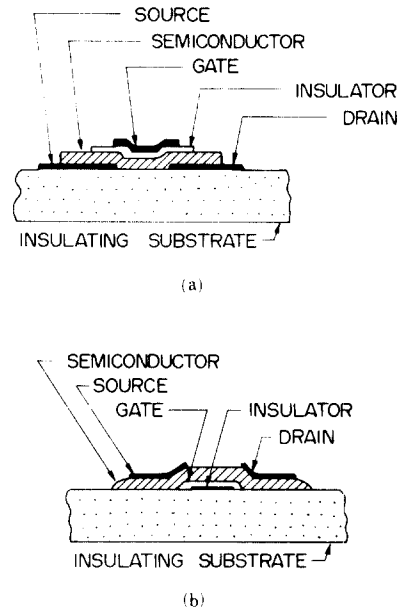


그림 1. "Staggered-Electrode" 구조를 갖는 두 종류의 박막 트랜지스터 단면도⁸⁾
 Fig. 1. Cross-sectional Structures of two TFTs with "Staggered-Electrode" Configurations.⁸⁾

흐름만을 조절함으로써 연속적으로 증착할 수 있어 경계면의 특성을 향상시킬 수 있다. 그러나 그림 1(a) 방법을 택할 경우에는 a-SiN:H 막을 증착할 때에 비정질 실리콘 표면에 이온 충돌이 일어나며 이로 인하여 경계면 상태밀도가 증가되어 안정도가 나빠지는 실험 결과가 있다.⁹⁾ 따라서 본 실험에서는 그림 1(b)의 구조를 갖는 트랜지스터를 제작하였다.

III. 실험결과

글로우 방전법에 의하여 제작한 박막의 특성은 기판 온도, rf전력, 가스유입속도 등에 따라 변화한다. 본 실험에서 글로우 방전에 의해 증착한 a-Si:H 박막과 a-SiN:H 박막의 증착조건과 측정된 박막의 특성을 표 1에 열거하였다. 표 1에서 i-layer는 수소가스에 압력비로 20%의 SiH₄ 가스를 혼합하였을 때 증착된 도우핑되지 않은 a-Si:H 박막이며 n-layer는 금속과 a-Si:H 사이에서 ohmic 특성을 얻기위하여 SiH₄ 가스에 PH₃ 가스를 1%의 압력비로 혼합탱크내에서 섞은 후 이 혼합된 가스를 사용하여 증착한 도우핑된 a-Si:H 박막이다. 전기전도도 측정은 keithley model 616 electrometer를 사용하였다. a-Si:H의 optical 밴드갭은 광자 에너지hν에 대한 (αhν)^{1/2}를 그림 2와 같이

표 1. 본 연구에서 형성한 박막의 증착조건과 특성
Table 1. Deposition Conditions and Characteristics of Thin-Films Prepared in this Study.

Deposition conditions of a-Si:H and a-SiN:H	
Discharging power density	0.11W/cm ²
Substrate temperature	250°C
Electrode diameter	15cm
Gas for i-layer	20% SiH ₄ in H ₂
Gas for n ⁺ -layer (the ratio of pressure)	PH ₃ /SiH ₄ =0.01
Gas for a-SiN:H (the ratio of pressure)	SiH ₄ /NH ₃ =0.2
Gas flow rate	50sccm
Deposition rate (a-Si:H) (a-SiN:H)	0.7-0.8 Å/sec 0.8-0.9 Å/sec
Substrate	Corning 7059 glass

Characteristics of a-Si:H and a-SiN:H	
Room temp. conductivity (i-layer) (n ⁺ -layer)	10 ⁻⁸ -10 ⁻⁷ Ω ⁻¹ cm ⁻¹ 10 ⁻² Ω ⁻¹ cm ⁻¹
Optical band gap (a-Si:H) (a-SiN:H)	1.73eV (20Watt) 4.03eV (10Watt)
Conductivity activation energy (i-layer) (n ⁺ -layer)	0.81eV 0.22eV

표시함으로써 얻을 수 있는데,¹⁰⁾ 본 실험에서 준비한 a-Si:H의 경우에는 밴드갭이 1.73eV으로 나타났다. 여기서 α는 광흡수계수로서 Cary 14 double beam spectrometer를 이용해서 absorbance를 측정하여 구하였다. 그림 3은 제작된 트랜지스터의 단면도를 보여 주고 있다. 제작과정은 유리기판을 세척한 후 크롬을 1000 Å 증착하고 사진식각 방법으로 게이트 전극을 형성하고 이어서 a-SiN:H, a-Si:H, n⁺ a-Si:H 박막들을 각각 3000 Å, 3000 Å, 400 Å 증착한 후 소자간의 isolation을 위해 사진식각 방법으로 비정질실리콘의 island을 형성하였다. 이때 식각 용액으로는 KOH (47%) 용액과 H₂O를 1:2의 부피비로 섞어 사용하였다. 이때 각 박막의 증착조건은 앞절의 표 1과 같으며 에칭 속도는 온도에 크게 의존하나 55°C에서 4000 Å/min 정도되었다. 다음에 Al을 1μm 증착하여 사진식각 방법으로 소스 드레인 전극을 형성하였다. 이때 전극과 a-Si:H 사이의 ohmic 특성을 위하여 증착한 n⁺

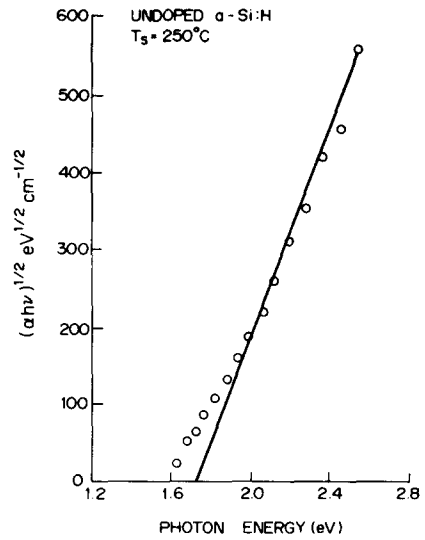


그림 2. 본 연구에서 준비한 a-Si:H의 광에너지에 따른 (αhv)^{1/2}의 변화
Fig. 2. Plot of (αhv)^{1/2} Against hv for a-Si:H Prepared in this Study.

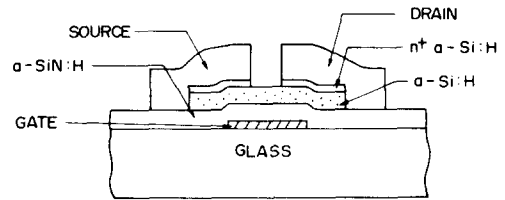


그림 3. 수소화된 비정질실리콘 박막트랜지스터 단면도
Fig. 3. Cross-Sectional Structure of a-Si:H TFT.

a-Si:H막이 채널 부분에 남아있게 되므로 이를 비정질실리콘 에칭 용액으로 제거했다. 이와같이 하여 완성된 트랜지스터의 현미경 사진을 그림 4에 보였다. 그림 5는 제작된 트랜지스터의 드레인 전류-전압 특성곡선으로 제작된 트랜지스터의 크기는 소오스와 드레인 사이의 채널길이(L)는 5μm이고 채널폭(W)은 300μm이다. 그림 6은 게이트 전압에 대한 log I₀를 보이며 어두운 암실에서는 OFF 전류는 10⁻¹¹-10⁻¹⁰A이며 ON 전류는 12-15volt의 게이트 전압에 대하여 수 μA가 되어 ON/OFF 전류비가 10⁴이상으로 나타났다. 그러나 20,000lux의 빛이 비추어졌을 때 ON전류는 변화가 없었으나 OFF 전류는 10배 정도 증가하였다. 이는 빛에 의해 비정질실리콘의 전기전도도가 증가하기 때문이다. 트랜지스터에서의 트랜스컨덕턴스 g_m (g_m ≡ ∂I_d/∂V_g|V_d=const) 값을 V_g에 대하여 그림 7에 보였고 또

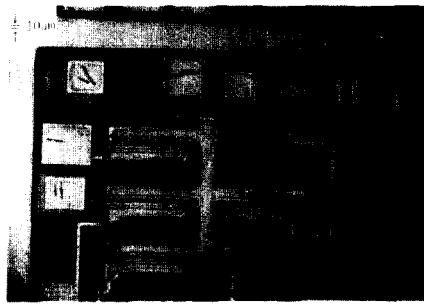


그림 4. 제작된 트랜지스터의 현미경 사진
Fig. 4. Microphotograph of the Complete a-Si:H TFT.

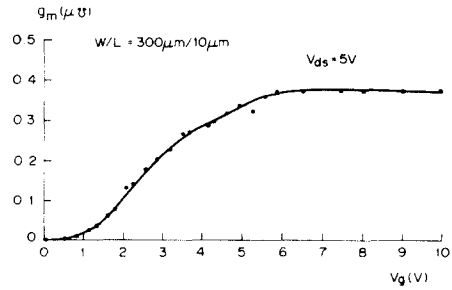


그림 7. 제작된 트랜지스터의 게이트전압에 따른 트랜스컨덕턴스
Fig. 7. Transconductance g_m Vs. Gate Voltage V_g for a-Si:H TFT.

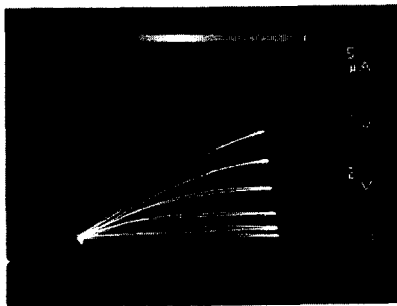


그림 5. 수소화된 비정질실리콘 박막트랜지스터의 전류 선압 특성
Fig. 5. Drain Characteristic of a-Si:H TFT.

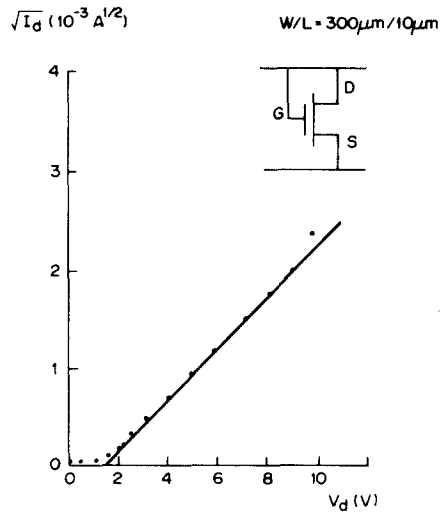


그림 8. 게이트와 드레인을 단락시켰을 때 $I_D^{1/2}$ 의 V_d 에 따른 변화
Fig. 8. $I_D^{1/2}$ Plotted Against Source-Drain Voltage with Gate and Drain Connected Together.

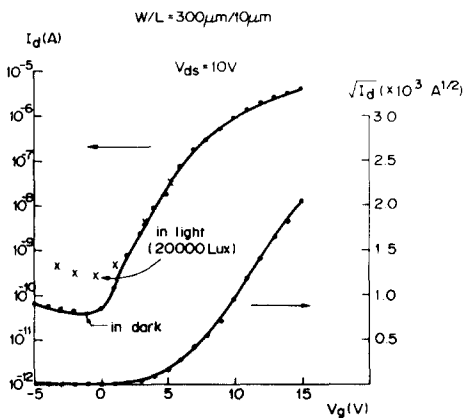


그림 6. 제작된 트랜지스터의 게이트전압에 따른 전류의 변화
Fig. 6. Drain Current Vs. Gate Voltage V_g for the Fabricated a-Si:H TFT.

한 게이트 전극과 드레인 전극을 단락시킨 경우 소오스와 드레인 전극사이의 전류를 그림 8에 보였으며, 이로부터 관계식 $I_D^{1/2} = (C_1 W \mu_{eff} / 2L)^{1/2} (V_d - V_{th})$ 을 이용

하여 문턱전압 (V_{th}) 과 effective drift mobility (μ_{eff}) 를 얻을 수 있는데^[11] 각각 1.6V, 0.2cm²/V-sec 값을 얻었다. 이 식에서 C_1 는 단위면적당 게이트 절연막의 정전용량을 의미한다. 그림 9는 제작된 트랜지스터의 스위칭 특성을 측정하기 위한 회로와 측정결과를 보여준다. 1KHz의 펄스를 게이트 전극에 가하고 10V를 드레인에 인가하였을 때 소오스에 연결된 10pF의 커패시터가 충전되는 turn-on 시간은 약 50-70μs였다. 일반적으로 액정 평판 표시기에는 넓은시각, 적은 소비전력, 또한 낮은 임계전압 특성을 가진 TNLC(twisted nematic liquid crystal)^[12]가 주로 사용된다. 이

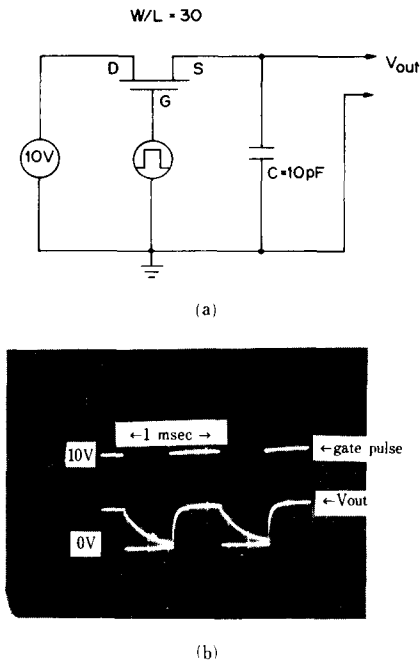


그림 9. (a) 스위칭 특성의 측정을 위한 회로
(b) 스위칭 특성
Fig. 9. (a) Test Circuit for the Measurement of Switching Performance.
(b) Dynamic Performance.

와같은 액정 평판 표시기에서 한 pixel의 크기를 $300\mu\text{m} \times 300\mu\text{m}$, 두께를 $10\mu\text{m}$ 로 만들 경우 액정의 정전용량은 $C_L = \epsilon_0 \epsilon_r A/d$ 식으로 계산하면 1pF 이하이므로 실제 스위칭 충전시간은 $7\mu\text{s}$ 이하가 될 것이다. 잊식에서 C_L 은 액정의 정전용량, ϵ_0 는 진공의 유전율, ϵ_r 은 액정의 비유전율, A 와 d 는 각각 액정의 면적과 두께를 말한다. 또한 turn-off 시간은 $500\mu\text{s}$ 로 측정되었다. 이 결과를 보면 $10\text{M}\Omega$ 의 입력 임피던스를 갖는 오실로스코프의 입력단자를 통한 누설전류가 turn-off 시간을 결정해 주며 박막트랜지스터의 off 저항은 충분히 큰 것을 알 수 있다. 실제 액정 평판표시기에서의 turn-off 시간은 액정의 저항과 박막트랜지스터의 off 저항에 의하여 결정된다. 앞에서 언급한 바와 같이 한 pixel의 크기가 $300\mu\text{m} \times 300\mu\text{m}$ 이고 두께가 $10\mu\text{m}$ 인 경우, 액정의 저항은 $10^{12}\Omega$ 으로 예상되고 액정의 정전용량이 1pF 으로 예상되므로 충전된 신호는 50ms 이상 유지될 것이다. 액정 평판표시기의 화소개수가 100×100 이고 이 평판표시기를 30frames/sec로 동작시키는 경우, 한 개의 pixel은 약 30ms동안 신호를 저장하고 있어야 한다. 본 실험에서 제작된 박막 트랜지스터는

이와같은 액정 평판표시기의 요구조건을 충분히 만족시키고 있음을 알 수 있다.

IV. 결 론

a-Si:H 박막과 a-SiN:H 박막을 사용하여 유리기판에 박막 트랜지스터를 성공적으로 제작하였다. 이 트랜지스터의 on/off 전류비는 10^4 이상이었으며 on 전류에 의해 액정을 충분히 구동시키기 위하여는 게이트에 12-15V를 인가하여야 한다. 또한 보다 좋은 액정 평판표시기 스위칭 특성을 위하여는 액정 구동시 빛에 의한 트랜지스터 off 전류 증가를 막기위한 층이 필요하다.¹³⁾ 본 실험에서 제작된 트랜지스터 특성은 이 트랜지스터가 화소개수가 100×100 정도인 액정 평판표시기를 구동시킬 수 있음을 보여준다.

參 考 文 獻

- [1] P.K. Weimer, "An evaporated thin film triodes", Presented at the IREACE Device Res. Conf., Stanford Univ., June 1961.
- [2] T. Peter Brody, "The thin film transistor—a late flowering bloom", *IEEE Trans. Electron Devices*, vol. ED-31, no. 11, pp. 1614-1628, 1984.
- [3] Mesaru Yamano, "A-Si TFT active-matrix full color LC TV", Japan Display, pp. 214-217, 1983.
- [4] W.E. Spear and P.G. Lecomber, "Substitutional doping of amorphous silicon", *Solid State Commun.* vol. 17, pp. 1193-1196, 1975.
- [5] Brian Chapman, *Glow discharge processes*, John Wiley and Sons, pp. 139-175, 1980.
- [6] Jacques I. Pankove, ed., "Semiconductor and semimetals", volume 21, part C, pp. 9-98, 1980.
- [7] M. Shur and M. Hack, "Physics of amorphous silicon based alloy field-effect transistors", *J. Appl. phys.*, vol. 55, no. 10, pp. 3831-3842, 1984.
- [8] P.K. Weimer, "Physics of Thin Films", vol. 2, pp. 147-192, Academic Press, New York, 1984.
- [9] R.A. Street and M.J. Thompson, "Electronic states at the hydrogenated amorphous silicon/silicon nitride interface" *Appl. Phys. Lett.* vol. 45, pp. 769-771, 1984.

- [10] J.D. Joannopoulos and G. Lucovsky, Ed., "Topics in applied physics vol. 56; The physics of hydrogenated amorphous silicon II", p. 153, 1984.
- [11] S.M. Sze, *Physics of Semiconductor Devices*, John Wiley and Sons, p. 442, 1984.
- [12] BDH Catalog Liquid Crystal Materials, 1984.
- [13] T. Sunata, et al., "A large area high resolving power active matrix color LCD addressed by a-Si TFT", *International Display Research Conference*, pp. 18-23, 1985.
-