

論 文
36~10~1

전력계통의 실시간 대칭성분을 이용한 거리계전 기법에 관한 연구

A Study on the Digital Relaying Techniques by Real-Time Symmetrical Components of Power System.

申明澈* · 金喆煥**
(Myung-Chul Shin · Chul-Hwan Kim)

ABSTRACT

Nowadays as the power systems have been more complicated and have grown to ultra high voltage, it requires a accurate and high speed relaying scheme to improve the reliability and stability of power systems for a harmonious power supplying. For this purpose voltage and current have to be measured at the location of the protective device and the short circuit impedance must be determined.

This paper presents the application methods and some results of digital distance relaying scheme which is based upon the theory of real-time symmetrical components. Usually the symmetrical component have been used to solve the transient systems as well as the steady state systems under unbalanced systems. But, real-time symmetrical component frequently have not been applied to on-line control region of the large power system.

We have tried to apply this method to deal with the various type of faults on artificial transmission line. And experimental results demonstrate the validity of the proposed techniques. Therefore, this study is expected that it is contributed to improve the reliability of power supplying, searching for the fault location rapidly and exactly in power system.

1. 서 론

산업이 고도화됨에 따라 전력계통은 대용량화, 고압화되어 고장시의 과급효과는 매우 크므로, 안정된 전력공급을 위해서는 사고시 계통상태를 신속하게 파악하고, 고장지점을 찾아 대처하는 것이 필요

하게 된다. 이에 따라 컴퓨터 기술을 이용한 계수형 거리계전방식에 대해 많은 연구가 행해지고 있다.^{1), 2)}

전력계통의 사고는 대부분이 1 선지락, 2 선지락 고장과 같은 불평형 고장으로 나타나게 된다. 그런데, 고장해석을 하는데 있어, 평형고장은 해석하기 어렵지 않으나 불평형고장은 해석이 곤란하게 된다.³⁾ 이와 같은 불평형 고장해석을 위해 1917년에 C. L. Fortescue는 대칭좌표법(symmetrical component method)을 제시하였는데, 현재까지 많은 분야에서 유용하게 적용되어 오고 있다.^{3), 4)} 특히 미국 AEP의 A. G. Phadke, T. Hlibka, M. Ibrahim 등

*正 會 員 : 成均館大 工大 電氣工學科 教授 · 工博
 **正 會 員 : 成均館大 大學院 電氣工學科 博士課程
 接受日字 : 1987年 4月 11日
 1次修正 : 1987年 6月 13日
 2次修正 : 1987年 8月 29日

에 의하여 대칭성분을 이용한 거리제전 방식을 실제동에 적용하기 위한 많은 연구가 수행되고 있다.^{5), 6), 7)}

그러나, 사고발생 순간 대칭성분을 신속히 계산하여 실시간으로 처리하는 데는 많은 문제점이 있음이 알려지고 있다.⁸⁾ 따라서, 본 논문에서는 실시간 대칭 성분(real-time symmetrical component)을 추출하여 고장지점을 신속, 정확하게 추정하는 데 적용할 수 있는 알고리즘을 개발하고, 이를 제작한 실험장치를 활용하여 모의 송전 선로(artificial transmission line)에 적용한 실험결과를 제시했다.

2. 실시간 대칭성분의 추출

지금까지 대칭성분은 능동과 수동 analog filter로 검출하여 왔으나, analog filter는 DC 성분이나, 각종 외란이 일어나면, 이를 제거하기 어려우며, 노화나 온도에 의해 파라메타(parameter)가 변화하는 불리한 점들을 갖고 있다. 반면에, digital filter는 이러한 단점을 갖고 있지 않을 뿐 아니라, 각 상의 대칭성분을 기본주파수 성분의 전압, 전류 페이지로 정확하게 추출할 수 있다.

먼저 각 상의 페이지가 $\bar{X}_u, \bar{X}_v, \bar{X}_w$ 로 주어진다 고 가정하면 대칭성분은 다음과 같다.^{3), 8)}

$$\left. \begin{aligned} \bar{X}_0 &= 1/3(\bar{X}_u + \bar{X}_v + \bar{X}_w) \\ \bar{X}_1 &= 1/3\{\bar{X}_u + a\bar{X}_v + a^2\bar{X}_w\} \\ \bar{X}_2 &= 1/3\{\bar{X}_u + a^2\bar{X}_v + a\bar{X}_w\} \end{aligned} \right\} \quad (1)$$

식(1)에서 $a\bar{X}$ 항은 지수함수로 다음과 같이 전개될 수 있다.

$$\left. \begin{aligned} a\bar{X} &= e^{j2\pi/3}(X_s + jX_c) \\ &= j e^{j2\pi/3}(X_c - jX_s) \\ &= j e^{j2\pi/3} \cdot \frac{2}{N} \cdot \frac{1}{\sqrt{2}} \sum_{m=1}^N X_m e^{-j2\pi m/N} \\ &= j \frac{2}{N} \cdot \frac{1}{\sqrt{2}} \sum_{m=1}^N X_m e^{-j(2\pi m/N - 2\pi/3)} \end{aligned} \right\} \quad (2)$$

여기서, X_s 와 X_c 는 각각 페이지 \bar{X} 파형의 기본주파수에 관한 샘플링값의 sine 성분(실수부)과 cosine 성분(허수부)을, N 은 한 주기당 샘플링 회수를 표시한다. 이 때, N 이 3의 배수인 12라고 가정하면 다시 식(3)으로 표시할 수 있다.

$$a\bar{X} = j \frac{2}{12} \cdot \frac{1}{\sqrt{2}} \sum_{m=1}^{12} X_m e^{-j(2\pi/12 \cdot (m-4))} \quad (3)$$

페이지 $a\bar{X}$ 의 X_s 와 X_c 는 상수인 sine과 cosine성

분을 4개씩 뒤로 회전시킨 다음 계산하면 쉽게 얻을 수 있다.

같은 방법으로 페이지 $a^2\bar{X}$ 의 X_s 와 X_c 의 계산은 컴퓨터에 저장되어 있는 round table의 상수를 4개씩 앞으로 회전시켜 계산할 수 있다. 즉, 페이지 $a^2\bar{X}$ 는 식(4)와 같이 된다.

$$a^2\bar{X} = j \frac{2}{12} \cdot \frac{1}{\sqrt{2}} \sum_{m=1}^{12} X_m e^{-j2\pi/12 \cdot (m+4)} \quad (4)$$

이러한 계산기법을 어과된 대칭성분(filtered symmetrical component)기법³⁾이라 하며, 그림 1은 이러한 관계를 나타낸다.

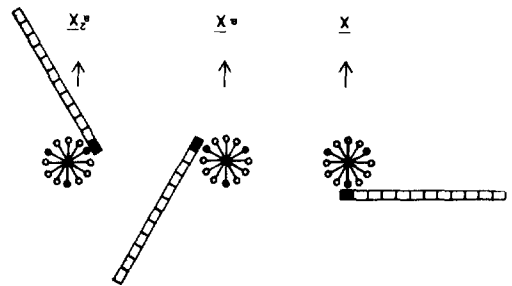


그림 1. 어과된 대칭성분 구조

Fig. 1. Schematic representation of filtered symmetrical component

식(3)과 식(4)를 이용하여 각 상의 전압, 전류를 한 주기당 12번 샘플링하여 샘플치로 부터 계산된 대칭성분을 정리하면 식(5)와 같다.

$$\left. \begin{aligned} \bar{X}_0 &= j \frac{1}{18\sqrt{2}} \sum_{m=1}^{12} (X_{Um} + X_{Vm} + X_{Wm}) e^{j(\frac{\pi m}{6})} \\ \bar{X}_1 &= j \frac{1}{18\sqrt{2}} \sum_{m=1}^{12} (X_{Um} e^{-j\frac{\pi m}{6}} + X_{Vm} e^{j\frac{\pi(m-4)}{6}} + X_{Wm} e^{j\frac{\pi(m+4)}{6}}) \\ \bar{X}_2 &= j \frac{1}{18\sqrt{2}} \sum_{m=1}^{12} (X_{Um} e^{j\frac{\pi m}{6}} + X_{Vm} e^{j\frac{\pi(m+4)}{6}} + X_{Wm} e^{j\frac{\pi(m-4)}{6}}) \end{aligned} \right\} \quad (5)$$

이때, 입력되는 데이터 X_{Um}, X_{Vm}, X_{Wm} 의 연속적인 처리와 이를 이용한 실시간 대칭성분의 계산을 위해 recursive phasor 계산법을 이용하여 식(5)를 컴퓨터 처리에 유용하도록 다음과 같은 과정을 통해 변형할 수 있다.⁶⁾ 즉, r 번째 data window로부터 임의의 페이지를 계산하면, r 번째 페이지는 $(r-1)$ 번째 페이지와 입력된 샘플치와 한 주기의

샘플치의 차만으로 다음과 같이 계산할 수 있다.

$$\bar{X}^{(r)} = \bar{X}^{(r-1)} + j \frac{1}{\sqrt{2}} \cdot \frac{2}{N} (X_{N+r} - X_r) e^{-j \frac{2\pi}{N} (r-1)} \quad (6)$$

식(6)을 이용하여 각 상의 전압, 전류가 연속적으로 입력되는 경우의 대칭성분을 계산할 수 있으며, 일반적인 형태로 정리하면 식(7)과 같다.

$$\begin{aligned} \bar{X}_0^{(r)} &= \bar{X}_0^{(r-1)} + j \frac{1}{18\sqrt{2}} e^{i \frac{\pi r}{6}} (\Delta X_{U,r} + \Delta X_{V,r} + \Delta X_{W,r}) \\ \bar{X}_1^{(r)} &= \bar{X}_1^{(r-1)} + j \frac{1}{18\sqrt{2}} (\Delta X_{U,r} e^{-j \frac{\pi r}{6}} + \Delta X_{V,r} e^{-j (\frac{\pi}{6})(r-4)} + \Delta X_{W,r} e^{i (\frac{\pi}{6})(r+4)}) \\ \bar{X}_2^{(r)} &= \bar{X}_2^{(r-1)} + j \frac{1}{18\sqrt{2}} (\Delta X_{U,r} e^{-j \frac{\pi r}{6}} + \Delta X_{V,r} e^{-j (\frac{\pi}{6})(r+4)} + \Delta X_{W,r} e^{j (\frac{\pi}{6})(r-4)}) \end{aligned} \quad (7)$$

여기서, $\Delta X_{U,r} = X_{U,r} - X_{U,r-N}$
 $\Delta X_{V,r} = X_{V,r} - X_{V,r-N}$
 $\Delta X_{W,r} = X_{W,r} - X_{W,r-N}$
 $r = \text{sample number}$
 $N = \text{data window}$

이다. 식(7)을 이용하여 각 상의 대칭성분을 계산하면 연산횟수가 감소되며, 특히 각 상의 신호가 순수한 정현파 신호인 경우에는 더욱 연산횟수가 감소하므로, 보다 능률적이기 때문에 실시간 처리에 매우 유용하다.

3. 실시간 대칭성분을 이용한 고장계산

A. G. Phadke, M. Ibrahim 등은 대칭성분 계산시 기준상에 관계없음은 물론, 평형고장이나 불평형고장에도 무관한 $K_0, K_1, K_2, K_0', K_2', K_1$ 등의 계수를 이용하여 고장점에 대한 거리를 산정할 수 있는 식을 제시 하였다.³⁾ 본 연구에서는 실시간 대칭성분을 전력계통의 고장해석에 적용하고, 이를 위해 실제 제작한 주변장치들의 성능을 평가함은 물론, 실시간 대칭성분을 실증하기 위하여 그림 2와 같은 모델 시스템을 이용하여 C점에서 고장이 발생된 것으로 가정하여, 고장점에 대한 거리를 유도했다. 여기서, Z_0, Z_1 은 선로의 영상 임피던스와 정상 임피던스를 각각 나타낸다.

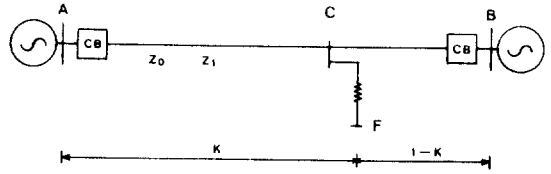
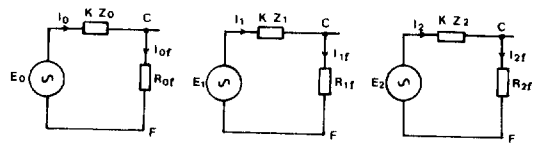


그림 2. 모델 시스템
 Fig. 2. Model system

그림 2의 고장점 C에서 여러 종류의 고장(fault)이 발생 하였을 때 대칭회로를 구성하기 위하여 가상모선(fictitious bus) F를 취하면 그림 3과 같은 대칭분회로를 얻을 수 있다.¹⁰⁾



(a) 영상회로 (b) 정상회로 (c) 역상회로

그림 3. 고장점에서 전압, 전류의 대칭회로

Fig. 3. The symmetrical circuit of voltage and current at fault C

- (a) zero sequence circuit
- (b) positive sequence circuit
- (c) negative sequence circuit

따라서, 고장점 C에서의 대칭분 전압을 구하면 식(8)과 같다.

$$\left. \begin{aligned} E_{0F} &= E_0 - K I_0 Z_0 - R_{0F} I_{0F} \\ E_{1F} &= E_1 - K I_1 Z_1 - R_{1F} I_{1F} \\ E_{2F} &= E_2 - K I_2 Z_2 - R_{2F} I_{2F} \end{aligned} \right\} \quad (8)$$

이때, 각 성분에 대한 상호비를 K_0, K_1, K_2 로 다음과 같이 정의하고,

$$\left. \begin{aligned} K_0 &= E_0 / I_0 Z_0 \\ K_1 &= E_1 / I_1 Z_1 \\ K_2 &= E_2 / I_2 Z_2 \end{aligned} \right\} \quad (9)$$

평형고장과 불평형고장을 판별하기 위한 K_2' 와 지락고장과 단락고장을 구별하기 위한 계수 K_0' 를 다음과 같이 정의하면,

$$\left. \begin{aligned} K_2' &= I_2 / I_1 \\ K_0' &= Z_0 I_0 / I_1 Z_1 \end{aligned} \right\} \quad (10)$$

식(8)은 다음과 같이 정리할 수 있다.

$$\left. \begin{aligned} E_{0F} &= I_0 Z_0 (K_0 - K) - R_{0F} I_{0F} \\ E_{1F} &= I_1 Z_1 (K_1 - K) - R_{1F} I_{1F} \\ E_{2F} &= I_2 Z_2 (K_2 - K) - R_{2F} I_{2F} \end{aligned} \right\} \quad (11)$$

이 때, 식(11)은 기준상(reference phase)과 선로의 평형, 또는 불평형에 관계없이 독립적으로 된다. 따라서 대칭성분에 대한 비 $K_0, K_1, K_2, K_0', K_2'$ 를 이용하여 샘플 시스템 C 점에서 발생하는 3 종류의 1 선지락고장, 3 종류의 2 선지락고장, 3 종류의 선간단락고장, 3 상고장등 10가지 형태, 각종 고장에 관계없이 고장거리를 식(12)와 같이 단일 식 (single performance equation) 으로 표시할 수 있다.

$$K = (K_0 K_0' + K_1 + K_2 K_2') / (1 + K_0' + K_2') \quad (12)$$

식(12)의 계수를 계산하는 데 있어 3 상 고장의 경우, 영상분의 상호비인 K_0, K_0' , 역상분의 비인 K_2, K_2' 가 0으로 되고, 선간단락 고장의 경우는 K_0, K_0' 가 0으로 되며, 정상분 전류와 역상분 전류의 상호비인 K_2' 는 1로 된다. 또한, 2선지락 고장인 경우는 K_2, K_2' 가 0으로 되며, 1선지락 고장인 경우는 K_2' 가 1로 되므로, 고장이 판별되면 나머지 K 계수치들만 계산한 후 식(12)를 이용하여 고장거리를 산정할 수 있도록 알고리즘을 개발하였다. 따라서 각 고장형태에 따라 0과 1이 아닌 K계수치만을 활용하기 때문에, 더욱 신속하게 고장거리를 추정할 수 있다.

4. 실험방법 및 결과

4.1. 실험방법

본 실험에는 실제의 전력계통과 유사한 모의 송전선로 (artificial transmission line ; Keihin Densokki 사의 154KV, 80MVA, 200km)를 이용하였다. 모의 송전선로는 50km, 100km, 150km, 200km의 각 지점에서 여러 형태의 고장을 발생시킬 수 있도록 하였

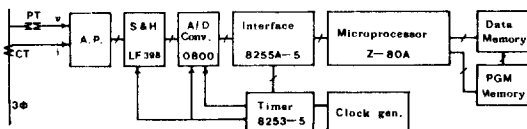


그림 4. 각 장치의 개략도

Fig. 4. The block diagram of each device

으며, 본 실험을 위해 구성된 주변장치 및 주요부분의 block diagram은 그림 4와 같다.

그림 4에서 micro-processor는 4MHZ clock으로 동작하는 Z-80A를 사용하여 연산 및 주변장치의 제어를 원활하게 수행하도록 하였다. 인터페이스부는 PPI IC인 8255A-5를 사용하여 A/D 변환기의 제어 및 CPU사이의 data 전송을 프로그램으로 처리할 수 있게 구성하였고, 모의 송전선로의 기본 주파수가 60HZ이기 때문에 60의 배수가 되는 별도의 18.432MHZ clock generator를 부착하였으며, timer는 클럭 발생기의 clock을 16분주시켜 PIT인 8253-5에 넣어 channel 0에서는 A/D 변환기의 system clock을 발생시켰으며, channel 1에서는 start converter 신호와 sample & holder 회로의 sampling 신호를 동시에 발생시키게 하여 주기당 샘플수를 프로그램으로 변경시킬 수 있게 하였다. A/D 변환기는 8 bit 변환기인 ADC 0800을 사용하여 신호를 변환하도록 하였으며, S&H 부는 LF 398 monolithic sample & holder 회로를 사용하였다. 그리고, analog processing 부는 butter worth 2nd order low pass filter를 사용하여, sampling theorem¹¹⁾을 만족하도록 180HZ로 cut-off frequency를 설정하여 설계하였으며, A/D 변환기의 출력이 complementary offset binary form이므로 code-to-value program을 사용하였다.

그림 5는 알고리즘을 나타내는 flow-chart로, 알고리즘을 수행하기 전에 processor의 레지스터나 메모리, 주변장치의 번지를 set하고, 주변장치를 구동하여 data를 받아 저장한다. 각 상의 data가 12개 이하인 경우에는 digital filter 알고리즘에 의해 페이저를 계산하게 되며 12번째 data가 입력되기 시작할 때 부터 대칭성분을 계산한다. 다음 data가 입력되면 메모리 영역을 줄이기 위해서, 한 주기전의 data는 버리고 새로운 data를 저장하여 recursive computation으로 대칭성분을 계산하여, 고장이 발생되었는가를 판별하여 고장 발생시에는 고장형태 및 고장거리를 계산하는 그림6의 K-routine을 수행하고, 그렇지 않은 경우에는 다음 data를 받아들여 전송한 방법을 반복하도록 한다. 그림 6에서 $\Delta E_0, \Delta E_1, \Delta E_2$ 의 정의는 다음과 같으며,

$$\Delta E_0 = Z_0 (I_0 - \bar{I}_0) \cong Z_0 I_0$$

$$\Delta E_1 = Z_1 (I_1 - \bar{I}_1)$$

$$\Delta E_2 = Z_1 (I_2 - \bar{I}_2) \cong Z_1 I_2$$

이거시 \bar{I}_0 는 고장전의 영상전류

\bar{I}_1 는 고장전의 정상전류
 \bar{I}_2 는 고장전의 역상전류

이다. 또 $\epsilon_0, \epsilon_1, \epsilon_2$ 는 고장을 판별하기 위한 tolerance이다. $|\Delta E_2| < \epsilon_1$ 인 경우에는 평형고장인 3상고장으로 판별하고, 불평형 고장인 경우에는 역상전압강하 ΔE_2 가 $\epsilon_1 \cdot \Delta E_1$ 보다 크기 때문에 $|\Delta E_2| < \epsilon_1$ 의 조건을 만족하지 않는 경우 불평형 고장으로 판별한다. 지락고장과 단락고장의 구분은 지락고장의 경우에는 영상분이 크므로, $|\Delta E_0| < \epsilon_2$ 의 조건을 만족할 때는 단락이므로, 선간단락고장으로 판별하고, $|\Delta E_0| < \epsilon_2$ 의 조건을 만족시키지 않는 경우에는 지락고장으로 판별하게 된다. ϵ_3 는 1선지락과 2선지락을 구분하기 위한 tolerance인데, K'_0 (1선지락고장) = $\frac{Z_0}{Z_1} + 1$ 로부터 산출되며, $K'_0 > \epsilon_3$ 인 경우에는 1선지락고장으로, $K'_0 < \epsilon_3$ 일 때는 2선지락고장으로 판별한다. Z_0 와 Z_1 의 관계에서 설정하므로, $\epsilon_0, \epsilon_1, \epsilon_2$ 는 각 system에 따라 변화하게 된다.

이와 같은 방법으로 모의 송전선로의 샘플된 전압, 전류치를 각 상에 따라 다른 장소에 기억시키

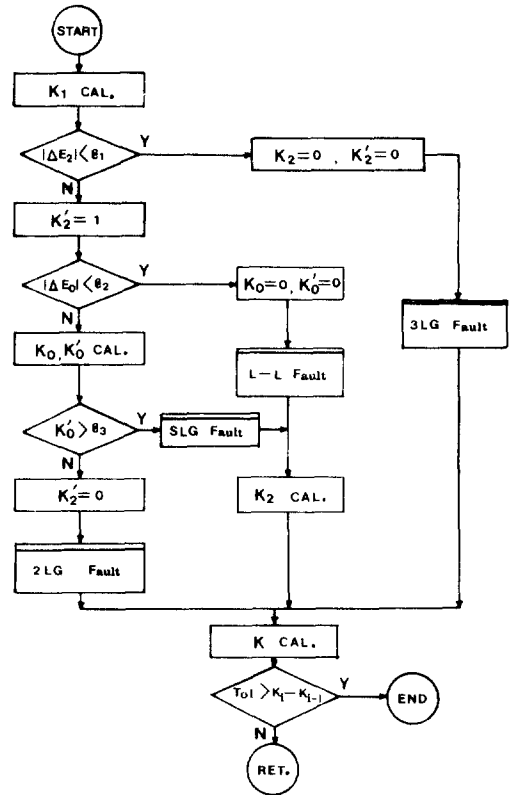


그림 6. 고장거리 산정 흐름도

Fig. 6. The flow-chart for fault distance calculation.

면서, 알고리즘을 수행하여 고장거리를 산정하였다. 또한, 고장거리 및 베이스, 대칭성분 계산은 한 주기당 12번의 샘플을 취하는 one-cycle data window로 처리하였으며, 고장거리 K는 송전선로 200 km를 단위치 1로 하여 계산한 것이다.

4.2. 결과 및 고찰

실험은 모의 송전선로의 150km 구간에서 1선지락고장과 2선지락 고장, 선간단락고장, 3상고장의 4가지 형태의 고장을 발생시켰다. 각 고장발생시 전압과 전류파형은 그림 7과 같으며, 그림 8은 각 상의 전압과 전류 data로부터 계산된 K값의 변화를 나타낸다.

표 1은 고장거리 산정시 수렴한 고장거리, K계수, 대칭성분을 보여주고 있으며, 3상고장시 계산된 고장거리는 0.748로 0.27%의 오차를 보여주고 있고, 2선지락 고장시는 0.7142로 수렴하여 4.77%의 오차를, 1선지락 고장 발생시는 0.739로 수렴되어

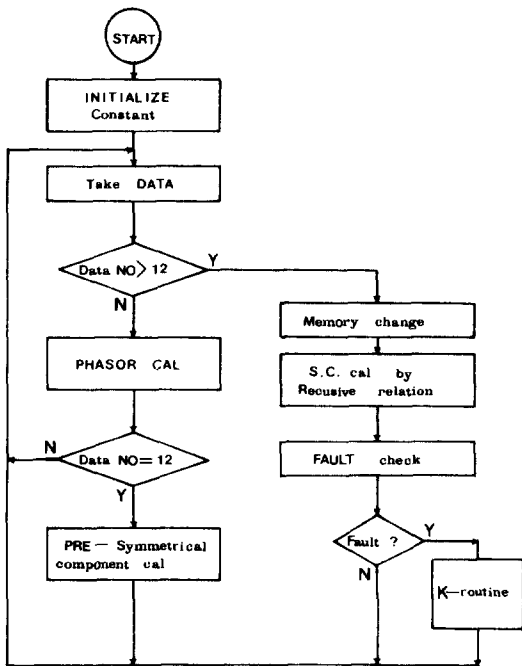
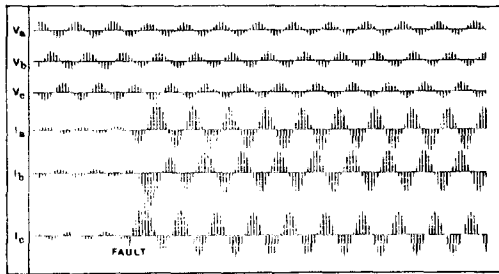


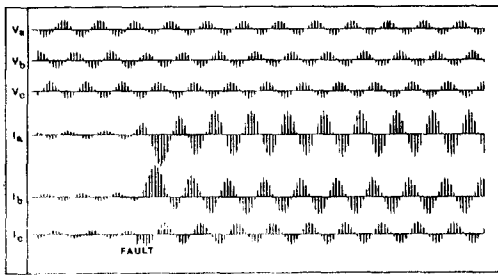
그림 5. 알고리즘 흐름도

Fig. 5. The flow-chart for algorithm

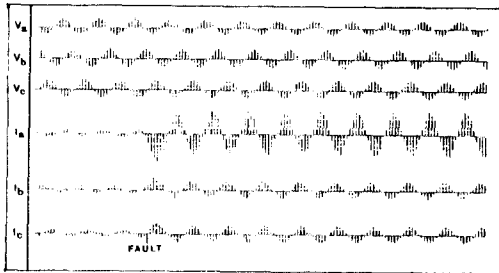
1.51%의 오차를 또한 선간단락 고장 발생시는 0.76에 수렴하여 0.95%의 오차를 보여 만족할 만한 결과를 보이고 있다.



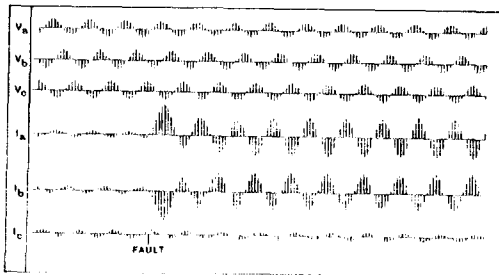
(a) 3 상고장



(b) 2선지락고장



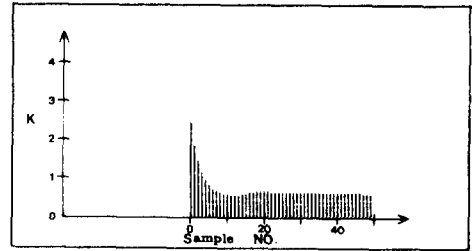
(c) 1선지락고장



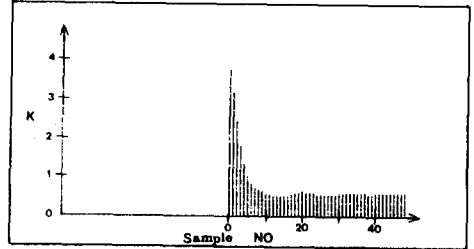
(d) 선간단락고장

그림 7. 각 고장발생시의 전압, 전류의 파형
Fig. 7. The waveforms for voltage and current of each phase at different fault

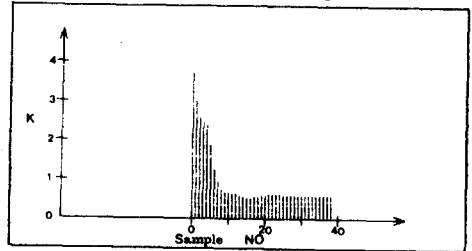
그림 9는 고장발생시 전압의 대칭분 변화를 나타낸 것이다. 그림a는 1선지락 고장의 경우 대칭분의 변화로 고장발생시 정상분 전압 E_1 은 감소되고, 역상분 전압과 영상분 전압 E_2 , E_0 가 나타나게 되어, sample값이 one-cycle data window이므로, 13~14개 되었을 때 과도상태를 벗어나 수렴하고 있으며, 그림b의 2선지락고장의 경우에도 E_1 이 고장발생시 급격하게 감소한 후 1주기 이후에 수렴된 결과를



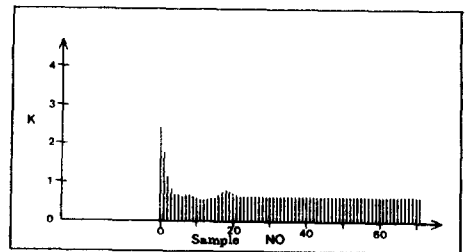
(a) 3 상고장



(b) 2선지락고장



(c) 1선지락고장



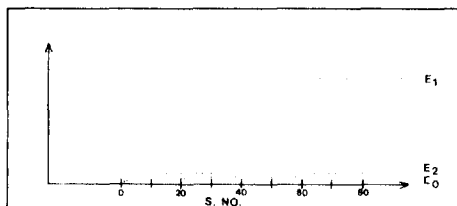
(d) 선간단락고장

그림 8. 각 고장발생시 K값의 변화
Fig. 8. The variation of K_s' value at each fault

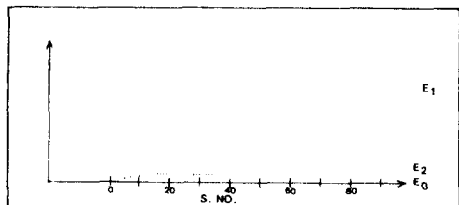
표 1. 각 고장시 결과치

Table 1. Result data at each fault

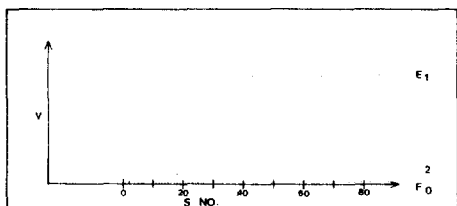
거리 고장형태	실제고장거리		계산된 고장거리		오차(%)
	K	(km)	K	(K*200) (km)	
3상 고장	0.75	150	0.7476	149.53	0.27
2선 지락 고	0.75	150	0.7142	142.84	4.77
1선 지락 고	0.75	150	0.7360	147.21	1.51
선간단락 고	0.75	150	0.7603	152.06	0.95



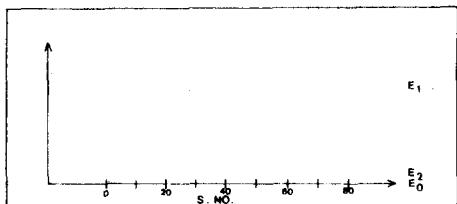
(a) 1선지락고장



(b) 2선지락고장



(c) 선간단락고장



(d) 3상 고장

그림 9. 각 고장시 전압의 대칭성분 변화

Fig. 9. The variation of symmetrical component for voltage at each fault.

보이고 있다. 그림c는 선간단락고장의 경우로, 정상분 전압 E_0 는 지락고장과는 달리 미소한 값을 나타내고 있으며, 3상고장의 경우인 그림d는 정상분 전압 E_1 는 급격하게 감소한 변화를 보이고 있으나, 평형고장이므로 E_2, E_0 는 거의 변화를 나타내지 않고 있다. 일반적으로 반복계산하여 산정된 대칭분 전압들은 sample 값이 1주기 정도 계산되었을 때, 수렴되며, 고장발생시 정상분전압 E_1 은 급격하게 감소하는 경향을 나타내고 있다.

실험결과 측정값과 실제값 사이의 오차는 선로손실, 알고리즘 수행시 누적오차, 낮은 값을 갖는 전류치의 A/D변환시 오차 및 부하특성의 영향 등에 기인한 것으로 생각된다.

5. 결론

본 논문에서는 전력계통의 과도상태 뿐만 아니라 정상상태에서 digital filter를 사용해 기본과 성분만을 추출하고, 이러한 기본과 성분으로 불평형 고장점을 용이하게 추정할 수 있도록 대칭성분을 신속하게 계산하여, 고장거리를 추정할 수 있는 계수형 거리계전 기법을 개발하여 적용한 결과 다음과 같은 결론을 얻었다.

(1) 전압과 전류의 대칭성분을 digital filter에 의하여 정확히 빠른 시간에 추출할 수 있는 알고리즘과 이를 고장점의 검출에 적용하는 방법을 제시했다.

(2) 제안된 방법에 의해 추출된 고장거리는 실제 값에 가까운 만족한 결과를 얻었다.

(3) 고장거리의 계산은 고장발생후 한 주기 이내에 수렴함을 확인 하였으며, 이는 전력계통의 온-라인 제어에 유용한 기초 자료가 될 것으로 확신한다.

(4) 본 실험을 위해 제작된 주변장치들의 성능이 우수함을 확인하였으며, 이것은 실시간 대칭성분을 이용한 계수형 거리 계전기 개발의 토대를 마련하는데 기여할 것으로 믿어진다.

이상의 결과로부터 본 논문에 제시된 실시간 대칭성분을 이용한 계수형 거리계전 기법은 계통사고시 고장점을 신속하게 판별하고, 고장을 회복시켜 양질의 전력공급 및 안정도 향상에 기여할 것이다.

본 논문은 문교부 학술연구의 지원으로 이루어진 것이다.

REFERENCE

- 1) W.A. Lewis et al., "Fundamental basis for distance relaying on 3-phase system", AIEE Trans., Vol. 66, PP. 694-708, 1947
- 2) B.J. Mann et al., "Relaying a three phase transmission line with a digital computer", IEEE Trans., Vol. PAS-90, No. 2, PP. 742-750, March / April 1971
- 3) A.G. Phadke et al., "Fundamental basis for distance relaying with symmetrical component", IEEE Trans., Vol. PAS-96, No. 2, PP. 635-646, March / April 1977
- 4) T. Hlibka et al., "A microcomputer based symmetrical component distance relaying", Proceedings of PICA 1979, Cleveland, PP. 47-55
- 5) A.J. Degens et al., "Microcomputer-implemented digital filters for the calculation of symmetrical component", IEE Proc., Vol. 129, pt. C, No. 3, PP. 111-118 May 1982
- 6) J.S. Throp et al., "A new measurement technique for tracking voltage phasors, local system frequency and rate of change of frequency", IEEE PES 1982 Summer Meeting, PP. 1-9
- 7) N.G. Adamick et al., "Field experience with the AEP digital relaying", IEEE Trans., Vol. PWRD-1, No. 4, PP. 91-98, October 1986
- 8) A.G. Phadke et al., "Real-time symmetrical components", PP. 1-16
- 9) C.G. Wagner et al., "Symmetrical components", McGraw-Hill, 1961, PP. 26~73, PP. 222-305
- 10) Paul M. Anderson, "Analysis of faulted power system", the Iowa univ. press / Ames, 1973, PP. 19~66, PP. 273-305
- 11) E. Oran Brigham, "The Fast Fourier Transform", Prentice-Hall Inc., 1974, PP. 75-140