

橢圓函數를 利用한 高次 低域通過 필터의 受動 및 能動回路 設計

Passive and Active Circuits Design of High Order Low-pass Filter using Elliptic Function

尹 暢 焄* · 申 建 淳** · 金 東 龍***
(Chang-Hun Yun · Gun-Soon Shin · Dong-Yong Kim)

Abstract

In this paper, seven-order elliptic low-pass passive network is synthesized by using doubly-terminated ladder network having the lower sensitivity. By the FDNR and Leap-frog technique, the passive network is directly transformed into the active network which has the advantage of low sensitivity and can be realized conveniently. The circuit simulation results of passive network and active network synthesized with FDNR and Leap-frog technique are compared, and it is proved that the two rest work has the same characteristics.

1. 序 論

回路網 合成과 필터 設計는 1970年代 이후, RC 能動回路로 이루어지고 있으며 最近에는 半導體 技術의 發展과 더불어 集積回路化하는 傾向이다.^{1,2)}

電氣·電子 필터는 통신분야, 즉 음성처리, 영상 및 화상 처리등 情報傳送裝置의 必須的인 精密部品으로써 使用되고 있기 때문에 理想的인 필터를 設計하기 위하여 많은 研究가 계속 진행 되고 있다.^{1,2)}

필터를 설계하는데 이용되는 函數는 Butterworth, Chebyshev, Bessel, 橢圓(Elliptic)函數^{1)~3)} 등이 있으나 通過域(passband)과 阻止域(stopband)에서 等波狀(equal ripple)特性을 가지고 遷移域(transition band)이 가장 좁은 타원 함수를 이용한 필터 설계법이 최근에 많이 연구되어 지고 있다.^{2)~4)}

이 橢圓函數를 使用하여 能動 필터를 설계하는데 있어서 biquadratic section을 從屬連結함으로써 設計法이 간단하고 同調가 용이하다는 장점을 지닌 중속 연결(cascade)방법이 가장 실용화 되고 있다.⁵⁾

Johnson은 2 차식의 회로인 notch 回路를 구성하여 각 2次式을 중속 연결 함으로써 高次필터를 實現하였다.¹⁴⁾ 그러나 각 2 차식을 중속 연결 하는데 있어서 設計 條件을 最適으로 만족 시키도록 하는 極點·零點 結合(pole-zero pairing)과 排列順序(ordering)등의 선택과 설계 조건을 만족하는 실제 소자값을 구하는데 있어서 어려운 점이 많다.^{5),6)} 또한 중속 연결 방법은 通過域에서의 回路網 感도가 높다는 단점을 갖고 있다.⁸⁾

본 論文에서는 다른 함수에 비하여 주파수 응답 특성이 가장 우수한 橢圓函數를 이용하여 複終端梯子形 回路網(doubly-terminated ladder network)으로 受動 低域通過필터를 設計한다. 이 수동 필터는 대전력, 고주파수에서 유용하게 사용할 수 있으며 소자 변동에 대한 감도가 낮다는 장점이 있지만, 수동 필터 회로의 소자중 인덕터는 부피가 크며 포화되기가 쉽고, 집적 회로화 하기가 어렵다.

그러므로 본 논문에서는 이러한 문제점을 개선하

*正 會 員 : 全 北 大 大 學 院 電 氣 工 學 科 碩 士 課 程
 **正 會 員 : 金 烏 工 大 電 子 工 學 科 專 任 講 師
 ***正 會 員 : 全 北 大 工 大 電 氣 工 學 科 副 教 授 · 工 博
 接 受 日 字 : 1986年 3 月 28 日
 1 次 修 正 : 1986年 10 月 8 日
 2 次 修 正 : 1986年 11 月 6 日

고 수동 필터의 장점을 그대로 유지 시키면서 직접 능동 회로망으로 변환하여 설계하고자 한다.

첫째 방법은 GIC (generalized immittance converter)^{4),5)} 구조를 이용한 FDNR (frequency dependent negative resistance) 방법⁵⁻⁷⁾에 의해 직접 능동 회로망을 설계하고, 둘째 방법은 수동 회로망의 전압-전류 관계식을 블록선도(block diagram)로 표시하여 얻어진 Leap-frog 방법^{2),12),13)}을 사용하여 직접 능동 회로망을 설계한다.

마지막으로 설계에提示된 設計明細條件으로부터 합성된 수동 필터, FNDR 방법에 의한 능동 필터, Leap-frog 방법에 의한 능동 필터의 설계 결과를 컴퓨터 시뮬레이션 하여 주파수 영역에서 比較考察한다.

2. 受動回路網

Cauer에 의하여 처음提示된 다원 함수는 s-領域에서 規準化된 形態로 쓰면 다음 式과 같다.¹⁴⁾

$$H(s) = \frac{K \prod_{i=1}^{n/2} (s^2 + C_i)}{A_0 + A_1 s + \dots + A_n, s^{n-1} + A_n s^n} \quad n; \text{偶數} \quad (1.a)$$

$$H(s) = \frac{K \prod_{i=1}^{(n-1)/2} (s^2 + C_i)}{A_0 + A_1 s + \dots + A_n, s^{n-1} + A_n s^n} \quad n; \text{奇數} \quad (1.b)$$

여기서 K : 상수 n : 次數

$A_i (i = 1, 2, \dots, n), C_i$: 規準化된 係數값

위 傳達函數로부터 수동 회로망으로 합성하는데 있어서 수동 제자형 회로는 그 構造上 周波數가 無限大일 경우 H(s)의 크기가 零이 되어야 한다. 그러나 次數가 偶數인 (1.a)식은 주파수가 무한대일 경우 H(s)의 크기가 K/A_n 이 되어 수동 제자형 회로망으로 합성이 不可能하므로 아래와 같은 修正된 傳達函數의 形態를 가져야 한다.

$$H(s) = \frac{K \cdot \prod_{i=1}^{n/2} (s^2 + C_i)}{A_0 + A_1 s + \dots + A_n, s^{n-1} + A_n s^n} \quad n; \text{偶數} \quad (2)$$

式(1.b)와 (2)式으로 부터 수동 회로망을 합성하는데 있어서 가장 實用 價値가 많은 회로는 梯子形(ladder)회로와 格子形(lattice)회로가 있고, 終端狀態에 따라 單終端 回路(singly-terminated network)와 複終端 回路(doubly-terminated network)가 있다.^{15),16)} 그리고 수동 회로망은 規準化된 계수

및 規準化된 소자값이 여러 문헌¹⁷⁾에 나와있기 때문에 利用하기가 便利하다.

본 論文에서 합성하려고 하는 수동 복중단 제자형 회로망은 2端子雙을 구성하고 있는 無損失 素子(L, C)의 값이 少量 변화할 경우 振幅 크기에 미치는 영향, 즉 通過域에서의 回路網 感度(sensitivity)가 낮고 直接 능동 회로망으로 변환시킬 경우 수동 회로망에서의 低感度 特性등이 변환된 회로망에도 그대로 維持되는 長點을 지니고 있다.^{11),8),15)} 이러한 수동 복중단 제자형 회로망을 합성하는데 있어서 式(1.b)와 (2)를 이용하면 그림 1 (a), (b)와 같이 각각 구성할 수 있다.

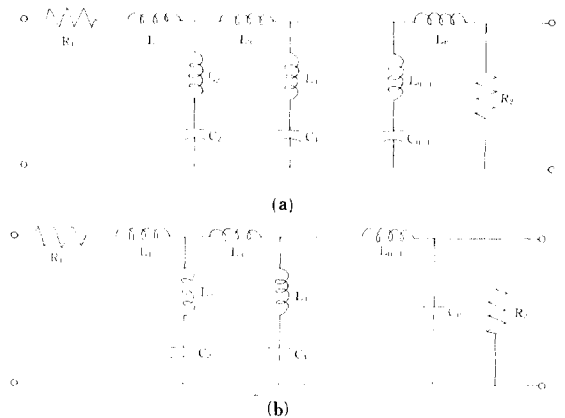


그림 1. 복중단 타원 수동 필터 회로

(a) n이 기수일때

(b) n이 우수일때

Fig.1. Elliptic passive filter circuit with doubly-terminated.

(a) n : odd

(b) n : even

3. 能動 回路網

수동 회로망은 大電力, 高周波數에서는 유용하게 사용할 수 있지만, 인덕터 소자로 인하여 集積回路化가 不可能하므로 직접 회로화가 가능한 능동 회로망으로의 변환이 절실히 필요하다. 따라서 前節의 타원함수로 부터 능동 회로망을 실현시키는 방법에는 設計法이 간단하고 同調가 용이한 從屬連結(cascade)方法⁹⁾으로 실현하는 例가 많다. 그러나 이 방법은 통과 대역내에서의 회로망 감도가 높기 때문에, 본 論文에서는 低回路網 感度 特性을 維持시킬 수 있는 수동 복중단 제자형 회로망을 FDNR 방법과 Leap-frog 방법에 의해 능동 회로망으로 변환 시키고자 한다.

수동 회로망의 인덕터를 模擬하는 방법에는 直接의 能動 素子인 자이레이터(Gyrator)로 代치하는 방법과 수동 회로망의 각 소자들을 주파수 변환시켜 새로운 능동 소자인 FDNR로 代치시키는 방법이 있다.^{2), 8)}

식(1·b)의 타원함수를 그림 1 (a)와 같이 합성하면 L의數가 C의 數보다 많고 C가 接地되어 있기 때문에, Op-Amp의 數를 적게 필요로 하는 FDNR 방법을 採擇하여 능동 회로망으로 실현시킬 수 있다. 이 FDNR방법을 사용하면 그림 1의 수동 회로망 소자 R, L, C는 능동 회로망에서 C, R, D(FDNR)로 각각 변환되며, 그림 1 (a)의 변환된 회로망은 그림 2 (a)와 같고 FDNR의 심볼(symbol)은 그림 2 (b)와 같다.

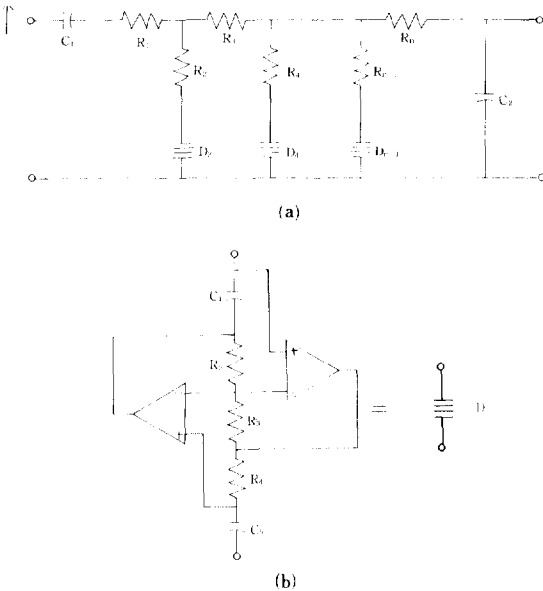


그림 2. FDNR 회로와 FDNR 심볼
(a) n이 기수일때의 회로 (b) FDNR 회로
Fig.2. FDNR circuit and symbol.
(a) FDNR circuit of n=odd
(b) FDNR symbol

그러나 FDNR에 의한 변환 방법은 GIC 구조로 되어 있기 때문에 最大動勢區域(Maximum dynamic range)을 增進 시키는데 어려운 점이 있다.⁵⁾ 따라서 FDNR에 의한 단점을 補完할 수 있고, 전압-전류 관계식을 전개하여 블록 선도로서 수동 제자형 회로를 간접 모의할 수 있으며 동일한 部品을 反復해서 사용할 수 있는 장점을 지닌 Leap-frog방

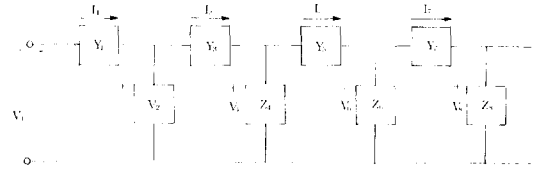


그림 3. 일반 제자형 회로
Fig.3. A passive ladder network.

법을 採擇하였다. 이 방법은 그림 1 회로에서 直列枝路 素子를 어드미턴스(admittance) Y_i 로, 竝列枝路 素子를 임피던스(impedence) Z_i 로 代치시킨 후 전압 변수와 전류 변수로 표시하면 그림 3 과 같은 회로로 나타낼 수 있다.

그림 3의 전압-전류 관계식은

$$\begin{aligned} I_1 &= Y_1(V_1 - V_2) & V_2 &= Z_2(I_1 - I_3) \\ I_3 &= Y_3(V_2 - V_4) & V_4 &= Z_4(I_3 - I_5) \\ I_5 &= Y_5(V_4 - V_6) & V_6 &= Z_6(I_5 - I_7) \\ &\vdots & &\vdots \end{aligned} \quad (3)$$

이며, (3) 식의 합성에 있어서 전압 변수를 합성하는 것은 전류 변수를 합성하는 것 보다 간단하므로 전류 변수인 I_1, I_3, I_5, \dots 을 전압 변수인 $\hat{V}_1, \hat{V}_3, \hat{V}_5$ 로 代치하면

$$\begin{aligned} \hat{V}_1 &= Y_1(V_1 - V_2) & V_2 &= Z_2(\hat{V}_1 - \hat{V}_3) \\ \hat{V}_3 &= Y_3(V_2 - V_4) & V_4 &= Z_4(\hat{V}_3 - \hat{V}_5) \\ \hat{V}_5 &= Y_5(V_4 - V_6) & V_6 &= Z_6(\hat{V}_5 - \hat{V}_7) \\ &\vdots & &\vdots \end{aligned} \quad (4)$$

로 表示할 수 있으며, (4)식에 대한 블록 선도를 그림 4에 나타내었다.

그림 4에서 饋還路에 있는 인버터(Inverter)를

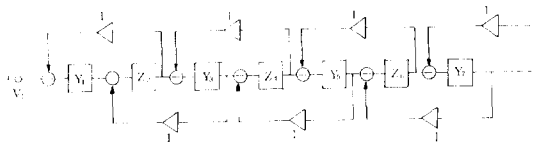


그림 4. 식(4)에 대한 블록 다이어그램
Fig.4. A block diagram of the equations(4).

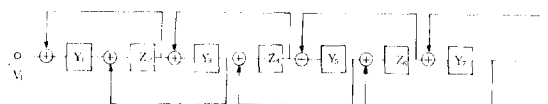


그림 5. 식(5)의 블록 다이어그램
Fig.5. A block diagram of the equations(5).

제거하면 그림 5 와 같이 되고 (4)식은 다음과 같이 表示된다.

$$\begin{aligned} \hat{V}_1 &= Y_1(V_1 - V_2) & -V_2 &= (-Z_2)(\hat{V}_1 - \hat{V}_3) \\ -\hat{V}_3 &= Y_3(-V_2 + V_4) & V_4 &= (-Z_4)(-\hat{V}_3 + \hat{V}_5) \\ \hat{V}_5 &= Y_5(V_4 - V_6) & -V_6 &= (-Z_6)(\hat{V}_5 - \hat{V}_7) \\ & \vdots & & \vdots \end{aligned} \quad (5)$$

4. Simulation 및 檢討

4.1 Computer Simulation

타원 함수를 이용한 타원 필터의 크기 特性(magnitude characteristic) 및 損失特性(Loss characteristic)을 考察하기 위하여 使用된 Computer는 HP-9816이며, 實際 소자값 및 각 特性을 구하기 위한 Program은 지면 관계상 省略한다.

設計例 1 :

通過帶域 波狀 (A_p) = 0.2dB, 阻止帶域減衰 (A_s) \geq 45dB, 遮斷周波數 (f_c) = 10kHz, 阻止周波數 (f_s) \leq 12kHz를 만족하는 타원지역 통과 수동 필터를 設計했다.

이미 문헌에 나와 있는 表¹⁾로부터 A_p 와 A_s 를 만족하는 次數는 $n=7$ 이며, (1.b)식과 그림1(a)에 대한 規準化된 係數 및 規準化된 素子값을 表1에 나타내었고, 設計條件을 만족하는 回路와 周波數 伸縮(frequency scaling)^{1),2)}에 의한 실제 소자값을 그림 6에 나타내었다.

이때 얻어진 실제 소자값을 사용하여 회로 해석을 한 후, 회로 시뮬레이션에 의한 크기 特性과 損失特性을 그림 7(a), (b)에 각각 나타냈다.

표 1. 規準化된 계수와 소자값

Table 1. A normalized coefficients and element values.

$C_1=1.3546896,$	$C_2=1.7321918,$	$C_3=4.2484927$
$A_p=0.2106928,$	$A_1=0.7974730,$	$A_2=1.7082258$
$A_3=2.8759908,$	$A_4=2.9520472,$	$A_5=3.0830375$
$A_6=1.4368383,$	$A_7=1$	
$L_1=1.2097232$ [H]	$C_2=1.1832542$ [F]	
$L_2=0.19892396$	$C_4=0.70913876$	
$L_3=1.5272894$	$C_6=0.79140949$	
$L_4=1.0469478$		
$L_5=1.2867861$	$R_1=R_2=1$ [Ω]	
$L_6=0.72946214$		
$L_7=0.86240616$		

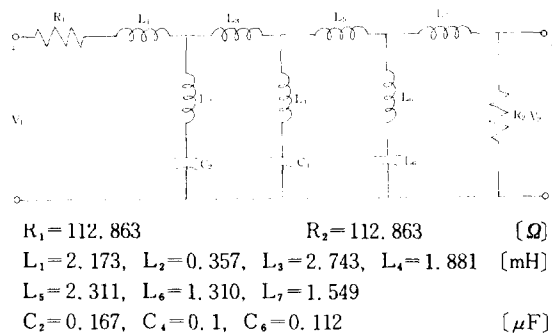
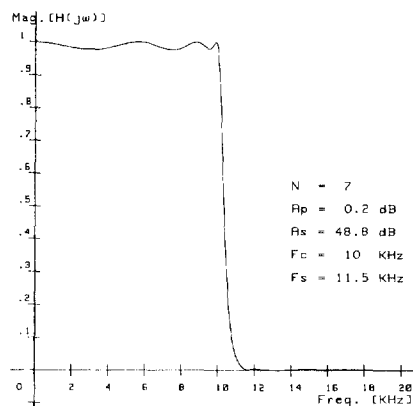
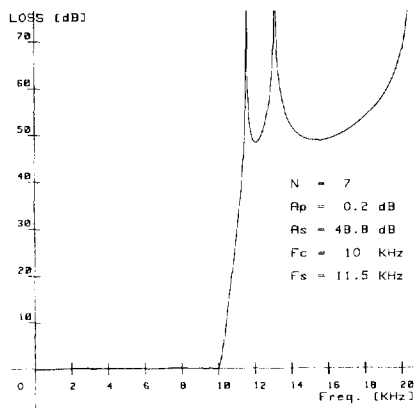


그림6. 7차 타원 필터의 수동 회로
Fig.6. Passive circuit of elliptic filter for n=7.

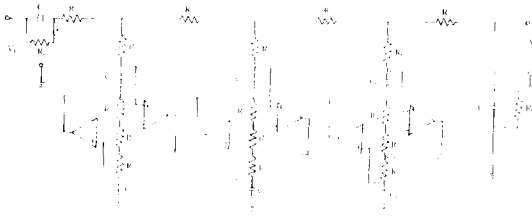


(a) $f_c=10$ KHz일때의 크기 특성
(a) Magnitude characteristics for $f_c=10$ KHz.



(b) $f_c=10$ KHz일때의 손실 특성
(b) Loss characteristic for $f_c=10$ KHz.

그림7. $f_c=10$ KHz일때의 수동 필터 특성
Fig.7. Passive filter characteristic for $f_c=10$ KHz.



$C_1 = C_2 = C_{21} = C_{25} = C_{41} = C_{45} = C_{61} = C_{65} = 159.15494 \text{ (nF)}$
 $R_1 = 120.97, R_2 = 19.89, R_3 = 152.73, R_4 = 104.69 \text{ (}\Omega\text{)}$
 $R_5 = 128.68, R_6 = 72.95, R_7 = 86.24, R_{24} = 118.33$
 $R_{44} = 70.91, R_{46} = 79.14$
 $R_{22} = R_{23} = R_{42} = R_{43} = R_{62} = R_{63} = 100$
 $R_a = 10 \quad R_b = 10.489 \text{ [K}\Omega\text{]}$

그림 8. 7 차 타원 필터의 FDNR 회로

Fig.8. FDNR circuit of elliptic filter for n = 7

設計例 2 :

設計例 1 에서와 같은 設計明細條件과 同 一次數 n = 7 인 능동 저역 통과 필터를 FDNR 방법에 의해 設計했다.

그림 2 (a) 에 대한 규준화된 소자값 (表 1) 으로 부터 설계 조건을 만족하는 회로의 실제 소자값은 周波數 伸縮에 의해 구하고 그 회로와 함께 그림 8 에 나타내었으며, 저항 R_a 와 R_b 는 설계에 1 과 同 一한 dc 응답을 갖도록 補償 (compensation) 하기 위한 것이다.

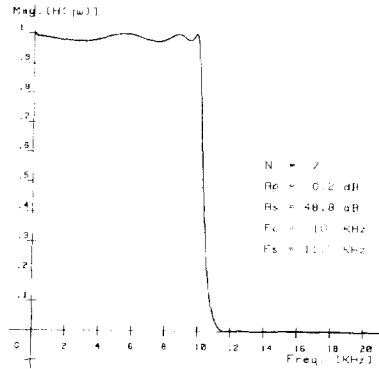
그림 8 에 提示된 실제 소자값으로 부터 회로 해석을 한 후, 회로 시뮬레이션한 結果, 크기 特性을 그림 9 (a) 에, 損失特性을 그림 9 (b) 에 각각 나타내었다.

設計例 3 :

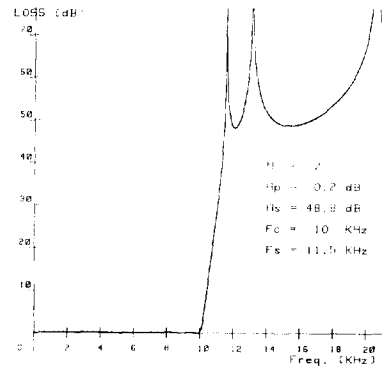
설계에 1 에서와 같은 설계 명세조건을 갖는 능동 저역 통과 필터를 Leap-frog 방법에 의해 設計했다.

Leap-frog 방법에 의해 능동 회로망을 설계하기 위하여 그림 5 의 각 블록 傳達函數 $H_i(s)$ 를 구하면 다음과 같다.

$$\begin{aligned}
 H_1(s) &= Y_1(s) = 1/(R_1 + sL_1) \\
 H_2(s) &= -Z_2(s) = -sL_2 - 1/sC_2 \\
 H_3(s) &= Y_3(s) = 1/sL_3 \\
 H_4(s) &= -Z_4(s) = -sL_4 - 1/sC_4 \\
 H_5(s) &= Y_5(s) = 1/sL_5 \\
 H_6(s) &= -Z_6(s) = -sL_6 - 1/sC_6
 \end{aligned} \tag{6}$$



(a) $f_c = 10\text{KHz}$ 때의 크기 특성
(a) Magnitude characteristic for $f_c = 10\text{KHz}$.



(b) $f_c = 10\text{KHz}$ 때의 손실특성
(b) Loss characteristic for $f_c = 10\text{KHz}$.

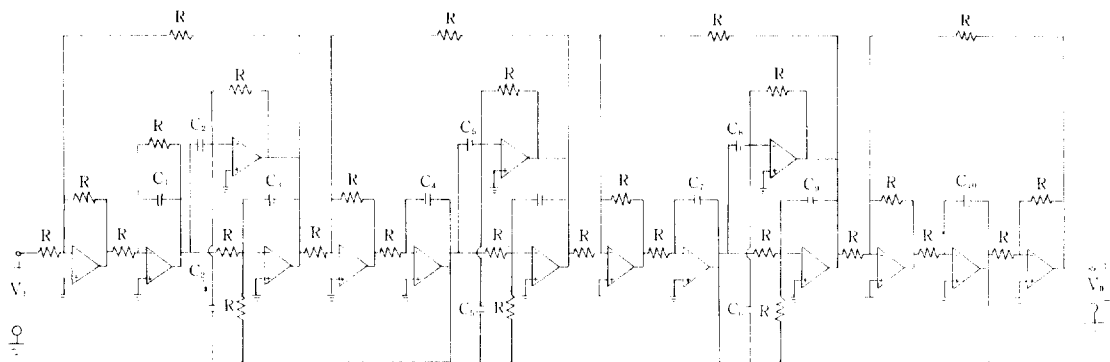
그림 9. $f_c = 10\text{KHz}$ 때의 능동필터 특성 (FDNR)

Fig.9. Active filter (FDNR) characteristic for $f_c = 10\text{KHz}$.

$$\begin{aligned}
 H_7(s) &= Y_7(s) = 1/sL_7 \\
 H_8(s) &= -Z_8(s) = -R_2
 \end{aligned}$$

식 (6) 을 이용하여 능동 회로망으로 합성하는데 있어서 $H_1(s)$ 는 Noninverting Lossy Integrator 를 사용하고, $H_8(s)$ 는 Inverter 를 사용하며 $H_3(s)$, $H_5(s)$, $H_7(s)$ 는 Inverting Integrator 와 Inverter 를 從屬連結하였다. 그리고 $H_2(s)$, $H_4(s)$, $H_6(s)$ 는 Differentiator 와 Inverting Integrator 를 並列連結하였다.

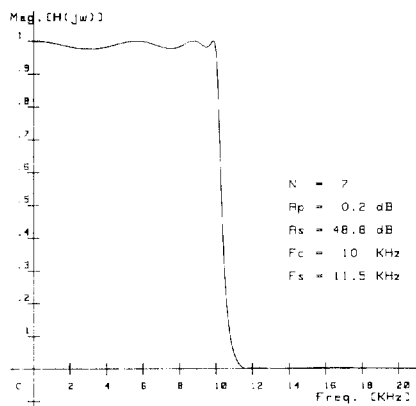
각 블록 전달 함수에 있는 규준화된 소자값 (表 1) 으로 부터 설계 조건을 만족시킬 수 있는 실제 소자값과 합성된 회로를 그림 10 에 提示하였으며, 실



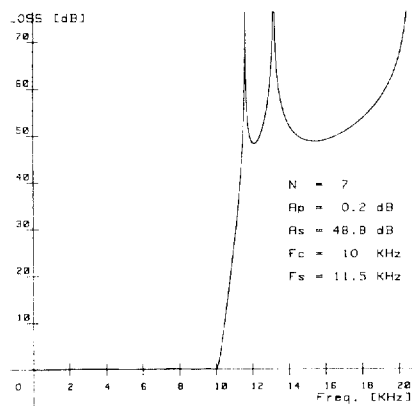
$R = 10 \quad [\Omega]$
 $C_1 = 1.92533, C_2 = 0.31660, C_3 = 1.88321, [\mu F]$
 $C_4 = 2.43076, C_5 = 1.66627, C_6 = 1.12863,$
 $C_7 = 2.04798, C_8 = 1.16098, C_9 = 1.25957,$
 $C_{10} = 1.37256$

그림10. 7차 타워필터의 Leap-frog 회로

Fig.10. Leap-frog circuit of elliptic filter for n = 7.



(a) $f_c = 10\text{KHz}$ 때의 크기 특성
 (a) Magnitude characteristic for $f_c = 10\text{KHz}$.



(b) $f_c = 10\text{KHz}$ 때의 손실 특성
 (b) Loss characteristic for $f_c = 10\text{KHz}$.

그림11. $f_c = 10\text{KHz}$ 때의 능동 필터 특성 (Leap-frog)

Fig.11. Active filter (Leap-frog) characteristic for

제 소자값으로 부터 회로 시뮬레이션한 結果의 크기 특성 및 損失特性을 그림11(a), (b)에 각각 나타냈다.

4.2 위상 특성

실제에 1, 2, 3에서 구한 실제 소자값을 각각의 회로에 대입하였을 때의 전달 함수가 다음과 같을 때, 즉

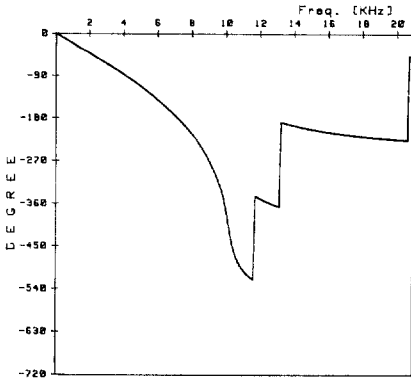
$$H(j\omega) = \frac{Re_1(\omega) + Im_1(\omega)}{Re_2(\omega) + Im_2(\omega)}$$

단, Re_1, Re_2 는 Real part

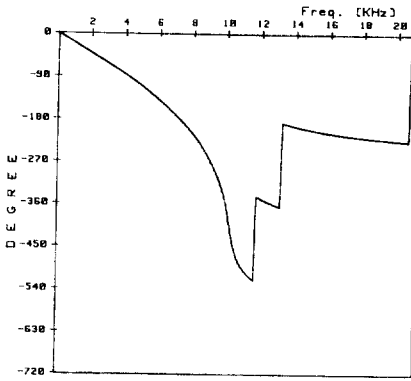
Im_1, Im_2 는 Imaginary part

이때의 위상 $\phi(\omega)$ 는 다음 식과 같다.¹⁾

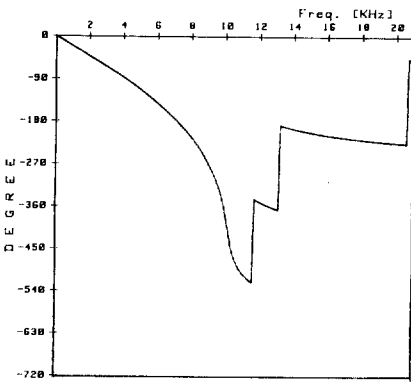
$$\phi(\omega) = \tan^{-1} \left[\frac{Im_1(\omega)}{Re_1(\omega)} \right] - \tan^{-1} \left[\frac{Im_2(\omega)}{Re_2(\omega)} \right] \quad (7)$$



(a) 위상 특성 (수동회로망)
(a) Phase characteristics for passive network.



(b) 위상특성 (FDNR)
(b) Phase characteristics for FDNR circuit.



(c) 위상특성 (Leap-frog)
(c) Phase characteristics for Leap-frog circuit.

그림 12. $n = 7$ 일때의 타원 필터 위상 특성
Fig. 12. Phase characteristics of elliptic filter for $n = 7$.

식 (7)로 부터 수동 회로망, FDNR에 의한 능동 회로망, Leap-frog에 의한 능동 회로망의 위상 특성 곡선은 그림 12(a), (b), (c)에 나타난 것과 같다.

4.3 檢討

본 논문에서 提示한 設計條件으로 부터 얻어진 그림 7, 9, 11의 特性들은 모두 $A_p = 0.2 \text{ dB}$, $A_s = 48.8 \text{ dB}$, $f_c = 10 \text{ KHz}$, $f_s = 11.5 \text{ KHz}$ 임을 알 수 있다. 이는 수동 회로망으로 부터 FDNR과 Leap-frog 방법을 利用하여 능동 회로망으로 직접 變換하였을 때의 特性이 一致함을 보여준다.

그러나 수동 필터의 特性은 數拾 MHz까지 高찰할 수 있지만, 능동 필터에서는 Op-Amp의 周波數 特性^{(10), (11)}으로 인하여 數拾 KHz에서 만이 가능하다. 이러한 이유 때문에 본 論文에서는 遮斷周波數를 10 KHz에서 比較하였다.

또한 각 함수들의 위상 특성을 보면 통과대역에서는 선형성임을 알 수 있고 각각의 특성곡선에서 3번의 위상변화는 저지 대역에서의 특성이 짝으로 되는 주파수에서 變換된 것임을 알 수 있었다.

5. 結 論

본 論文에서는 橢圓函數를 利用하여 回路網 感도가 낮은 受動 複終端 梯子形 回路로 부터 FDNR 방법과 Leap-frog 방법에 의하여 低感度 特性이 維持되는 能動 回路網으로 직접 變換 하였으며, 設計條件에 맞는 受動 필터와 能動 필터의 회로를 設計하고 Computer simulation에 의한 응답 특성 곡선과 위상 특성 곡선을 檢討한 結果 그림 7, 9, 11, 12에 나타난 特性이 一致함을 確認하였다.

그러므로 본 論文에서 提示한 타원함수를 FDNR과 Leap-frog 방법을 利用하여 전기·전자 필터를 설계할 경우 音聲處理 시스템의 通信分野에 유용하게 사용될 것이다. 그러나 필터를 製作할 경우 精確한 소자를 구하기가 어렵기 때문에 회로 시뮬레이션 결과에 얼마 만큼 근접시킬 수 있는지가 문제점으로 提起된다.

參 考 文 獻

- 1) 김 형갑, 회로망 합성론과 필터 설계, 사단법인 대한전기협회, 1983.
- 2) L.P.Huelsman and P.E.Allen, Intro. to the

- theory and design of active filters, McGraw-Hill Book Co., New York, 1980.
- 3) Harry. Y-F. Lam, Analog and digital filters: Design and realizations, Prentice-Hall, Inc., Englewood Cliffs, N.J., 1979.
 - 4) A. Antoniou, "Novel-RC-active Network Synthesis using Generalized Immittance Converters", IEEE Trans. Circuit Theory, Vol. CT-17, pp.212-217, May 1970.
 - 5) Gobind Daryanani, Principles of active network synthesis and design, Bell Telephone Laboratories, Inc., 1976.
 - 6) L.T. Bruton, "Network Transfer Functions using the Concept of Frequency-dependent Negative Resistance", IEEE Trans. Circuit Theory, Vol. CT-16, pp.406-408 August 1969.
 - 7) Paul Skritek, "Comparison of Overload and Noise Characteristics of FDNR Circuits", IEEE Trans. Circuits and Systems, Vol. CAS-30, pp.500-503, July 1983.
 - 8) M.E. Van Valkenburg, Analog filter design, Holt, Rinehart and Winston, 1982.
 - 9) M.S. Ghausi and Kenneth R. Laker, Modern filter design: Active RC and Switched Capacitor, Prentice-Hall, Inc., 1981.
 - 10) E. Moustakas and S-P. Chan, Intro. to the applications of the Operational Amplifier, Academic Cultural Co., Santa Clara, Calif., 1974.
 - 11) G.E. Tobey, J.G. Graeme, and L.P. Huelsman, Operational Amplifiers design and applications, McGrawHill Book CO., New York, 1971.
 - 12) F.E.J. Girling and E.F. Good, "Active Filters 12: The Leap-frog or Active Ladder Synthesis", Wireless World, Vol. 76, pp.341-345, July 1970.
 - 13) F.E.J. Girling and E.F. Good, "Active Filters 13: Applications of Active Ladder Synthesis", Wireless World, pp.445-450, September 1970.
 - 14) D.Y. Kim, "A New Approach in the Synthesis and Analysis of Elliptic Filters", Ph.D. thesis, Univ. of Manitoba in Canada, 1984.
 - 15) Aram Budak, Passive and active network analysis and synthesis, Houghton Mifflin Co., Boston, 1974.
 - 16) David E. Johnson, Intro. to filter theory, PrenticeHall, Inc., Englewood Cliffs, N.J., 1976.