

画像処理 Memory의 技術 動向

각종 IC 메모리는 85년에 대단히 어려운 해가 되었으나 製品的으로는 새로운 움직임이 나온 해라 할 수가 있다. 각 제품 모두 大容量化가 계속 진전되고 있으나 大容量化와 더불어 画像處理用으로 專用化한 製品의 商品化가 활발했고 금년에 들어서도 잇달아 製品이 발표되고 있다. 高集積技術이 보다 향상되어 Bit당 Cost가 싸진 것이 제품 발표의 배경이 되고 있다. 이같은 움직임은 画像處理用에 特定되고 있으나 汎用性도 갖추고 있어 이를 두고 분야별의 汎用 Memory라 부르는 Maker도 있다. Memory는 大容量性을 追求하는 시대로부터 앞으로는 分野別로 專用化하는 傾向이 높아진 것이라고 예상되고 있다.

低價格化가 더욱 진전되면 VTR/TV 등 民生 電子機器에서도 일반적으로 채용하게 되는 것도 그렇게 멀지는 않다고 보고 있다. 이미 4개 정도의 256K DRAM을 사용한 VTR이 상품화되고 있다. 중전 静止画는 테이프를 固定하여 Cylinder를 回轉시키는 방법을 채용하는 것이 일반적이었으나 이를 달리하여 IC Memory를 사용하고 있다. 연간 3,000만대 가까이 생산되는 모든 VTR에 4개의 256K DRAM을 탑재할 경우 VTR용만으로 1억 2,000만개의 수요가 있을 것이라고 계산되고 있다. 이는 현 256K DRAM 最大메이커의 연간 생산량에 필적하는 수량이며 Memory의 시장이 크게 변화하게 될 것이라고 추정된다. 이같은 이유로 半導體 Maker는 Video Memory라 불리는 画像處理分野에 크게 기대하고 있는 것이다.

작년부터 製品開發이 활발해진 Video Memo-

ry에는 첫째 Personal Computer, OA機器, CAD/CAE 등에 사용할 목적으로 하는 제품과 VTR/TV용의 제품에 사용하는 것의 두가지로 구분할 수가 있다. 즉 Computer系와 TV系로 나뉘지는데 이외에 팩시밀리를 비롯한 通信機器에서도 應用 擴大를 기대할 수가 있다.

Personal Computer, OA機器, CAD/CAE용의 제품은 듀얼포트 RAM이라 불리우고 있다. 그래픽 디스플레이에는 表示하는 画像 데이터를 기억하기 위한 프레임 버퍼 메모리가 사용된다. 이 메모리의 데이터를 순차적으로 읽어 내어 D/A變換, 컬러, 코트變換 등을 통하여 디스플레이에 표시하는 것인데 호스트 프로세서와 주고 받고 하여 図形的 追加, 移動, 書換 등을 한다. 프레임 버퍼로부터 디스플레이에 데이터를 읽어 내는 속도는 画面에 잡음이 들어가지 않도록 画面表示回数로 결정되어 640×400 Dot의 스크린 사이즈로 약 46나노秒, 1024×1024 Dot로는 약 11나노秒가 요구된다. 일반적인 DRAM의 수배에서 10배의 고속화가 필요한 셈이며 이 때문에 중전 여러개의 일반 DRAM 내지 SRAM을 사용하여 데이터를 시프트 레지스터회로를 사용, 파라렐 시리얼 變換하여 高速化하고 있다. 그러나 Memory의 高集積化가 진전되는 가운데 이 파라렐 시리얼變換이 어려워지고 있다.

또 표시를 위한 데이터 判讀은 연속하여 고속 처리하는 동시에 프레임 버퍼 內容의 書換도 동시에 할 필요가 있다. 일반 DRAM의 경우 I/O포트는 1系統이 되고 있는 셈이며 이 조건으로 동시 처리를 위해 중전 CPU로부터 Memory

로의 Access와 디스플레이에 대한 読出을 시간적으로 교대로 하든지, 디스플레이의 走査復歸 시간을 사용하는 것이 일반적이다. CPU 効率 (CPU가 Memory Access 할 수 있는 時間比率)이 저하하여 System의 性能 向上도 곤란하다는 과제를 안고 있는 것이다.

프레임 버퍼 메모리로서는 2系統의 I/O로부터 동시에 Access可能(듀얼·포트)한 외에 1系統은 랜덤 Access할 수 있고 또 한쪽은 시리얼 Access로 종으나 高速 Access의 가능성 등이 요구된다.

이 듀얼 포트 RAM의 제 1탄은 TI社가 작년 4/4분기부터 出荷를 시작한 「TMS 4161」이 있다. 64K機種으로 랜덤 Access, 시리얼 Access는 非動期에 동작한다. Chip내에 256비트의 시프트 레지스터를 가지고 있다.

이어서 日本電氣가 작년 2월에 256K의 듀얼 포트 RAM「 μ PD 41264C」를 発売, 다시 富士通이 금년 1월부터 듀얼 포트 메모리 「MB81461」의 샘플 出荷를 시작했고 日立製作所도 3월에 멀티 포트 비디오 RAM 「HM53461/HM53462」를 발표했다. 富士通, 日立製作所の 제품은 모두 256K機種이다. TI社도 금년 2/4분기에 256K機種의 출하를 시작할 계획이다.

日立製作所가 멀티포트라 부르고 있는 것은 일반적으로 듀얼 포트 메모리라 했을 경우 랜덤 Access할 수 있는 포트를 2系統 가진 메모리를 가리키기 때문이며, 한편 시리얼의 경우 멀티 포트 메모리라 부른다는 것이다.

256K機器的 제품 내용은 각사가 모두 거의 같다. RAM部는 64K 워드×4비트로 구성되어 있으며 64K 메모리 셀 어레이에 256비트의 데이터 레지스터/포인터(SAM=시리얼·Access·Memory)가 이어지고 있다. RAM部는 일반의 64K 워드×4비트로 구성되어 있는 DRAM과 같으나 비트·마스킹·라이트 기능을 가지고 있으며 4비트 구성의 入出力端子에 대해 데이터를 記入할 경우 이 가운데 임의의 몇 비트를 記入 금지할 수 있는 기능을 말한다. 또 SAM部의 出力 스타트 어드레스를 자유로이 設定可能한 포인터·컨트롤 機能을 가지고 있으며 이에 따라 画面上에서 物体가 움직이고 있는 모습을 나타낼 수가 있다.

日立製作所の 「HM 53462」는 論理演算處理유니트까지도 内蔵하고 있다. AND, OR, EOR, INV 등 14종류의 画像論理演算이 가능하다. 더우기 시리얼 出力構成 變換機能도 附加하고 있으며 4비트 出力構成을 1비트 出力構成(10 \times 1)으로 변경할 수가 있다.

OA 關連機器用을 주력으로 하는 듀얼 포트 RAM은 현재 사용되고 있는 DRAM 등에 따라 보다 사용하기 쉬움을 추구한 專用 메모리로 종전품부터의 置換, System의 高性能化를 지향하는 것이지만 VTR/TV用의 비디오 메모리는 지금까지 사용되지 않은 機器에서 응용하기 위한 것이다. Memory로서는 새로운 응용분야라 할 수가 있다. TV画面的 画質을 개선하는 것을 비롯하여 静止画, 슬로 모션 등 VTR/TV의 새로운 기능을 실현하는 것으로서 기대되고 있다.

東芝는 작년 8월말에 256K DRAM 4개와 64K DRAM 2개로 1Field分을 기억하는 기능을 가진 TR을 発売, 10월부터 製品으로서 판매를 시작했다. 종전 静止画의 경우 Head가 Tape의 映像 Track을 정확하게 포착하기 때문에 한번 슬로 모션에 들어가 2, 3컷을 走査하여 정지하지만 이 VTR은 静止化를 DRAM의 데이터로 표시한다. 画面的 흔들림이 없고 受信中の TV 映像과 Video Camera로부터의 映像을 静止画로서 볼 수가 있다.

東芝의 VTR은 일반의 DRAM을 사용하고 있으나 이같은 用途의 專門 Memory도 최근 활발한 상품화를 보이고 있다.

제 1단계는 日本電氣가 84년 6월에 発売한 224K비트의 「 μ PD 41221C」 DRAM 기술을 기초로 TV系 System에 適合한 320行×700列의 Memory 셀 配置로 하는 동시에 画面表示에 필요한 시리얼 動作 데이터 70나노秒 및 90나노秒(2機種)을 實現하고 있다. 320行×700列의 셀로 NTSC의 1Field當의 走査線密度 263개, PAL의 313개를 충족했으며 1走査線當 700비트까지의 길이로 시리얼 記入, 読出이 가능하다. 또 라인 버퍼를 内蔵하여 高速 시리얼 Access와 다이내믹 메모리 셀의 리프레쉬 動作을 非動期에 하여 内部 리프레쉬 카운터를 内蔵하고 있어 리프레쉬는 外部 Clock를 주는 것만으로

간단히 할 수가 있다.

이어서 日本電氣는 금년 1월, 라인메모리「 μ PD 41101 C/41102 C」를 発売했다. Field 全体の 기억을 목적으로 하는데 대해 라인 메모리는 1 라인(走査線)마다의 記憶을 목적으로 하는 것, 그機種은 NTSC 방식에 대응한 910워드/8비트의 메모리 配列을 가지는 것과, PAL 방식을 대응한 1135워드×8비트 구성품이다. 이 구성으로 色副搬送波周波數의 4 배로 샘플링했을 경우 最適이 된다. 라이트/리드 사이클은 인터레이스/논 인터레이스 變換에도 사용할 수 있도록 8 배의 샘플링 그레이트 34나노秒에서도 動作이 가능하다. 마찬가지로 PAL 対応은 최고 28나노秒가 된다.

SONY는 금년 2월, TV, VTR 등의 디지털 비디오信号處理 專用메모리로서 2機種을 상품화했다. 주로 TV에 사용되어 倍速變換機能의機種과 마찬가지로 VTR용으로 1라인 딜레이 機能을 가지고 있는 기종이다. 倍速變換機能은 논 인터레이스 走査를 하여 画質 向上을 지향하는 제품으로 이 메모리 3개로 가능하다. 8×910×2비트 구성으로 되어 있으며 라이트/리드사이클 時間 66/33나노秒.

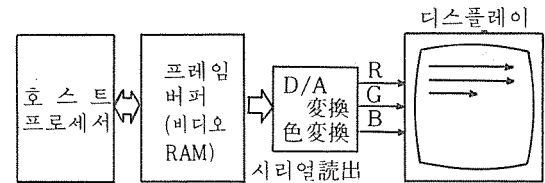
1라인 딜레이 機能品은 VTR의 드롭 아아웃 補償, 時間軸의 压缩伸張, 디지털 필터, 노이즈 리덕션 등에 사용되어 17段-1136段의 범위로 遲延 段數를 선택, 제어할 수가 있다. 1136×8비트 構成, 라이트/리드 사이클 時間 25/25나노秒이다.

DRAM은 금년 1M비트機種이 나오지만 이 1M DRAM으로 画像處理 專用의 제품을 개발하려는 움직임도 구체적으로 추진되고 있다. 松下電子工業은 금년 2월, 映像用 1M DRAM을 개발하겠다고 발표, ISSCC(국제固体回路會議)에 보고했다. 1M비트의 大容量에 의한 2Chip으로 TV의 1Field를 흡수할 수가 있다. 이는 NTSC의 TV信号로 8비트의 分解를 할 수 있도록 설계한 경우이며 64K 기종으로는 32개가 필요하다.

1M비트를 256K비트(32K워드×4비트)로 4分割하여 각각 데이터 入力用에 8비트의 시프트 레지스터, 데이터 出力用으로 8비트의 시프트 레지스터를 가지는 구성으로 되어 있다. N

TSC방식으로 논 인터레이스 화면을 실현시키기 위해서는 34.5나노秒의 데이터 속도로 CRT에 표시 데이터를 내보낼 필요가 있으나 데이터 入力 포트에 8비트 시리얼/파라렐 變換방식에 의한 高速데이터 伝送回路를 内蔵함으로써 30나노秒의 데이터 속도도 記入/読出이 가능하다. 또 8비트 單位의 데이터로 32K 어드레스까지를 임의로 선택할 수 있으며 CATV에 있어서의 데이터의 스크랜플, 映像의 合成, 編輯 등도 용이하게 할 수 있다. TV信号의 논 인터레이스 變換, 프리커 除去, 멀티画面分割, 画面의 拡大, 縮小, 画像의 合成, 編輯 등 画質 向上, 高機能化가 가능하다.

이같은 TV画像處理用의 메모리는 디지털TV 내지 디지털 VTR은 일반적으로 사용할 수 있게 된다. 이미 디지털 TV는 ITT社가 칩 세트를 商品化하고 있으며 Philips도 컴퓨터 컨트롤TV로서 製品 시리즈를 보유하고 있다. Philips의 製品 시리즈에는 CCD메모리라 들어 있으나 앞으로 메모리와 周边回路의 Single Chip化가 진전될 것이라는 견해도 많다.



랜덤 読出 / 記入
圖1 Graphic Display System

이 제품의 구체적인 것으로 三菱電機는 금년의 ISSCC에서 TV의 디지털 信号處理用 LSI를 發表했다. 映像復調한 후에 AIA 컨버터를 통하여 이 LSI에 信号를 넣어 映像出力을 얻는다는 것이다. 走査線 2개분의 디지털화된 画像信号는 축척할 수 있는 18K비트의 라인 메모리를 内蔵하고 있는 외에 新方式의 輝度·色信号·마찬가지로 輪郭補償 / 輝度信号處理, 컨트롤스트調整, 焦레벨 補正의 調整機能 등을 가지고 있다.

新輝度·色信号分離는 適應型 디지털 필터로 한다. 메모리의 2라인과 현 1라인을 합친 3라인分으로 처분하기 때문에 도트 妨害, 크로스컬러를 解決할 수가 있다. 輪郭補償은 좌우방향만이 아니라 上中左右 모두 가능하며 画面이 선명하다.

(P91로 계속)

Suite 3400
 The Stock Exchange Tower
 P. O. Box 242
 Victoria Square
 Montreal, Quebec
 Canada H4Z IE9

만약 특별한 문제나 문의사항이 있으면 Toronto 전화 (416) 466-8381 또는 텔렉스 60-217765 또는 몬트리올 전화 (514) 395-3535 또는 텔렉스 05-24610으로 연락해 주시기 바랍니다.

P75에서 계속

半導体 메이커에 의하면 현재 全IC 메모리에 차지하는 画像処理用은 20~30%, 그러나 앞으로 VTR 등 民生電子機器에 採用하는 폭이 넓혀지

면 이 비율은 상승할 것으로 전망되고 있다. 이 때문에 각사의 画像處理用 메모리 개발은 더욱 활발해질 것으로 예상되고 있다.

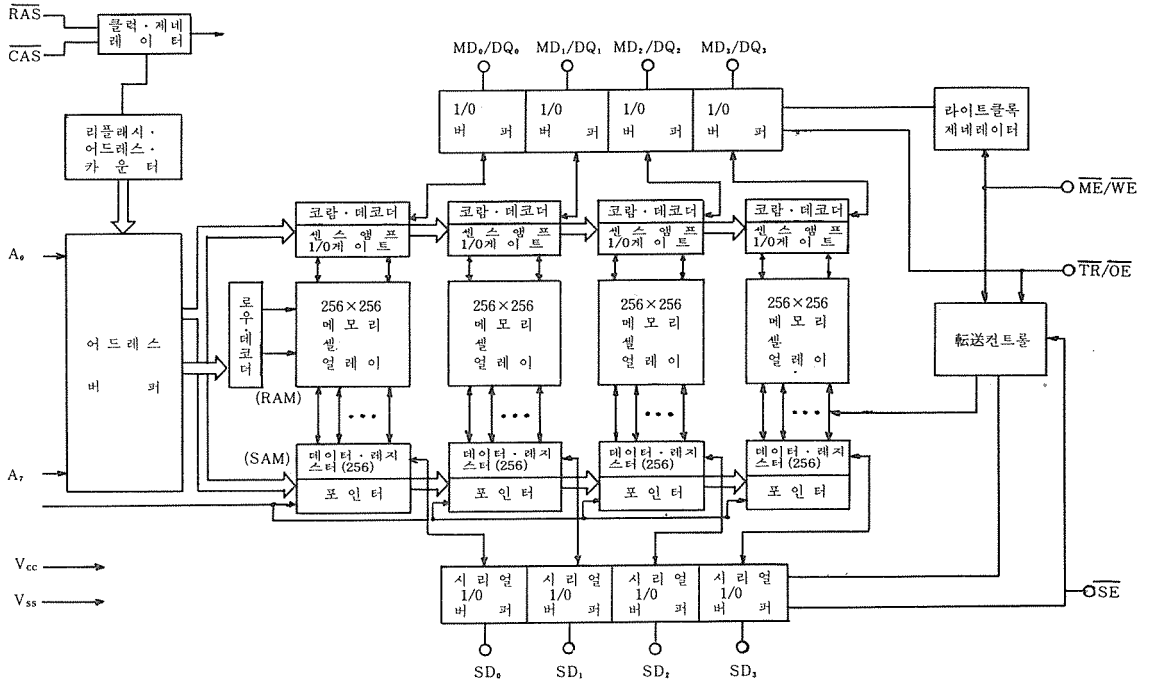


图2 듀얼 포트 RAM의 블럭 다이어그램