

論 文

# GaAs FET를 이용한 低雜音增幅器 設計에 관한 研究

正會員 田 光 一\* 正會員 周 昌 福\*\* 正會員 朴 權 基\*\*\*

## A Study on the Design of Microwave Low Noise Amplifier Using GaAs FET

Kwang Il CHUN\*, Chang Bok JOO\*\* and Cheoug Kee PARK\*\*\* Regular Members

**要 約** Packaged GaAs FET를 이용한 12GHz帶 마이크로波 低雜音增幅器를 設計, 製作하였다. 實驗結果 使用周波數帶域에서 雜音指數 2.3dB 以下, 電力利得 15~18.2dB, 入·出力側 VSWR 약 2.5의 것을 얻었다. 中心周波數 帶域이 약간 높은 쪽으로 shift 되고 있고 VSWR가 약간 높게 되어 있으나 이것은 앞으로 마이크로스트립 線의 길이 補償, 修訂등으로 改善될 수 있을 것으로 생각된다.

**ABSTRACT** Analysis and design procedure for the low noise amplifier design are presented. A Microwave low noise amplifier is designed and fabricated using packaged GaAs FET at the center frequency of 12GHz. The experimental results with respect to the noise figure and power gain are quite agreeable with the design specifications except that the input and output VSWR are slightly higher than the designed.

### 1. 序 論

衛星放送受信器의 컨버터 入力端에는 -80dBm 정도의 미약한 信號가 受信되기 때문에 컨버터의 마이크로波 增幅器는 IF段에서의 增幅度를 고려한 충분한 增幅효과와 低雜音特性을 가져야한다. 이와같은 特性의 增幅器를 중심周波數 12GHz

에서 最大利得 18~20dB, 雜音指數 2.3dB의 2段 縱續 增幅器로 설계하고 두께 0.464mm,  $\epsilon_r = 2.5$ 의 테프론 유전체 기판상에 제작, 실험하였다.

### 2. 低雜音增幅器設計

마이크로波回路에서 사용되는 파라미터로는 電壓, 電流의 關係를 나타내는 파라미터대신 travelling wave 개념의 入射波와 反射波에 대한 scattering 파라미터

$$S = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \quad (1)$$

를 사용한다<sup>(1)</sup>.

\* 現代電子産業株式會社  
Hyundai Electronics Industries CO, LTD.  
\*\* 慶南大學校電子工學科  
Dept. of Electronics, KYONGNAM Univ.  
\*\*\* 高麗大學校電子·電算工學科  
Dept. of Electronics, Korea Univ. 132 Korea  
論文番號 : 86-11(接受 1986. 3. 13)

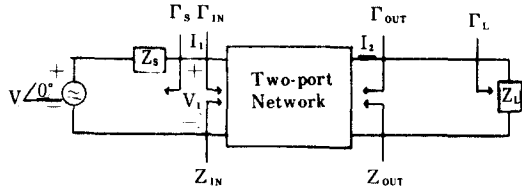


그림 1 4端子網 回路  
Two-port Network.

그림 1에서 信號源側과 負荷側이 同時에 整合될 때 傳達利得 \$G\_T\$는 最大가 되며 信號源反射係數 (\$\Gamma\_{SM}\$)와 負荷反射係數 (\$\Gamma\_{LM}\$)는<sup>(2)</sup> \$\Gamma\_s\$, \$\Gamma\_L\$로부터

$$\Gamma_{SM} = C_1^* [B_1 \pm (B_1^2 - 4|C_1|^2)^{\frac{1}{2}}] / (2|C_1|^2) \quad (2.1)$$

$$\Gamma_{LM} = C_2^* [B_2 \pm (B_2^2 - 4|C_2|^2)^{\frac{1}{2}}] / (2|C_2|^2) \quad (2.2)$$

但,

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 \quad (2.3)$$

$$B_2 = 1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2 \quad (2.4)$$

$$C_1 = S_{11} - \Delta S_{22}^* \quad (2.5)$$

$$C_2 = S_{22} - \Delta S_{11}^* \quad (2.6)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (2.7)$$

와 같이 求하여진다<sup>(2)</sup>. 但 (2.1) 및 (2.2) 式의 複號는 \$B\_1\$ 및 \$B\_2\$가 음일 때 +, 양일 때 -를 취한다.

式 (2.1) 과 (2.2)의 同時整合조건에서 얻어지는 最大傳達利得(\$G\_{max}\$) 式은

$$G_T = G_{max} = \left| \frac{S_{21}}{S_{12}} \right|^2 (K \pm \sqrt{K^2 - 1}) \quad (3)$$

로 주어지고, 또 增幅器의 安定度를 나타내는 Linvill의 安定係數 \$K\$는

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad (4)$$

로 표시된다<sup>(2)</sup>

\$K\$가 1보다 크나 작으나에 따라 마이크로波 trassistor의 安定, 불안정을 판단할 수 있으며 이 信號源側과 負荷側·安定度圓의 中心과 半徑

式은 각각

$$C_s = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \quad (5.1)$$

$$r_s = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \right| \quad (5.2)$$

및

$$C_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \quad (5.3)$$

$$r_L = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \quad (5.4)$$

와 같이 求해지며 이 円들의 外面에 있는 Smith圖表內에서 각각 入力과 出力負荷를 취하면 安定한 動作을 할 수 있다.

한편 2-port 회로의 잡음지수<sup>(2)</sup> \$F\_t\$는

$$F_t = F_m + \frac{4R_n}{Z_o} \frac{|\Gamma_s - \Gamma_m|^2}{|1 + \Gamma_m|^2(1 - |\Gamma_s|^2)} \quad (6)$$

로 入力端의 反射係數 \$\Gamma\_s\$에 의해 좌우되므로 \$\Gamma\_s\$를 \$\Gamma\_m\$으로 설계하여 \$F\_t = F\_m\$으로 하여서 最小雜音指數를 얻는 것이 바람직하다. 그러나 일반적으로 \$\Gamma\_m\$과 最大利得을 주는 \$\Gamma\_{SM}\$은 일치하지 않으므로 雜音指數 \$F\$에 대한 \$\Gamma\_s\$의 軌跡의 원군과 電力利得 원군과의 어느 교차점을 선정하여 설계한다.

위의 式에서 \$Z\_o\$는 特性임피던스, \$F\_m\$은 最小雜音指數, \$\Gamma\_m\$은 最小雜音指數時의 入力側反射係數, \$R\_n\$은 等價雜音抵抗을 나타낸다.

出力側 整合回路는 信號源反射係數 \$\Gamma\_s\$에 의하여

$$\Gamma_L = \left( \frac{S_{22} - \Delta^* \Gamma_s}{1 - \Gamma_s S_{11}} \right)^* \quad (7)$$

처럼 設計한다.

設計에 用한 GaAs FET는 MGF-1403 과 2SK-353으로서 그 電氣의特性은 표 1과 같다. 이 MGF-1403을 제 1段에 또 2SK-353을

제 2段에 사용하여서 中心周波數 12GHz, 電力利得 18dB, 雜音指數 2.0dB의 增幅器를 設計하고자 한다.

즉 제 1段의 整合回路를 최저잡음지수 1.8dB

표 1 GaAs FET의 電氣의 特性  
Electrical characteristics of GaAs FET.

MGF-1403	2SK-353
f=12GHz, V <sub>DS</sub> =3V, I <sub>DS</sub> =10mA	f=12GHz, V <sub>DS</sub> =3V, I <sub>DS</sub> =20mA
S <sub>11</sub> =0.881 /155.3°	S <sub>11</sub> =0.363 /169°
S <sub>12</sub> =0.045 /-45.1°	S <sub>12</sub> =0.076 /23°
S <sub>21</sub> =1.462 /-28.3°	S <sub>21</sub> =1.988 /8°
S <sub>22</sub> =0.7 /-177.5°	S <sub>11</sub> =0.642 /-108°
F <sub>m</sub> (NF <sub>min</sub> )=1.8 dB	G <sub>max</sub> =10dB
G <sub>s</sub> (최저잡음지수시의 이득) = 8~10.5dB	
Γ <sub>SM</sub> =0.527 /-148.3°	

(표 1의 F<sub>m</sub>)를 갖도록 구성함으로써 제 1段으로부터 8dB(표 1의 G<sub>s</sub>)의 利得을 얻는다면 제 2段에서 최대이득10dB(표 1의 G<sub>max</sub>값)을 얻도록 整合回路를 구성한다 하여도 入力雜音指數의 目標值 2.0dB를 대체로 만족할 것이 展望되므로 제 1段은 최저잡음지수를 갖도록 즉 Γ<sub>SM1</sub>=0.527 /-148.3°(표 1의 Γ<sub>SM</sub>)를 만족하도록 入力側整合回路를 設計(그림 2 참조)하고 제 2段은 최대利得設計 즉 式(2)에서 계산되는 Γ<sub>SM</sub>, Γ<sub>LM</sub>값(그림 3의 Γ<sub>SM2</sub>, Γ<sub>LM2</sub>)을 만족하도록 入·出力整合回路를 設計한다.

i) 제 1段의 設計

式(2·7)과 (4)에 의하여 Δ=0.5778 /-17.1°, K=0.5137이므로 MGF-1403은 conditionally stable하다.

그러므로 式(5), (6)에 의하여 入力側安定度圓의 C<sub>s</sub>, r<sub>s</sub>를 계산하면 C<sub>s</sub>=1.0838 /-151°, r<sub>s</sub>=0.1487과 같으며 최저雜音時 入力側反射 係數의 값 0.527 /-148.3°(표 1의 Γ<sub>SM</sub>)를 나타 내는 Γ<sub>SM1</sub> 點 및 이 Γ<sub>SM</sub> 點을 式(7)의 Γ<sub>s</sub>에 대입하여 얻 계되는 Γ<sub>L</sub>의 값 0.7512 /-179.5°를 나타 내는 Γ<sub>LM1</sub> 點을 함께 나타내면 그림 2와 같다.

그림 2에서 보듯이 Γ<sub>SM1</sub>과 Γ<sub>LM1</sub>은 安定度圓밖

에 있으므로 이 增幅器는 安定한 동작을 하게 된다.

이들 Γ<sub>SM1</sub> 및 Γ<sub>LM1</sub>을 사용하여 제 1段의 入·出力回路를 整合하기 위한 스트립線路(特性임피던스 50Ω)의 길이를 Smith圖表上에서 求하면 그림 2와 같이 l<sub>1</sub>=0.0888入, l<sub>2</sub>=0.0378入, l<sub>3</sub>=0.1324入, l<sub>4</sub>=0.0574入을 얻게 된다.

단, l<sub>2</sub>, l<sub>4</sub>는 너무 짧음으로 각각 0.5入를 더한 값을 사용하기로 한다.

ii) 제 2段의 設計

제 2段은 표 1의 2SK-353의 散乱係數를 式(2·7) 및 (4)에 代入하여 Δ=0.1271 /97.5°, K=1.56을 얻게 되므로 unconditionally stable하다. 따라서 式(2)에 의하여

Γ<sub>SM</sub>=0.565 /-159.7°(그림 3의 Γ<sub>SM2</sub>), Γ<sub>LM</sub>=0.7447 /110.6°(그림 3의 Γ<sub>LM2</sub>)을 얻게 된다. 2段의 入·出力回路를 整合하기 위한 스트립線路의 길이는 위의 Γ<sub>SM2</sub>, Γ<sub>LM2</sub>의 값으로부터 Smith圖表上에 그림 3과 같이 求해지며 l<sub>5</sub>=0.093入, l<sub>6</sub>=0.049入, l<sub>7</sub>=0.1327入, l<sub>8</sub>=0.1553入를 얻게 된다. l<sub>2</sub>, l<sub>4</sub>의 경우와 마찬가지로 l<sub>6</sub>으로서는 0.5入를 더한 값 즉 0.549入를 사용하기로 한다.

以上에 의하여 그림 4의 整合回路를 구성하는데 있어서 l<sub>1</sub>, l<sub>3</sub>, l<sub>5</sub>, l<sub>7</sub> 등의 open end stub의 길이로서는 各所要求서젼스의 절반값을 주는 길이의 것 2개를 그림과 같이 위, 아래에 병렬로 연결하는 것으로 하였다.

마이크로스트립선로의 주어진 特性이 피던스에 대한 폭 W는 Hammerstad式과 dispersion, 불

표 2 마이크로 스트립선로의 폭, 유전율, 파장  
Width, permittivity, wavelength of microstrip Line.

ε <sub>r</sub> =2.5 H=0.464mm T=0.018mm F=12GHz						
Z <sub>0</sub> (Ω)	W(QUSI)	ε <sub>eff</sub>	W(Dis)	ε <sub>eff</sub> (Dis)	λ	λ / 4
20	4.4771	2.251	4.6321	2.3116	16.456	4.114
30	2.7186	2.179	2.8078	2.23	16.7553	4.188
50	1.3522	2.078	1.3919	2.11	17.2049	4.3012
90	0.5031	1.956	0.5156	1.98	17.7832	4.4458
110	0.3310	1.917	0.3384	1.93	17.98	4.4956

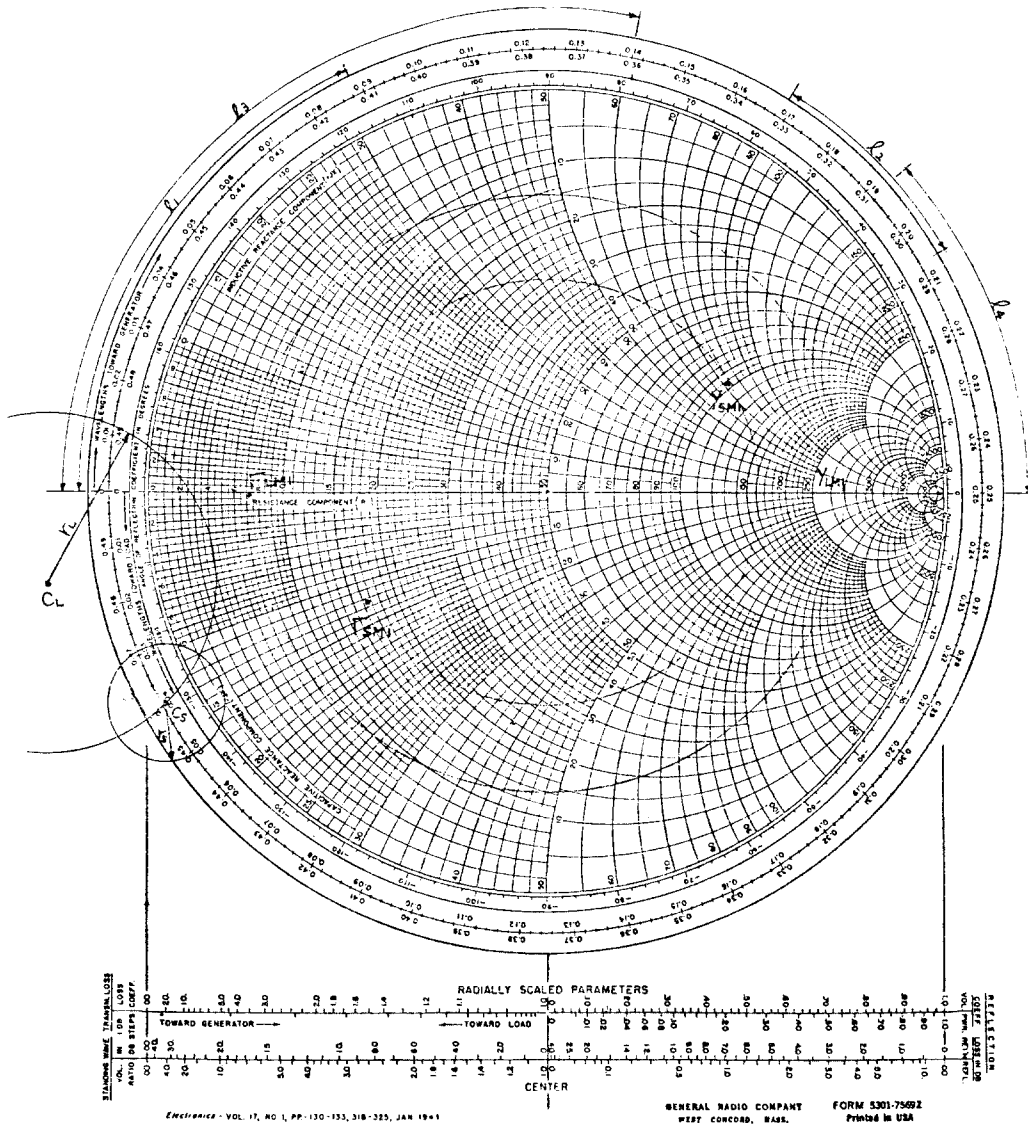


그림 2 제 1 段의 安定度圓  
Stability circle of 1st stage.

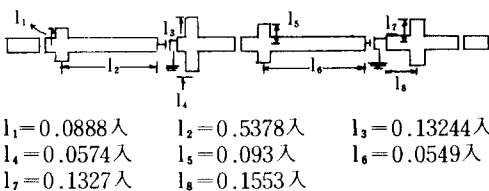


그림 4 특성 임피던스 50Ω 인 선로의 정합회로 구조  
Microstrip line pattern of 50 ohms characteristic impedance line for impedance matching.

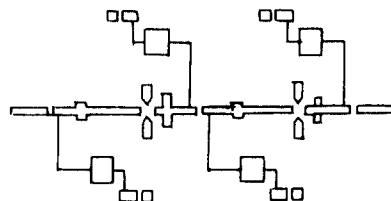


그림 5 2 段 增幅器의 microstrip pattern  
Microstrip pattern of two-stage amplifier.

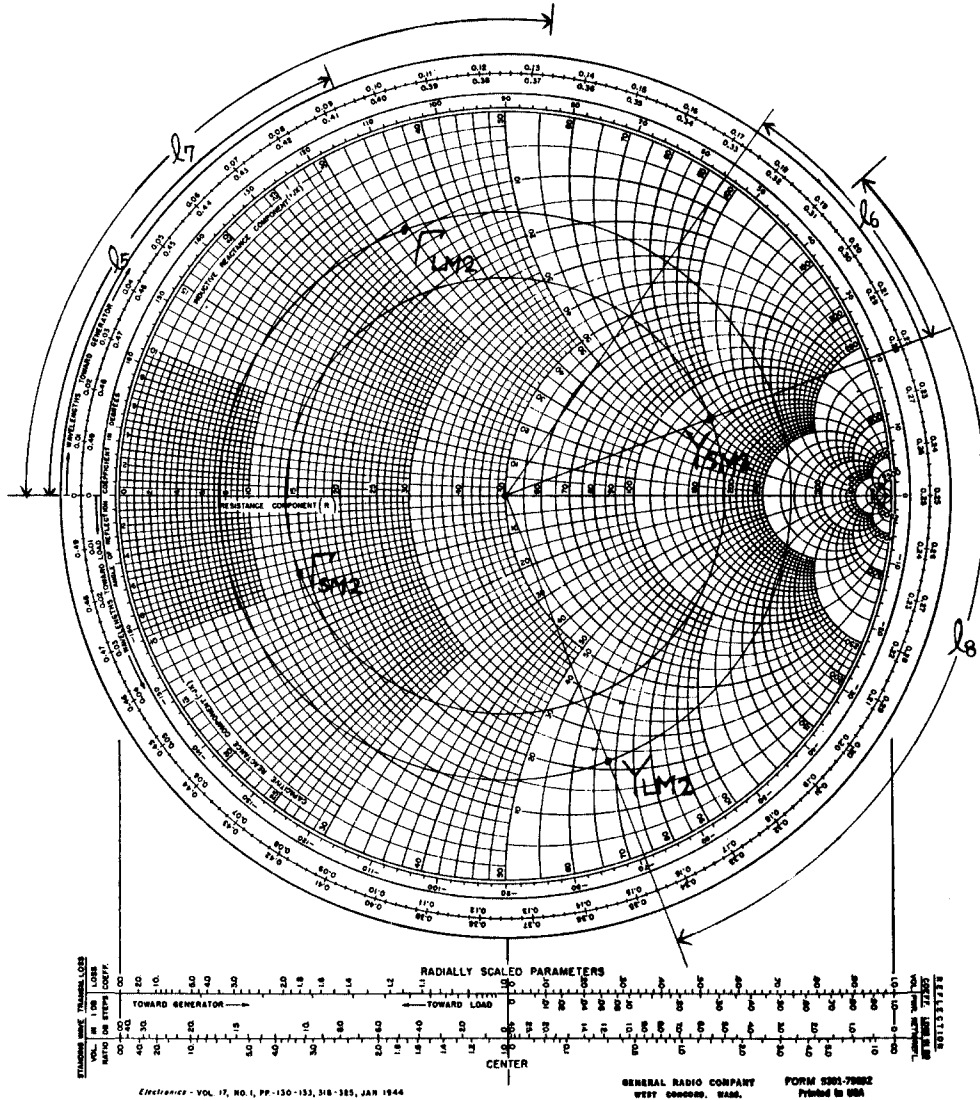


그림 3 제 2段의 設計  
Design of 2nd stage.

연속성, 두께를 고려하여(3, 4, 5, 6) 구하였으며 유전체 두께 0.464mm, 동박두께 0.018mm, 比 유전율  $\epsilon_r=2.5$ 인 Teflon 기판에 대해서 컴퓨터 계산한 결과를 표 2에 요약하였다. 단 표中の  $\epsilon_{eff}$ 는 실효比 유전율을 뜻한다.

표 2에서 Quasi는 dispersion을 고려치 않은 경우이며 Dis는 dispersion을 고려한 경우를 나타낸다.

이들 결과로 부터 제작된 증폭기 pattern dia-

gram의 확대도는 그림 5와 같다.

그림 5의 pattern에서  $l_1, l_3, l_5, l_7$ 의 길이는 open end 보상을 위하여 주파수 12GHz, 특성임피던스  $50\Omega$  선로의 경우 다음 식으로 계산되는 값  $0.233991\text{mm}$ <sup>(3.5)</sup>

$$\Delta loc = 0.412 H \frac{(\epsilon_{eff} + 0.3)(W/H + 0.264)}{(\epsilon_{eff} - 0.258)(W/H + 0.8)} \quad (8)$$

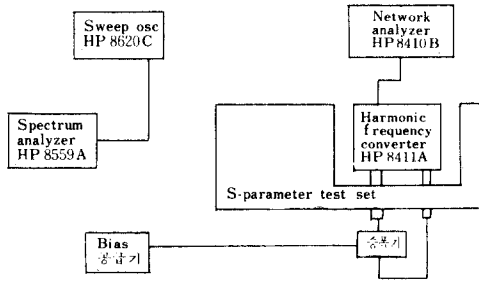


그림 6 증폭기 이득 및 VSWR 측정장비구성도  
Grin and VSWR measurement system.

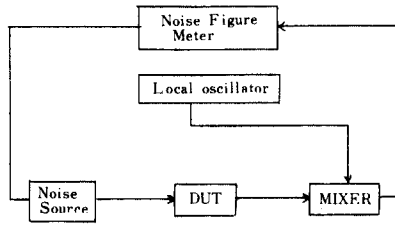


그림 7 증폭기 잡음지수 측정장비 구성도  
Noise figure measurement system.

를 단축한 것이다.

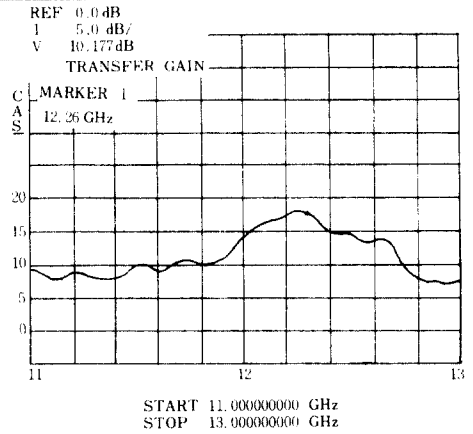
### 3. 實驗 및 結果考察

그림 6, 7 과 같은 측정 block diagram 에 의한 증폭기의 利得과 VSWR, 雜音指數의 측정 결과는 그림 8 과 같았다.

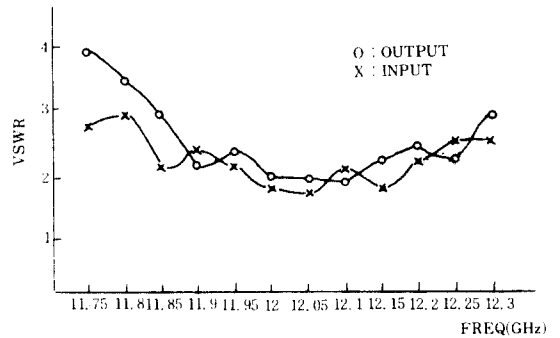
실험결과 그림에서 보듯이 사용주파수에서 전력이득이 15~18.2dB, 잡음지수 2.3dB 이하, 입·출력 VSWR은 약 2.5로 측정되었으나 이득과 VSWR, 잡음지수 등이 설계주파수대역의 중심 주파수 12GHz보다 0.2GHz 정도 높은 쪽으로 Shift 되고 있다.

이것은 GaAs FET의 電氣의特性을 測定確認할 수 없어 規格에 表示된 값(表 1)을 그대로 사용하여 設計하였다는 것과 마이크로스트립 패턴 製作上의 熟練度不足 등이 原因으로 作用하였다고 생각된다.

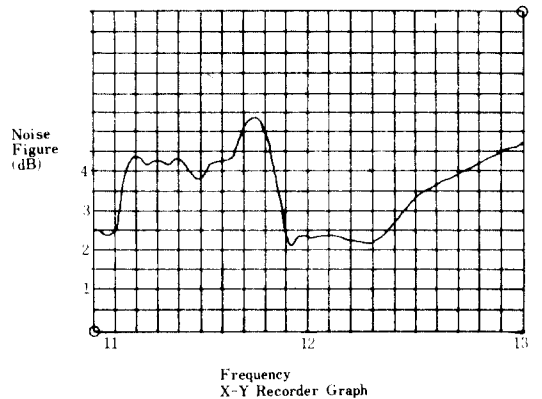
또 그림 8 에서 11.9GHz 以下부분에서 雜音指數가 크게 나타나고 있는 點에 대해서는 다음과 같이 解析된다.



(a) 증폭기 이득  
Amplifier gain.



(B) 증폭기의 VSWR  
Amplifier VSWR.



(c) 증폭기의 잡음지수  
Amplifier noise figure.

그림 8 실험측정 결과  
Result of measurement.

즉 雜音指數  $F_i$ 는 式(6)에서  $\Gamma_s = \Gamma_m$ 일 때 最小가 되며  $\Gamma_s$ 가 이와같은 조건을 만족하는 값 즉  $\Gamma_{SM}$  ( $\Gamma_{SM1}$  및  $\Gamma_{SM2}$ )이 되도록 入力側整合回路 (그림 4의  $l_1, l_2$ , 및  $l_3, l_4$ 의 길이)를 設計하고 또 最大電力利得을 얻기 위하여  $\Gamma_L$ 이  $\Gamma_{LM}$ 이 되도록 出力側整合回路를 設計하고 있으므로 그림 8에서 試圖된 增幅帶域內의 雜音指數만이 낮아지고 있다고 보아진다.

Packaged GaAs FET는 靜電氣 등의 영향을 민감하게 받으므로 정전기 방지를 위한 측정기의 접지와 증폭기 제작시 인체의 정전기 방지를 위해 3M社의 static control table mat와 wrist strap을 이용하였다. 위 실험에서 사용한 power supply의 ON-OFF 시의 충격을 방지하기 위하여 별도의 바이어스 공급회로를 설계하여<sup>(7)</sup> 사용하였다.

#### 4. 結 論

실험결과 사용주파수대역에서 전력이득과 잡음지수는 설계치에 가까운 결과가 얻어지고 있으나 증폭기의 전기적 특성이 중심주파수 12GHz 보다 약간 높은 쪽으로 shift되어 있음을 볼 수 있으며 이것은 앞으로 GaAs FET의 散乱係數의 測定確認과 스트립패턴의 製作熟練度 向上등

으로 해결될 수 있을 것으로 본다.

위성방송용 수신기의 마이크로波 증폭기는 보통 16dB 정도의 전력이득과 3dB 이하의 잡음지수를 갖으면 되므로 본 연구에서 설계 제작된 저잡음증폭기는 위성방송수신용 컨버터의 前置增幅器로 사용될 수 있을 것으로 생각된다.

본 연구는 1985년도 고려대학교 특별 연구비로 이루어졌음을 밝힙니다.

#### 參 考 文 獻

- (1) William H. Froehner, "Quick Amplifier design with scattering parameters", Electronics, Oct. 16, 1967. pp. 100~109.
- (2) Tri. T. Ha, Solid State microwave amplifier design, John Wiley & Sons, 1981, pp 36, 43, 97~98.
- (3) T. C. Edwards, Foundations for microstrip circuit design, John, Wiley & Sons, 1981.
- (4) Harlan Howe. Jr., Stripline circuit design, Artech House, 1974.
- (5) K. C. Gupta, etc; all "Microstrip line and Slotlines" Artech House, 1979.
- (6) I. J. Bahl, D.K. Trivedi, "A design's guide to microstrip line" Microwave May 1977 pp 174~182.
- (7) Guillermo Gonzalez, Microwave Transistor Amplifiers Analysis and Design, pp. 130, 1984, prentice-Hall.



田 光 一 (Kwang IL CHUN) 會員  
1961년 3월 21일생  
1984년 2월 : 울산공과대학 전자 공학과 졸업  
1986년 2월 : 고려대학교 대학원 전자공학과 졸업  
1986년 3월~현재 : 현대전자산업주식회사 연구소 연구원



周 昌 福 (Chang Bok JOO) 正會員  
1951년 10월 5일생  
1975년 2월 : 한국항공대학전자공학과 졸업  
1977년 2월 : 고려대학교대학원전자공학과 졸업  
1985년 8월 : 고려대학교대학원전자공학과 박사과정 수료  
1981년 3월~현재 : 경남대학교공과대학 전자공학과 조교수



朴 權 基 (Cheong Kee PARK) 正會員  
1923년 11월 28일생  
1946년 7월 : 경성대학전기공학과 졸업  
1967년 4월 : 일본 도호호구대학 공학박사  
1970년 3월~현재 : 고려대학교전자·전산공학과 교수