

技師會員을 爲한 理論과 實務

•連載•

메카트로化에 필요한 엘렉트로닉스技術入門

엘렉트로닉스制御(4)

III. 디지털 IC에 의한 制御(2)

디지털 IC는 集積度에 따라 SSI, MSI, LSI로 분류된다. SSI란 AND나 OR, 그리고 풀립플롭의 基本 論理素子가 중심인데 MSI는 SSI를 數10個 내장한 集積度를 가진 것으로 數를 셉하는 작용을 가진 카운터와 같이 디지털分野에서 많이 사용되는 기능을 하나의 IC에 내장시킨 것이다. (LSI란 다시 MSI를 數10個 함께 구성하여 마이컴과 같이 시스템레벨의 것을 1칩上에 구축한 것이다)

일반적으로 디지털回路를 구성할 경우에는 信賴性 및 組立コスト面에서 MSI나 LSI를 기본적으로 채용하는 것이 통상적이다.

여기서는 지난번에 배운 내용을 기초로 하여 각 종 MSI의 이용방법을 중심으로 설명하기로 한다.

1. 各種 MSI의 基本動作

디지털시스템을 구성할 때 필요로 하는 機能要素의 대부분은 MSI로서 각 메이커에서 시판되고 있다.

그 종류와 대표적인 IC名을 표1에 들었는데 이를 MSI를 이용하는데 있어서 중요한 것은 우선 첫째로 각 MSI가 어떤 作用을 하는 것인지를 알아야 된다. 그리고 다음에는 실제로 사용할 때 각 IC의

〈표-1〉 代表的인 IC

機能	品番
카운터	SN 7490, SN 7493
엔코더	SN 74147, SN 74148
데코더	SN 7442, SN 7448
멀티플렉서	SN 74150, SN 74151
디멀티플렉서	SN 74154, SN 74155
시프트레지스터	SN 7491, SN 74165
비교器	SN 7482, SN 7483

설명서를 이해하는 것이다.

이것을 목적으로 하여 分類別로 개요와 基本構造 및 동작에 대하여 설명한다.

(1) 카운터

카운터는 人力펄스를 셉하는 機能을 가진 것으로 입력펄스數를 계산하거나 시퀀스回路의 動作順序를 제어하거나 타이머로서의 應用 등이 있다.

그리고 그 基本構成은 T풀립플롭을 그림1(實線)과 같이 縱續接續한 간단한 것이다. T풀립플롭이란 T输入端子를 H로 해두면 클록을 加할 때마다 出力이 反轉하는 것이므로 그림1과 같이 접속해 두면 初段의 풀립플롭은 输入의 하강시에 反轉, 이하의 풀립플롭은 前段의 풀립플롭 出力이 H→L로 변화하는 時點에서 反轉한다. 즉 타임차트와 같이 FF₂,

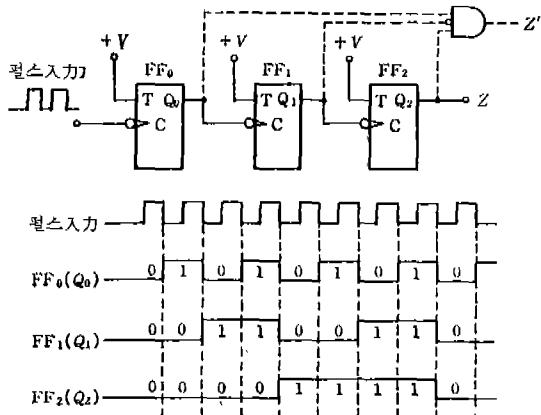


그림-1) 카운터의 基本回路

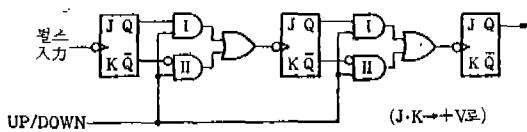


그림-2) 업, 다운카운터

$\sim FF_0$ 가 000, 001, 010, 011…로 펄스 입력을 2進數로 세할 수 있게 된다.

따라서 가령 펄스를 5개 加했을 때에 버저를 울리게 한다면 點線의 回路를 추가하면 되는 것이다. T플립플롭 대신 JK플립플롭이 일반적으로 사용되는데 JK端子를 함께 +V에 접속해 두면 같은動作을 한다.

(2) 업, 다운 카운터

前述한 카운터는 펄스 입력에 따라 計數值를 증가시켜가는 것으로 업카운터라고 한다. 이에 대하여 펄스 입력에 따라 감소시켜 가는 것을 다운카운터라고 한다. 다운카운터는 각 플립플롭의 \bar{Q} 出力を 次段의 클록에 加함으로써 얻을 수 있다.

그림2와 같이 접속하면 업, 다운 兼用의 카운터가 되며 UP/DOWN端子를 H로 하면 I의 AND가 작용하여 Q出力이 次段의 클록 입력에 加해지게 되며 업카운터가 된다. 또한 UP/DOWN端子를 L로 하면 II의 AND가 작용하여 \bar{Q} 出力이 次段의 클록人力에 加해지게 되며 다운카운터가 된다.

(3) 엔코더 데코더

엔코더는 符號器라고도 하며 输入을 디지털回路에서 처리가 용이한 2進數 등으로 變換하는 것이다. 데코더는 復號器라고 하며 符號化한 것을 다시 복귀시키는 것이다. 다음에 많이 사용되는 것에 대

하여 설명하기로 한다.

(a) 10進-2進 엔코더

그림3에 1~9의 10進數를 2進數로 符號化(코드화)하는 엔코더를 들었다. 가령 7의 输入端子를 H로 한 경우를 본다면 $2^3 \sim 2^0$ 가 LHHH로 되며 10進數의 7이 2進數의 0111로 변환된다는 것을 알 수 있다.

(b) 2進-10進 데코더

2進符號를 10進數로 변환시키는 것으로 그림4에 그 예를 들었다. 즉 0~9의 输出端子에는 输入端子($2^3 \sim 2^0$)의 2進數值에 따른 Output이 나오게 된다. 가령 Input에 0101을 加하면 5의 Output端子만이 H가 되며 데코드되는 것을 알 수 있다.

(C) BCD-7세그멘트 데코더

기본적으로는 2進-10進데코더와 마찬가지로 2進數를 10進數로 변환하는 것인데 0~9의 Output端子를 가진 것은 아니고 a~g의 Output端子를 가지고 그림5와 같은 7세그멘트의 LED(發光다이오드)

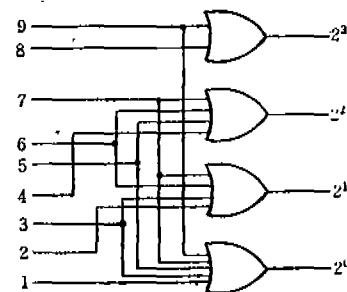


그림-3) 10進-2進엔코더

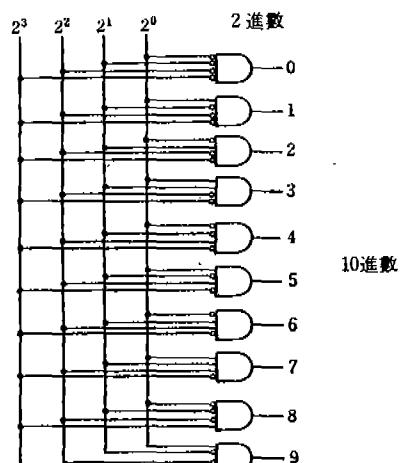
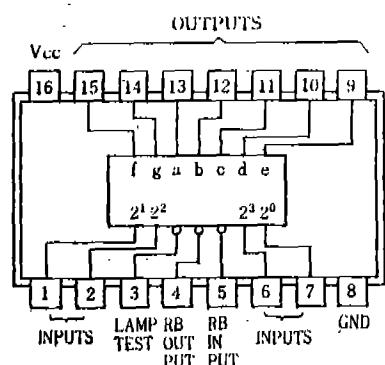
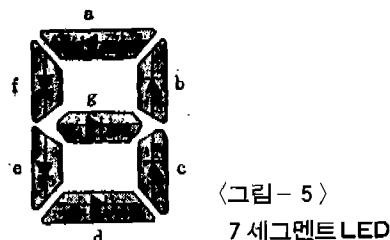


그림-4) 2進-10進데코더

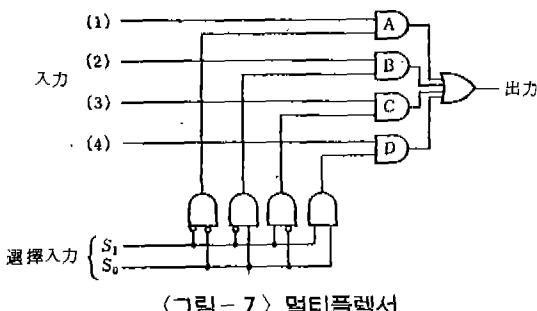
에 직접 수자표시를 시키는 것이다.

7세그멘트 LED란 7개의 LED를 8字形으로 배열하여 10進數字를 표시할 수 있도록 한 것이다.

BCD - 7세그멘트 데코더의 하나인 SN7448의 端子配置圖를 그림 6에 들었는데 出力端子의 a~g를 LED에 접속하고 $2^0 \sim 2^3$ 端子에 2進入力を 加함으로써 직접 수자표시를 할 수 있도록 되어 있다.



<그림-6> SN7448의 端子配置圖



<그림-7> 멀티플렉서

(4) 멀티플렉서, 디멀티플렉서

(a) 멀티플렉서

멀티플렉서는 轉換스위치와 같은 것으로 많은 入力 중 임의의 하나만을 선택하는 것이며 데이터셀렉터라고도 한다. 그림 7에 기본구조를 들었는데 選擇入力 S_0, S_1 의 값에 따라 入力(1~4)의 어느

느 入力이 出力端子로 나가게 된다.

(b) 디멀티플렉서

디멀티플렉서는 멀티플렉서와는 반대로 하나의 入力を 몇개로 分配하여 出力하는 것이며 그림 8은 S_0, S_1 의 값에 따라 入力を $Z_0 \sim Z_3$ 의 어느 것으로 分配하는 예이다.

(5) 레지스터, 시프트레지스터

입力된 데이터의 比較나 演算을 할 경우 入力데이터를 설정하거나 유지하거나 또는 移動하는 것으로 레지스터나 시프트레지스터가 있다.

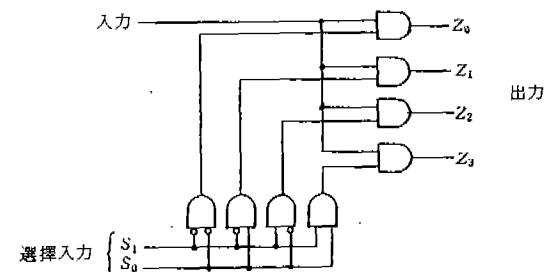
(a) 레지스터

레지스터에는 기록, 등록 등의 의미가 있으며 일시적으로 데이터를 유지하는 메모리라고 볼 수도 있다. 마이크로 演算部는 數個의 레지스터를 가지고 있어 연산을 하거나 中間結果를 보존하거나 베타터를 避避시키거나 하는 용도에 사용된다.

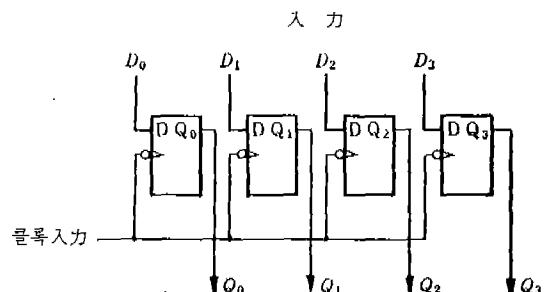
그림 9와 같이 D플립플롭을 配列하여 클록입력에 펄스를 加하면 入力 $D_0 \sim D_3$ 가 각 플립플롭에 세트되어 $Q_0 \sim Q_3$ 에 出力된다.

(b) 시프트레지스터

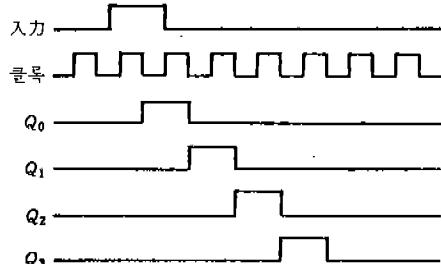
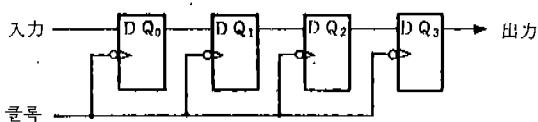
D플립플롭을 그림 10과 같이 접속하면 시프트레지스터가 된다. 타임차트와 같은 入력을 加하면 클



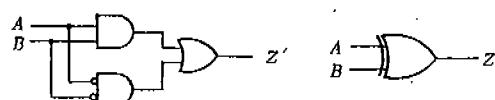
<그림-8> 디멀티플렉서



<그림-9> 레지스터



〈그림-10〉 시프트레지스터



〈그림-11〉 一致回路
(1ビット)

A	B	Z
L	L	H
L	H	L
H	L	L
H	H	H

〈그림-12〉 EOR

(1ビット)

특별스 때마다 遂次 後段의 플립플롭으로 入力이 이동(시프트)해 간다. 이 시프트레지스터는 直列形이 있으며 시프트方向에 따라 右시프트形, 左시프트形 등이 있다.

(6) 比較回路

比較回路는 다음과 같이 2종류로 分類할 수 있으며 前者를 一致回路, 後者를 比較回路라고 한다.

① 2개의 데이터 A, B를 비교하여 같은지 같지 않은지만을 판정하는 것.

② 2개의 데이터의 大小를 判定하는 것.

(a) 一致回路

一致回路은 2개의 데이터가 같은지 여부를 判定하는 回路로 1비트의 回路는 그림 11과 같다. A, B 2개의 데이터가 같은 때 出力은 H가 된다는 것을 알 수 있다.

익스클루시브OR(EOR)라고 하는 게이트素子가 있는데 이것은 그림 12와 같은 그림기호나 真理值表로 표시되어 데이터 A, B가 같은 때에 L을 出力하는 것이다. 즉 EOR를 一致回路로서 사용할 수가

있다. 데이터 A, B가 2비트인 경우의 一致回路를 그림 13에 들었다.

(b) 比較回路

양쪽이 모두 2비트인 데이터 A, B의大小比較의 경우를 보면 다음과 같다.

① $A > B$: 上位비트의 A_1 이 B_1 보다 크든지 또는 上位비트끼리가 같고 下位비트의 A_0 가 B_0 보다 큰 때

② $A = B$: 上位비트도 下位비트도 모두 같은 때

③ $A < B$: 上位비트 A_1 이 B_1 보다 작든지 또는 上位비트끼리가 같고 下位비트의 A_0 가 B_0 보다 작은 때.

따라서 回路를 구성하면 그림 14와 같이 된다.

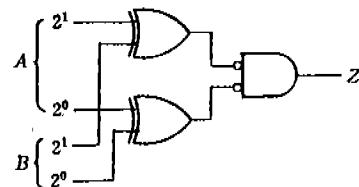
이 예는 A, B가 모두 2비트인 경우의 比較인데 下位의 자리에서의 결과를 输入하는 단자를 가진 點線의 部分을 표준으로 만들어 놓고 이것을 多段接續하면 多비트의 비교도 가능해진다.

2. 應用例

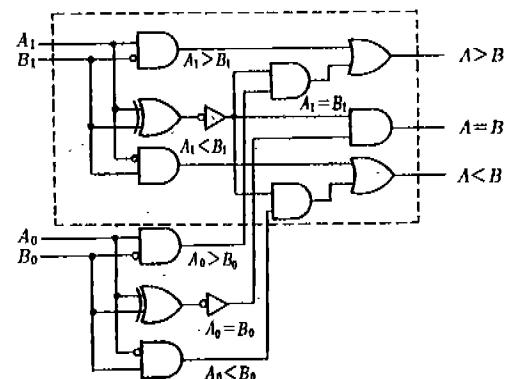
지금까지 설명한 基本回路를 사용한 應用例에 대하여 다음에 解説한다.

(1) 카운터

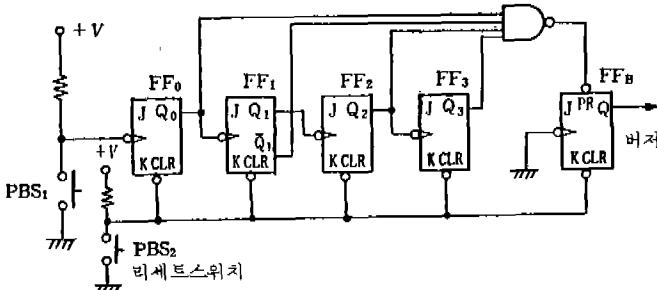
그림 15는 푸시버튼스위치 PBS₁을 13회 「ON」으



〈그림-13〉 一致回路(2ビット)



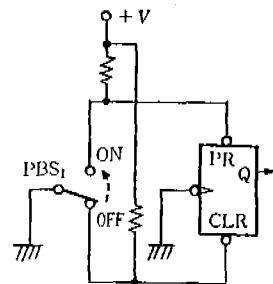
〈그림-14〉 比較回路



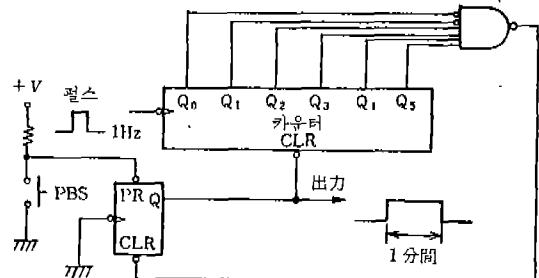
〈그림-15〉 카운터의 應用

로 하면 버저가 울리고 PBS₂를 누르면 初期狀態로 복귀되는 回路이며 FF₀에서 FF₃가 카운터를 구성하고 있다.

PBS₁을 처음에 1회 「ON」으로 하면 Q₀가 H로 되며 이후에는 「ON」으로 할 때마다 FF₀~FF₃가 計數를 하여 13회째에 FF₀~FF₃의 Q出力이 HLHH가 된다. 그러면 NAND-IC의 出力이 L이 되며 FF₄의 프리셋트가 걸려 버저가 울린다. 그리고 PBS₂를 「ON」으로 하면 각 FF에 클리어가 걸려 初期狀態로 복귀된다. 여기서 주의해야 되는 것은 카운터의 入力으로서 그림 15와 같이 有接點스위치를 사용할 경우 接點의 開閉時에 접점의 불균일 현상(차타링이라고 한다) 때문에 확실한 「ON」, 「OFF」信號가 카운터에 加해지지 않고 誤動作한다는 것이다.



〈그림-16〉 차타링防止回路

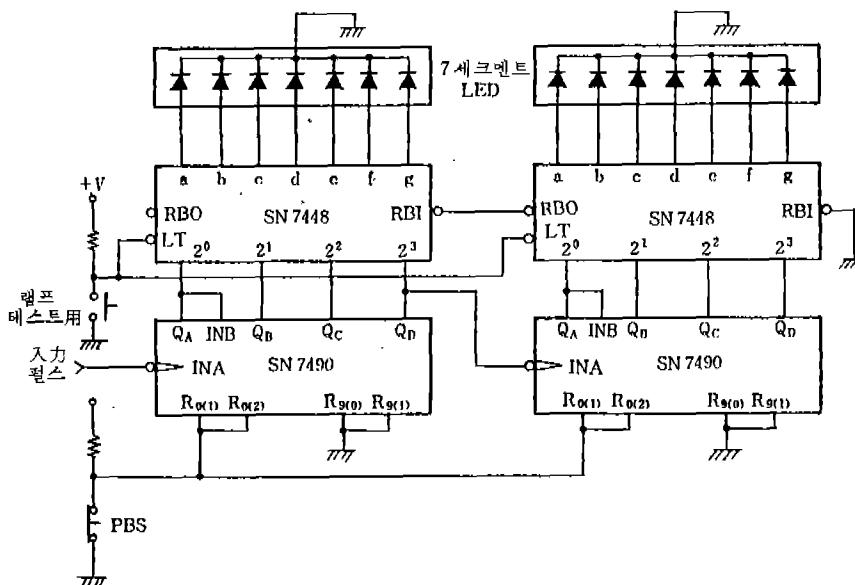


〈그림-17〉 타이머

거기서 그림 16과 같이 PBS₁의 接點의 ON, OFF端子를 각각 플립플롭의 프리셋트, 클리어端子에 접속하여 그 出力を 일 반적으로 이용하도록 하고 있다.

(2) 타이머

그림 17은 1Hz의 펄스를 사용하여 PBS를 「ON」



〈그림-18〉 10進 카운터

으로 한 후 出力を 1分間만 H로 하는 타이머를 얻으려고 하는 회로이다. 카운터부는 간략하게 표현되어 있다. 푸시버튼스위치 PBS를 「ON」으로 하면 플립플롭 FF₁이 H가 되며 出力を H로 하는 동시에 카운터의 클리어가 해제되어 1Hz의 펄스입력을 계수하기 시작한다.

60개의 펄스가 들어가 (1초경과)면 NAND 게이트의 出力은 L이 되며 플립플롭 FF₁을 클리어하여 出力이 L이 되는 동시에 카운터도 클리어된다. 정확한 時間制御를 필요로 할 경우에 이와같이 카운터를 타이머로서 사용하는 수가 많다.

(3) 카운터

그림 18은 카운터 IC의 SN7490과 BCD-7세그멘트디코더 IC의 SN7448, 그리고 數字表示用 7세그멘트 LED를 각각 2개 이용하여 펄스입력을 0~99까지 計數表示 시키는 회로이다.

SN7490은 대표적인 카운터用 IC이며 플립플롭 1段의 2進카운터 (Q_A)와 플립플롭 3段의 5進카운터 (Q_B ~ Q_D)로 구성되어 있다.

그림 18과 같이 Q_A의 出力を 인풋트B(INB)에 접속하고 INA에 펄스입력을 加함으로서 0000~1001

의 10進카운터로서 動作하도록 되어 있다.

또한 端子 R₀₍₁₎이나 R₀₍₂₎, R₉₍₁₎이나 R₉₍₂₎는 모두 리셋트 입력이며 R₀₍₁₎, R₀₍₂₎를 모두 H로 하면 出力은 모두 O이 되며 端子 R₀₍₁₎, R₉₍₂₎를 모두 H의 상태로 하면 Q_D ~ Q_A가 1001(9)의 상태로 세트되도록 되어 있다. 즉 그림 18의 회로에서는 푸시버튼스위치 PBS를 눌렀을 때 카운터가 0으로 클리어 되도록 되어 있다.

다음에 7세그멘트 디코더인데 SN7448에도 단지 디코더 할 뿐만 아니라 表示에 편리하도록 LT, RBI, RBO라는 端子가 붙어 있다. LT는 램프비스트리이고 이 端子에 入力を 加함으로써 LED가 모두 點燈되도록 되어 있으며 LED의 斷線을 조사할 수가 있다.

또한 RBI(리플, 브래킹, 인푸트)나 RBO(리플, 브래킹, 아우트푸트)는 表示制御의 端子이며 이들은 가령 計數值가 3인 경우인 때 03이라고 表示시키지 않고 3만을 點燈시킬 때에 이용하는 것이다.

이와 같이 上位자리의 0을 表示시키지 않도록 하는 機能을 리딩 0 서프레스라고 하는데 회로圖와 같은 接續을 해두면 이 動作을 얻을 수가 있다.

*

• 公 告 •

協會마아크 圖案 懸賞모집

본협회 마아크 변경계획에 따라 협회의 이미지를 강력히 부각시킬 수 있는 마아크 도안을 아래와 같이 현상모집코자 하오니 회원 여러분의 많은 응모 있기를 바랍니다.

“아 래”

1. 모집품목: 협회 마아크 도안
2. 마감: '86. 1. 31
3. 당선자발표: '86. 2. 15
4. 상금: 당선작 1편 150,000원
5. 응모자격: 협회회원
6. 착안사항: 가. 본협회는 전기전반에 관한 사업과 기술의 진보, 발전을 도모하여 산업의 진흥, 문화의 발전에 기여함을 목적으로 하는 단체
나. 전기협회는 전 전기계를 대표하는 단체
7. 기타: 안 제출시 설명서 첨부
8. 제출처: 본협회 총무부

大韓電氣協會